

基本型 32 位 Cortex M0+ 微控制器 NV32F100x 系列

V1.53

■ 产品概述

NV32F100x 系列是基于 Cortex M0+内核的高抗干扰 5V 低功耗 32 位基本型微控制器。CPU 工作频率最高可达 48MHz，片上集成 128K/64K/32K Flash、8K SRAM、16 路 12 位 ADC、4 个定时器、2x3 路模拟比较器、3 路 UART、2 路 SPI、1 路 I2C、1 个 CRC、2 个 KBI、1 个 RTC、多达 57 个 GPIO 等外设模块。

NV32F100x 输入工作电压范围 2.7V~5.5V，工作温度 -40 to 105℃，HBM 8KV ESD 保护电压，高的 EMC 抗干扰，是解决强电气干扰，高可靠性应用的理想器件。

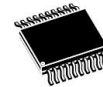
■ 典型应用

- 工业控制、电机控制
- 物联网、智能家居、数字照明
- 电表、仪表
- 汽车电子

■ 封装外形



LQFP32/44/48/64
PQFP44/64



TSSOP20
SOP16/8



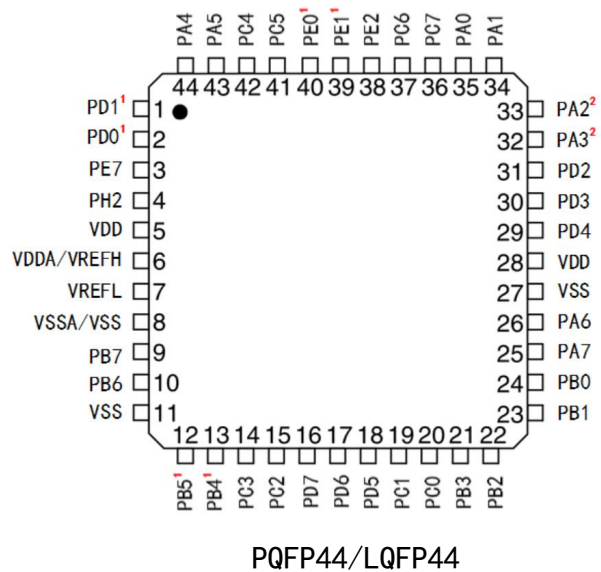
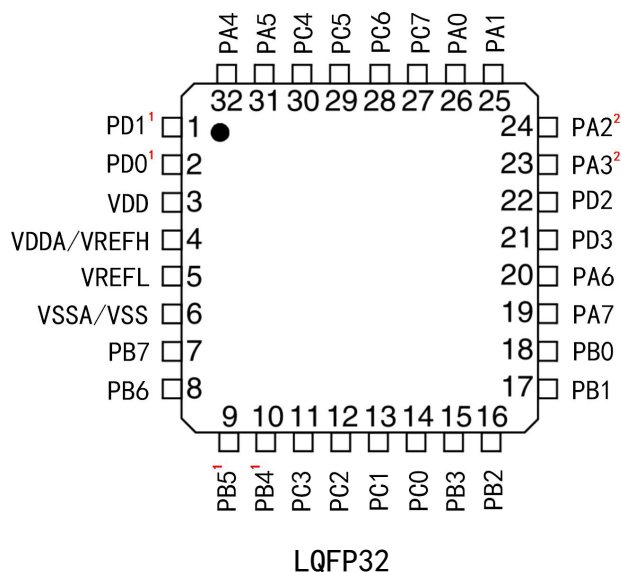
QFN32
5x5/4x4

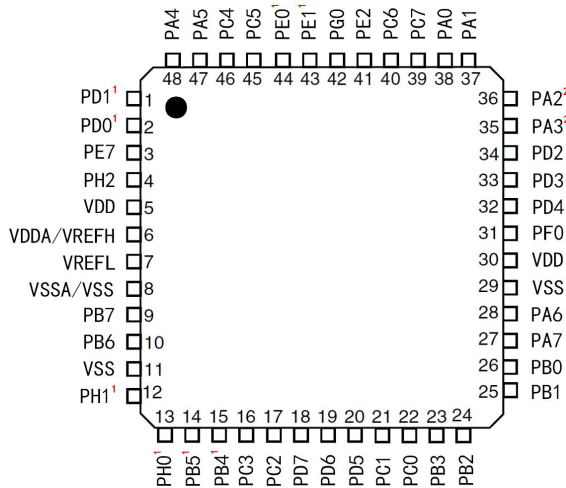
■ 主要特性

- PMC 提供 3 种工作模式: 运行、等待、停止
- 单周期 32 位 x32 位乘法器
- 内置从 32K 到 48M 全频率覆盖倍频器
- 内置偏差±1%的可修调 RC 振荡器
- 支持多达 32 个中断请求源
- 片上集成 96bit 唯一识别 ID
- 2 引脚串行线调试 (SWD) 接口
- I/O 管脚内置脉冲过滤器，增强 EMC 干扰
- 使用 ARM Keil 和 IAR 开发环境

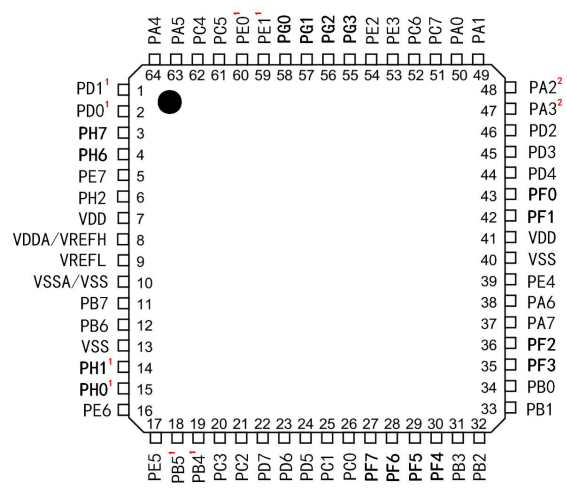
■ 封装管脚图

注释： 1. 大电流管脚 2. 开漏管脚

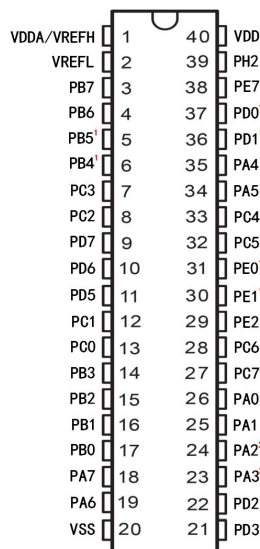




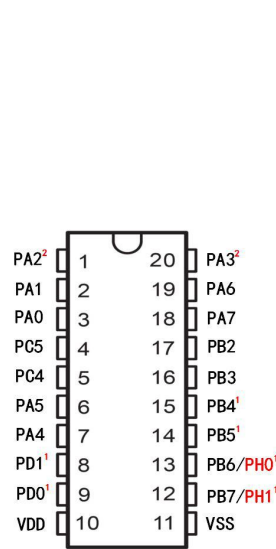
LQFP48



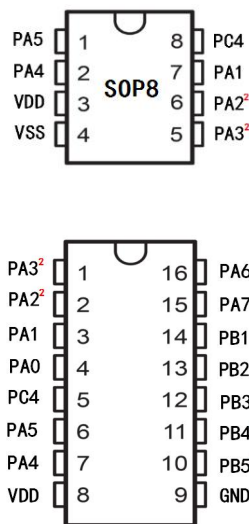
PQFP64/LQFP64



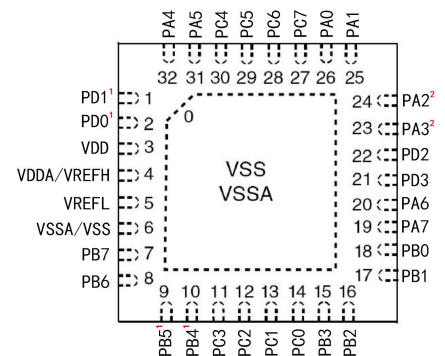
PDIP40



TSSOP20



DIP16/SOP16



QFN32

管脚配置

管脚数编号								优先级 低 ---> 高				
64	48	44	40	32	20	16	8	管脚名	功能 1	功能 2	功能 3	功能 4
1	1	1	36	1	8	—	—	PD1 ¹	KB11_P1	ETM2_CH3	SP11_MOSI	—
2	2	2	37	2	9	—	—	PD0 ¹	KB11_P0	ETM2_CH2	SP11_SCK	—
3	—	—	—	—	—	—	—	PH7	—	—	—	—
4	—	—	—	—	—	—	—	PH6	—	—	—	—
5	3	3	38	—	—	—	—	PE7	—	ETM2_CLK	—	ETM1_CH1
6	4	4	39	—	—	—	—	PH2	—	BUSOUT	—	ETM1_CH0
7	5	5	40	3	10	8	3	—	—	—	—	VDD
8	6	6	1	4	10	8	3	—	—	—	VDDA	VREFH ⁴
9	7	7	2	5	11	9	4	—	—	—	—	VREFL
10	8	8	—	6	11	9	4	—	—	—	VSSA	VSS ³

管脚数编号								优先级 低 ——> 高				
64	48	44	40	32	20	16	8	管脚名	功能 1	功能 2	功能 3	功能 4
11	9	9	3	7	12	—	—	PB7	—	I2C0_SCL	—	EXTAL
12	10	10	4	8	13	—	—	PB6	—	I2C0_SDA	—	XTAL
13	11	11	—	—	—	—	—	—	—	—	—	VSS
14	12	—	—	—	12 ⁵	—	—	PH1 ¹	—	ETM2_CH1	—	—
15	13	—	—	—	13 ⁵	—	—	PH0 ¹	—	ETM2_CH0	—	—
16	—	—	—	—	—	—	—	PE6	—	—	—	—
17	—	—	—	—	—	—	—	PE5	—	—	—	—
18	14	12	5	9	14	10	—	PB5 ¹	ETM2_CH5	SPI0_PCS0	ACMP1_OUT	—
19	15	13	6	10	15	11	—	PB4 ^{1, 6}	ETM2_CH4	SPI0_MISO	$\overline{\text{NM1}}$	ACMP1_IN2
20	16	14	7	11	—	—	—	PC3	ETM2_CH3	—	—	ADC0_SE11
21	17	15	8	12	—	—	—	PC2	ETM2_CH2	—	—	ADC0_SE10
22	18	16	9	—	—	—	—	PD7	KB11_P7	UART2_TX	—	—
23	19	17	10	—	—	—	—	PD6	KB11_P6	UART2_RX	—	—
24	20	18	11	—	—	—	—	PD5	KB11_P5	—	—	—
25	21	19	12	13	—	—	—	PC1	—	ETM2_CH1	—	ADC0_SE9
26	22	20	13	14	—	—	—	PC0	—	ETM2_CH0	—	ADC0_SE8
27	—	—	—	—	—	—	—	PF7	—	—	—	ADC0_SE15
28	—	—	—	—	—	—	—	PF6	—	—	—	ADC0_SE14
29	—	—	—	—	—	—	—	PF5	—	—	—	ADC0_SE13
30	—	—	—	—	—	—	—	PF4	—	—	—	ADC0_SE12
31	23	21	14	15	16	12	—	PB3	KB10_P7	SPI0_MOSI	ETM0_CH1	ADC0_SE7
32	24	22	15	16	17	13	—	PB2	KB10_P6	SPI0_SCK	ETM0_CH0	ADC0_SE6
33	25	23	16	17	—	14	—	PB1	KB10_P5	UART0_TX	—	ADC0_SE5
34	26	24	17	18	—	—	—	PB0	KB10_P4	UART0_RX	—	ADC0_SE4
35	—	—	—	—	—	—	—	PF3	—	—	—	—
36	—	—	—	—	—	—	—	PF2	—	—	—	—
37	27	25	18	19	18	15	—	PA7	—	ETM2_FLT2	ACMP1_IN1	ADC0_SE3
38	28	26	19	20	19	16	—	PA6	—	ETM2_FLT1	ACMP1_IN0	ADC0_SE2
39	—	—	—	—	—	—	—	PE4	—	—	—	—
40	29	27	20	—	—	—	—	—	—	—	—	VSS
41	30	28	—	—	—	—	—	—	—	—	—	VDD
42	—	—	—	—	—	—	—	PF1	—	—	—	—
43	31	—	—	—	—	—	—	PF0	—	—	—	—
44	32	29	—	—	—	—	—	PD4	KB11_P4	—	—	—
45	33	30	21	21	—	—	—	PD3	KB11_P3	SPI1_PCS0	—	—
46	34	31	22	22	—	—	—	PD2	KB11_P2	SPI1_MISO	—	—
47	35	32	23	23	20	1	5	PA3 ²	KB10_P3	UART0_TX	I2C0_SCL	—
48	36	33	24	24	1	2	6	PA2 ²	KB10_P2	UART0_RX	I2C0_SDA	—
49	37	34	25	25	2	3	7	PA1	KB10_P1	ETM0_CH1	ACMP0_IN1	ADC0_SE1

管脚数编号								优先级 低 → 高				
64	48	44	40	32	20	16	8	管脚名	功能 1	功能 2	功能 3	功能 4
50	38	35	26	26	3	4	—	PA0	KBIO_P0	ETM0_CH0	ACMP0_IN0	ADCO_SE0
51	39	36	27	27	—	—	—	PG7	—	UART1_TX	—	—
52	40	37	28	28	—	—	—	PG6	—	UART1_RX	—	—
53	—	—	—	—	—	—	—	PE3	—	SPI0_PCS0	—	—
54	41	38	29	—	—	—	—	PE2	—	SPI0_MISO	—	—
55	—	—	—	—	—	—	—	PG3	—	—	—	—
56	—	—	—	—	—	—	—	PG2	—	—	—	—
57	—	—	—	—	—	—	—	PG1	—	—	—	—
58	42	—	—	—	—	—	—	PG0	—	—	—	—
59	43	39	30	—	—	—	—	PE1 ¹	—	SPI0_MOSI	—	—
60	44	40	31	—	—	—	—	PE0 ¹	—	SPI0_SCK	ETM1_CLK	—
61	45	41	32	29	4	—	—	PC5	—	ETM1_CH1	—	RTC0
62	46	42	33	30	5	5	8	PC4 ⁶	RTC0	ETM1_CH0	ACMP0_IN2	SWD_CLK
63	47	43	34	31	6	6	1	PA5 ⁶	IRQ	ETM0_CLK	—	$\overline{\text{RESET}}$
64	48	44	35	32	7	7	2	PA4 ⁶	—	ACMP0_OUT	—	SWD_DIO

注释： 1. 做输出管脚时为大电流管脚 2. 做输出管脚时为开漏状态 3. VSSA 和 VSS 芯片内部是连接的
 4. VERFH 和 VDDA 芯片内部是连接的 5. TSSOP20 无外置晶振封装形式，编号 NV32F100xT20B (x=D, E, F)
 6. PA4, PA5, PB4, PC4 复位后，默认功能不是 GPIO，如用 GPIO 功能需配置相关寄存器

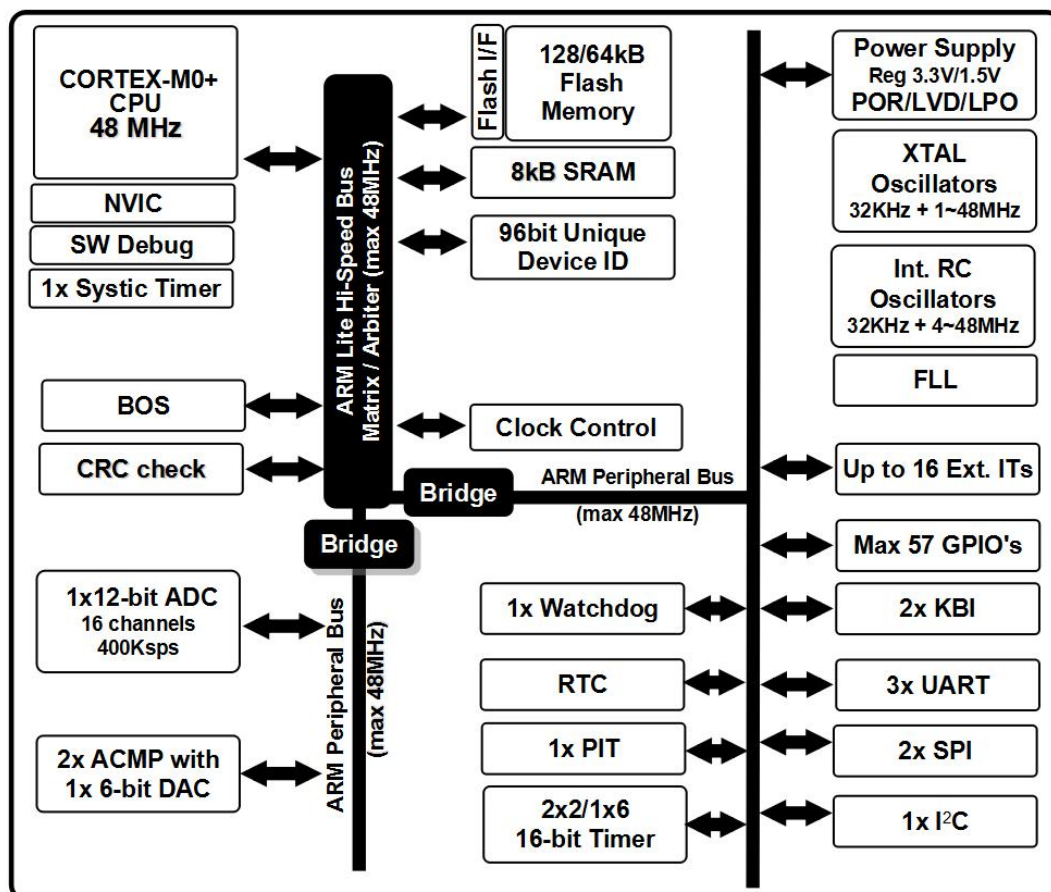
■ 管脚描述

芯片信号名称	模块名称	说明	I/O
SWD_DIO	内核模块	串行线调试数据输入/输出。外部调试工具通过 SWD_DIO 引脚进行通信和器件控制。该引脚在内部上拉。	I/O
SWD_CLK	内核模块	串行线时钟。该引脚在串行线调试模式下作为调试逻辑的时钟。 ¹	I
$\overline{\text{NMI}}$	系统模块	非屏蔽中断 注意：如果相应引脚选择 $\overline{\text{NMI}}$ 功能，那么将 $\overline{\text{NMI}}$ 信号驱动至低电平会强制生成非屏蔽中断。	I/O
$\overline{\text{RESET}}$	系统模块	复位双向信号	I/O
VDD	电源	MCU 电源	I
VSS	电源	MCU 接地	I
EXTAL	OSC 模块	外部时钟/振荡器输入	I
XTAL	OSC 模块	振荡器输出	O
ADCO_SEn	ADC	模拟通道输入	I
VDD/VREFH	模拟电源	模拟电源/基准电压源高电平	I
VSS/VREFL	模拟地	模拟电源地/基准电压源低电平	I
ACMPn_INn	比较器	模拟电压输入	I
ACMPn_OUT	比较器	比较器输出	O
ETMn_CLK	定时器	ETM 外部时钟	I
ETMn_CH[1:0]	定时器	ETM 通道 n	I/O
ETMn_FLT[2:1]	定时器	ETM 故障输入，需要使能 ETM2_FLTCTRL 寄存器的故障输入位	I

RTC_CLKOUT	RTC	RTC 时钟输出	0
SPIn_MISO	SPI	主机数据输入, 从机数据输出	I/O
SPIn_MISI	SPI	主机数据输出, 从机数据输入	I/O
SPIn_SCK	SPI	SPI 串行时钟	I/O
SPIn_PCS	SPI	从机选择	I/O
I2C_SCL	I2C	I2C 系统的双向串行时钟线路	I/O
I2C_SDA	I2C	I2C 系统的双向串行数据线路	I/O
UARTn_TX	UART	发送数据	I/O
UARTn_RX	UART	接收数据	I
Px[7: 0]	GPIO	GPIO	I/O
KBIx_Pn	KBI	键盘中断引脚, n 可以是 0~31	I/O
IRQ	IRQ	IRQ 输入	I/O

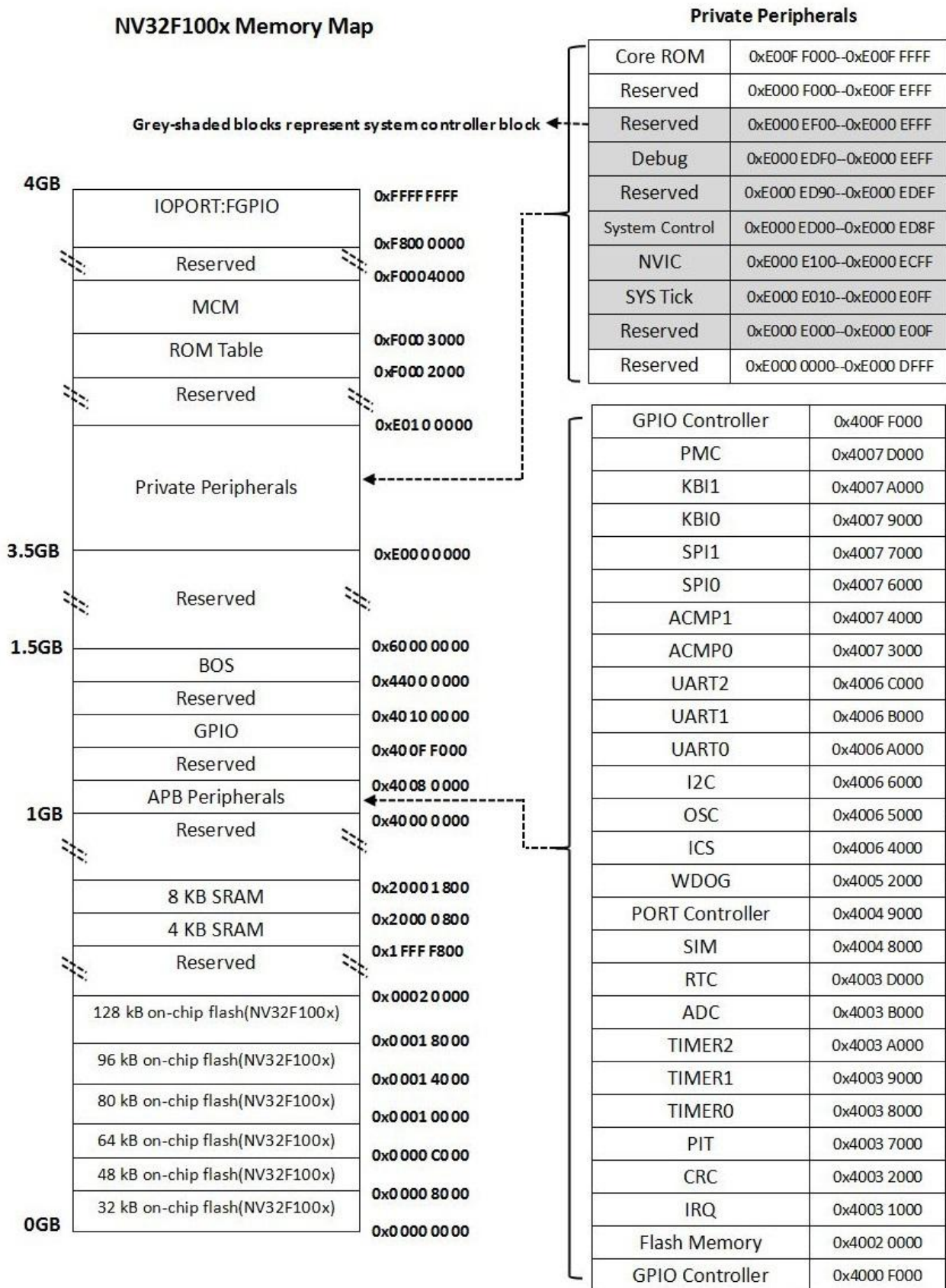
注：1. 该器件不支持片上下拉；SWD_CLK 引脚仅支持有 PE0 控制的上拉，完全支持 SWD 协议需要外部下拉电阻。

■ 功能框图



■ Memory Map

NV32F100x Memory Map



■ 功能说明

◆ ARM Cortex M0+ 内核

- 高达 48MHz 的核心频率, 电压范围: 2.7 至 5.5V, 温度范围 -40°C 至 105°C
- 支持多达 32 个中断请求源
- 2 级流水线结构, 可以降低功耗, 提高架构性能 (每指令周期数)
- 兼容 Cortex-M0 内核
- Thumb 指令集结合了高代码密度和 32 位性能
- 串行线调试 (SWD) 减少了调试所需的引脚数
- 单周期 32 位乘以 32 位乘法器

◆ 模数转换器 (ADC)

模数转换 ADC 模块特性:

- 线性逐次逼近算法, 提供 10 位或 12 位分辨率, 400Ksps 转换速率
- 高达 16 个外部模拟输入, 外部引脚输入和 5 个内部模拟输入, 包括内部带隙, 温度传感器和参考电压
- 输出格式为 8/10/12 位右对齐无符号格式
- 单次或连续转换 (在单次转换后自动返回空闲状态)
- 支持高达 8 个结果 FIFO, FIFO 深度可选
- 可配置的采样时间和转换速度/功率
- 转换完成标志和中断
- 输入时钟可从 4 个时钟源选择
- 在 WAIT 或 STOP 模式下运行, 支持低噪声运行
- 低噪声运行的异步时钟源
- 可选的异步硬件转换触发器
- 自动中断比较, 带有小于, 大于或等于可编程值

◆ 模拟比较器 (ACMP)

ACMP 模块提供以下特性

- 2 路比较器工作电源范围 2.7~5.5V
- 片上 6 位分辨率 DAC, 64 个抽头电阻网络提供可选基准电压, 带有从 V_{dd} 或内部带隙的参考
- 可触发 ADC 采样和 ETM 定时器更新
- 在比较器输出的上升沿、下降沿或这两个沿可选中断
- 可选的比较器输出反转, 可配置的滞后值

- 高达 4 个可选比较器输入; 其中一个固定的, 连接到内置 DAC 输出, 而其他三个从外部映射到引脚
- 可在停止模式下运行

◆ 系统模块

(一) 电源管理控制 (PMC) 单元

PMC 管理单元特性:

- 独立的数字 (稳压) 和模拟 (参考数字) 电源输出
- 可编程省电模式
- 无需输出电源去耦合电容器
- 省电模式可以通过 RTC 和外部唤醒
- 集成的复位上电 (POR) 功能
- 集成的低压检测 (LVD) 和掉电复位
- 可选的 LVD 跳变点
- 可编程低压警告 (LVW) 中断功能
- 缓冲带隙参考电压输出
- 带隙和 LVD 的出厂编程微调
- 1KHz 低功耗振荡器 (LPO)

(二) 看门狗 (WDOG) 模块

看门狗特性:

- 独立的时钟输入
- 可在不同时钟源之间进行选择
 - 1 KHz 内部低功耗振荡器 (LPOCLK)
 - 32 KHz 内部参考时钟 (IRCLK)
 - 外部时钟 (OSCCCLK)
 - 总线时钟

(三) 系统时钟

下列时钟源可以用做系统时钟:

- 系统振荡器 (OSC) 环路控制皮尔斯振荡器; 晶体或陶瓷谐振器, 范围: 31.25 至 39.0625kHz (低范围模式) 或 2M~48M (高范围模式)
- 内部时钟源 (ICS)
 - 锁频环 (CGM), 由内部或外部提供参考时钟
 - 4M~48MHz CGM 输出
- 内部参考时钟, 可以用作其他片上外设的时钟源
- 片上 RC 振荡器, 范围: 31.25 至

39.0625kHz, 在 0°C 至 70°C 的温度范围内偏差为 ±1%, 在整个温度范围内偏差为 ±1.5%

◆ 定时器

Enhance Timer 模块 (ETM)

ETM 具有以下特性:

- 可选 TM 源时钟
- 可编程预分频器
- 16 位计数器, 支持递增模式和递减模式, 计数可以自下向上计数或从上到下计数
- 输入捕捉、输出比较, 以及边缘对齐和中心对齐的 PWM 模式
- TM 信道成对运行, 有相同的输出, 搭配互补输出, 或带有独立输出的独立信道
- 每个互补对都可用死区插入
- 新一代硬件触发器
- 软件控制, 单个 ETM 最多 6 路 PWM 输出
- 多达 2 个故障输入, 用于全局故障控制
- 可配置信道极性
- 可编程中断输入捕捉、参考比较, 溢出的计数器或检测到的故障情况

◆ 周期中断定时器 (PIT)

定时器模块特性:

- 两个通用中断定时器
- 一个中断定时器用于触发 ADC 转换
- 32 位计数器分辨率
- 根据总线时钟频率计时

◆ 实时时钟 (RTC)

实时时钟特性:

- 16 位向上计数器
 - 16 位模数匹配限制
 - 软件可控的周期性匹配中断
- 软件可选的时钟源, 用于输入到预分频器, 带有可编程的 16 位预分频器
 - OSC 32.768kHz 标称频率
 - LPO (~1kHz)
 - 总线时钟
 - 内部参考时钟

◆ 通信接口

I2C 通信接口

I2C 模块的特性如下:

- 在最大总线负载下速度可高达 400 kbit/s
- 多主线运行
- 64 个频率可软件编程的串行时钟
- 可编程的从地址和干扰输入过滤器
- 中断驱动的逐字节数据传输
- 仲裁丢失中断, 自动从主模式切换到从模式
- 呼叫地址识别中断
- 总线忙检测和 10 位地址扩展
- 在从地址匹配下低功耗模式可唤醒

通用异步接受器 (UART)

UART 模块具有以下特性:

- 全双工、标准的不归零 (NRZ) 格式
- 双缓冲发射器和接收器, 可独立启用
- 可编程波特率 (13 位模数分频器)
- 中断驱动的或轮询的操作:
 - 发送数据寄存器为空, 传输完成
 - 接收数据寄存器满
 - 接收溢出、奇偶校验错误、帧错误和噪声错误
 - 空闲接收器检测
 - 接收引脚的有效边缘
 - 支持 LIN 的间隔检测
- 硬件奇偶生成和校验
- 可编程的 8 位或 9 位字符长度
- 可编程的 1 位或 2 位停止位
- 空闲线路或地址标记唤醒接收器
- 可选的 13 位间隔字符生成 11 位间隔字符检测
- 可选的发射器输出极性

串行外设接口 (SPI)

SPI 模块的特性如下所示:

- 主从模式
- 全双工、单线双向传输
- 可编程传输比特率
- 双缓冲发送和接收数据寄存器
- 串行时钟相位和极性选项
- 从机选择输出
- 模式错误标志, 有 CPU 中断功能
- 在等待模式下控制 SPI 运行

- 可选 MSB 优先或 LSB 优先转移
- 接收数据缓冲硬件匹配功能
- 主机模式下，波特率可达总线时钟的 1/2，从机模式下，波特率为总线时钟的 1/4

◆ 人机界面

通用输入/输出 (GPIO)

GPIO 模块的特性如下：

- 滞后和所有输入引脚上可配置上拉器件
- 在一些输出引脚可配置驱动强度
- 独立引脚值寄存器，可以读取数字引脚上的逻辑电平

● 安全性 (Security)

- Flash 内置 512 字节代码加密区
- Flash 加密后，SWD 不能访问
- 无后门密码
- 96 位唯一的芯片 ID 加密

● 电源模式 (PMC)

电源管理控制器 (PMC) 为用户提供多个电源选项 "支持不同的操作模式，允许用户针对所需的功能级别优化功耗"。

该 PMC 支持运行、等待和停止模式，用户可根据不同的功耗级别和功能要求，轻松使用各个模式 "在所有模式下都保持 I/O 状态"。

- 运行模式—CPU 时钟可全速运行，内部电源被完全监管。
- 等待模式—CPU 关闭，以节省电力；系统时钟和总线时钟运行，保持全面监管。
- 停止模式—可选启用 LVD，电压调节器处于待机状态。

三种操作模式分别是运行、等待和停止；WFI 指令为芯片调用等待和停止模式。

芯片电源模式

电源模式	说明	内核模式	正常恢复方法
正常运行模式	允许芯片的最大性能“复位后的默认模式，片上稳压器”	运行	
通过 WFI 的正常等待模式	允许外设工作，而内核处于睡眠模式，以降低功耗 NVIC 保持对中断敏感，外设继续被锁定	睡眠	中断
通过 WFI 的正常停止模式	将芯片置于静止状态“最低功耗模式，保持所有寄存器，同时可选保持 LVD 保护。NVIC 被禁用；AWIC 用于从中断唤醒；外设时钟停止工作。	深度睡眠	中断

■ 工作极限

工作温度

	描述	最小	最大	单位
T_{work}	工作温度	-45	105	°C
T_{SDR}	焊接温度	—	260	°C

键盘中断 (KBI)

KBI 特性包括：

- 高达 8 个键盘中断引脚，有各个引脚启用位
- 每个键盘中断引脚都可编程
- 仅下降沿灵敏度
- 仅上升沿灵敏度
- 下降沿和低电平灵敏度
- 上升沿和高电平灵敏度
- 一个软件支持的键盘中断
- 退出低功耗模式

ESD 特性

	描述	最小	最大	单位
V_{HBM}	静电释放, 人体模型	-8000	+8000	V
V_{CDM}	静电释放, 机器模型	-500	+500	V
I_{LAT}	外界为 105°C 时门锁	-100	+100	mA

工作电压以及电流

	描述	最小	最大	单位
V_{DD}	芯片供电电压	-0.3	5.5	V
I_{DD}	供电最大供电电流	—	120	mA
V_{DIO}	数字 I/O 输入电压	-0.3	$V_{\text{DD}}+0.3$	V
V_{AIO}	模拟 I/O 输入电压	-0.3	$V_{\text{DD}}+0.3$	V
I_{D}	单个 pin 的瞬间电流	-25	25	mA
V_{VDDA}	芯片模拟供电电压	$V_{\text{DD}}-0.3$	$V_{\text{DD}}+0.3$	V

■ DC 特性

DC 特性表格

		描述	最小	典型	最大	单位
—	—	工作电压	2.7	—	5.5	V
V_{OH}	P	所有 I/O 的输出高电平电压	5V, $I_{\text{LOAD}}=-5\text{mA}$	$V_{\text{DD}}-0.8$	—	V
	C		3V, $I_{\text{LOAD}}=-2.5\text{mA}$	$V_{\text{DD}}-0.8$	—	V
	P		5V, $I_{\text{LOAD}}=-20\text{mA}$	-0.3	—	V
	C		3V, $I_{\text{LOAD}}=-10\text{mA}$	-25	—	mA
I_{OHT}	D	输出高电平时, 所有 I/O 的总电流	5V	—	-100	mA
			3V	—	-60	mA
V_{OL}	P	所有 I/O 的输出电平电压	5V, $I_{\text{LOAD}}=-5\text{mA}$	—	0.8	V
	C		3V, $I_{\text{LOAD}}=-2.5\text{mA}$	—	0.8	V
	P		5V, $I_{\text{LOAD}}=-20\text{mA}$	—	0.8	V
	C		3V, $I_{\text{LOAD}}=-10\text{mA}$	—	0.8	V
I_{OLT}	D	输出低电平, 所有 I/O 的总电流	5V	—	-100	mA
			3V	—	-60	mA
V_{IH}	P	所有数字 I/O, 输入高电平	$V_{\text{DD}} > 4.5\text{V}$	$0.7 \times V_{\text{DD}}$	—	V
			$V_{\text{DD}} > 2.7\text{V}$	$0.75 \times V_{\text{DD}}$	—	V
V_{IL}	P	所有数字 I/O, 输入低电平	$V_{\text{DD}} > 4.5\text{V}$	—	$0.3 \times V_{\text{DD}}$	V
			$V_{\text{DD}} > 2.7\text{V}$	—	$0.35 \times V_{\text{DD}}$	V
V_{HYS}	C	所有数字 I/O 输入迟滞	—	$0.06 \times V_{\text{DD}}$	—	mV
$ I_{\text{in}} $	P	I/O 做为输入时漏电流 (每个)	$V_{\text{IN}}=V_{\text{DD}}$ or $V_{\text{IN}}=V_{\text{SS}}$	—	0.1	μA

$ I_{OZT} $	C	I/O 高阻状态时漏电流 (每个)	$V_{IN}=VDD$ or $V_{IN}=VSS$	—	0.1	1	μA
$ I_{OZTOT} $	C	所有 I/O 高阻状态时漏 电流	$V_{IN}=VDD$ or $V_{IN}=VSS$	—	—	2	μA
R_{PU}	P	内部集成上拉电阻大 小	—	30.0	—	50.0	$k\Omega$

■ 电流特性

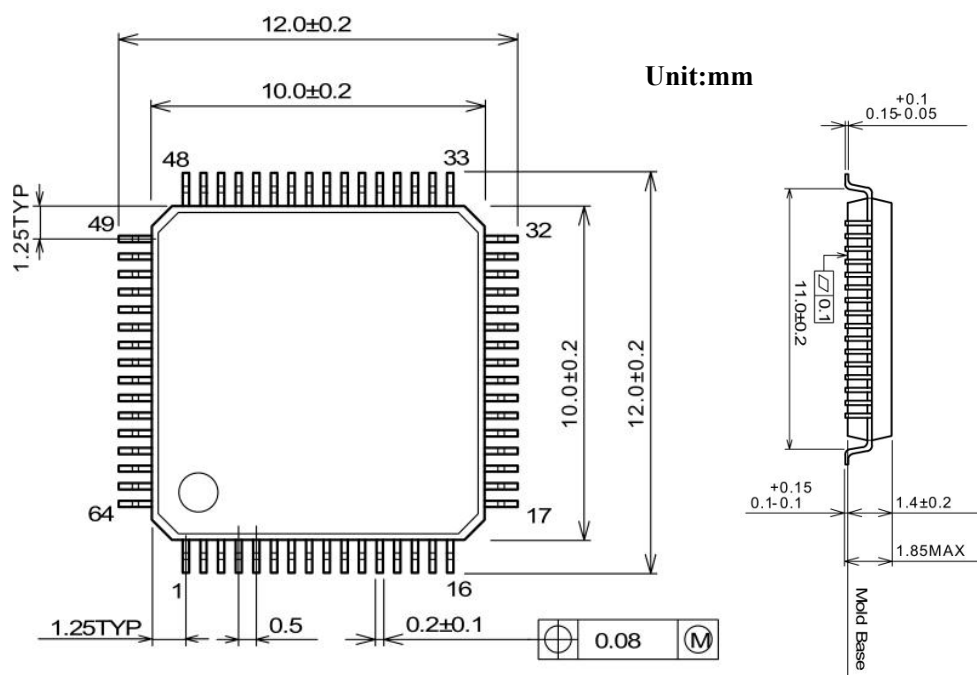
电流特性表

	C	工作条件		内部总线 频率	工作电压	典型	最大	单位	温度
1	C	使用内部振荡器 所有模块打开	RI_{DD}	40M	5	11.8	12.5	mA	-40 到 105 °C
	C			20M	5	6.7	8	mA	
	C			10M	5	5.2	6	mA	
	C			1M	5	2	2.34	mA	
2	C	使用内部振荡器 所有模块打开	RI_{DD}	40M	3.3	10.5	11	mA	-40 到 105 °C
	C			20M	3.3	5.5	6.5	mA	
	C			10M	3.3	4	5	mA	
	C			1M	3.3	1	1.25	mA	
3	C	使用内部振荡器 所有模块关闭, 时钟门控都关闭	RI_{DD}	40M	5	8.6	9.5	mA	-40 到 105 °C
	C			20M	5	5.7	7	mA	
	C			10M	5	4.4	5	mA	
	C			1M	5	1	1.16	mA	
4	C	使用内部振荡器 所有模块关闭, 时钟门控都关闭	RI_{DD}	40M	3.3	7.7	8.5	mA	-40 到 105 °C
	C			20M	3.3	4.1	4.5	mA	
	C			10M	3.3	3.5	4	mA	
	C			1M	3.3	0.5	0.52	mA	
5	C	使用外部晶振 所有模块打开	RI_{DD}	50M	5	15.2	16	mA	-40 到 105 °C
	C			20M	5	9	9.5	mA	
	C			10M	5	6	6.5	mA	
	C			1M	5	3	3.8	mA	
6	C	使用外部晶振 所有模块打开	RI_{DD}	50M	3.3	14.5	15.5	mA	-40 到 105 °C
	C			20M	3.3	8	8.5	mA	
	C			10M	3.3	4	5.2	mA	
	C			1M	3.3	2	2.5	mA	
7	C	使用外部晶振 所有模块关闭, 时钟门控都关闭	RI_{DD}	50M	5	12.2	13	mA	-40 到 105 °C
	C			20M	5	7	7.6	mA	
	C			10M	5	5	5.6	mA	
	C			1M	5	2.5	2.8	mA	
8	C	使用外部晶振	RI_{DD}	50M	3.3	10.7	12	mA	-40

	C	所有模块关闭, 时钟门控都关闭		20M	3.3	6	6.5	mA	到 105 ℃
	C			10M	3.3	4	4.3	mA	
	C			1M	3.3	2	2.5	mA	
9	C	WAIT 模式	Wl _{DD}	50M	5	13.7	14.5	mA	-40 到 105 ℃
	C	使用内部振荡器		20M	5	8.5	9	mA	
	C	所有模块打开		10M	5	5.5	6.2	mA	
	C			1M	5	3	3.8	mA	
10	C	WAIT 模式	Wl _{DD}	50M	3.3	12.6	13.5	mA	-40 到 105 ℃
	C	使用内部振荡器		20M	3.3	6.5	7.4	mA	
	C	所有模块打开		10M	3.3	4.2	4.8	mA	
	C			1M	3.3	2	2.5	mA	
11	C	STOP 模式 所有时钟关闭 内部 1KLPO 下	Sl _{DD}	—	5	—	—	μA	-40 到 105 ℃
				—	3.3	3	—	μA	
12	C	STOP 模式下 ADC 工作	Sl _{DD}	—	5	—	—	μA	
					3.3	35	—	μA	
13	C	STOP 模式下 LVD 工作	Sl _{DD}	—	5	—	—	μA	
					3.3	161	—	μA	

■ 封装信息

- LQFP64



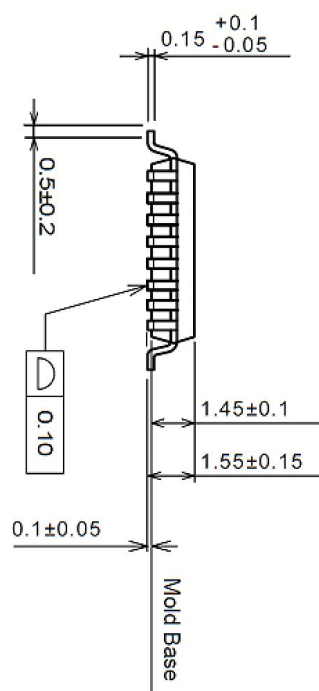
Mechanical drawing of the 24-pin package showing dimensions and pin numbers. The package is rectangular with a central square area. Dimensions are given in millimeters (mm) with tolerances. Pin numbers 1 through 24 are indicated around the package. A circular feature is located near pin 1.

Dimensions:

- Overall width: 9.0 ± 0.3
- Overall height: 9.0 ± 0.3
- Pin pitch (horizontal): 0.75 TYP
- Pin pitch (vertical): 0.75 TYP
- Distance from pin 1 to pin 12: 0.5
- Distance from pin 12 to pin 24: 0.2 ± 0.1
- Distance from pin 24 to pin 36: 7.0 ± 0.2
- Distance from pin 36 to pin 48: 0.75 TYP
- Distance from pin 48 to pin 1: 0.75 TYP

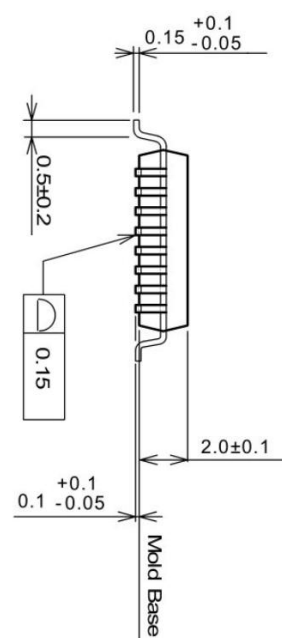
Pin numbers: 1, 12, 24, 36, 48, 13, 25, 37.

Surface markings: \oplus , 0.08, (M)

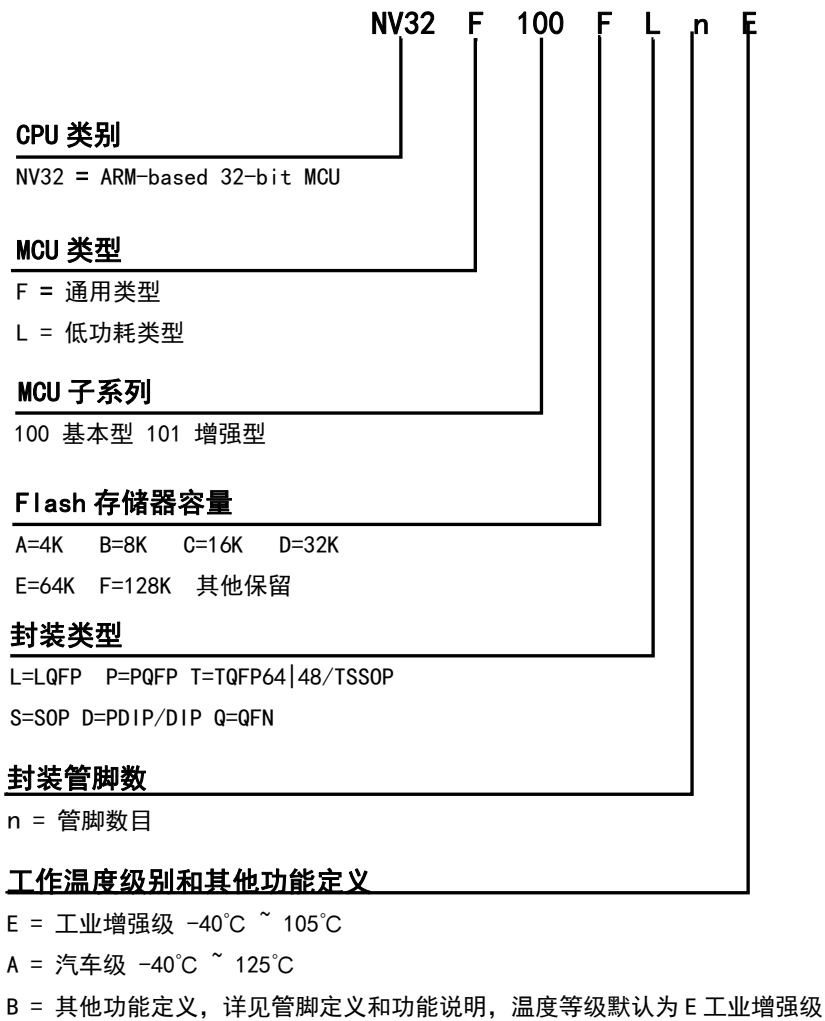


Technical drawing of a square integrated circuit package. The package is square with a side length of 9 ± 0.2 . The pin pitch is 0.8 . The package has 32 pins in total, arranged in four groups of 8 pins each. The pin numbers are: 1, 8, 9, 16, 17, 24, 25, 32. The dimensions are: 9 ± 0.2 (overall width), 7 ± 0.1 (pin pitch), 0.8 (pin pitch), 0.35 ± 0.1 (pin width), 0.15 (pin height), and \textcircled{M} (material).

$\textcircled{+}$	0.15	\textcircled{M}
-------------------	--------	-------------------



■ NV32 系列 MCU 命名规则



NV32F100x 名称列表 (默认出厂温度等级为 E 级, 3 种 Flash 容量可选)

封装形式	32K Flash (D)	64K Flash (E)	128K Flash (F)
SOP8	NV32F100DS08E	NV32F100ES08E	NV32F100FS08E
SOP16	NV32F100DS16E	NV32F100ES16E	NV32F100FS16E
TSSOP20	NV32F100DT20E	NV32F100ET20E	NV32F100FT20E
LQFP32	NV32F100DL32E	NV32F100EL32E	NV32F100FL32E
PDIP40	NV32F100DD40E	NV32F100ED40E	NV32F100FD40E
LQFP44	NV32F100DL44E	NV32F100EL44E	NV32F100FL44E
LQFP48	NV32F100DL48E	NV32F100EL48E	NV32F100FL48E
LQFP64	NV32F100DL64E	NV32F100EL64E	NV32F100FL64E
PQFP64	NV32F100DP64E	NV32F100EP64E	NV32F100FP64E

■ NV32F100x 系列选型指南

封装管脚数	64 脚	48 脚	44 脚	40 脚	32 脚	20 脚	16 脚	8 脚
CPU 主频	48M	48M	48M	48M	48M	48M	48M	48M
FLASH	32K/64K /128K	32K/64K /128K	32K/64K /128K	32K/64K /128K	32K/64K /128K	32K/64K /128K	32K/64K /128K	32K/64K/ 128K
RAM	8K	8K	8K	8K	8K	8K	8K	8K
SWD	1	1	1	1	1	1	1	1
GPIO	57	41	37	36	28	18	14	6
20mA IO 口	8	8	6	6	4	4/6	2	0
内置 OSC	√	√	√	√	√	√	√	√
外置晶振	有效	有效	有效	有效	有效	无效	无效	无效
ADC	16 路	12 路	12 路	12 路	12 路	6 路	7 路	1 路
比较器	2	2	2	2	2	2	2	1
I2C	1	1	1	1	1	1	1	1
UART	3	3	3	3	2	1	1	1
SPI	2	2	2	2	2	1	1	0
基准电压	1	1	1	1	1	0	0	0
RTC	1	1	1	1	1	1	0	0
PIT 定时器	1	1	1	1	1	1	1	1
2 通道 16 位 TIMER	2	2	2	2	2	2	2	1
6 通道 16 位 TIMER	1	1	1	1	1	1	1	0
KBI 键盘中断	8x8	8x8	8x8	8x7	8x4	6x2	7x1	3x1

其他封装形式可以订制。

版本历史

版本	发布日期	更新内容
V1.0	2016.01.11	初次发布
V1.1	2016.05.06	更新封装形式和安全性说明
V1.2	2016.07.19	更新管脚图、管脚描述、封装形式、命名规则和选型指南
V1.3	2016.08.02	增加管脚描述内容, ACMP 和 ETM 模块描述修改、命名规则、选型指南
V1.3.1	2016.08.05	TSSOP20 管脚图片中 19, 20 脚名字反了 PD3, PD2
V1.4	2016.08.11	修改 20 管脚定义, 6 路 PWM 大电流输出, 适合电机应用
V1.41	2016.08.23	修改 32 脚选型指南 UART 数目 2 个, 增加 QFN32 封装管脚图
V1.5	2016.12.05	增加注释 6; TSSOP20 默认封装带外置晶振, 无外置晶振尾缀为 B
V1.51	2017.01.18	SOP8 KBI 3x1, Memory Map
V1.52	2017.05.23	SOP16 选型指南 7 路 ADC
V1.53	2017.05.24	SOP16 选型指南 6 通道 16 位 TIMER 有效

注意事项 Notice

本公司不建议将该系列芯片超规范参数使用, 或应用于易对生命安全、人体健康、财产安全、环境保护等方面造成危害的产品中, 未经本公司安全确认或由于客户设计缺陷造成的损失, 客户自行承担风险。

本说明书版本更新不做另行通知, 想了解最新以及更多信息请访问官方网站: www.navota.com, 所有解释权归纳瓦特公司所有。

The company is not recommended specification parameters of super of the series of chips, or used in the safety of life, health, property safety, protecting the environment caused by the harm of the product in, not by the company safety confirmation or due to losses caused by defects in the customer design, the customer is at your own risk.

The manual version updates do not notice, want to know the latest and more information please visit the official website: www.navota.com. All rights reserved by Navota company.