بسم الله الرحمن الرحیم

آزمایشگاه معماری

احسان محترم: 401106458 -- روزبه معینی: 401106544

گروه۲ – چهارشنبه عصر

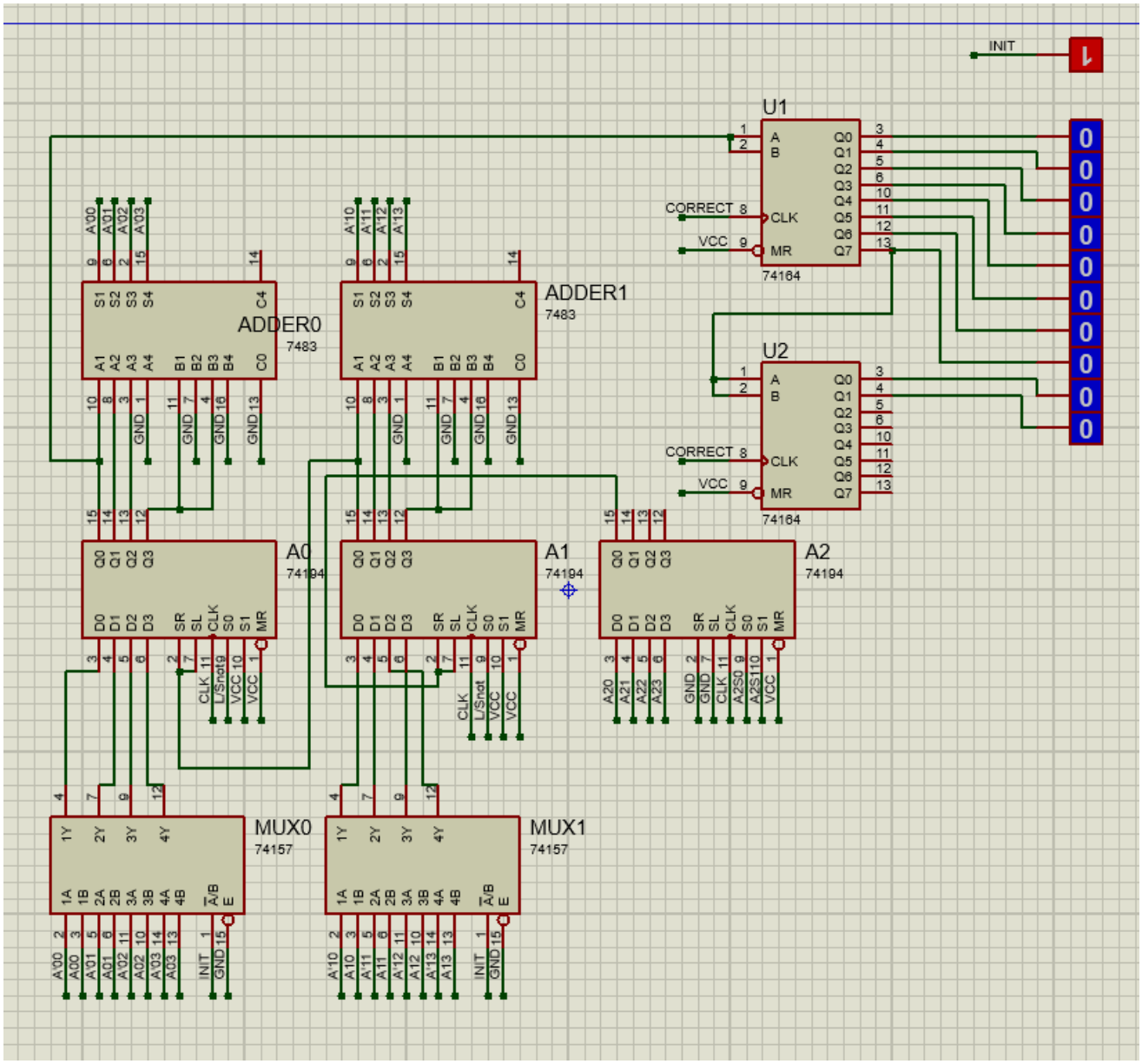
عنوان آزمایش: مبدل دهدهی به دودویی

هدف آزمایش: تبدیل یک عدد ۳ رقمی دهدهی در فرم BCD به یک عدد دودودیی ده بیتی

شرح آزمایش:

در ابتدا ورودی مدار یک عدد سه‌رقمی به فرم BCD است و خروجی آن معادل دودویی همان عدد می‌باید باشد. برای انجام تبدیل، از الگوریتم شیفت راست و تصحیح استفاده شده است. در این روش، عدد BCD چندین بار به راست شیفت داده می‌شود و بیت‌هایی که از سمت راست خارج می‌شوند، بیت‌های عدد دودویی خروجی را تشکیل می‌دهند. بعد از هر شیفت، در صورت نیاز، رقم‌های BCD تصحیح می‌شوند تا مقدار داخل رجیسترها همچنان معتبر باقی بماند.

مدار به صورت کلی از دو بخش تشکیل شده. بخش اول که شامل مسیر داده است و بخش دوم که شامل کنترل بیت‌ها و دستور به بخش اول است. در بخش اول عدد ورودی که به صورت سه رقم BCD است وارد مدار می‌شود. هر رقمBCD چهار بیت دارد، بنابراین کل ورودی مدار یک عدد 12 بیتی است که در سه رجیستر با نام‌های A0، A1 و A2 ذخیره می‌شود. این سه رجیستر در کنار هم مثل یک رجیستر 12 بیتی عمل می‌کنند.(شکل ۱)



شکل 1

در ابتدای کار، با فعال شدن سیگنال INIT، ورودی‌های اولیه از طریق مالتی‌پلکسرها انتخاب شده و داخل رجیسترها قرار می‌گیرند. بعد از آن، مدار وارد مراحل تکراری SHIFTو CORRECT می‌شود. در مرحله SHIFT، کل عدد BCD یک بیت به سمت راست شیفت داده می‌شود. در این حالت بیت کم‌ارزش رجیستر A0 از مدار خارج می‌شود. این بیت همان باقی‌مانده تقسیم عدد بر2 است و به همین دلیل به عنوان یکی از بیت‌های خروجی دودویی در رجیستر خروجی ذخیره می‌شود.

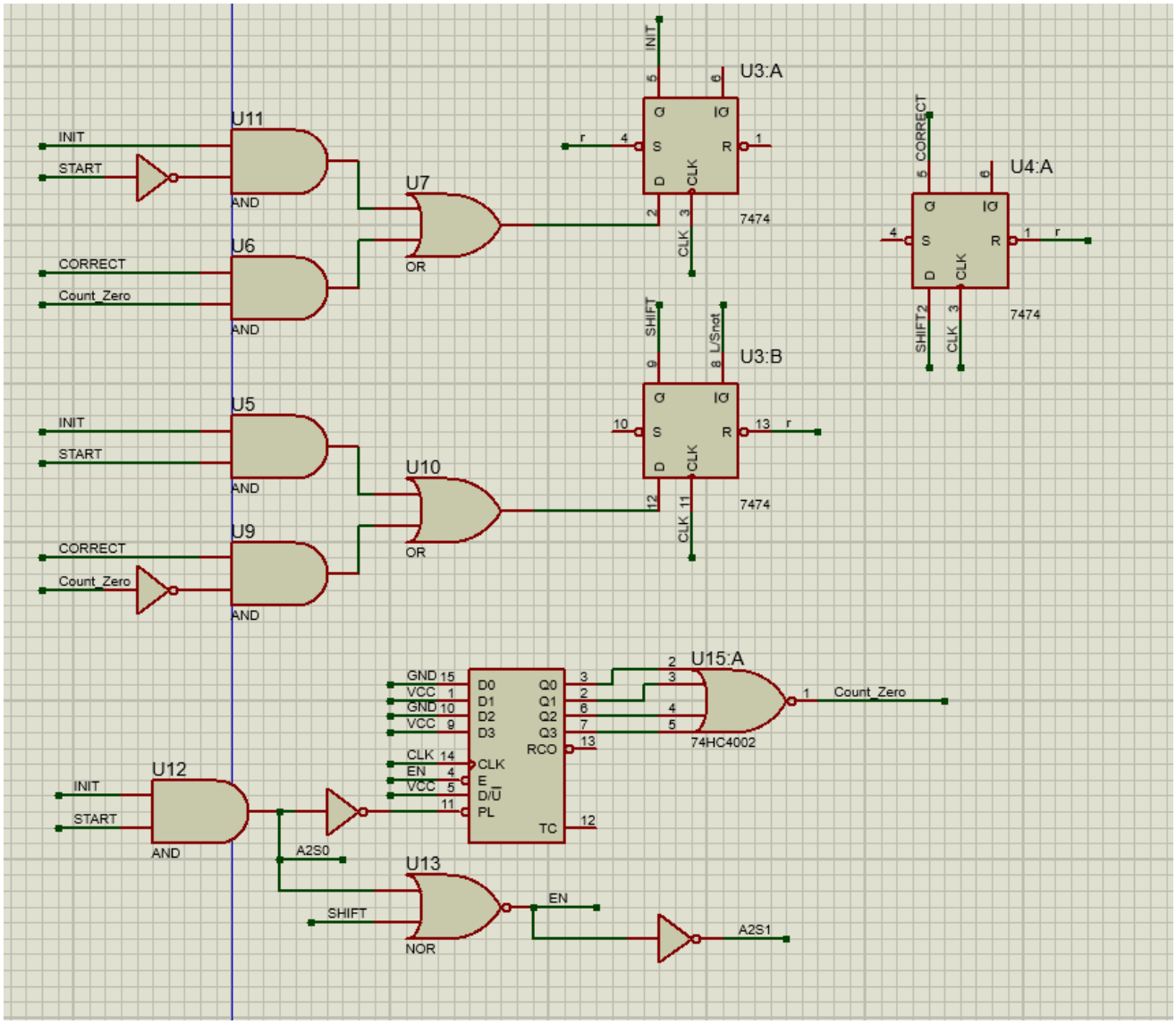
نکته مهم این است که بعد از شیفت راست، ممکن است بعضی از رقم‌های BCD معتبر باقی نمانند. اعداد پس از عملیات شیفت همچنان باید مابین 0 تا 9 باقی بمانند. در غیر این صورت رقم باید تصحیح شود. از نظر تئوری، اگر بیت پرارزش یک رقم BCD بعد از شیفت برابر 1 شود، باید از آن رقم 3 کم کنیم. دلیل این موضوع این است که

وقتی یک بیت از رقم قبلی وارد رقم بعدی می‌شود، در یک گروه چهار بیتی ارزش آن 8 حساب می‌شود، اما در تقسیم ده‌دهی بر 2، اثر انتقال از رقم قبلی باید معادل 5 باشد. بنابراین اختلاف این دو مقدار برابر است با 3، پس باید این اختلاف جبران شود.

اما در مدار، این کار مستقیماً به صورت کم‌کردن 3 انجام نشده است. در جمع‌کننده‌ها، بیت پرارزش رقم به جای اینکه مستقیماً وارد جمع‌کننده شود، صفر در نظر گرفته شده است. این کار از نظر اثر عددی شبیه این است که از رقم 8 کم کرده باشیم. سپس مدار عدد 5 را به آن اضافه می‌کند. بنابراین نتیجه کلی می‌شود 3. به همین دلیل در این مدار برای تصحیح، با عدد 5جمع می‌کنیم. یعنی هدف اصلی همچنان همان -3 است، اما پیاده‌سازی سخت‌افزاری آن با صفر کردن بیت پرارزش و اضافه کردن5 انجام شده است.

پس جمع‌کننده‌ها در واقع مقدار تصحیح‌شده را آماده می‌کنند. البته این مقدار همیشه نباید وارد رجیستر شود. اگر رقم نیازی به تصحیح نداشته باشد، همان مقدار عادی حفظ می‌شود. سیگنال CORRECT مشخص می‌کند که در مرحله تصحیح، مقدار مناسب دوباره در رجیسترها ذخیره شود. در سمت راست مدار، دو رجیستر شیفتی برای تشکیل خروجی دودویی استفاده شده‌اند. چون بیت‌های خروجی یکی‌یکی و از کم‌ارزش به پرارزش تولید می‌شوند، لازم است در یک رجیستر خروجی ذخیره شوند. با هر مرحله تصحیح، یک بیت جدید وارد رجیستر خروجی می‌شود و در پایان، خروجی دودویی کامل روی خطوط خروجی قرار می‌گیرد.

اما در بخش دوم که مربوط به کنترل این روند و سیگنال‌هایی است که در بخش قبل توضیح دادیم ترتیب عملیات‌ها کنترل می‌شود. (شکل ۲)



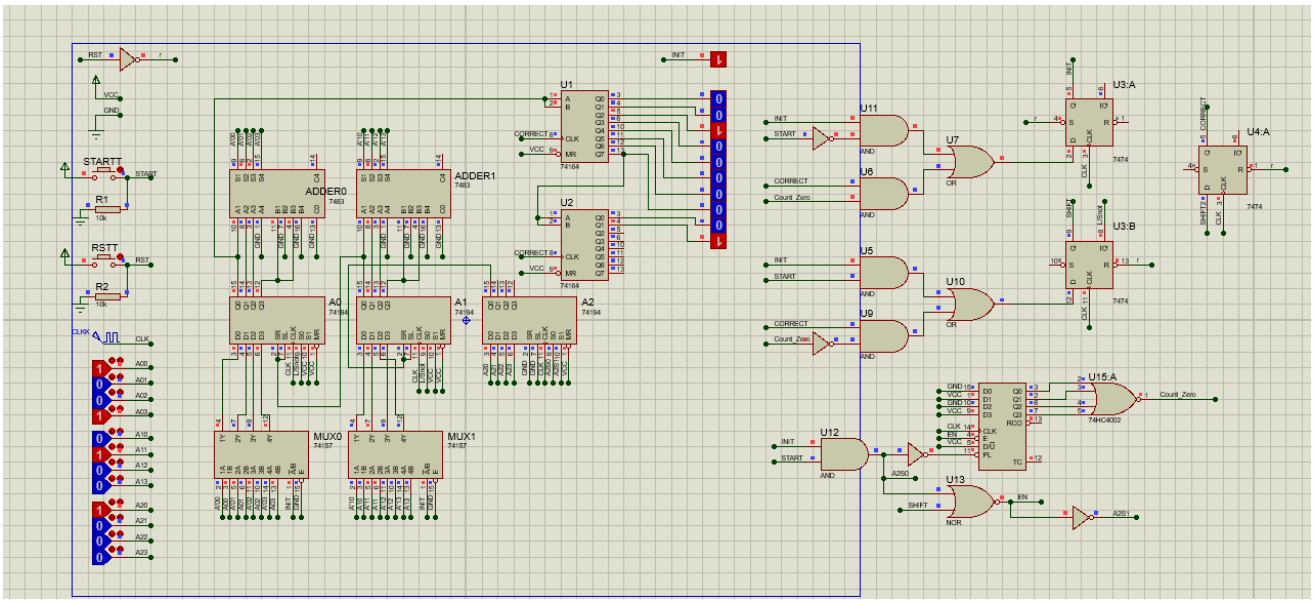
شکل 2

در حالت INIT، مدار آماده شروع است و عدد BCD اولیه داخل رجیسترهای بخش اول بارگذاری می‌شود. بعد از فعال شدن START، مدار از حالت اولیه خارج شده و وارد مرحله شیفت می‌شود.

در حالت SHIFT، رجیسترهای BCD یک بیت به سمت راست شیفت داده می‌شوند. در این مرحله یک بیت از سمت راست عدد خارج می‌شود که به عنوان بیت خروجی دودویی استفاده می‌شود. بعد از مرحله شیفت، مدار وارد حالت CORRECT می‌شود. در این حالت مقدارهای تصحیح‌شده در رجیسترها ذخیره می‌شوند و هم‌زمان یک بیت جدید نیز در رجیستر خروجی دودویی ثبت می‌شود.

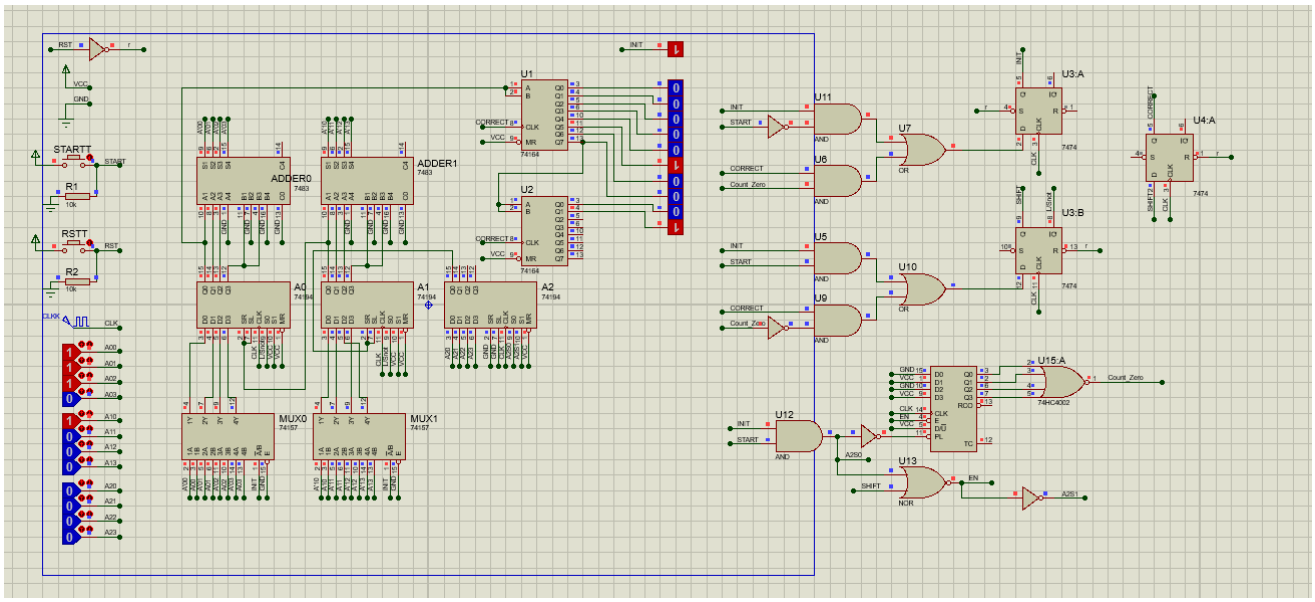
در بخش پایین مدار کنترل، یک شمارنده قرار دارد. وظیفه شمارنده این است که تعداد مراحل انجام‌شده را کنترل کند. چون خروجی عدد سه‌رقمی BCD حداکثر به 10 بیت نیاز دارد، شمارنده در ابتدای عملیات مقدار 10 را دریافت می‌کند و با هر مرحله تبدیل کاهش می‌یابد. زمانی که مقدار شمارنده به صفر برسد، سیگنال Count_Zero فعال می‌شود و این سیگنال نشان می‌دهد که عملیات تبدیل به پایان رسیده است.

مثال ۱: 128 (شکل ۳)



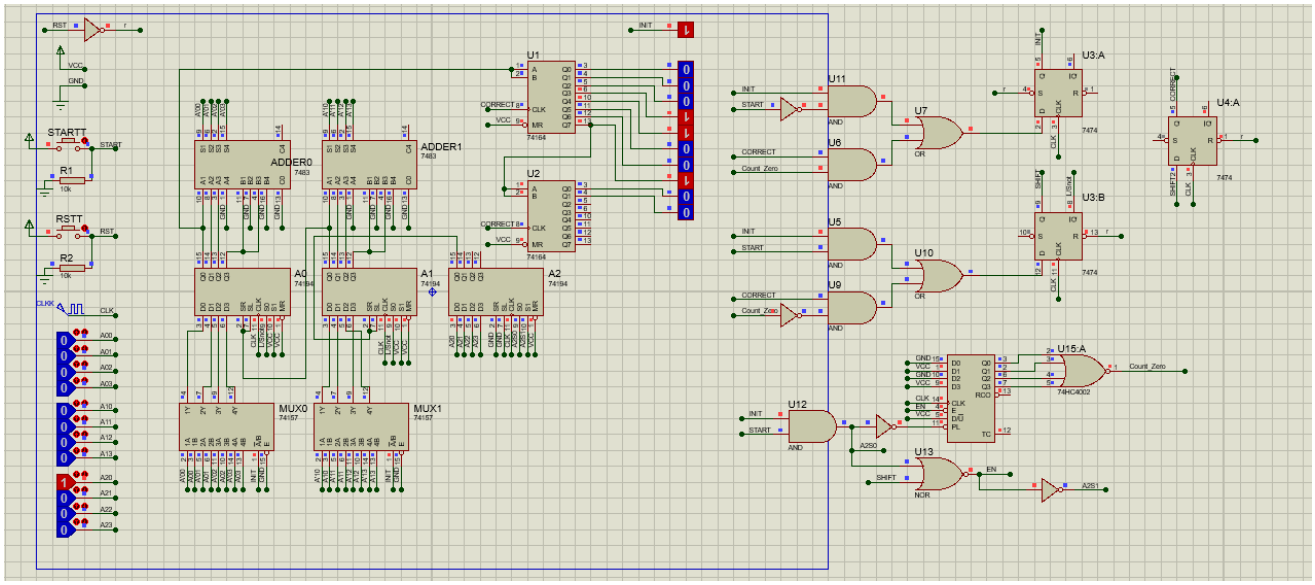
شکل 3

مثال۲: 17 (شکل ۴)



شکل 4

مثال۳: 100 (شکل ۵)



شکل 5