

کد این سوال در فایل Q1_A در فایل های ارسالی قابل مشاهده است. توضیح کد این سوال:

```

1 module STACK_BASED_ALU#(parameter n = 4)(input clk, input signed [n - 1:0]input_data, input [2:0]opcode, output reg overflow, output reg signed[n - 1:0]output_data);
2 reg[n - 1:0] stack[511:0];
3 integer pc = -1, i = 0;
4 reg signed [2 * n - 1:0] temp_output;
5 always @(posedge clk) begin
6     overflow = 0;
7     case(opcode)
8     3'b100: begin
9         if(pc >= 1) begin
10             output_data = stack[pc] + stack[pc - 1];
11             if((stack[pc][n - 1] == 0 && stack[pc - 1][n - 1] == 0 && output_data[n - 1] == 1) ||
12                (stack[pc][n - 1] == 1 && stack[pc - 1][n - 1] == 1 && output_data[n - 1] == 0)) overflow = 1;
13         end
14     end
15     3'b101: begin
16         if(pc >= 1) begin
17             temp_output = stack[pc] * stack[pc - 1];
18             output_data = temp_output;
19             if((stack[pc][n - 1] == 0 && stack[pc - 1][n - 1] == 0 && output_data[n - 1] == 1)) overflow = 1;
20             for(i = n; i < 2 * n; i = i + 1) begin
21                 if(temp_output[i] == 1) overflow <= 1;
22             end
23         end
24     end
25     3'b110: begin
26         if(pc < 511)begin
27             pc = pc + 1;
28             stack[pc] <= input_data;
29         end
30     end
31     3'b111: begin
32         if(pc > 0)begin
33             output_data <= stack[pc];
34             pc = pc - 1;
35         end
36     end
37 endcase
38 end
39 endmodule

```

در ابتدا که پارامترهای گفته شده در سوال به عنوان ورودی خروجی مازول تعریف شده اند. ابعاد input_data و output_data متناسب با n است که در ابتدا توسط پارامتر ذکر شده است و در instance گیری قابل تغییر است.

سپس یک استک به طول دیتاها و عمق ۵۱۲ تعریف می کنیم. در خط بعد سه متغیر pc و i و temp_out تعریف می شوند که در ادامه کاربرد آن ها را توضیح خواهم داد.

بلاک always بالبه مثبت کلاک فعال می شود. در این بلاک در ابتدا مقدار overflow صفر می شود که اگر از دفعه قبل یک مانده بود، صفر شود. سپس با توجه به opcode ورودی با فرمت case بررسی می کنیم که باید چه عملیاتی روی استک و ... انجام گیرد:

(قبل از توضیح هر case، pc همان اشاره گر به اولین خانه استک است. یعنی اگر ما یک عدد را در استک اضافه می کنیم، pc به همان خانه آخر اشاره میکند (همان program counter))

:add-100

ابتدا چک می‌شود که آیا حداقل دو مقدار درون استک داریم که آن دو را با هم جمع کنیم یا نه. برای این کار چک می‌کنیم که **pc** بزرگتر از 1 باشد. (یعنی حداقل در خانه 0 و 1 آن مقداری موجود باشد). اگر این شرط برقرار بود دو خانه بالایی استک را با هم جمع کرده و درون **data_out** قرار می‌دهیم.

حال باید **overflow** را چک کنیم. در شرطی که برای یک کردن **overflow** آمده است بیان می‌شود که اگر جمع دو عدد مثبت منفی شد یا جمع دو عدد منفی مثبت شد، **overflow** یک بشود.

:mult-101

برای ضرب نیز ابتدا همان شرط وجود حداقل دو مقدار درون استک را مانند بخش قبل چک می‌کنیم. سپس ضرب دو مقدار روی استک را درون **temp_out** قرار می‌دهیم که اندازه‌اش دو برابر ورودی هاست و این بدین معناست که در آن **overflow** رخ نمی‌دهد. (اساس این کار برای این است که بتوانیم تشخیص دهیم آیا در واقع **overflow** رخ داده است یا خیر، که در ادامه توضیح می‌دهم)

مقدار **temp_out** را درون **output_data** قرار می‌دهیم. ممکن است مقداری از مقادیر سرریز شوند که این امر را در خطوط بعدی چک می‌کنیم. ابتدا به طور جدا چک می‌شود که ضرب دو عدد مثبت منفی نشود. ولی چون ضرب است ممکن است بیت‌های سرریز صرفاً باعث تغییر مثبت و منفی شدن عدد نشوند. برای همین یک فور می‌زنیم که در آن چک می‌شود آیا متغیر **temp_out** از خانه **n** به بعد، مقداری برابر با 1 دارد یا خیر؟ اگر داشته باشد که یعنی سرریز رخ داده است و **output_data** ما نتوانسته آن مقدار را نشان دهد و اگر هم هیچ خانه‌ای 1 نباشد یعنی **overflow** رخ نداده است.

:push-110

ابتدا با شرط این که **pc** کوچکتر از ۱۱ باشد چک می‌شود که استک پر نباشد. اگر پر نبود، اشاره گر **pc** را یک واحد افزایش داده و سپس مقدار درون **input_data** را درون بالاترین نقطه استک یعنی همان جایی که **pc** به آن اشاره دارد قرار می‌دهیم.

pop-111:

ابتدا با شرط این که **pc** بزرگتر از ۰ باشد چک می‌کنیم که استک خالی نباشد. و اگر خالی نبود، مقداری که در بالاترین خانه استک قرار دارد را (یعنی همان محلی که **pc** به آن اشاره می‌کند) در **output_data** قرار می‌دهیم و سپس مقدار **pc** را یک واحد کاهش می‌دهیم.

شرح کد اصلی به تفصیل بیان شد. اما بخش **testbench** که در بخش الف از ما خواسته شده است:

کد **testbench** در فایل با نام **TB_Q1_A** در فایل‌های ارسالی قابل مشاهده است. توضیح آن به شرح زیر است:

```
1 module TB_Q1_A();
2     reg clk;
3     wire overflow4;
4     reg [2:0] opcode4;
5     reg [3:0] input_data4;
6     wire [3:0] output_data4;
7     wire overflow8;
8     reg [2:0] opcode8;
9     reg [7:0] input_data8;
10    wire [7:0] output_data8;
11    wire overflow16;
12    reg [2:0] opcode16;
13    reg [15:0] input_data16;
14    wire [15:0] output_data16;
15    wire overflow32;
16    reg [2:0] opcode32;
17    reg [31:0] input_data32;
18    wire [31:0] output_data32;
19    STACK_BASED_ALU #(4) sba1(clk, input_data4, opcode4, overflow4, output_data4);
20    STACK_BASED_ALU #(8) sba2(clk, input_data8, opcode8, overflow8, output_data8);
21    STACK_BASED_ALU #(16) sba3(clk, input_data16, opcode16, overflow16, output_data16);
22    STACK_BASED_ALU #(32) sba4(clk, input_data32, opcode32, overflow32, output_data32);
23
24    always
25    #1 clk = ~clk;
26    initial
27    clk <= 0;
```

ابتدا برای هر کدام از بخش‌های 4 و 8 و 16 و 32 بیتی، متغیرهای **overflow** و **input_data** و

output_data را مخصوص آنها تعریف می‌کنیم. (متغیر **clk** یا همان کلاک عمومی است و نیاز به تعریف

اختصاصی ندارد). همانطور که قابل مشاهده هست ابعاد های متغیرها متناسباً متفاوت است.

سپس با ۴ بار از مازول اصلی **instance** می‌گیریم که به هر کدام متغیرهای مخصوص خودش را می‌دهیم. بطور

مثال به **instance** ای که برای 16 بیتی‌ها گرفته شده است، ورودی، خروجی‌های مخصوص 16 بیتی را می‌دهیم.

با استفاده از یک **always** یک خطی کلاک را هر یک واحد زمانی یک بار **not** می‌کنیم تا واقعا تبدیل به **clock** شود

و در بخش بعد نیز مقدار اولیه آن را صفر قرار می‌دهیم.

در ادامه ما حالات مختلف را برای حالت های 4 و 8 و 16 و 32 مورد بررسی قرار داده ایم. در ادامه به توضیح بخش 4

بیتی میپردازیم و بخش های دیگر نیز به همین شیوه بررسی شده اند و دیگر نیاز به توضیح مجدد آنها نیست و صرفا

تصاویر کد و نتیجه شبیه سازی آن را در این فایل قرار می دهیم.

توضیح بخش ۴ بیتی:

```
30 initial begin
31     $display ("for 4 bit: ");
32     $monitor("time:%d | clk=%b | opcode=%b | input_data=%b | output_data=%b | overflow4=%b", $time, clk, opcode4, input_data4, output_data4, overflow4);
33     opcode4 = 3'b110;
34     input_data4 = 4'b1100; //push 1100
35     #2 opcode4 = 3'b110;
36     input_data4 = 4'b0001; //push 0001
37     #2 opcode4 = 3'b100; //add 1100, 0001
38     #2 opcode4 = 3'b101; //mult 1100, 0001
39     #2 opcode4 = 3'b111; //pop 0001
40     #2 opcode4 = 3'b110;
41     input_data4 = 4'b1110; //push 1110
42     #2 opcode4 = 3'b100; //add 1100, 1110(overflow)
43     #2 opcode4 = 3'b111; //pop 1110
44     #2 opcode4 = 3'b110;
45     input_data4 = 4'b010; //push 0010
46     #2 opcode4 = 3'b101; //mult 1100, 0010(overflow)
47     #2 opcode4 = 3'b111; //pop 0010
48     #2 opcode4 = 3'b111; //pop 1100
49     #2
50
```

نتیجه شبیه سازی:

```
# for 4 bit:
# time: 0 | clk=0 | opcode=110 | input_data=1100 | output_data=xxxx | overflow4=x
# time: 1 | clk=1 | opcode=110 | input_data=1100 | output_data=xxxx | overflow4=0
# time: 2 | clk=0 | opcode=110 | input_data=0001 | output_data=xxxx | overflow4=0
# time: 3 | clk=1 | opcode=110 | input_data=0001 | output_data=xxxx | overflow4=0
# time: 4 | clk=0 | opcode=100 | input_data=0001 | output_data=xxxx | overflow4=0
# time: 5 | clk=1 | opcode=100 | input_data=0001 | output_data=1101 | overflow4=0
# time: 6 | clk=0 | opcode=101 | input_data=0001 | output_data=1101 | overflow4=0
# time: 7 | clk=1 | opcode=101 | input_data=0001 | output_data=1100 | overflow4=0
# time: 8 | clk=0 | opcode=111 | input_data=0001 | output_data=1100 | overflow4=0
# time: 9 | clk=1 | opcode=111 | input_data=0001 | output_data=0001 | overflow4=0
# time: 10 | clk=0 | opcode=110 | input_data=1000 | output_data=0001 | overflow4=0
# time: 11 | clk=1 | opcode=110 | input_data=1000 | output_data=0001 | overflow4=0
# time: 12 | clk=0 | opcode=100 | input_data=1000 | output_data=0001 | overflow4=0
# time: 13 | clk=1 | opcode=100 | input_data=1000 | output_data=0100 | overflow4=1
# time: 14 | clk=0 | opcode=111 | input_data=1000 | output_data=0100 | overflow4=1
# time: 15 | clk=1 | opcode=111 | input_data=1000 | output_data=1000 | overflow4=0
# time: 16 | clk=0 | opcode=110 | input_data=0010 | output_data=1000 | overflow4=0
# time: 17 | clk=1 | opcode=110 | input_data=0010 | output_data=1000 | overflow4=0
# time: 18 | clk=0 | opcode=101 | input_data=0010 | output_data=1000 | overflow4=0
# time: 19 | clk=1 | opcode=101 | input_data=0010 | output_data=1000 | overflow4=1
# time: 20 | clk=0 | opcode=111 | input_data=0010 | output_data=1000 | overflow4=1
# time: 21 | clk=1 | opcode=111 | input_data=0010 | output_data=0010 | overflow4=0
# time: 22 | clk=0 | opcode=111 | input_data=0010 | output_data=0010 | overflow4=0
# time: 23 | clk=1 | opcode=111 | input_data=0010 | output_data=0010 | overflow4=0
```

در خط اول که یک مانیتور هست که به ازای تغییر هر کدام از مقادیر نام برده در آن ، یک دور چاپ می شود.

ابتدا opcode را روی حالت push قرار داده و input_data را نیز برابر 1100 قرار می دهیم. پس از یک واحد

زمانی این تغییرات اعمال می شود. حال ما یک ثانیه دیگر نیز صبر می کنیم تا کلاک در سطح پایین قرار گیرد. در مجموع

دو واحد زمانی باید بین دستورات وقفه انداخت. پس از دو واحد زمانی وقفه با همان شیوه قبل عدد 0001 را push

می‌کنیم. سپس opcode را روی حالت add قرار می‌دهیم تا نتیجه جمع در output_data قابل مشاهده

باشد. سپس opcode را روی حالت ضرب قرار می‌دهیم. (این دو حالت بدون تست overflow بودند)

حالا مقدار روی استک را یعنی مقدار 0001 را با قرار دادن opcode روی حالت pop، برمی‌داریم که یعنی این مقدار

در آن لحظه در output_data قابل مشاهده است. سپس با تنظیم opcode و input_data عدد

1000 را به داخل استک می‌فرستیم. در مرحله بعد این دو را با هم جمع کرده که با وجود مشاهده نتیجه در

output_data، بیت overflow نیز یک می‌شود. سپس عدد 1000 را خارج کرده و عدد 0010 را push

می‌کنیم. حال opcode را روی حالت ضرب قرار می‌دهیم تا دو عدد بالایی استک را یعنی 1100 و 0010 را با هم

ضرب کند. این ضرب نیز دارای سرریز است و در نتیجه بیت overflow یک می‌شود. در انتها نیز دو مقدار درون

استک را با دستو pop خارج می‌کنیم.

این توضیح برای بخش ۴ بیتی بود. برای بخش ۸ و ۱۶ و ۳۲ نیز به همین صورت است. اما دیگر نیاز به توضیح نیست و

صرفا تصاویر کد و نتیجه آن را در این گزارش می‌آورم:

```
52 $display ("for 8 bit: ");
53 $monitor("time:%d | clk=%b | opcode=%d | input_data=%b | output_data=%b | overflow4=%b", $time, clk, opcode8, input_data8, output_data8, overflow8);
54 opcode8 = 3'b110;
55 input_data8 = 8'b01110000; //push 01110000
56 #2 opcode8 = 3'b110; //push 00000010
57 input_data8 = 8'b00000010; //add 01110000, 00000010
58 #2 opcode8 = 3'b100; //mult 01110000, 00000010
59 #2 opcode8 = 3'b101; //pop 00000010
60 #2 opcode8 = 3'b111;
61 #2 opcode8 = 3'b110;
62 input_data8 = 8'b0110100; //push 01110100
63 #2 opcode8 = 3'b100; //add 01110000, 01110100(overflow)
64 #2 opcode8 = 3'b111; //pop 01110100
65 #2 opcode8 = 3'b110;
66 input_data8 = 8'b00001000; //push 00001000
67 #2 opcode8 = 3'b101; //mult 01110000, 00001000(overflow)
68 #2 opcode8 = 3'b111; //pop 00001000
69 #2 opcode8 = 3'b111; //pop 01110000
70 #2
```

```
# for 8 bit:
# time: 24 | clk=0 | opcode=6 | input_data=01110000 | output_data=xxxxxxx | overflow4=0
# time: 25 | clk=1 | opcode=6 | input_data=01110000 | output_data=xxxxxxx | overflow4=0
# time: 26 | clk=0 | opcode=6 | input_data=00000010 | output_data=xxxxxxx | overflow4=0
# time: 27 | clk=1 | opcode=6 | input_data=00000010 | output_data=xxxxxxx | overflow4=0
# time: 28 | clk=0 | opcode=4 | input_data=00000010 | output_data=xxxxxxx | overflow4=0
# time: 29 | clk=1 | opcode=4 | input_data=00000010 | output_data=01110010 | overflow4=0
# time: 30 | clk=0 | opcode=5 | input_data=00000010 | output_data=01110010 | overflow4=0
# time: 31 | clk=1 | opcode=5 | input_data=00000010 | output_data=11100000 | overflow4=1
# time: 32 | clk=0 | opcode=7 | input_data=00000010 | output_data=11100000 | overflow4=1
# time: 33 | clk=1 | opcode=7 | input_data=00000010 | output_data=00000010 | overflow4=0
# time: 34 | clk=0 | opcode=6 | input_data=01110100 | output_data=00000010 | overflow4=0
# time: 35 | clk=1 | opcode=6 | input_data=01110100 | output_data=00000010 | overflow4=0
# time: 36 | clk=0 | opcode=4 | input_data=01110100 | output_data=00000010 | overflow4=0
# time: 37 | clk=1 | opcode=4 | input_data=01110100 | output_data=11100100 | overflow4=1
# time: 38 | clk=0 | opcode=7 | input_data=01110100 | output_data=11100100 | overflow4=1
# time: 39 | clk=1 | opcode=7 | input_data=01110100 | output_data=01110100 | overflow4=0
# time: 40 | clk=0 | opcode=6 | input_data=00001000 | output_data=01110100 | overflow4=0
# time: 41 | clk=1 | opcode=6 | input_data=00001000 | output_data=01110100 | overflow4=0
# time: 42 | clk=0 | opcode=5 | input_data=00001000 | output_data=01110100 | overflow4=0
# time: 43 | clk=1 | opcode=5 | input_data=00001000 | output_data=10000000 | overflow4=1
# time: 44 | clk=0 | opcode=7 | input_data=00001000 | output_data=10000000 | overflow4=1
# time: 45 | clk=1 | opcode=7 | input_data=00001000 | output_data=00001000 | overflow4=0
# time: 46 | clk=0 | opcode=7 | input_data=00001000 | output_data=00001000 | overflow4=0
# time: 47 | clk=1 | opcode=7 | input_data=00001000 | output_data=00001000 | overflow4=0
```

```

73 $display ("for 16 bit: ");
74 $monitor("time:%d | clk=%b | opcode=%d | input_data=%b | output_data=%b | overflow4=%b", $time, clk, opcode16, input_data16, output_data16, overflow16);
75 opcode16 = 3'b110;
76 input_data16 = 16'b0111000000000001; //push 0111000000000001
77 #2 opcode16 = 3'b110;
78 input_data16 = 16'b0000010000000001; //push 0000010000000000
79 #2 opcode16 = 3'b100; //add 0111000000000001, 0000010000000000
80 #2 opcode16 = 3'b101; //mult 0111000000000001, 0000010000000000(overflow)
81 #2 opcode16 = 3'b111; //pop 0000010000000000
82 #2 opcode16 = 3'b110;
83 input_data16 = 16'b0111010000000010; //push 0111010000000010
84 #2 opcode16 = 3'b100; //add 0111000000000001, 0111010000000010(overflow)
85 #2 opcode16 = 3'b111; //pop 0111010000000010
86 #2 opcode16 = 3'b110;
87 input_data16 = 16'b0000000000000001; //push 0000000000000001
88 #2 opcode16 = 3'b101; //mult 0111000000000001, 0000000000000001
89 #2 opcode16 = 3'b111; //pop 0000000000000001
90 #2 opcode16 = 3'b111; //pop 0011000000000001
91 #2

```

```

# for 16 bit:
# time: 48 | clk=0 | opcode=6 | input_data=0111000000000001 | output_data=XXXXXXXXXXXXXXXXXX | overflow4=0
# time: 49 | clk=1 | opcode=6 | input_data=0111000000000001 | output_data=XXXXXXXXXXXXXXXXXX | overflow4=0
# time: 50 | clk=0 | opcode=6 | input_data=0000010000000001 | output_data=XXXXXXXXXXXXXXXXXX | overflow4=0
# time: 51 | clk=1 | opcode=6 | input_data=0000010000000001 | output_data=XXXXXXXXXXXXXXXXXX | overflow4=0
# time: 52 | clk=0 | opcode=4 | input_data=0000010000000001 | output_data=XXXXXXXXXXXXXXXXXX | overflow4=0
# time: 53 | clk=1 | opcode=4 | input_data=0000010000000001 | output_data=0111010000000010 | overflow4=0
# time: 54 | clk=0 | opcode=5 | input_data=0000010000000001 | output_data=0111010000000010 | overflow4=0
# time: 55 | clk=1 | opcode=5 | input_data=0000010000000001 | output_data=0111010000000001 | overflow4=1
# time: 56 | clk=0 | opcode=7 | input_data=0000010000000001 | output_data=0111010000000001 | overflow4=1
# time: 57 | clk=1 | opcode=7 | input_data=0000010000000001 | output_data=0000010000000001 | overflow4=0
# time: 58 | clk=0 | opcode=6 | input_data=0111010000000010 | output_data=0000010000000001 | overflow4=0
# time: 59 | clk=1 | opcode=6 | input_data=0111010000000010 | output_data=0000010000000001 | overflow4=0
# time: 60 | clk=0 | opcode=4 | input_data=0111010000000010 | output_data=0000010000000001 | overflow4=0
# time: 61 | clk=1 | opcode=4 | input_data=0111010000000010 | output_data=1110010000000011 | overflow4=1
# time: 62 | clk=0 | opcode=7 | input_data=0111010000000010 | output_data=1110010000000011 | overflow4=1
# time: 63 | clk=1 | opcode=7 | input_data=0111010000000010 | output_data=0111010000000010 | overflow4=0
# time: 64 | clk=0 | opcode=6 | input_data=0000000000000001 | output_data=0111010000000010 | overflow4=0
# time: 65 | clk=1 | opcode=6 | input_data=0000000000000001 | output_data=0111010000000010 | overflow4=0
# time: 66 | clk=0 | opcode=5 | input_data=0000000000000001 | output_data=0111010000000010 | overflow4=0
# time: 67 | clk=1 | opcode=5 | input_data=0000000000000001 | output_data=0111000000000001 | overflow4=0
# time: 68 | clk=0 | opcode=7 | input_data=0000000000000001 | output_data=0111000000000001 | overflow4=0
# time: 69 | clk=1 | opcode=7 | input_data=0000000000000001 | output_data=0000000000000001 | overflow4=0
# time: 70 | clk=0 | opcode=7 | input_data=0000000000000001 | output_data=0000000000000001 | overflow4=0
# time: 71 | clk=1 | opcode=7 | input_data=0000000000000001 | output_data=0000000000000001 | overflow4=0

```

```

93 $display ("for 32 bit: ");
94 $monitor("time:%d | clk=%b | opcode=%d | input_data=%b | output_data=%b | overflow4=%b", $time, clk, opcode32, input_data32, output_data32, overflow32);
95 opcode32 = 3'b110;
96 input_data32 = 32'b00000000000000011100000000000000; //push 00000000000000011100000000000000
97 #2 opcode32 = 3'b110;
98 input_data32 = 32'b00000000000000000000000000000010; //push 00000000000000000000000000000010
99 #2 opcode32 = 3'b100; //add 000000000000000111000000000000, b00000000000000000000000000000010
100 #2 opcode32 = 3'b101; //mult 000000000000000111000000000000, b00000000000000000000000000000010
101 #2 opcode32 = 3'b111; //pop b00000000000000000000000000000010
102 #2 opcode32 = 3'b110;
103 input_data32 = 32'b11111111111111111111111111001111; //push 11111111111111111111111111001111
104 #2 opcode32 = 3'b100; //add 000000000000000111000000000000, 11111111111111111111111111001111(overflow)
105 #2 opcode32 = 3'b111; //pop 1111000111111111111111111111111111001111000010
106 #2 opcode32 = 3'b110;
107 input_data32 = 32'b00000000000000010000000000000000; //push 000000000001000000000000000000
108 #2 opcode32 = 3'b101; //mult 000000000000000111000000000000, 00000000000000010000000000000000
109 #2 opcode32 = 3'b111; //pop 000000000000100000000000000000
110 #2 opcode32 = 3'b111; //pop 000000000000011100000000000000
111 #2
112
113 $stop();
114 end
115
116
117 endmodule
118

```

```

# for 32 bit:
# time: 72 | clk=0 | opcode=6 | input_data=000000000000000111000000000000 | output_data=XXXXXXXXXXXXXXXXXXXXXXXXXXXX | overflow4=0
# time: 73 | clk=1 | opcode=6 | input_data=000000000000000111000000000000 | output_data=XXXXXXXXXXXXXXXXXXXXXXXXXXXX | overflow4=0
# time: 74 | clk=0 | opcode=6 | input_data=00000000000000000000000000000010 | output_data=XXXXXXXXXXXXXXXXXXXXXXXXXXXX | overflow4=0
# time: 75 | clk=1 | opcode=6 | input_data=00000000000000000000000000000010 | output_data=XXXXXXXXXXXXXXXXXXXXXXXXXXXX | overflow4=0
# time: 76 | clk=0 | opcode=4 | input_data=00000000000000000000000000000010 | output_data=XXXXXXXXXXXXXXXXXXXXXXXXXXXX | overflow4=0
# time: 77 | clk=1 | opcode=4 | input_data=00000000000000000000000000000010 | output_data=00000000000000011100000000000010 | overflow4=0
# time: 78 | clk=0 | opcode=5 | input_data=00000000000000000000000000000010 | output_data=000000000000000001110000000000010 | overflow4=0
# time: 79 | clk=1 | opcode=5 | input_data=00000000000000000000000000000010 | output_data=00000000000000011100000000000000 | overflow4=0
# time: 80 | clk=0 | opcode=7 | input_data=00000000000000000000000000000010 | output_data=0000000000000000011100000000000000 | overflow4=0
# time: 81 | clk=1 | opcode=7 | input_data=00000000000000000000000000000010 | output_data=00000000000000000000000000000010 | overflow4=0
# time: 82 | clk=0 | opcode=6 | input_data=11111111111111111111111111001111 | output_data=000000000000000000000000000000010 | overflow4=0
# time: 83 | clk=1 | opcode=6 | input_data=11111111111111111111111111001111 | output_data=000000000000000000000000000000010 | overflow4=0
# time: 84 | clk=0 | opcode=4 | input_data=11111111111111111111111111001111 | output_data=000000000000000000000000000000010 | overflow4=0
# time: 85 | clk=1 | opcode=4 | input_data=11111111111111111111111111001111 | output_data=0000000000000000010111111111001111 | overflow4=0
# time: 86 | clk=0 | opcode=7 | input_data=11111111111111111111111111001111 | output_data=0000000000000000010111111111001111 | overflow4=0
# time: 87 | clk=1 | opcode=7 | input_data=11111111111111111111111111001111 | output_data=11111111111111111111111111001111 | overflow4=0
# time: 88 | clk=0 | opcode=6 | input_data=00000000000000010000000000000000 | output_data=1111111111111111111111111111001111 | overflow4=0
# time: 89 | clk=1 | opcode=6 | input_data=00000000000000010000000000000000 | output_data=1111111111111111111111111111001111 | overflow4=0
# time: 90 | clk=0 | opcode=5 | input_data=00000000000000010000000000000000 | output_data=1111111111111111111111111111001111 | overflow4=0
# time: 91 | clk=1 | opcode=5 | input_data=00000000000000010000000000000000 | output_data=1100000000000000000000000000000000 | overflow4=1
# time: 92 | clk=0 | opcode=7 | input_data=00000000000000010000000000000000 | output_data=1100000000000000000000000000000000 | overflow4=1
# time: 93 | clk=1 | opcode=7 | input_data=00000000000000010000000000000000 | output_data=0000000000000100000000000000000000 | overflow4=0
# time: 94 | clk=0 | opcode=7 | input_data=00000000000000010000000000000000 | output_data=0000000000000100000000000000000000 | overflow4=0
# time: 95 | clk=1 | opcode=7 | input_data=00000000000000010000000000000000 | output_data=0000000000000100000000000000000000 | overflow4=0

```

کدها و نتیجه آن ها بخش به بخش نمایش داده شده است. در صورت نیاز می توانید بخش های مختلف کد را شبیه سازی کنید و نتیجه آن را مشاهده کنید.

باتشکر از لطف شما

احسان محترم – 401106458