

パラメトロン時代の高橋研究室

IIJ 技術研究所 和田 英一

<https://eiti-wada.github.io/ieeeslide.pdf>

EDSAC

The Preparation of Programs for an Electronic Computer

internet archive

<https://archive.org/details/programsforelect00wil>/mode/2up

Parameters:

H	P s D	
N	P t F	

Location of [numerical part]
[exponent] of f.d.a.

Preset by subroutine:

M	P 103 θ	
Δ	P θ	
L	E 56 θ	Dynamic stop order

	<i>E 69 K</i>		Call in <i>R9</i> to read following constants
<i>9πM</i>	1 71798 69183 <i>F</i>	1	
<i>11πM</i>	17179 86918 <i>F</i>	10^{-1}	
<i>13πM</i>	1717 98692 <i>F</i>	10^{-2}	
<i>15πM</i>	171 79869 <i>F</i>	10^{-3}	
<i>17πM</i>	17 17987 <i>F</i>	10^{-4}	
<i>19πM</i>	1 71799 <i>F</i>	10^{-5}	
<i>21πM</i>	17180 <i>F</i>	10^{-6}	
<i>23πM</i>	1718 <i>π</i>	10^{-7}	
	<i>T Z</i>		
0	<i>A 46 θ</i>		
94 → 1	<i>A 2 F</i>		Form and plant order 3
2	<i>T 3 θ</i>		
3	<i>(H F)</i>		Place interpretive order in multiplier register
4	<i>C 9 M</i>		and in accumulator
5	<i>E 20 θ</i>		Jump if interpretive <i>E</i> - or <i>T</i> -order
6	<i>R 256 F</i>		Form jump order specifying an address de-
7	<i>A M</i>		pending on function of interpretive order
8	<i>T 19 θ</i>		
9	<i>C 1 M</i>		Form and plant <i>A</i> -order speci-]

機械電子式計算機

真空管やトランジスタは高価なので、リレーとコンデンサを使うことを考えた。

機械電子式計算方式について

機械電子式計算機

昭和29年1月29日

説明図

東京大学理学部物理学教室

高 篠 労 優

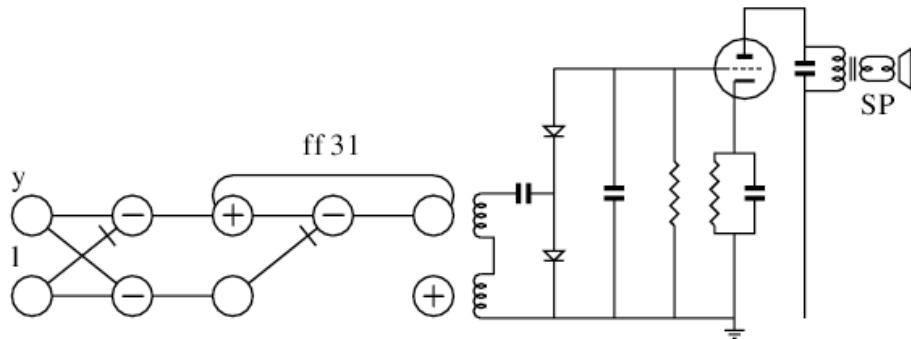
後 藤 英 一

山 田 関

パラメトロン，PC-1，PC-2の年譜

1954年3月	パラメトロンの発明
1957年秋	PC-1 組立て開始
1958年3月26日	PC-1 運転開始
1958年夏	PC-2 設計夏合宿
1959年4月10日	PC-2 理学部1号館に搬入
1959年8,9月	PC-1 講習会開催
1964年5月	PC-1 運転終了
2008年3月26日	PC-1 完成50年記念行事

計算機による音楽演奏 1959年

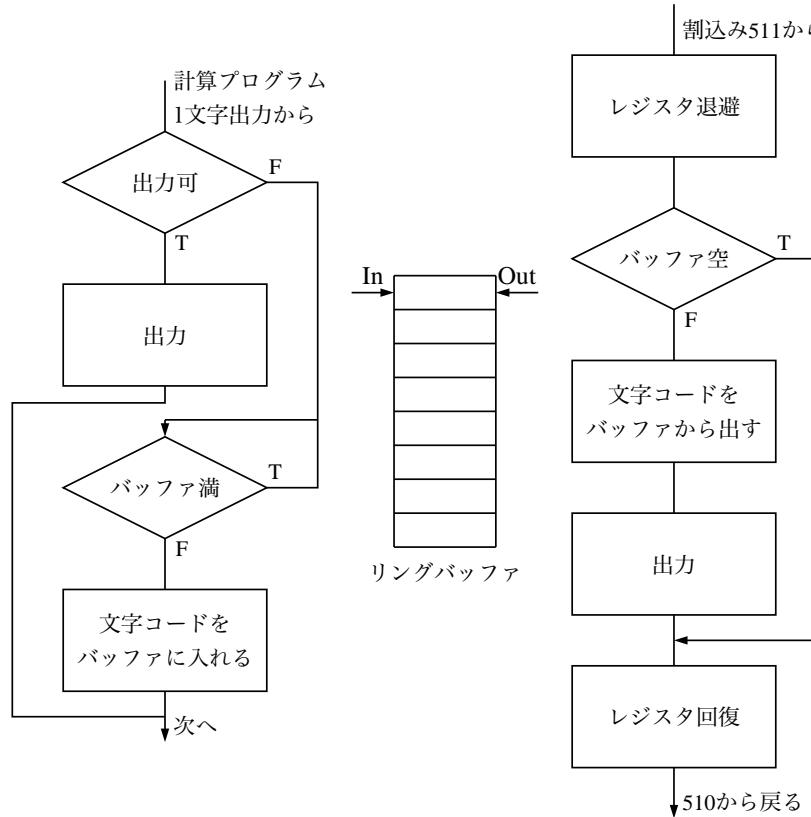


0	y	31	$\{4\tau\}$	
1	1	n	$\{6+n\tau\}$	
2	jl	3r	$\{4\tau\}$	
3	yl	31	$\{4\tau\}$	
4	1	n	$\{6+n\tau\}$	
5	o	r	$\{4\tau\}$	

wave form

note	freg	period		n
do	1	120	1	46
re	9/8	108	9/10	40
mi	5/4	96	4/5	34
fa	4/3	90	3/4	31
so	3/2	80	2/3	26
la	5/3	72	3/5	22
ti	15/8	64	8/15	18
do	2	60	1/2	16

割込みによるマルチプログラミング 1959年

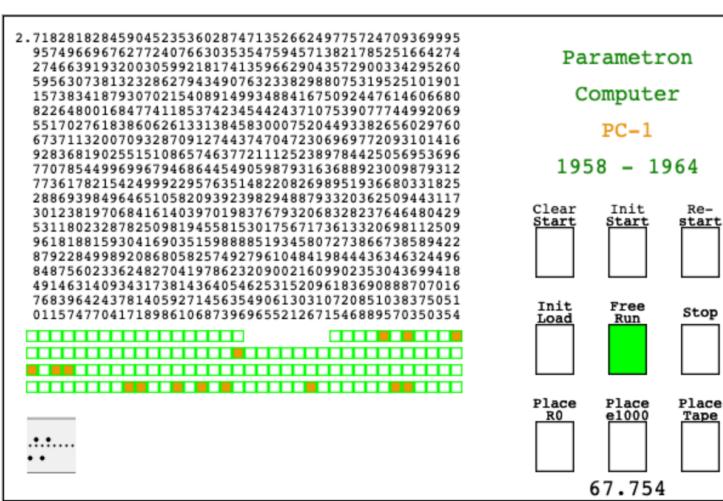


高橋コンファレンス1984年8月



高橋コンファレンス 1971-1984

PC-1シミュレータ



url:<https://eiti-wada.github.io/pc1sim2.html>

EDSAC99



パラメトロン計算機PC-1の完成50年記念行事

Events and Sightings

*Chigusa Kita, Editor
Kansai University*

PC-1 Parametron Computer: 50th anniversary

A seminar, and reception, to commemorate the 50th anniversary of the PC-1 parametron computer's birth were held at the Internet Initiative Japan Inc. (IIJ) on 26 March 2008. These events were organized by the IIJ's Eiiti Wada, professor emeritus of the University of Tokyo, and by the parametron computer anniversary committee. The PC-1 began operation on the afternoon of 26 March 1958.

The PC-1 (Parametron Computer 1) was designed and built at professor Hidetoshi Takahashi's laboratory at the University of Tokyo. Eiichi Goto originated the parametron concept in 1954 while he was a graduate student working in Takahashi's laboratory. The PC-1 is a binary computer featuring 4,200 parametrons for logic circuits and 256 words (36 bits/word) of core memory driven by two sinusoidal wave currents. The parametron is a majority logic element using parameter excitation—that is, the oscillation phases of the logic circuits settle in one of two stable states (see Figure 1).

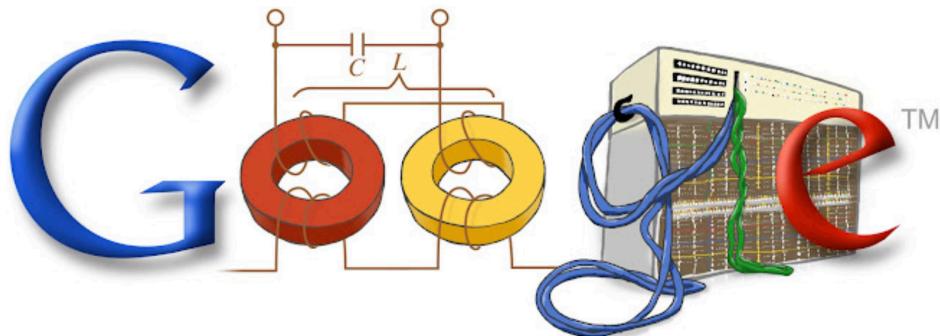
At the beginning of the commemorative seminar at IIJ, Hiroshi Komiyama, president of the University of Tokyo, and Hideyuki Nakashima, vice president of the Information Processing Society of Japan and president of Future University-Hakodate, gave congratulation mes-

Takahashi Laboratory of the Goto-pair, an ultra-high-speed logic element consisting of tunnel diodes connected in series. Eiiti Wada presented the PC-1's history at the Takahashi Laboratory, including the PC-1's research and development. Wada had written an initial order R0 for the PC-1. His design—very short and sophisticated—was used for many years.

Former Takahashi Laboratory staff Keisuke Nakagawa, Takashi Soma, and Yoshihiro Ishibashi introduced the history of parametrons, the PC-1 hardware, and the PC-1 software respectively. Mitsuo Tasumi, former president of Saitama University and professor emeritus of the University of Tokyo, presented his experience using the PC-1 for his chemistry research and thanked the Takahashi lab staff accordingly. At that time (1958), the PC-1 was the only available computer at the University of Tokyo. Finally, Ken-ichi Miura of the National Institute of Informatics introduced John von Neumann's parametron patents, which he had registered in the US during the 1950s.

After the seminar, Wada opened the reception at the Gakushikaikan hall in Tokyo. Iwao Toda, who participated in developing the MUSASINO-1 parametron computer at NTT (Nippon Telegraph and Telephone) in the late 1950s, delivered a congratulatory message. After the toast, all attendees enjoyed conversation and

PC-1 50th



OPC Diary, No Code, No Life

パラメトロン計算機 PC-1が出来て今日で50周年

2008-03-26

<https://opcdiary.net/>パラメトロン計算機-pc-1が出来て今日で50周年/
Google@日本もお祝いです。

何それという一般人のため説明しておくと、パラメトロン計算機は、それまでの計算機用計算素子である真空管や機械式リレーではなく、パラメトロンという論理素子を用いて作られた計算機で、それまでの論理計算素子に比べ高速で計算できかつ信頼性が高いというものでした。

日本の計算機技術史的な視点では、パラメトロン計算機は、パラメトロンを含めて純国産技術で作られており、日本がいみじくも計算機生産国として独り立ちするためには必要不可欠だったともいえる計算機で、とてもエポックメイキングな計算機です。

したがって、PC-1誕生50周年はGoogleバナーにするぐらい我が日本国にとっては目出度いことなのです。

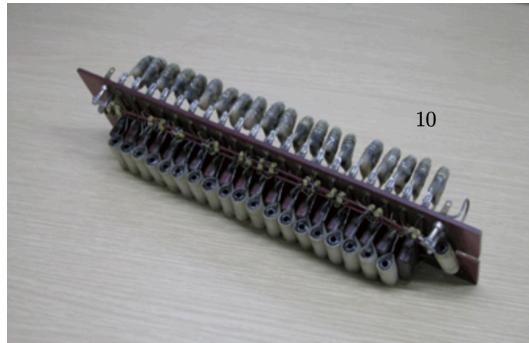
2008年3月26日(水)はパラメトロン計算機PC-1が完成して50年目です

パラメトロン電子計算機 PC-1について

パラメトロン計算機がなぜ生まれ消えていったかについては、以下の書籍を読まれるのが良いと思います。

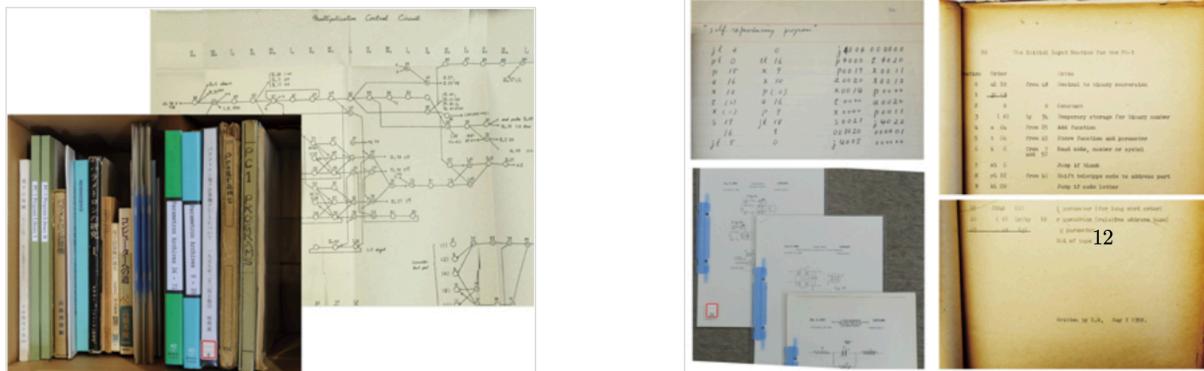
新装版 計算機屋かく戦えり

情報処理技術遺産 パラメトロン素子 2008



製造年	1954年
製造者	日本電子測器（株）
所有者	早稲田大学
史料所在地	〒169-8555 東京都新宿区大久保3-4-1 早稲田大学理工学術院情報理工学科
公開情報	東京理科大学なるほど科学体験館で展示中
照会先	早稲田大学理工学術院情報理工学科 教授 上田和紀

情報処理技術遺産 パラメトロンアーカイブス 2013



作成年	1953年より
作成者	和田英一 他
所有者	パラメトロンアーカイブス保存会（和田英一 他）
史料所在地	〒113-8656 東京都文京区本郷7-3-1 東京大学 工学・情報理工学図書館 理7号館図書室
公開情報	限定公開（応相談）
照会先	東京大学 理7号館図書室 Tel.03-5841-4277 librarian@is.s.u-tokyo.ac.jp https://parametronarchives.ijilab.net/index.php?Parametron%20Archives

軽井沢研修所



加藤山崎教育基金 軽井沢研修所は、1960年 加藤与五郎博士(1872-1967)によって設立された創造科学教育研究所を前身とする歴史ある教育施設