

1. Asuma que está considerando mejorar una computadora agregándole una unidad de hardware vectorial. Cuando una computación se ejecuta en modo vectorial, ésta es 10 veces más rápida de lo que sería en modo normal. Llamamos al porcentaje de tiempo en que podría ser aplicado el modo vectorial el *porcentaje de vectorización*.

- Qué porcentaje de vectorización se necesita para alcanzar un speedup global de 2?
- Qué porcentaje de tiempo pasa la computadora en modo vectorial, si el speedup global es de 2?
- Qué porcentaje de vectorización se necesita para alcanzar la mitad del máximo speedup global posible con esta mejora?
- Suponga que ha medido el porcentaje de vectorización de los programas y éste resulta ser de un 70 %. El grupo de diseño de hardware estima que, con una inversión significativa, podría duplicar la velocidad del hardware vectorial. Por otro lado, es posible que el equipo que se ocupa del compilador pueda incrementar el porcentaje de vectorización. Qué incremento sería necesario en el porcentaje de vectorización para igualar el efecto de duplicar la velocidad del hardware vectorial?

2. Se tiene una computadora con un reloj de 1GHz, que tiene un CPI promedio de 0.7 excluyendo los accesos a memoria. Las únicas instrucciones que acceden a memoria son las lecturas (20 % del total de instrucciones) o escrituras (5 %). El sistema de memoria para esta computadora comprende una cache L1, una cache L2 y la memoria principal. La cache L1 es split y tiene un tiempo de hit lo suficientemente corto como para no retrasar a la CPU. Tanto la cache de datos como la de instrucciones son de mapeo directo y tienen 32KB de capacidad cada una. La cache de instrucciones tiene una tasa de miss de 2 % y un tamaño de bloque de 32 bytes, mientras que la cache de datos es write-through, tiene una tasa de miss de 5 % y un tamaño de bloque de 16 bytes. El cache L2 es unificado, write-back, tiene 512 KB de capacidad y un tiempo de hit de 15ns. De todas las referencias a memoria enviadas al cache L2, 80 % son hits, y el 50 % de los bloques a reemplazar están 'dirty'. La memoria principal tiene un tiempo de acceso de 60ns, y el ancho del bus es de 128 bits.

- Cuál es el tiempo promedio de acceso a memoria para leer una instrucción?
- Cuál es el tiempo promedio de acceso a memoria para leer un dato?
- Cuál es el tiempo promedio de acceso a memoria para escribir un dato?
- Cuál es el CPI promedio, teniendo en cuenta los accesos a memoria?
- Suponga que cambiamos la CPU por una de 2GHz. Cuánto más rápida será la nueva máquina? Asuma que la cache L1 sigue sin tener penalidades para el hit, y que las velocidades de la cache L2 y la memoria siguen siendo iguales.

3. Sea la siguiente función en C:

```
void imprimirResta(int i, int j)
{
    int resultado = i - j;
    printf("I - J = %d\n", i-j);
}
```

- Dar el diagrama de stack de la función `imprimirResta` según la ABI dada en la cátedra.
- Dar una versión en assembler de la función `imprimirResta` para la arquitectura MIPS32, respetando la ABI dada en la cátedra.