## AVANCE #1 DISEÑO DE SISTEMAS DIGITALES

**PID CONTROL FOR ANGLUA POSITION BASED ON FPGA**

**INTEGRANTES:** Alvarado Saraguayo Edison

Cardoso Chamaidan Carlos

**Paralelo:** 2

## Diagrama esquemático

Imagen que contiene mapa, captura de pantalla

Descripción generada automáticamente

BLOQUES

**Bus Avalon.-** Permite realizar la conexión entre todos los bloques del sistema

**Bloque procesadores:**

Contiene los procesadores NIOS II en este caso el que nos permitirá mostrar en pantalla los resultados, y el procesador encargado de realizar el PID

**JTAG DEBUG MODULE.** – realiza el debug del código de los procesadores a emplear.

**JTAG UART MODULE.** – permite realizar la conexión serial con el procesador

**USB BLASTER. –** permite realizar la comunicación serial por medio de un dispositivo USB

**TIMER. –** Emplearemos este bloque para el tiempo de muestreo de los datos

**Driver SDRAM. –** la emlearemos como las memorias para los procesadores

**I2C. –** Es el protocolo de comunicación que emplearemos para la transmisión de datos

**GPIO. –** Puertos físicos que nos permitirán realizar la transmisión de datos

**VGA Driver. –** Permite realizar la comunicación entre el puerto VGA y procesador.

**VGA 24 bits. –** Es el puerto que nos permitirá conectar con el monitor para mostrar los respectivos resultados

A/DC controller. –

PSEUDOCODIGO

Captura de pantalla de un celular con letras

Descripción generada automáticamente