

# Disposition

Marc de Bever

June 29, 2020

## 1 Einleitung

Dieses Kapitel beschreibt das Projekt als ganzes. Das heisst es beschreibt wer das Projekt ausgeschrieben hat, wieso sie dieses Projekt ausgeschrieben haben und was das Projekt genau ist. Zusätzlich steht in diesem Kapitel, dass dieses Projekt eine Bachelor Thesis der FHNW ist und wie es mit den Projekten von Fabio zusammenhängt.

## 2 System Varian

Dieses Kapitel beschreibt, wie das System der Varian aufgebaut ist. Zuerst gibt es einen groben Überblick und danach wird in den Unterkapiteln genauer auf die einzelnen Komponenten eingegangen. Die Unterkapiteln sind noch nicht vollständig aufgelistet

### 2.1 Kommunikation Sensor - XI Computer

Dieses Kapitel beschreibt, wie die Sensoren mit dem XI-Computer kommunizieren. Dies beinhaltet die physikalische Ebene mit dem SerDes, den MGTs und dem SFP; den Gleichspannungsfreien Leitungscodes, einer abgeänderten 8b10b-Code; dem Bootprotokoll; und dem Protokoll um Daten zu übertragen.

## 3 Unser System

Dieses Kapitel soll einen Top-Down Blick auf unser System geben. Dies beinhaltet die Blockschaltbilder und die wichtigsten Entscheidungen der Komponenten, wie des FPGA. Zudem definiert es die Schnittstellen zwischen der PC Software und dem ARM Core, sowie die zwischen dem ARM Core und dem FPGA

## 4 Hardware

Dieses Kapitel beschreibt die Hardware des Projektes. Es gibt einen kurzen Überblick und verweist auf die Dokumentation von Fabio und die anderen

Dokumente für genauere Angaben. Es definiert die Angaben, welche für das Programmieren des SoCs wichtig sind.

## **5 Software**

Dieses Kapitel ist der Hauptteil der Arbeit. Es beschreibt den FPGA und Mikrocontroller Code, welcher auf dem SoC läuft und wie dieser getestet wurde. Es ist in die Unterkapitel ARM, FPGA und PC Software aufgeteilt.

### **5.1 ARM**

Dieses Kapitel beschreibt, welche Komponenten des ARM Cores gebraucht werden und wie sie konfiguriert sind, wie die Module des ARM Cores aufgebaut sind und auf welchem Core sie laufen.

### **5.2 FPGA**

Dieses Kapitel beschreibt die Module, welche auf dem FPGA laufen.

### **5.3 PC Software**

Dieses Kapitel beschreibt die Software, welche auf dem PC läuft, welche den Imager konfiguriert.

## **6 Config**

Dieses Kapitel beschreibt, wie zusätzliche Konfigurationen hinzugefügt werden können.

## **7 Entwicklungsumgebung**

Dieses Kapitel beschreibt, wie der Code für den SoC entwickelt werden kann und worden ist. Dies beinhaltet Vitis, Vivado und wie das Programm auf den SoC geladen werden kann.

## **8 Theorie**

Dieses Kapitel beschreibt Funktionalitäten, welche nicht von mir entwickelt worden sind, sondern schon auf dem Modul vorhanden sind. In den einzelnen Unterkapiteln listet es die wichtigsten Konzepte und referenziert auf die Dokumentationen um genauere Informationen zu erhalten. Diese Unterkapitel sollen dazu dienen, dass in den anderen Kapiteln auf diese referenziert werden kann.

## **8.1 Enclustra Mercury PE5 Modul**

## **8.2 Xilinx SoC**

## **8.3 Bootvorgang**

## **8.4 Standart Konfiguration der CPU**

## **8.5 AXI**

Eventuell werden noch folgende weitere Spezifikationen und Komponenten beschrieben.

## **8.6 ARM R5**

## **8.7 USB Standart**

## **8.8 USB Treiber**

## **8.9 SerDes**

## **8.10 MGT**

## **8.11 Debugging**

# **9 Erläuterungen**

Dieses Kapitel listet alle Abkürzungen mit den Bedeutungen und einer kurzen Erklärung auf. Zudem erklärt es, wie die verschiedenen Fachwörter zu verstehen sind.

ARM Core, Core, FPGA, Sensor, XI-Computer, SoC, Imager,