

# Práctica 3

## Diseño de un interfaz (entrada por teclado)

# Práctica 3

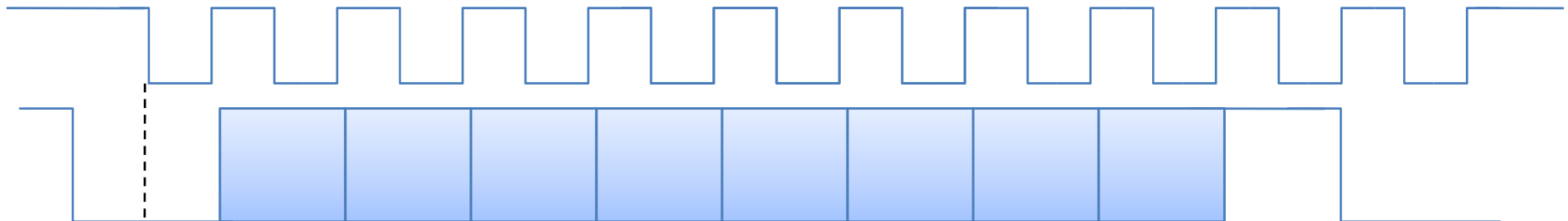
- Diseño de un interfaz para controlar la entrada del teclado.
  - El teclado posee un reloj distinto al de la FPGA
  - Los datos llegan en serie, pero se refieren a un dato de 8 bits

# Práctica 3

- Cada vez que se pulsa una tecla, el dispositivo envía de 3 a n códigos:
  - **Scancodes de presión:** indicando el momento y la tecla pulsada, si la tecla permanece pulsada el teclado reenvía el código periódicamente (intervalo programable).
  - **Código de depresión (F0):** indicando el momento en que se ha dejado de pulsar una tecla.
  - **Scancodes de depresión:** indicando la tecla que se ha dejado de pulsar.
- Los scancodes compuestos y el código de depresión junto con los scancodes correspondientes se envían en ráfaga.

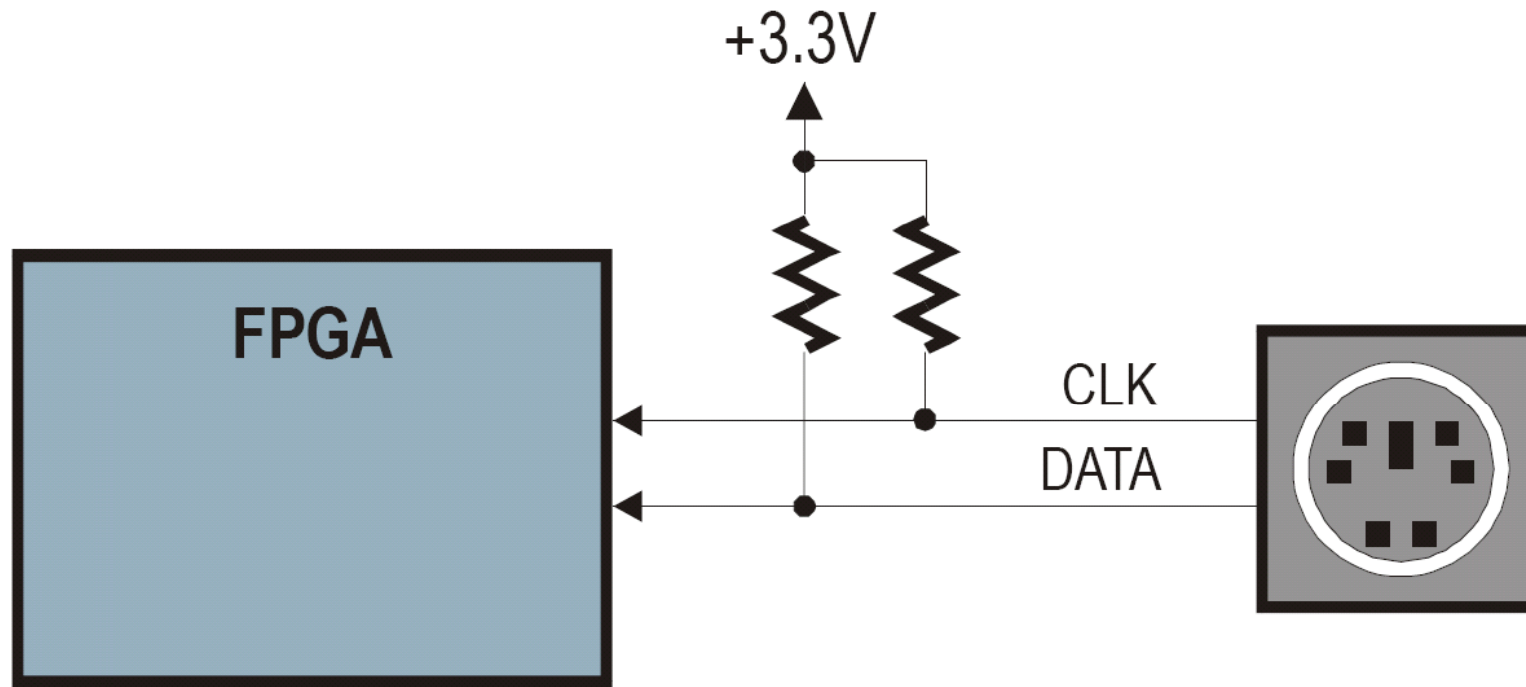
# Práctica 3

- Funcionamiento del teclado vía PS2:
  - El dispositivo envía un bit por PS2DATA cada flanco de reloj PS2CLK cuando se pulsa una tecla
  - El dispositivo inicia una transmisión cuando:
    - Ha sucedido un evento en el periférico
    - Comprueba que PS2CLK y PS2DATA están en alta
  - Una vez iniciada la transferencia el sistema:
    - Debe muestrear la señal PS2DATA a los **flancos de bajada** de PS2CLK



**Protocolo bidireccional serie síncrono de 11 bits**

# Práctica 3

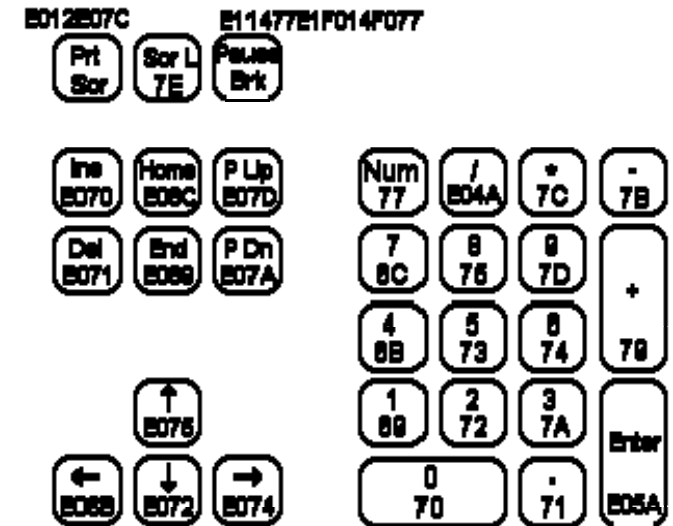
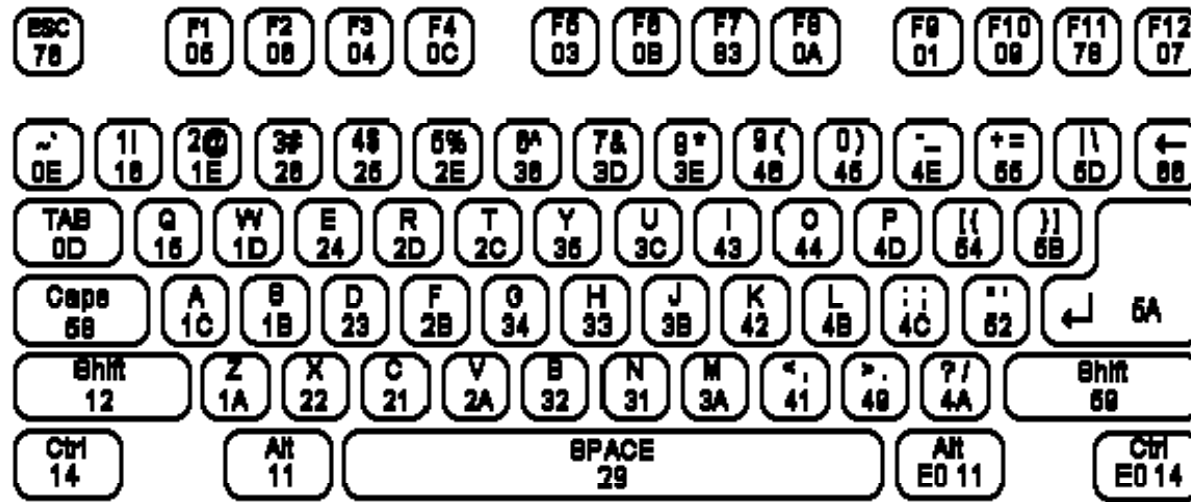


PS2CLK  
PS2DATA

LOC = B16  
LOC = E13

Además se debe añadir la siguiente línea en el fichero UCF:  
NET PS2CLK CLOCK\_DEDICATED\_ROUTE = FALSE;

# Práctica 3



# Práctica 3

- Detectar que se ha pulsado una tecla
- Detectar 8 teclas diferentes
- Detectar cuantas veces se ha pulsado una misma tecla