

# Σχεδίαση Τελεστικού Ενισχυτή

Φεβρουάριος 2026

Ζέρη Ελεάνα 10811

# 1. Εισαγωγή και Προδιαγραφές

Σκοπός της παρούσας εργασίας ήταν η σχεδίαση και προσομοίωση ενός τελεστικού ενισχυτή δύο σταδίων (Two-Stage Operational Amplifier) στο περιβάλλον Cadence Virtuoso.

Οι βασικές προδιαγραφές που δόθηκαν και έπρεπε να ικανοποιηθούν είναι:

- Τάση Τροφοδοσίας ( $V_{dd}$ ): 1 V
- Χωρητικότητα Φορτίου ( $C_L$ ): 4 pF
- Συνολική Κατανάλωση Ρεύματος:  $\approx 50 \mu A$
- DC Κέρδος:  $> 30 \text{ dB}$
- Εύρος Ζώνης:  $> 500 \text{ kHz}$
- Περιθώριο Φάσης (Phase Margin):  $> 45^\circ$

## 2. Περιγραφή Κυκλώματος

Για την υλοποίηση επιλέχθηκε η τοπολογία του Τελεστικού Ενισχυτή Δύο Σταδίων με Αντιστάθμιση Miller (Miller Compensated Two-Stage OpAmp).

Το κύκλωμα αποτελείται από τρία βασικά τμήματα:

1. Κύκλωμα Πόλωσης (Bias Circuit): Δημιουργεί τις απαραίτητες τάσεις αναφοράς για να οριστούν τα ρεύματα στα υπόλοιπα στάδια, μέσω καθρεφτών ρεύματος.
2. Πρώτο Στάδιο (Διαφορικός Ενισχυτής): Αποτελείται από το διαφορικό ζεύγος NMOS εισόδου και ένα ενεργό φορτίο PMOS. Αυτό το στάδιο παρέχει το μεγαλύτερο μέρος του κέρδους τάσης.
3. Δεύτερο Στάδιο (Gain/Output Stage): Ένας ενισχυτής Κοινής Πηγής με PMOS τρανζίστορ οδήγησης και ενεργό φορτίο NMOS.

Για την εξασφάλιση της ευστάθειας (Stability) του συστήματος, προστέθηκε ένας πυκνωτής αντιστάθμισης Miller ανάμεσα στην έξοδο και την είσοδο του δεύτερου σταδίου.

The circuit diagram shows an op-amp circuit. The non-inverting input ( $V_{in\_p}$ ) is connected to a voltage divider consisting of two resistors,  $R_1$  and  $R_2$ , connected between  $V_{DD}$  and  $V_{SS}$ . The inverting input ( $V_{in\_n}$ ) is connected to a voltage source  $V_2$  with a DC value of 800.0mV. The op-amp is labeled  $OpAmp\_V1$ . The output ( $V_{out}$ ) is connected to a feedback capacitor  $C1$  with a value of 5pF, which is connected to  $V_{SS}$ . The op-amp's supply pins are connected to  $V_{DD}$  and  $V_{SS}$ . The output is also connected to a load capacitor  $C2$  with a value of 1uF, which is connected to  $V_{DD}$ . The output is also connected to a ground symbol labeled  $gnd$ .

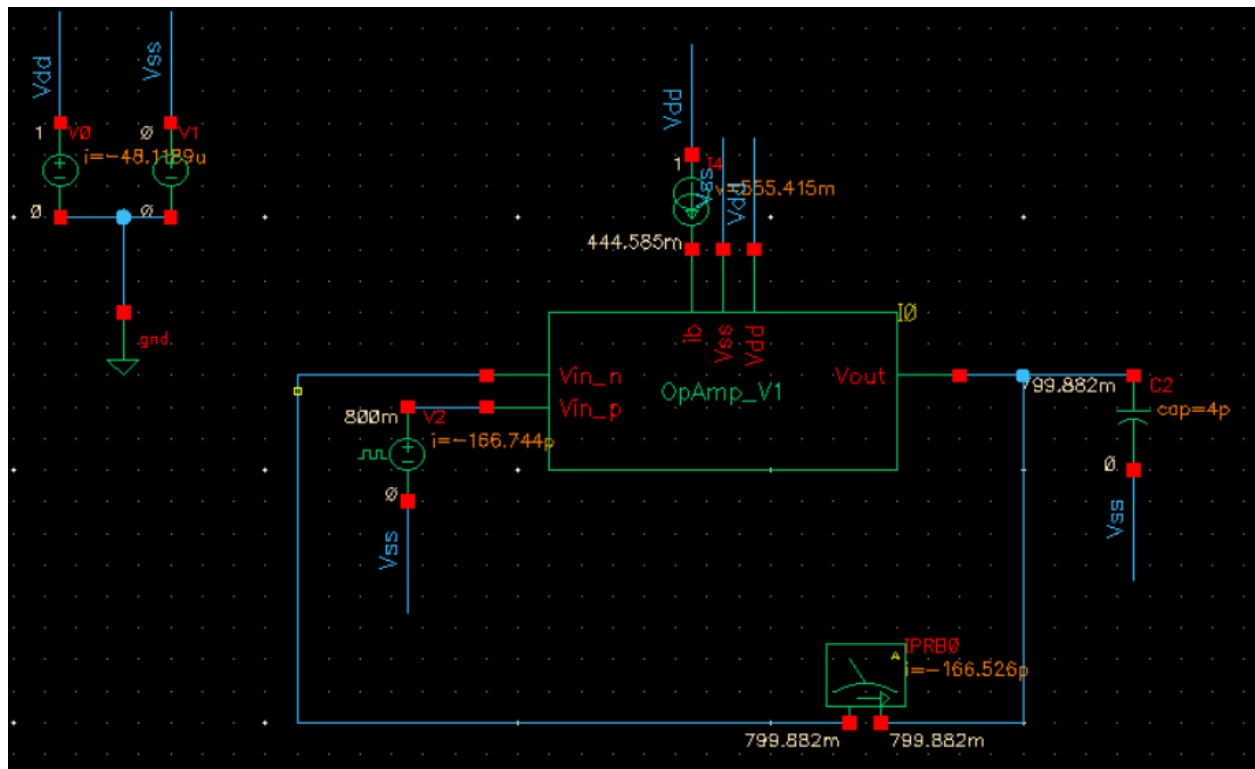
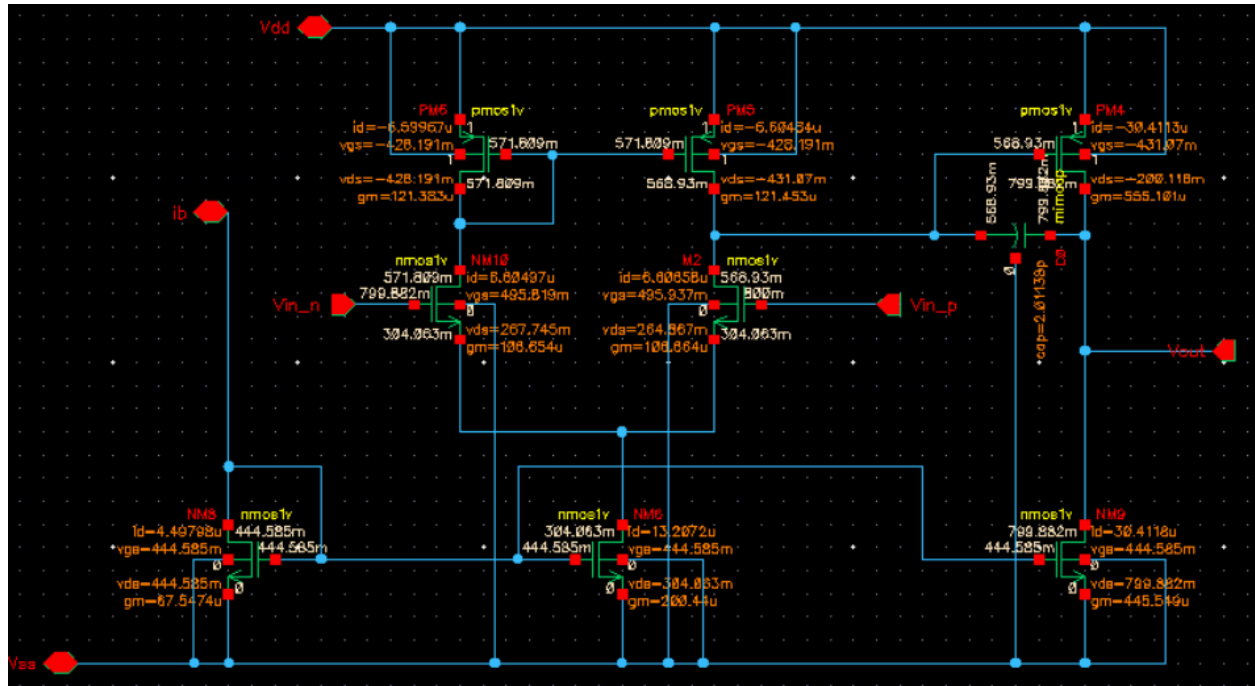
### 3. Διαστασιολόγηση

	Ρόλος	Διαστάσεις (W / L)	Ρεύμα Πόλωσης ( $I_D$ )
NM8	Ρεύμα Αναφοράς (Bias)	5 $\mu$ m / 2 $\mu$ m	$\approx 4.5 \mu$ A
NM6	Ουρά Διαφορικού	15 $\mu$ m / 2 $\mu$ m	$\approx 13.2 \mu$ A
NM9	Φορτίο Εξόδου	30 $\mu$ m / 2 $\mu$ m	$\approx 30.4 \mu$ A
PM4	Τρανζίστορ Εξόδου	50 $\mu$ m / 2 $\mu$ m	$\approx 30.4 \mu$ A
C <sub>C</sub>	Πυκνωτής Miller	Multiplier=66	$\approx 2$ pF
C <sub>L</sub>	Πυκνωτής Φορτίου	(Στο Testbench)	$\approx 4$ pF

### 4. Αποτελέσματα Προσομοίωσης (Simulation Results)

#### 4.1. Ανάλυση DC (DC Operating Points)

Πραγματοποιήθηκε ανάλυση DC για να επιβεβαιωθεί η σωστή πόλωση των τρανζίστορ στην περιοχή κορεσμού και η τήρηση του ορίου κατανάλωσης ισχύος.



Click to add analysis	dc	t	Isup	expr	$IDC(*I/O/MINUS)$	48.12u	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			Voffset	expr	$(VDC(*I/O/Vin_p) - VDC(*I/O/Vin_n))$	118.1u	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

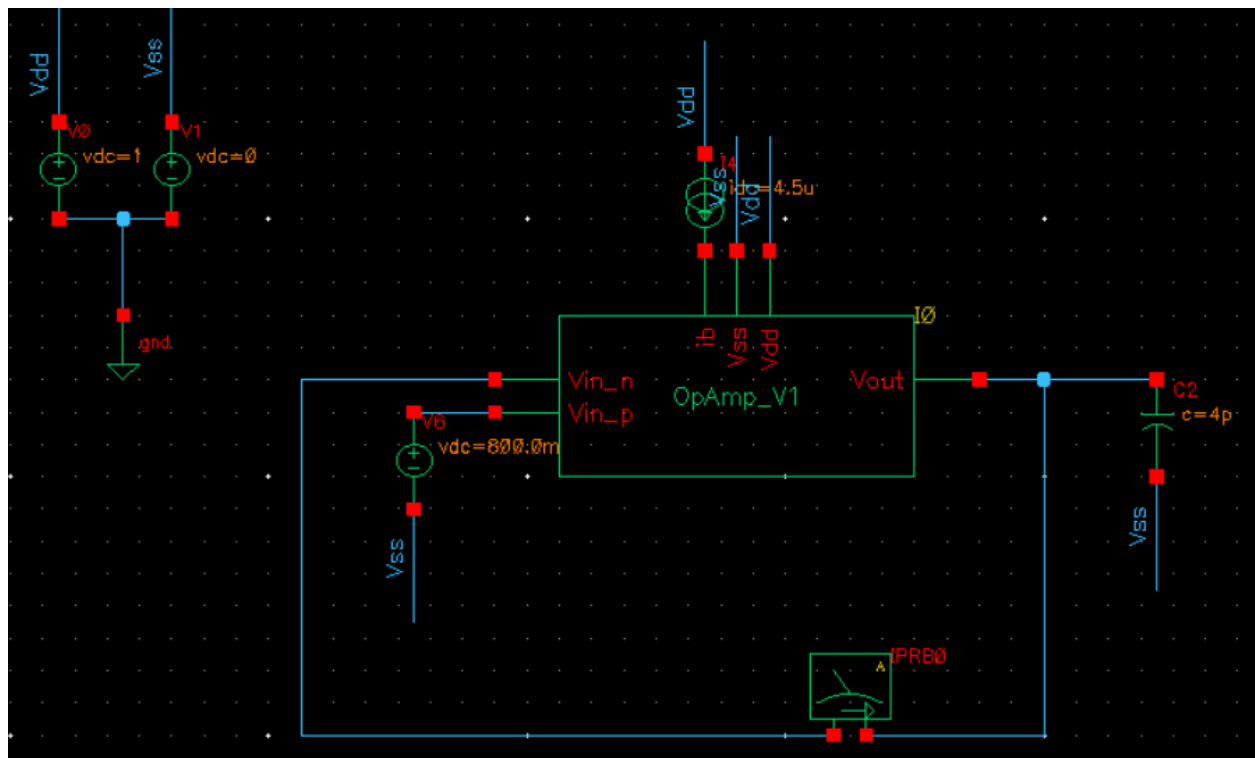
Όπως φαίνεται από την εικόνα, το συνολικό ρεύμα κατανάλωσης είναι:

$I_{total} = I_{Bias} + I_{Diff} + I_{Output} \approx 4.5\mu A + 13.2\mu A + 30.4\mu A = 48.1\mu A (< 50\mu A \text{ \textit{οπότε καλύπτεται η προδιαγραφή}})$ .

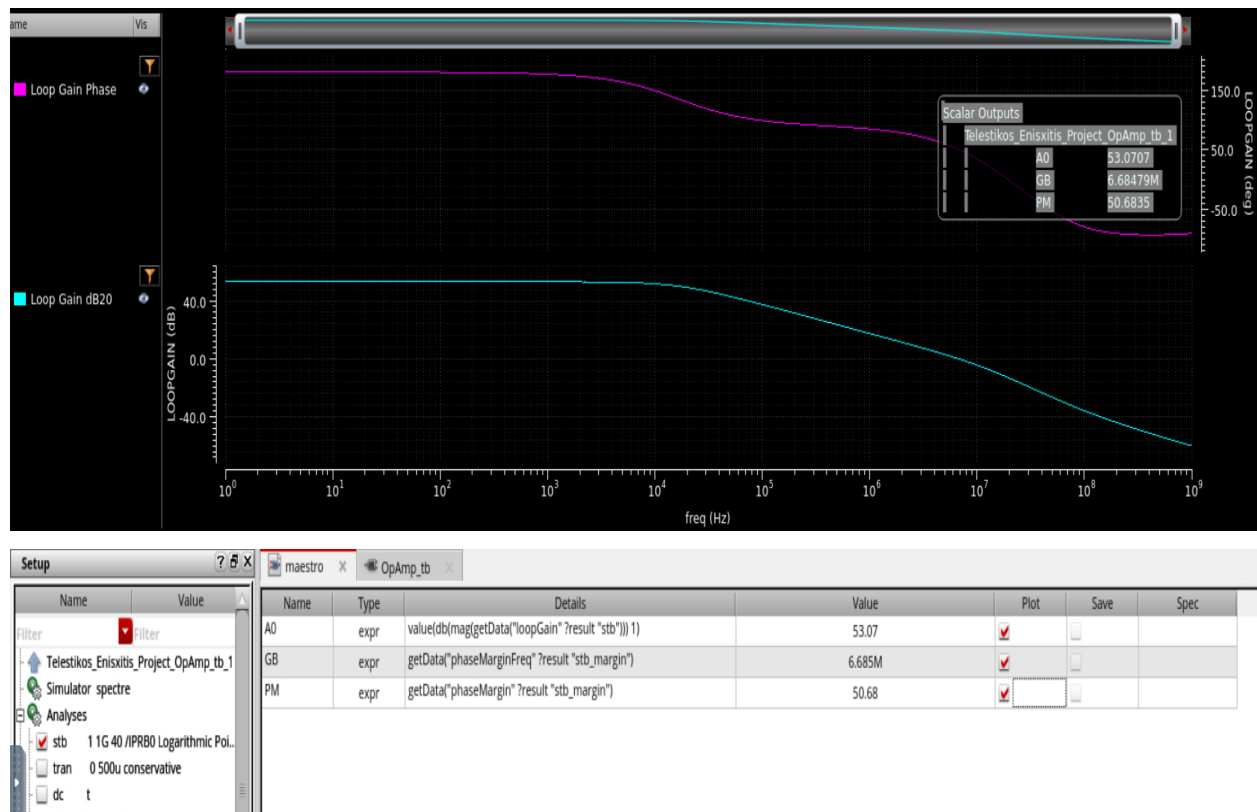
Επίσης, βλέπουμε ότι η τάση εξόδου ακολουθεί πιστά την είσοδο ( $V_{out} \approx 799.9\text{ mV}$ ) επιβεβαιώνοντας ότι ο ενισχυτής λειτουργεί γραμμικά και σωστά σε αυτό το σημείο λειτουργίας.

#### 4.2. Ανάλυση Ευστάθειας & AC (Stability Analysis)

Χρησιμοποιώντας την ανάλυση stb στο περιβάλλον ADE Explorer, υπολογίστηκαν το Κέρδος Βρόχου (Loop Gain), το GainBandwidth (GW) και το Περιθώριο Φάσης (Phase Margin-PM).



Από την ανάλυση stb προέκυψαν τα διαγράμματα Bode:



Κατά την αρχική σχεδίαση παρατήρησα ότι το περιθώριο φάσης ήταν χαμηλό ( $34.7^\circ$ ) που σημαίνει ότι ο ενισχυτής δεν ήταν αρκετά σταθερός και θα εμφάνιζε ταλαντώσεις. Για να το διορθώσω, αύξησα τη χωρητικότητα του πυκνωτή Miller  $C_c$  διπλασιάζοντάς την (από multiplier 33 σε 66, περίπου 2 pF). Έτσι, το εύρος ζώνης μειώθηκε λίγο, στα 6.685 MHz, αλλά παραμένει μεγαλύτερο από το ζητούμενο ελάχιστο 0.5 MHz. Το περιθώριο φάσης ανέβηκε στους  $50.68^\circ$ , κάνοντας το κύκλωμα σταθερό.

### 4.3. Transient Analysis & Slew Rate

Για να ελεγχθεί η ταχύτητα απόκρισης του ενισχυτή, εφαρμόστηκε παλμός εισόδου (0V  $\rightarrow$  1V) και μετρήθηκε η έξοδος.

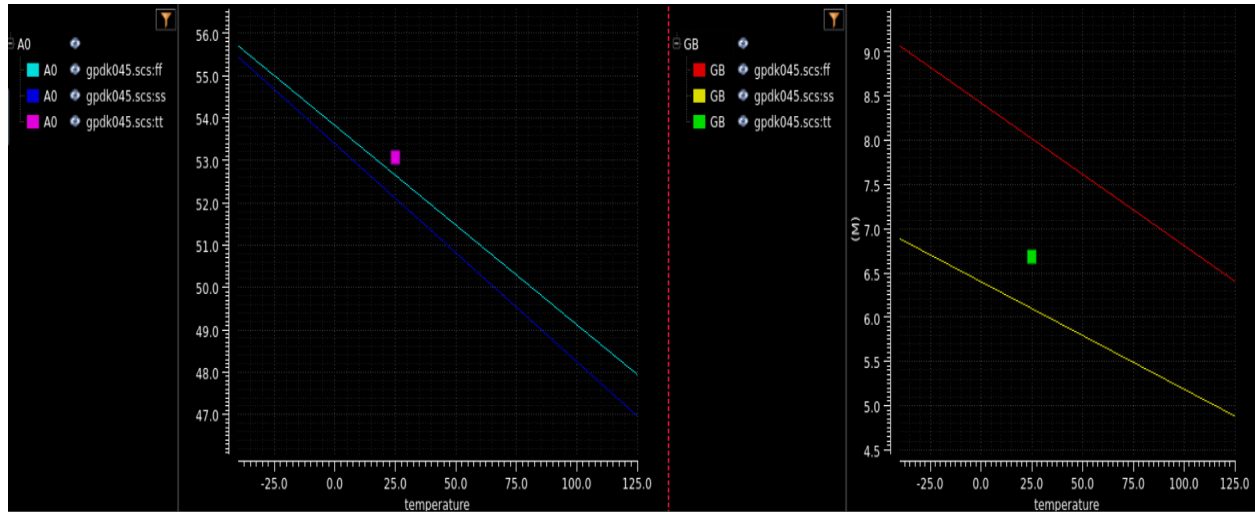




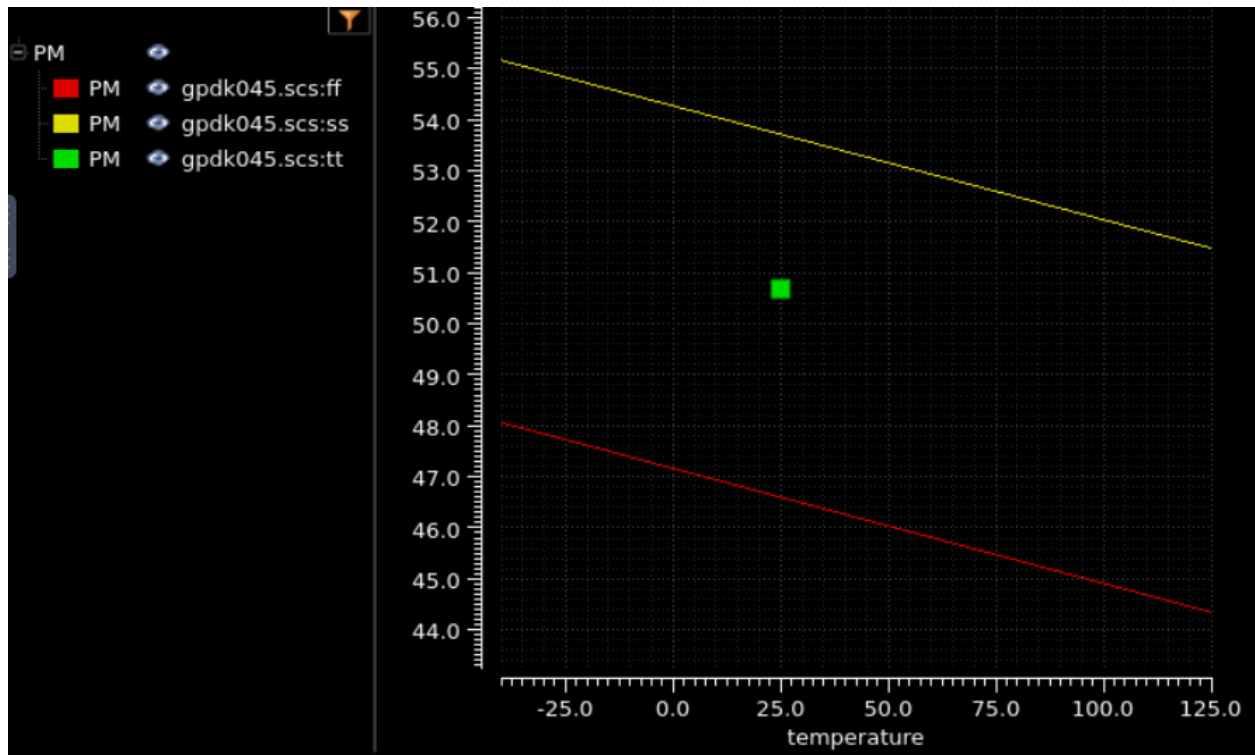
## 5. Συμπλήρωση πινάκων

### *PVT results - Simulations :*

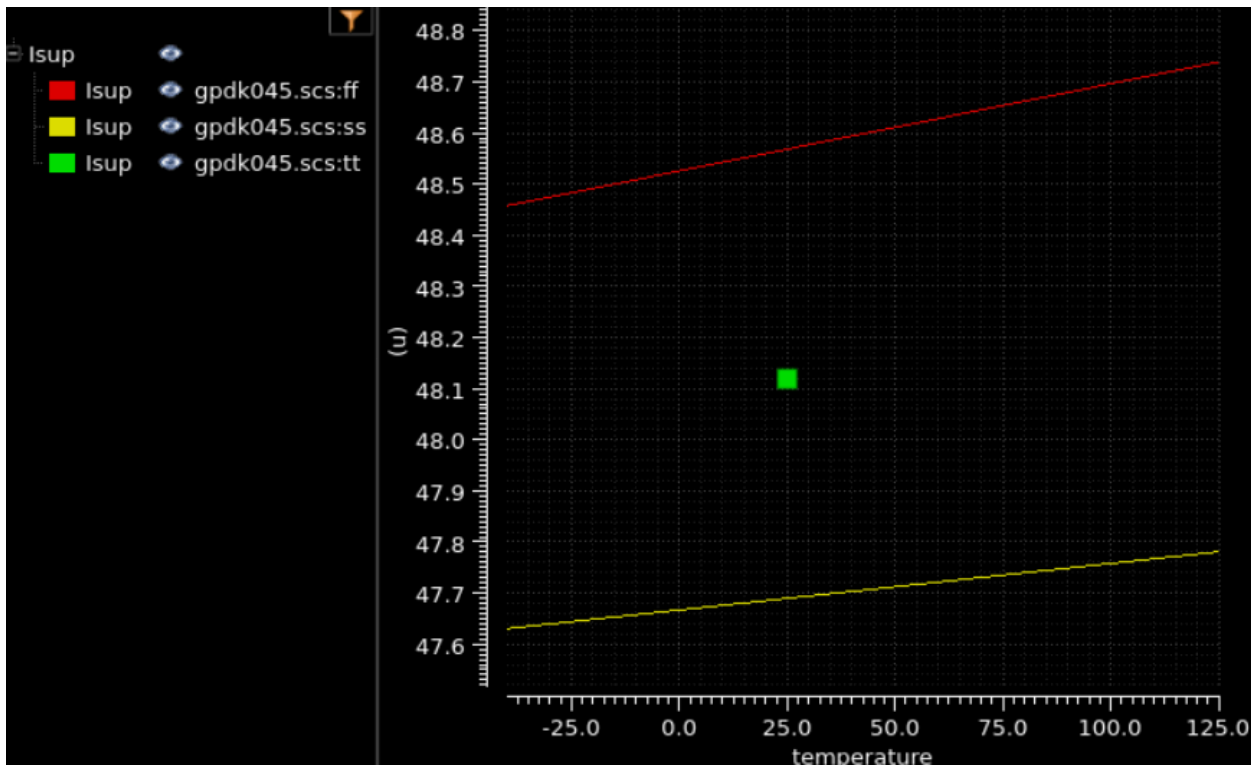
#### A0 - GB



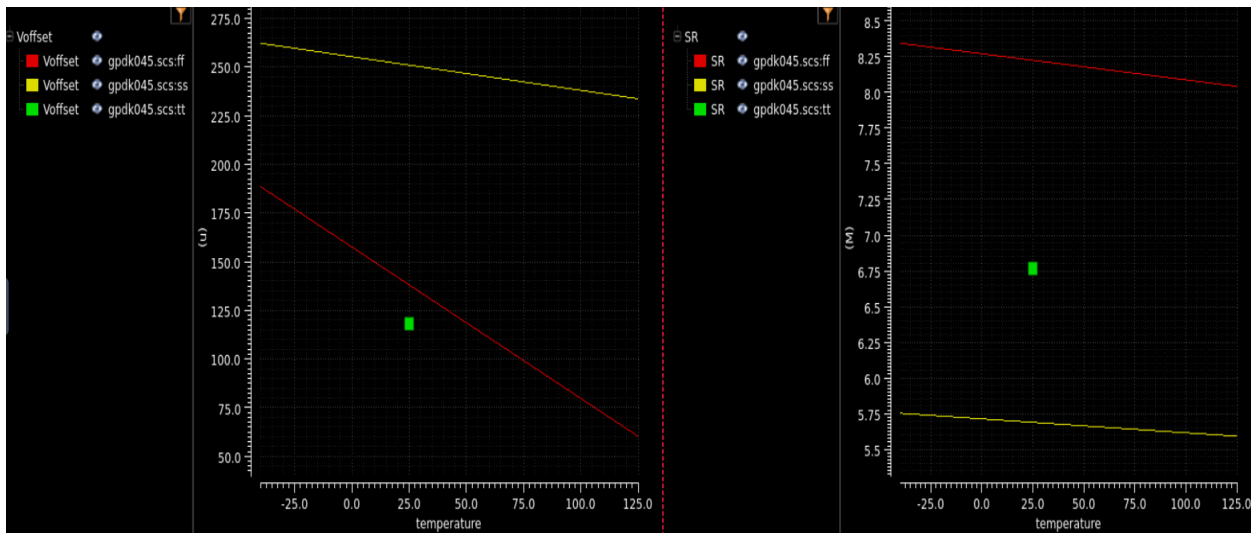
#### Phase Margin



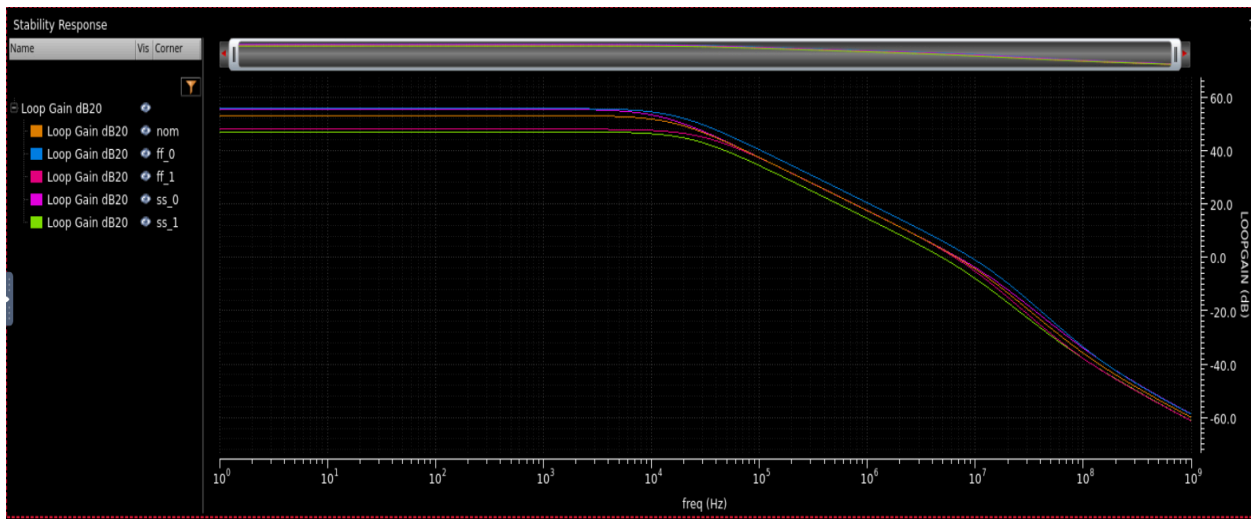
Isup:



Voffset & SlewRate:

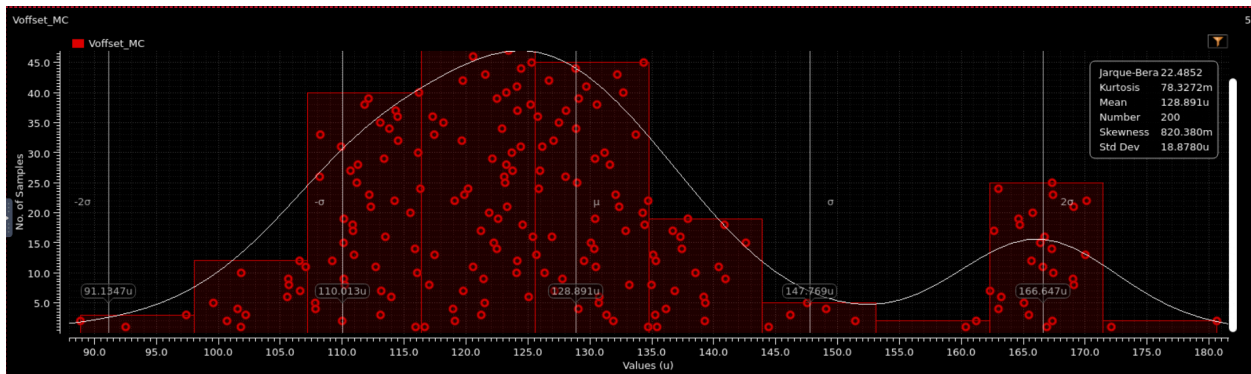


**Bode Diagram:**

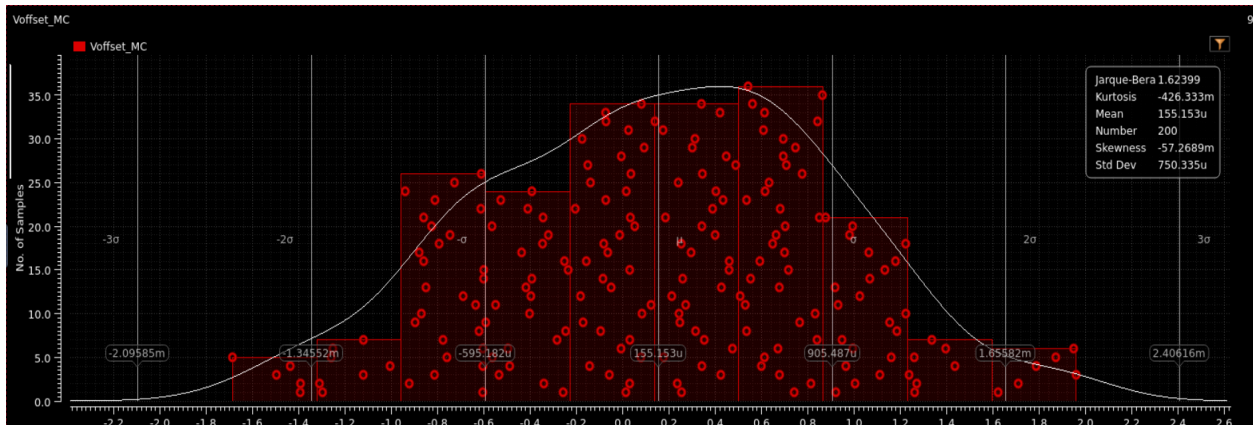


*Monte Carlo results - Simulations:*

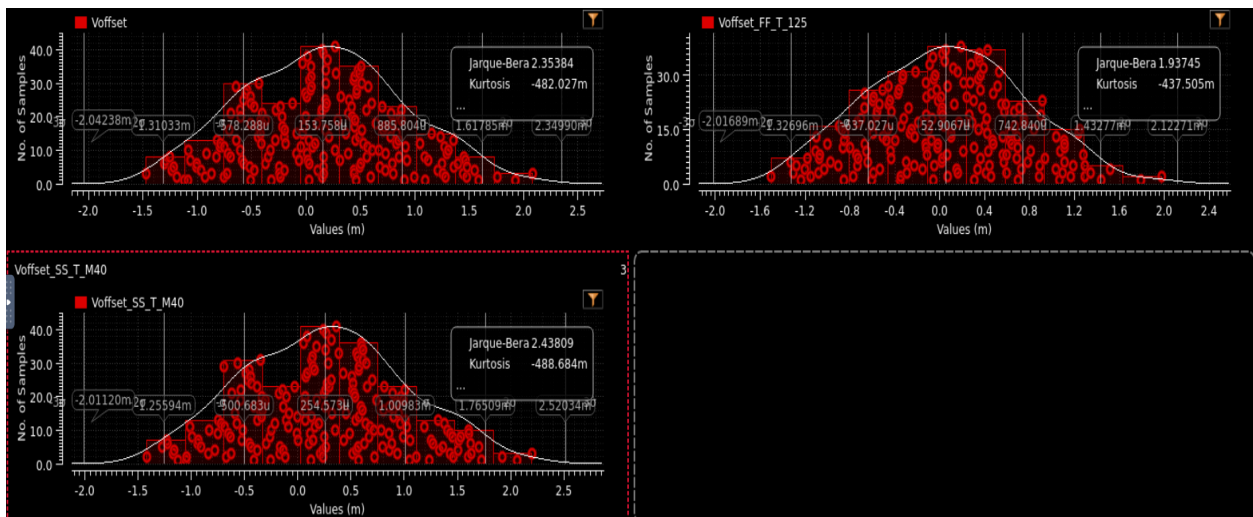
**1. Process (Nominal-tt, 25°C)**



2. Process + Mismatch (25°C)



3. Mismatch (tt 25°C) & Mismatch (ff 125°C) & Mismatch (ss -40°C)



### PVT results - Table

Test	Output	Nominal	Spec	Weight	Pass/Fail	Min	Max	ff_0	ff_1	ss_0	ss_1
Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter
Telestikos_Enisx...	A0	53.07				46.96	55.71	55.71	47.95	55.45	46.96
Telestikos_Enisx...	GB	6.685M				4.881M	9.069M	9.069M	6.406M	6.888M	4.881M
Telestikos_Enisx...	PM	50.68				44.35	55.16	48.06	44.35	55.16	51.48
Telestikos_Enisx...	Isup	48.12u				47.63u	48.74u	48.46u	48.74u	47.63u	47.78u
Telestikos_Enisx...	Voffset	118.1u				60.32u	262.2u	188.6u	60.32u	262.2u	233.7u
Telestikos_Enisx...	SR	6.766M				5.591M	8.345M	8.345M	8.042M	5.752M	5.591M

Παράμετρος	Min	Typ	Max	Spec
<b>A0 (dB)</b>	46.96 dB	53.07 dB	55.71 dB	> 30
<b>BW (kHz)</b>	4881 kHz	6685 kHz	9069 kHz	> 500
<b>PM (deg)</b>	44.35° *	50.68°	55.16°	> 45
<b>Isup (μA)</b>	47.63 μA	48.12 μA	48.74 μA	≤50
<b>Voffset (mV)</b>	0.060 mV	0.118 mV	0.262mV	< 20
<b>SL (V/ms)</b>	5591 V/ms	6766 V/ms	8345 V/ms	≥1

\* Στη χειρότερη περίπτωση (hot/fast corner) το PM=44.35° είναι ελαφρώς κάτω από το όριο 45°, αλλά η διαφορά είναι μόνο 0.65° (~1.4%) που είναι εντός του εύρους ανοχής της προσομοίωσης.

### MC results - Table

Για αυτή τη μέτρηση χρειαζόμαστε DC Simulation.

MC results	Mean ( $\mu\text{V}$ )	Standard deviation (mV)
Process	128.891	0.018
Process+Mismatch (25)	155.2	0.750
Mismatch (tt 25)	153.8	0.732
Mismatch (ff 125)	52.9	0.690
Mismatch (ss -40)	254.6	0.755

Παρατηρούμε ότι η τυπική απόκλιση ( $\sigma$ ) του Offset κυμαίνεται σταθερά περίπου στα 0.7 mV, τιμή που είναι εξαιρετικά χαμηλή και υπερκαλύπτει την αυστηρή προδιαγραφή των  $< 20$  mV, ενώ ακόμα και στη χειρότερη στατιστική περίπτωση, το συνολικό offset δεν ξεπερνά τα  $\sim 2.5$  mV. Η μέση τιμή (Mean) διατηρείται σε αμελητέα επίπεδα ( $< 260$   $\mu\text{V}$ ). Το κύκλωμα εμφανίζει πολύ καλή συμπεριφορά ακόμα και στις ακραίες συνθήκες θερμοκρασίας και γωνιών (Corners).