

# **RL508的数据表**

## **FM Tuner**

---

***Revision History***

Version	Content	Effective Date
0.1	Initial version	2014/03/11

## 一般说明

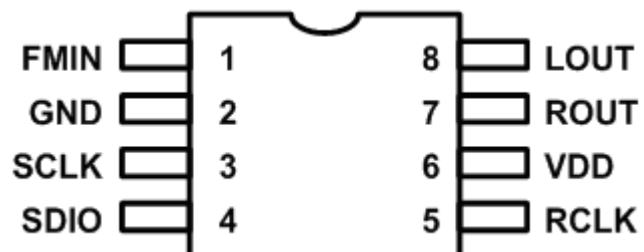
RL508是一款单芯片广播FM立体声无线电调谐器，具有LNA，具有数字合成器，数字频道选择滤波器，数字FM解调器和MPX解码器的VCO完全集成的构建模块。RL508集成了调谐器功能，从天线输入到立体声音频输出，适用于全球的欧洲，美国，日本和中国FM频段。FM调谐器仅需要最少的小型和低成本外部组件，这对于便携式设备而言是非常有吸引力的解决方案。凭借强大的音频引擎，RL508能够在不利的频道条件下提供最佳的声音质量。

## 特征

- 全球FM频段支持（64 - 108 MHz）
- 数字频率合成器
- 片上VCO
- 片上环路滤波器
- 自主搜索调整
- 自动频率控制（AFC）
- 自动增益控制（AGC）
- 信号强度测量
- 可编程去加重（50/75  $\mu$ s）
- 数字自适应噪声抑制
- 音量控制
- 32.768kHz, 12M, 24M, 13M, 26M, 19.2M, 38.4MHz参考时钟
- 2线控制接口
- 2.0 V至3.6 V电源电压
- 集成LDO稳压器
- SOP-8封装
- 无铅/符合RoHS
- 集成晶体振荡器
- 内置音频放大器，适用于32ohm负载

## 应用领域

- 头戴式耳机
- MP3, MP4播放器
- 手提收音机
- PDA
- 笔记本电脑
- 礼品



## 参考

- RL508 EVB快速入门指南
- RL508编程指南
- RL508 EVB用户指南

<b>1. 功能说明</b>	<b>5</b>
1.1. 总览	5
1.2. 调频接收器	5
1.3. 音频处理	6
1.4. 调整和搜索	6
1.5. 复位和上电	7
1.5.1. 复位	7
1.5.2. 上电	7
1.6. 初始化序列	7
1.6.1. 初始化设备	7
1.6.2. 关断设备	7
1.7. 控制接口	8
1.7.1 2线控制接口	8
<b>2. 电气特性</b>	<b>10</b>
<b>3. 寄存器摘要</b>	<b>12</b>
<b>4. 寄存器说明</b>	<b>13</b>
<b>5. 引脚说明</b>	<b>17</b>
<b>6. 包装概述</b>	<b>18</b>
<b>7. PCB焊盘图案</b>	<b>19</b>
<b>8 应用原理图</b>	<b>20</b>
8.1 RCLK和耳机的应用电路	20
8.1.1 材料清单	20

## 1. Functional Description

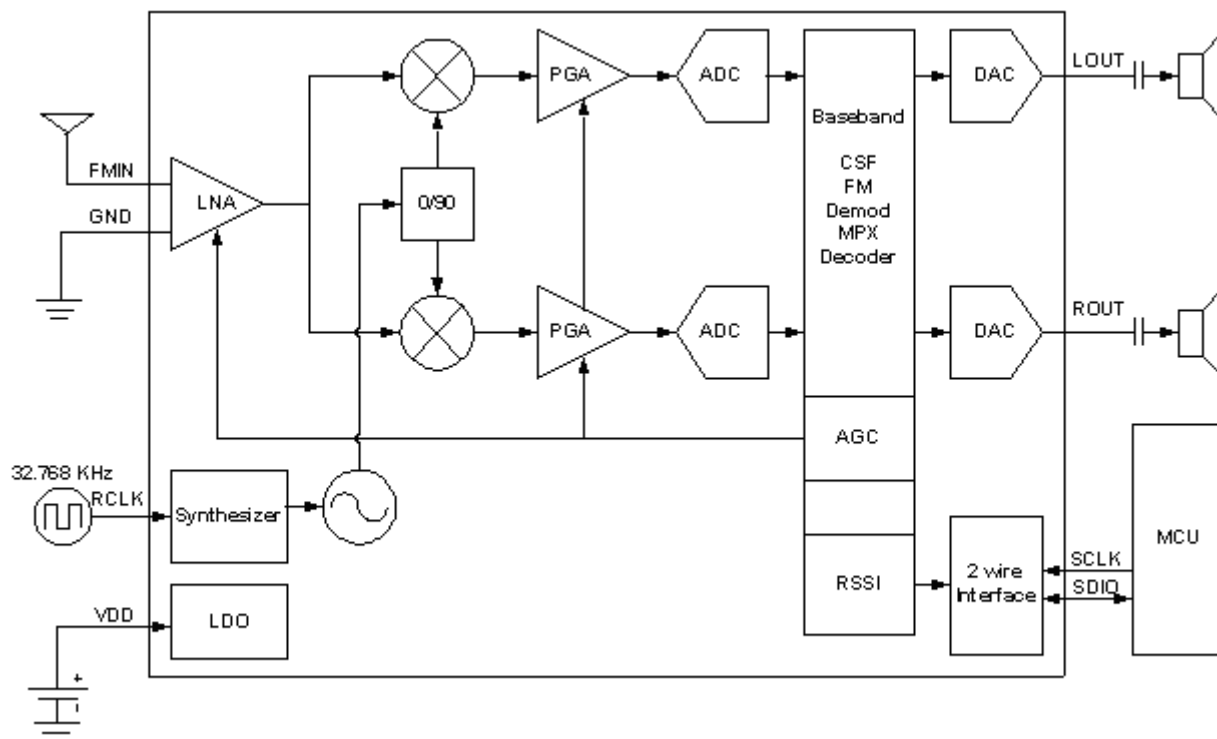


Figure 1. RL508 FM receiver block diagram

### 1.1. 总览

RL508是单片FM接收器。它仅需一个外部旁路电容器即可将BOM成本降至最低，并为小型应用轻松设计。RL508仅支持2线接口。使用集成稳压器，它不需要外部稳压器，并且可以直接从电池提供2.0至3.6 V的电压。

### 1.2. 调频接收器

它使用优化的系统架构来降低系统成本和面积，并以低功耗恢复FM广播信号，并通过诸如软静音和立体声混合之类的音频算法消除环境噪声。

它集成了一个低噪声放大器（LNA），一个自动增益控制（AGC）电路，一个正交混频器，两个可编程放大器（PGA），一对模数转换器（ADC）。LNA支持FM广播频段（64MHz~108MHz）。AGC控制LNA和PGA的增益，以将输入功率调整为最佳信号电平，以便自动解调。在LNA的作用下，正交混频器将RF信号下变频为IF信号。IF信号经过放大，滤波，数字化，然后传递到基带处理器以执行FM解调。MPX解码器向一对数模转换器（DAC）提供立体声数字音频信号，以生成高质量的立体声模拟声音。RL508还集成了频率合成器和压控振荡器（VCO）。合成器的参考时钟为32.768 kHz，可以由外部时钟源或带片外晶体的内置时钟振荡器提供。

### 1.3. 音频处理

MPX解码器自动执行从立体声到单声道的切换以限制输出噪声。当信号电平达到在寄存器位CSRO\_BLNDADJUST [1: 0] + CSRO\_BLNDOFS [3: 0]中定义的阈值时,就会发生从立体声到单声道的混合过程。立体声/单声道状态显示在寄存器位ST中。寄存器位CSRO\_MONO可以强制单声道操作。

实施了19 kHz导频陷波滤波器,以消除某些音频分析仪的19 kHz导频音的失真。

可以通过预加重和去加重技术来减少高频干扰和噪声,以提高SNR。由于在发送FM信号时通常会通过预加重来增强高频频率,因此使用去加重滤波器将接收到的FM信号应用于衰减高频频率。可以将CSRO\_DEEM位编程为50或75us,以实现去加重时间常数。

音频输出可以通过CSRO\_DIS\_MUTE位静音。音量可以通过CSRO\_VOLUME [3: 0]位进行数字调整。

在弱信号电平期间,可以通过软件静音功能来衰减音频输出并最大程度地减小可听噪声。寄存器位CSRO\_SMUTERATE [1: 0]中定义了四个级别的软静音调谐(最快,最快,最慢和最慢)。另外,在寄存器位CSRO\_SMUTEATT [1: 0]中定义了4级衰减(16、14、12和10dB)。可以通过寄存器CSRO\_DIS\_SMUTE禁用软静音功能。

### 1.4. 调优

调谐频率定义为:

频率 (MHz) = 通道间距(200kHz or 100kHz or 50kHz) \* 频道编号 + 频段选择 (87.5MHz, 76MHz or 64MHz)

通道间距由CSRO\_CHSPACE [1: 0]选择。通道号由CSRO\_CH [9: 0]定义。CSRO\_BAND用于选择频段,例如日本,欧洲/美国/亚洲或中国频段。将CSRO\_TUNE位置1可启用调谐操作。完成调谐过程且RSSI级别可用时,将完成搜寻/调谐(STD)位。

通过设置CSRO\_SEEK来启动搜索过程时,将根据CSRO\_SEEKUP的设置来提高或降低调谐频率。当STD位设置为高电平以指示搜索操作完成时,分别可在RSSI [7: 0]和READCH [9: 0]中读取RSSI和调谐的频道。当所有寻道的RSSI数目小于或等于CSRO\_SEEKRSSITH [7: 0]中定义的阈值数时,SF位设置为高电平以指示调谐信道寻道失败。整个搜索操作期间,READCH [9: 0]可以读取搜索通道。

搜寻操作始终可以停用

by setting CSRO\_SEEK bit to low.

## 1.5. 复位和上电

### 1.5.1. 复位

RL508通过上电复位（POR）复位，并且内部寄存器复位为默认值。当POR从低电平变为高电平时，RL508将保留复位状态。

### 1.5.2. 上电

上电可以通过寄存器06h中定义的CSRO\_ENABLE和CSRO\_DISABLE进行设置。复位RL508时，CSRO\_ENABLE和CSRO\_DISABLE设置为默认值0。要使RL508进入上电模式，设置CSRO\_ENABLE = 1和CSRO\_DISABLE = 0即可执行以下芯片编程。

## 1.6. 初始化顺序

初始化序列可参见图2。

### 1.6.1. 初始化设备

1. 向VDD供电。
2. 等待50ms，然后将0x96AA写入地址0以打开设备电源。
3. 等待100ms然后提供RCLK
4. 将CSRO\_ENABLE位设置为高电平并将CSRO\_DISABLE位设置为低电平以给设备上电。在图2中定义的上电时间完成之前，不应执行正常的软件操作。

### 1.6.2. 关闭设备电源

1. 将CSRO\_DISABLE设置为1。
2. 等待10ms，然后关闭RCLK。
3. 将0x16AA写入地址0以关闭设备电源。参见图3。

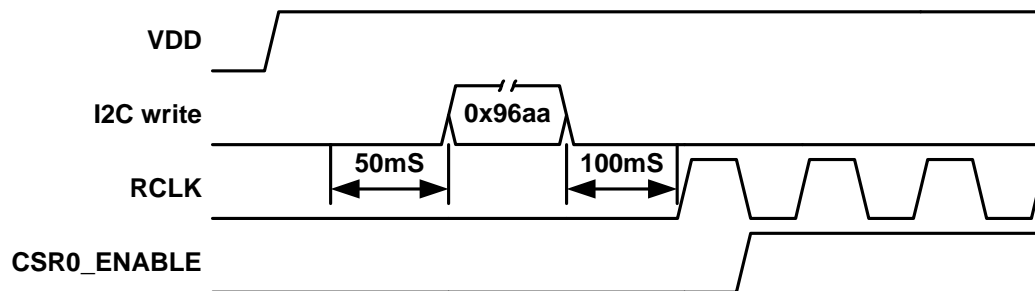


Figure 2. 初始化顺序

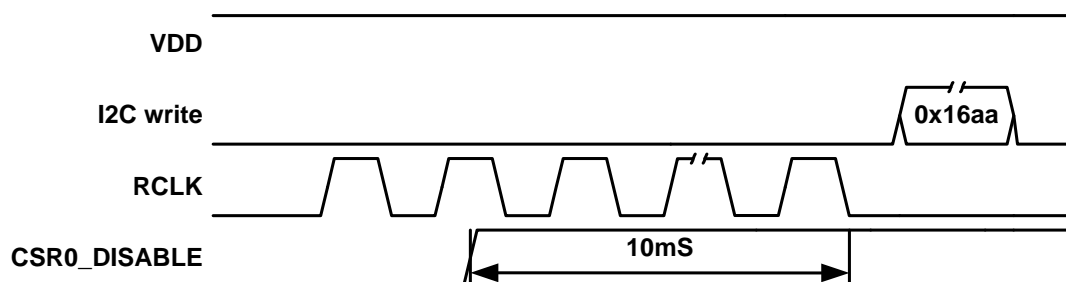


Figure 3. 掉电顺序

## 1.7. 控制接口

RL508仅支持I2C接口。即使RCLK消失，寄存器也可以操作。寄存器操作需要VDD。

### 1.7.1 2线控制接口

对于2线I2C操作，SDIO和SCLK在漏极开路下工作，因此PCB板上需要外部上拉电阻。传输从表1所示的START条件开始。定义了一个8位控制字，其中A6, A5, A4, A3, A2, A1, A0和R / W\_其中A6: A0 = 1100100b和R / W\_ = 1/0表示读/写操作。该控制字在SCLK上升沿内部锁存。为了确认控制字，SDIO在下一个SCLK下降沿之前被驱动为低电平一个周期。

对于写入操作（从HOST写入RL508），RL508在SCLK上升沿锁存输入的串行8位数据字。为了确认（ACK）每个数据字，在下一个SCLK下降沿之前将SDIO驱动为低电平一个周期。主机可以先从寄存器02h的高字节开始，然后向寄存器02h的低字节继续写入以下数据字，直到到达最后一个寄存器。主机甚至可以进一步写入以下数据字，因为内部地址计数器会自动回绕到第一个寄存器。

当发生STOP条件使内部地址计数器变为0时，数据传输完成。STOP条件请参见表1。

对于读取操作（主机从RL508读取数据），串行8位数据字在每个下降的SCLK沿移出，并跟随确认，如图4所示。主机可以先从寄存器0Ah的高字节开始连续读取以下数据字，然后再进行读取寄存器0Ah的低字节，直到到达最后一个寄存器。主机甚至可以进一步读取以下数据字，因为内部地址计数器会自动回绕到第一个寄存器。主机应确认每个数据字，但要特别在STOP条件之前的数据字之后发送一个非确认。发生STOP条件时，内部地址计数器将重置为0。

**Table 1. 2线控制接口特性**

(VDD = 2 to 3.6 V T<sub>A</sub> = -20 to 85 °C)

PARAMETER	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
SCLK Frequency	fSCL		0		400	kHz
SCLK High Time	tC1		600			ns
SCLK Low Time	tC2		1300			ns
Setup Time for START	tC3		600			ns
Hold Time for START	tC4		600			ns
SDIO Input to SCLK ↑ Setup	tC5		100			ns
SDIO Input to SCLK ↓ Hold	tC6		100		900	ns
Setup Time for STOP	tC7		600			ns
STOP to START Time	tC8		1300			ns
SDIO Output to SCLK ↓	tC9		20 + 1*Cb		250	ns
SDIO, SCLK Rising Time	tr		20 + 1*Cb		300	ns
SDIO, SCLK Falling Time	tf		20 + 1*Cb		300	ns
SCLK, SDIO Capacitive Loading	Cb				50	pF



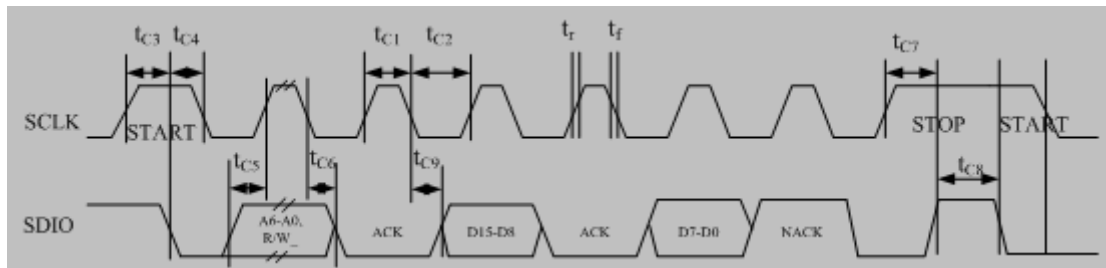


Figure 4(a). 2-Wire control interface read timing parameters

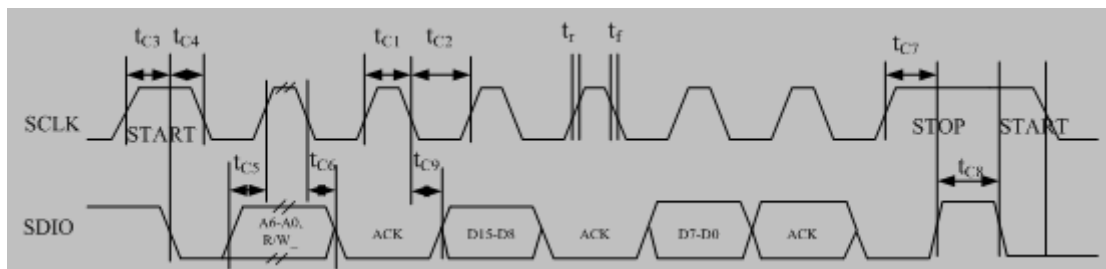


Figure 4(b). 2-Wire control interface write timing parameters

## 2. 电气特性

**Table 2. Recommended operating conditions**

PARAMETER	SYMBOL	MIN	TYP	MAX	UNIT
Power Supply Voltage	VDD	2		3.6	V
Ambient Temperature	TA	-20	25	85	°C

**Table 3. Absolute maximum ratings**

PARAMETER	SYMBOL	VALUE	UNIT
Power Supply Voltage	VDD	-0.5 to 3.9	V
Input Current <sup>1</sup>	IIN	±10	mA
Input Voltage <sup>1</sup>	VIN	-0.3 to (VDD + 0.3)	V
Operating Temperature	TOP	-40 to 95	°C
Storage Temperature	TSTG	-40 to 125	°C
RF Input Level <sup>2</sup>		0.4	VpK
<b>Notes:</b> 1. For input pins SCLK, SDIO, RCLK. 2. At RF input pins.			

**Table 4. DC electrical characteristics**

(VDD = 2 to 3.6 V, TA = -20 to 85 °C)

PARAMETER	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Power Supply Current <sup>1</sup>	IA	CSR0_ENABLE = 1		17		mA
Logic High Input Voltage <sup>2</sup>	VIH		0.7 x VDD		VDD + 0.3	V
Logic Low Input Voltage <sup>2</sup>	VIL				0.3 x VDD	V
Logic High Input Current <sup>2</sup>	IIH	VIN = 3.6V VDD = 3.6 V	-10		+10	uA
Logic Low Input Current <sup>2</sup>	IIL	VIN = 0V VDD = 3.6 V	-10		+10	uA
Logic High Output Voltage <sup>3</sup>	VOH	IOUT = 500 μA	0.8 x VDD			V
Logic Low Output Voltage <sup>3</sup>	VOL	IOUT = -500 μA			0.2 x VDD	V
<b>Notes:</b> 1. Refer to Register 02h, for the description of CSR0_ENABLE bit. 2. For input pins SCLK, SDIO, RCLK. 3. For output pins SDIO.						

**Table5. FM receiver characteristics**

(VDD = 2 to 3.6V, T<sub>A</sub> = -20 to 85 °C)

PARAMETER	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Input Frequency			64	---	108	MHz
Usable Sensitivity		(S+N)/N=26dB	---	1.6	2.0	μV EMF
Adjacent Channel Selectivity		± 200kHz	35	50	---	dB
Alternate Channel Selectivity		± 400kHz	50	60	---	dB
IIP3		Δf1=200 kHz, Δf2=400 kHz	---	91	---	dBuV EMF
IIP3		Δf1=400 kHz, Δf2=800 kHz	---	97	---	dBuV EMF
Audio Output Voltage		Load 10KΩ    10pF	---	151	---	mVrms
Audio Frequency Response		0 to -3dB	30	---	15K	Hz
Audio (S+N)/N			58	60	---	dB
Stereo Separation			---	42.3	---	dB
Audio Total Harmonic Distortion (THD)		Stereo	---	0.1	0.5	%
Power-up Time		From Power-off to audio out	---	150	---	ms
Tuning/Seeking Time			---	30	---	ms

### 3. 寄存器摘要

**Table 6. 寄存器摘要**

Register Name	Description	Offset Address	Default
DEVICEID	设备ID码	00H	1688H
CHIPID	芯片ID码	01H	14C0H
MPXCONFRG	MPX配置寄存器	02H	0000H
CHANNEL	调整频道设置	03H	0000H
SYSCONFIG	系统配置寄存器	04H	0000H
SEEKCONFIG1	搜索配置寄存器1	05H	0000H
POWERCONFIG	电源配置寄存器	06H	0000H
PADCONFIG	PAD配置寄存器	07H	7000H
Reserved	已预留	08H	0000H
SEEKCONFIG2	搜索配置寄存器2	09H	4010H
STATUS	状态寄存器和工作通道	0AH	0000H
RSSI	RSSI	0BH	0000H
Reserved	已预留	0CH	0000H
Reserved	已预留	0DH	0000H
Reserved	已预留	0EH	0000H
Reserved	已预留	0FH	0000H

## 4. 寄存器说明

DEVICEID (设备ID代码), 00H

Field	Bits	Type	Description
PART_NUMBER	15:12	R	零件号
MFGID	11:0	R	厂商编号

CHIPID (芯片ID码), 01H

Field	Bits	Type	Description
REVISION_NO	15:10	R	
Reserved	9:0	R	已预留

MPXCONFRG (MPX配置寄存器), 02H

Field	Bits	Type	Description
CSR0_DIS_SMUTE	15	R/W	禁用Softmute 0 = 启用软静音 1 = 禁用Softmute (默认)
CSR0_DIS_MUTE	14	R/W	禁用静音 0 = 启用静音 (默认) 1 = 禁用静音
CSR0_MONO	13	R/W	强制单声道或自动检测 0 = 自动检测单声道或立体声 (默认) 1 = 强制单声道
CSR0_DEEM	12	R/W	去加重 0 = 75us (默认) 1 = 50us
Reserved	11:10	R	Reserved
CSR0_BLNDADJUST	9:8	R/W	立体声/单声道混合水平调整设置立体声/单声道混合的RSSI范围 00 = 31~49 dBuv(default) 01 = 37~55 dBuv 10 = 19~37 dBuv 11 = 25~43 dBuv
CSR0_SMUTERATE	7:6	R/W	软静音输入/恢复速率 00 = 最快 (默认) 01 = 快 10 = 慢 11 = 最慢的
CSR0_SMUTEATT	5:4	R/W	软静音衰减 00 = 16dB(默认) 01 = 14dB 10 = 12dB 11 = 10dB
CSR0_VOLUME	3:0	R/W	音量 0000 = 静音 (默认) 0001 = -28dBFS ..... 1110 = -2dBFS 1111 = 0dBFS

CHANNEL（调谐频道设置），03H

Field	Bits	Type	Description
CSR0_TUNE	15	R/W	启用调谐功能 0 =禁用（默认） 1 =启用
Reserved	14	R	Reserved
CSR0_BAND	13:12	R/W	频段选择 00 = 87.5~108MHz(默认) 01 = 76~108MHz 10 = 76~91MHz 11 = 64~76MHz
CSR0_CHSPACE	11:10	R/W	通道间距 00 = 200kHz(默认) 01 = 100kHz 10 = 50kHz
CSR0_CH	9:0	R/W	调音频道 调音通道

SYSCONFIG（系统配置寄存器），04H

Field	Bits	Type	Description
Reserved	15:14	R	Reserved
CSR0_DIS_AGC	13	R/W	禁用AGC 0 =启用AGC（默认） 1 =禁用AGC
Reserved	12	R	Reserved
Reserved	11:10	R	Reserved
Reserved	9:8	R	Reserved
Reserved	7:0	R	Reserved

SEEKCONFIG1（查找配置寄存器1），05H

Field	Bits	Type	Description
CSR0_SEEK	15	R/W	启用搜索功能 0 =禁用（默认） 1 =启用
CSR0_SEEKUP	14	R/W	寻求方向 0 =向下搜索（默认） 1 =向上搜索
CSR0_SKMODE	13	R/W	搜寻模式。 0 =在上限或下限处换行并继续搜索（默认）。 1 =在上限或下限处停止搜索
Reserved	12:8	R	Reserved
CSR0_SEEKRSSITH	7:0	R/W	RSSI搜索阈值 0x00 =最小RSSI（默认） 0x7F =最大RSSI

POWERCONFIG（电源配置寄存器），06H

Field	Bits	Type	Description
CSR0_ENABLE	15	R/W	上电使能默认值= 0
CSR0_DISABLE	14	R/W	上电禁用默认值= 0
Reserved	13:12	R	Reserved
CSR0_BLNDOFS	11:8	R/W	混合偏移值，每步2dB 0000 = 0 dB (默认) 0001 = 2 dB ..... 1111 = 30 dB
Reserved	7:4	R	Reserved
CSR0_VOLEXT	3	R/W	0: 音量进一步衰减0dB 1: 音量进一步衰减15dB
CSR0_CLK_TYPE	2:0	R/W	000: 32.768KHz 001: 12MHz 010: 13MHz 011: 19.2MHz 100: 32.768KHz 101: 24MHz 110: 26MHz 111: 38.4MHz

PADCONFIG（PAD配置寄存器），07H

Field	Bits	Type	Description
Reserved	15:0	R	Reserved

保留1（保留寄存器1），08H

Field	Bits	Type	Description
Reserved	15:0	R	Reserved

保留2（保留寄存器2），09H

Field	Bits	Type	Description
CSR0_OFSTH	15:8	R/W	寻求100k / 200k间距的DC偏移失败阈值 0x00 =最小DC值（默认：0x40） 0xFF =最大DC值
CSR0_QLTTH	7:0	R/W	寻求音频质量失败阈值0x00 = 最佳质量（默认 值：0x10）0xFF =最差的质量

状态（状态寄存器和工作通道），0AH

Field	Bits	Type	Description
Reserved	15	R	Reserved
STD	14	R	搜寻/调整完成 0 =未完成 1 =完成
SF	13	R	寻求失败 0 =搜索成功 1 =搜索失败
Reserved	12	R	Reserved
Reserved	11	R	Reserved
SI	10	R	立体声指示器 0 =单声道 1 =立体声
READCH	9:0	R	读取频道

RSSI (RSSI), 0BH

Field	Bits	Type	Description
Reserved	15:8	R	Reserved
RSSI	7:0	R	RSSI RSSI单位是dBuv

保留3（保留寄存器3），0CH

Field	Bits	Type	Description
Reserved	15:0	R	Reserved

保留4（保留寄存器4），0DH

Field	Bits	Type	Description
Reserved	15:0	R	Reserved.

保留5（保留寄存器5），0EH

Field	Bits	Type	Description
Reserved	15:0	R	Reserved.

保留6（保留寄存器6），0FH

Field	Bits	Type	Description
Reserved	15:0	R	Reserved.



## 5. 引脚说明

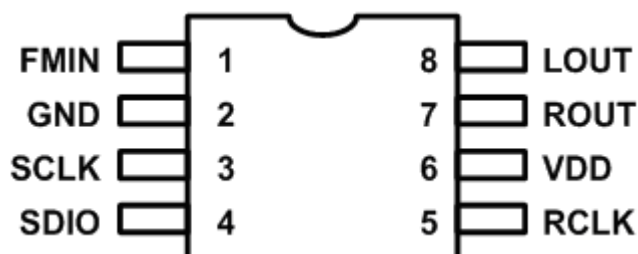


Figure 5. Top View

Table 7. Pin definition

Pin Number	Name	Description
1	FMIN	FM RF输入。 单端操作
2	GND	芯片RF接地。 连接至PCB上的接地层
3	SCLK	2线串行时钟输入。
4	SDIO	2线串行数据输入/输出。
5	RCLK	外部参考时钟输入。
6	VDD	电源电压。
7	ROUT	右音频输出。
8	LOUT	左音频输出。

## 6. 包装概述

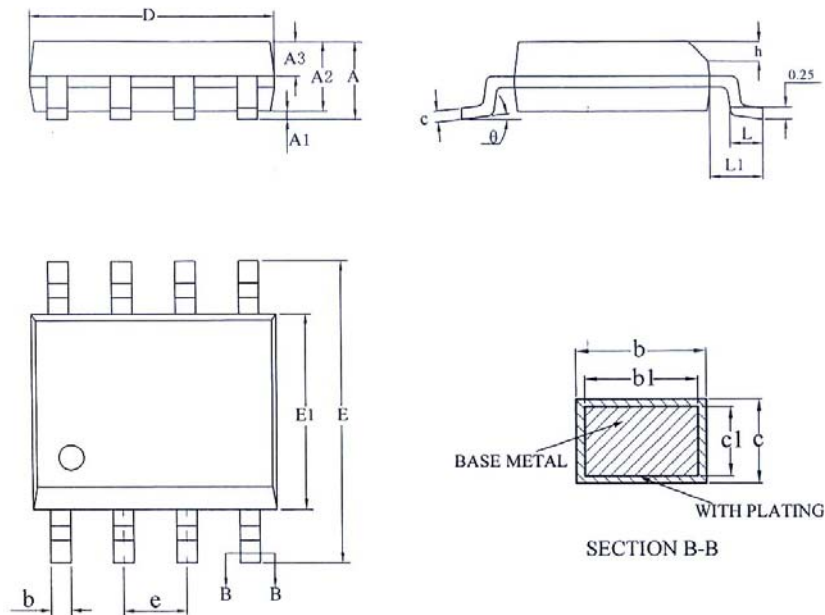


Figure 7. Package outline

Table 8. Package dimensions

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.75
A1	0.10	—	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.48
b1	0.38	0.41	0.43
c	0.21	—	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
h	0.25	—	0.50
L	0.50	—	0.80
L1	1.05BSC		
θ	0	—	8°
L/F载体尺寸 (mil)	80*80	90*90	95*130

## 7. PCB Land Pattern

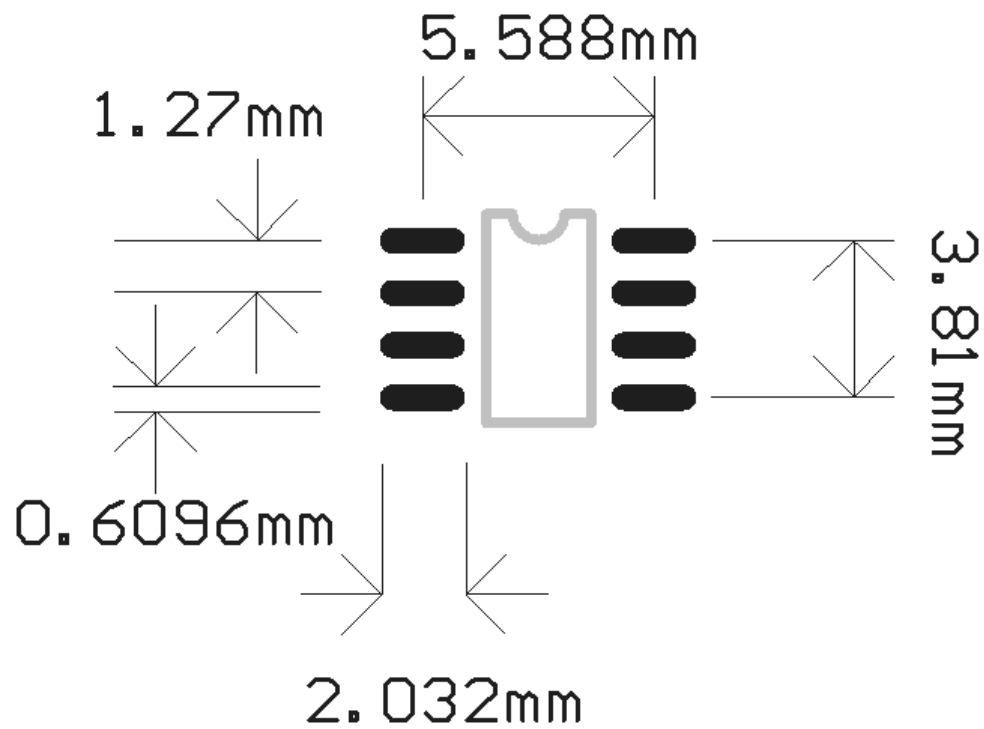
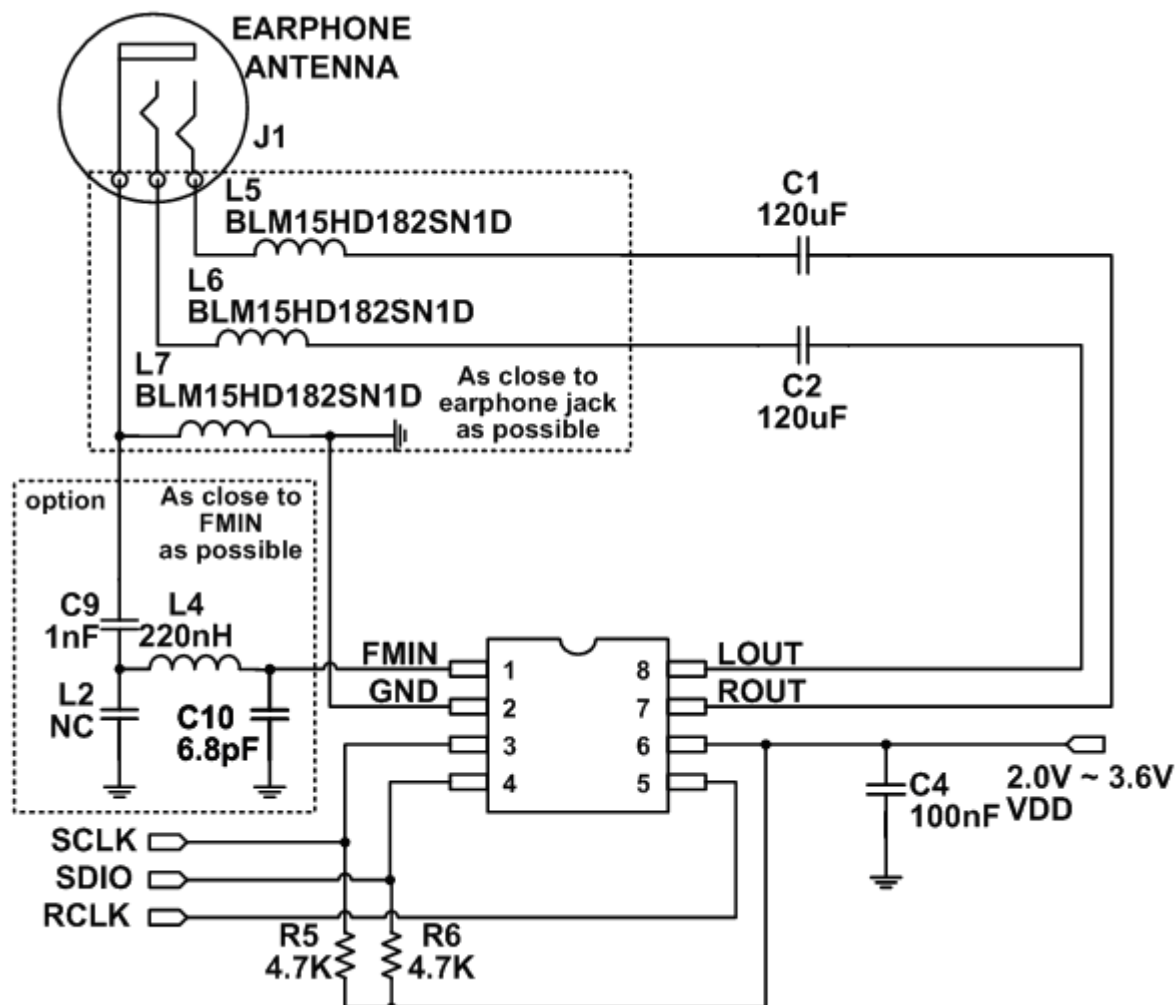


Figure 8. PCB land pattern

## 8 Application Schematic

## 8.1 Application Circuit for RCLK and headphone



Notes:

1. Place C4 closed to VDD pin
2. Options: the antenna matching network is kept for high sensitivity mode.
3. Strongly recommended to keep L5, L6, L7 and C9 when applying earphone antennas.

### 8.1.1 Bill Of Materials

Part Type	Component	Value/Description	Supplier
RL508	U1	RL508 FM收音机调谐器	RichWave
120uF	C1, C2	音频交流耦合电容器	
BLM15HD182SN1D	L5, L6, L7	铁氧体磁珠保持射频路径的高阻抗	
100nF	C4	供应旁路电容100nF, $\pm 20\%$ , Z5U / X7R	
4.7K	R5, R6	I2C上拉电阻	
6.8pF	C10	天线匹配	
220nH	L4	天线匹配	
1nF	C9	隔直电容	