



安徽大学

《数字电路与逻辑设计》综合作业

学 院	电子信息工程学院
专 业	通信工程专业
年 级	23 级
学 号	P22314040
姓 名	汪攀

目录

1	问题描述与设计要求	2
1.1	题目描述	2
1.2	设计要求	2
2	设计方案	2
2.1	设计思路	2
2.2	计时器模块	2
2.2.1	555 定时器	2
2.3	计数器	3
2.3.1	计数器选择	3
2.3.2	计数器连接	4
2.4	控制模块	4
2.4.1	RESET 按键	4
2.4.2	START/PAUSE 按键	5
2.5	报警模块	5
2.5.1	蜂鸣器介绍	5
2.5.2	蜂鸣器连接	6
2.6	数码管显示模块	6
2.6.1	4511BP 介绍	6
2.6.2	4511BP 连接	6
3	电路图	7
4	实验总结	9

1 问题描述与设计要求

1.1 题目描述

设计一个篮球竞赛 24 秒计时器。

1.2 设计要求

1. 计时器为 24 秒递减计时，其计时间隔为 1 秒；
2. 系统设置外部操作开关，控制计时器的直接清零、启动和暂停 / 连续功能；
3. 当计时器递减计时到零时，应发出报警信号。

2 设计方案

2.1 设计思路

根据题目要求电路设计将分为四大部分：第一部分为计时器模块，第二部分为控制模块，第三部分为数码管显示模块，第四部分为报警模块。

2.2 计时器模块

为实现一秒的计数需要一个输出 1HZ 方波的信号源，本设计采用了 555 定时器实现。

2.2.1 555 定时器

555 定时器是由模拟和数字电路相混合构成的集成电路。由于电路中使用三个 $5k\Omega$ 的电阻，故取名为 555 电路。555 电路只要外接少量阻容元器件，就可以组成单稳态触发器，多谐振荡器，

多种波形发生器等。电路结构简单，性能可靠，使用方便，应用范围很广泛。555 电路的内部结构及外围电路如图所示：

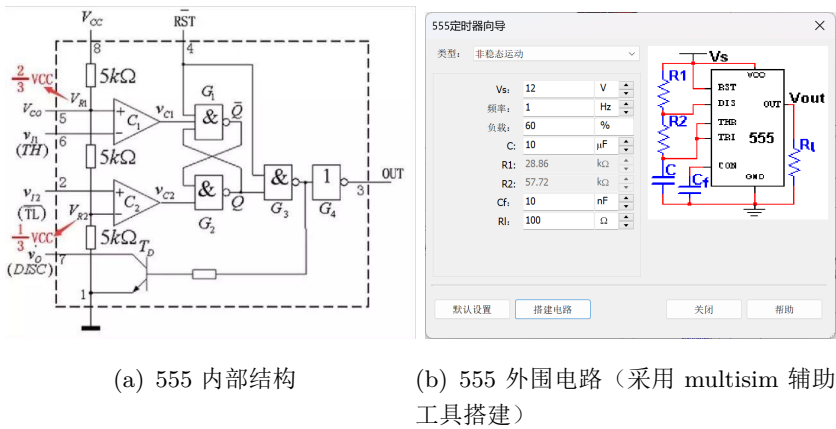


图 1: 555 电路的内部结构及外围电路如图所示

缺点：电路连接起来比较复杂，而且要求较多，接口也比较复杂。

2.3 计数器

2.3.1 计数器选择

为了实现递减计时，可以采用 74LS190N。74LS190 是一款 4 位二进制可逆计数器，属于 LS 系列集成电路，广泛应用于数字电路中。它能够在时钟信号的控制下进行向上计数或向下计数，且支持同步复位功能，能够将计数值重置为零。该计数器具有四个二进制输出端口，用于显示当前的计数值。通过控制输入端口，用户可以选择计数方向（向上或向下）以及是否启用复位。74LS190 主要用于需要可逆计数的场合，如数字时钟、定时器、事件计数以及频率分频等应用，是一种高效且灵活的计数器解决方案。74LS190N 的真值表如下：

输 入								输 出			
\overline{LD}	\overline{CT}	$\overline{U/D}$	CP	D0	D1	D2	D3	Q0	Q1	Q2	Q3
0	X	X	X	d0	d1	d2	d3	d0	d1	d2	d3
1	0	0	\uparrow	X	X	X	X	加计数			
1	0	1	\uparrow	X	X	X	X	减计数			
1	1	X	X	X	X	X	X	保 持			

图 2: 74LS190N 真值表

2.3.2 计数器连接

模 24 倒序计数可以采用两片 74LS190N 级联（将低位芯片的 RCO 与高位的使能端相连接）实现功能（详细连接图见后文）。计数开始前高位芯片置（0010），低位置入（0100）。当低位芯片计数到（0000）时，高位芯片计数减 1，低位芯片回到（1001），以此类推。当计数到（0000,0000）时，计数器停止计数。

2.4 控制模块

2.4.1 RESET 按键

控制计时器回到 24s，同时暂停报警信号。74LS190N 为异步置数，所以将两芯片 LOAD 端通过弹簧按键与高电平相接，当松开时输入高电平正常计数，按下时输入低电平异步置数复位到 24s。

2.4.2 START/PAUSE 按键

为使计数器计时停止计数，采用一个或非门，当一端接入高电平时可以封锁信号源输出的 1HZ 信号从而实现暂停计数的目的。分为两种情况暂停：第一种情况为两芯片同时计数到 0000 时停止计数。可以将其 RCO 端通过取反后连接与门作为一个控制开始暂停的或非门的一个输入。第二种情况为按键控制暂停与开始，本设计采用一个 D 触发器来保存状态，触发器的 D 端与 Q 相接，每输入一个高电平翻转输出 Q。所以将按键 START/PAUSE 与高电平相连。按下奇数次时 Q 为低电平，信号源可以输入信号到芯片，偶数次时 Q 为高电平，封锁信号源输出暂停计数。（经仿真测试为了防止复位为 24s 的瞬间就开始计数按下 RESET 按键的同时也要向 D 触发器输送一个高电平来确保 D 触发器 Q 为 0，不直接开始计数）

2.5 报警模块

2.5.1 蜂鸣器介绍

蜂鸣器是一种发声器件，广泛应用于电子设备中。蜂鸣器分为有源蜂鸣器和无源蜂鸣器。有源蜂鸣器内部已经集成振荡电路，可以直接供电工作，而无源蜂鸣器需要外部提供振荡信号才能工作。蜂鸣器图如下：

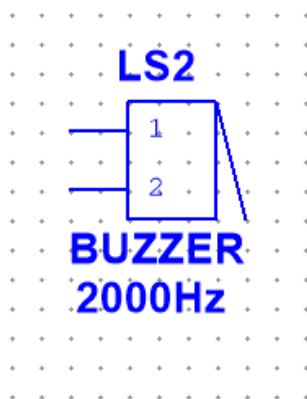


图 3: 蜂鸣器

2.5.2 蜂鸣器连接

本设计采用有源蜂鸣器。一端接电源，当两芯片同时计数到 0000 时向其另一端输入低电平，完成递减到 0 秒时发出报警信号的功能。当不是 0000 0000 状态时输出高电平不发出声音。

2.6 数码管显示模块

2.6.1 4511BP 介绍

4511BP 是一个由德州仪器（Texas Instruments）生产的七段显示器驱动芯片，它的主要功能是将二进制编码的十进制数字（BCD）转换为七段显示器的控制信号。4511BP 接受 4 位的 BCD 输入，这些输入值表示数字 0 到 9。根据输入的 BCD 数字，4511BP 控制七段显示器上的相应段的开关状态，进而显示出对应的数字。例如，当输入 0001（BCD 表示数字 1）时，4511BP 会驱动显示器的段，使其显示数字“1”。该芯片通常用于计数器、数字时钟、仪表等设备中，能够驱动一个或多个七段显示器。4511BP 芯片支持低电压工作，常见的工作电压为 5V，适用于各种电子产品的数字显示部分。它的封装通常为 DIP-16 型，通过与其他逻辑电路配合使用，可以实现更复杂的显示功能。

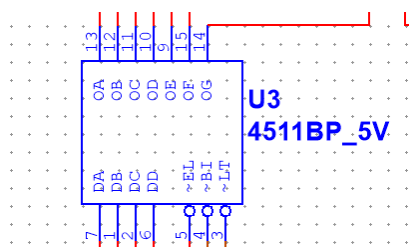


图 4: 4511BP

2.6.2 4511BP 连接

4511BP 的 A、B、C、D 输入端分别与 74LS190N 的输出端相接，将计数器输出的二进制数转换为十进制数，再由 4511BP 驱动七段数码管显示。

3 电路图

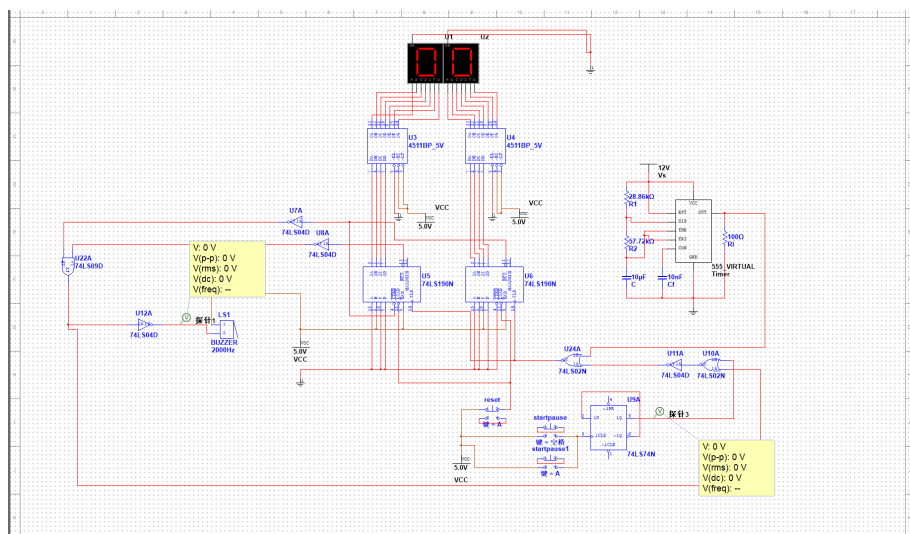


图 5: 报警状态

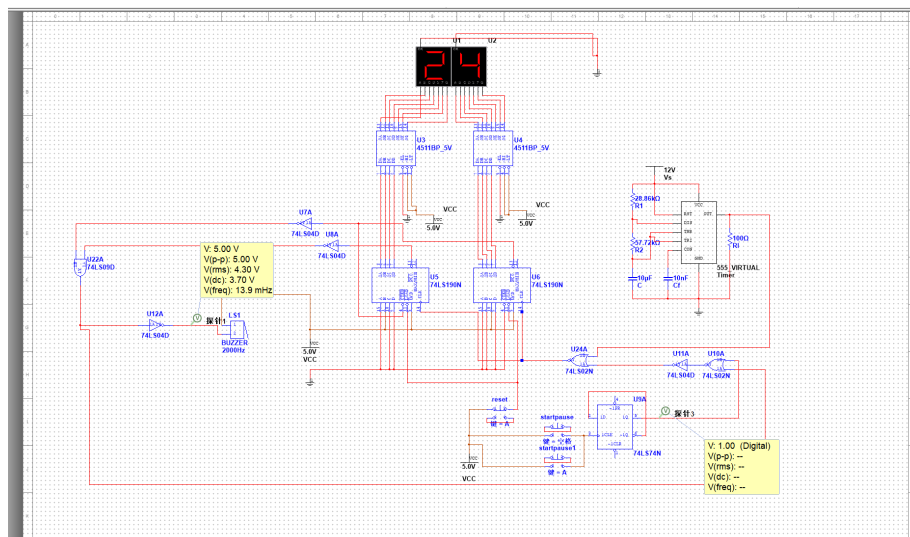


图 6: 复位状态

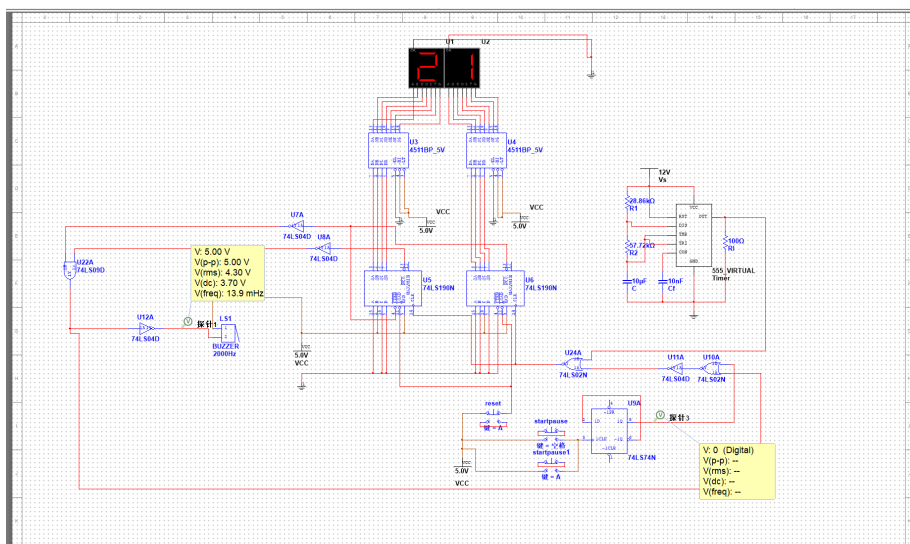


图 7: 计时状态

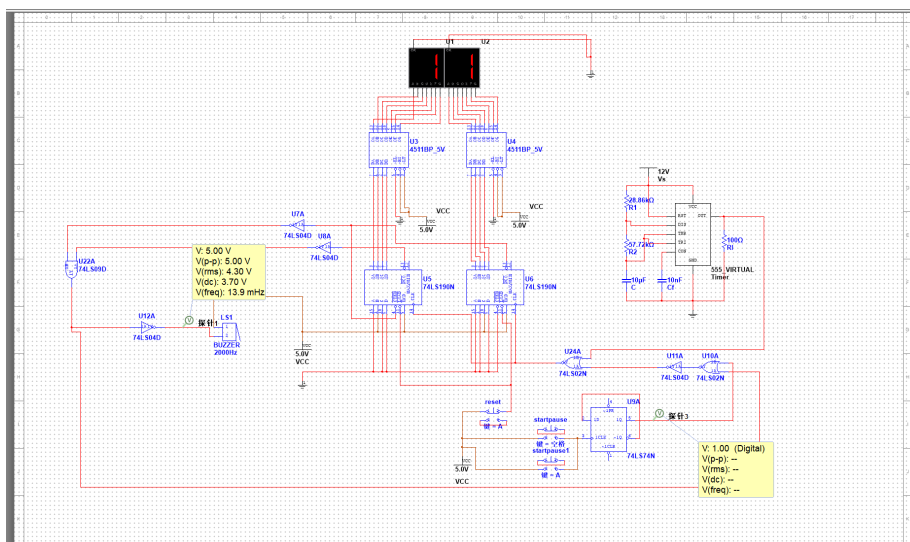


图 8: 暂停状态

4 实验总结

通过完成此次篮球竞赛 24 秒计时器的设计，我对数字电路和逻辑设计有了更深入的理解和实践体验。在设计过程中，我主要收获了以下几点心得：

1. 模块化设计的重要性本次设计任务较为复杂，需要实现 24 秒倒计时、外部控制以及报警功能。因此，我将整个设计划分为计时器模块、控制模块、数码管显示模块和报警模块。这种模块化设计思维不仅使问题分解得更清晰，也大大提高了电路设计的可维护性和可调试性。在今后的实际工程设计中，模块化思想依然是值得推崇的设计方法。
2. 器件选型与应用技巧我选择了 74LS190N 作为核心计数器，该芯片的同步递减计数功能完美符合设计需求。同时，为了实现秒级递减计时，我结合了 555 定时器生成 1Hz 的时钟信号。在此过程中，我深刻体会到合理选用芯片和器件的重要性，不仅要满足功能需求，还要简化电路结构，减少冗余设计。
3. 控制逻辑的实现与挑战在设计控制模块时，如何实现按键控制的启动、暂停与清零功能是一个较大的挑战。通过引入 D 触发器来存储状态并与按键结合，我成功实现了按键翻转控制的功能。同时，为了防止计时器复位后立即开始计数，我在 RESET 按键上加入了信号同步处理。这一部分让我对控制逻辑的实现有了更深的理解，并提高了对触发器和按键消抖等技术的掌握。
4. 仿真验证的实践经验在完成电路设计后，我利用仿真工具验证了电路的功能，包括正常计时、暂停、复位及报警等状态。通过仿真，我能够迅速发现设计中的不足并及时进行调整。这让我意识到仿真工具在电路设计中的关键作用，它可以大幅减少设计错误，提高设计的可靠性。
5. 理论与实践的结合此次设计充分将课堂所学的数字电路理论知识与实际应用相结合，使我对二进制计数器、时钟信号生成、逻辑控制等知识点有了更加直观和深入的理解。特别是在应用过程中，我加深了对基本芯片功能和电路原理的记忆，并培养了解决实际问题的能力。

通过这次综合作业的设计，我不仅提升了自身的数字电路设

计技能，还学会了如何从整体上把握一个项目的设计流程。未来，我将继续通过更多实践项目来巩固和扩展自己的知识和能力。