Συστήματα Μικροϋπολογιστών

1η ομάδα ασκήσεων

Νασοπούλου Ελένη - 03121087

Άσκηση 1

→ Disassembly

Αρχικά, πραγματοποιούμε την διαδικασία αποκωδικοποίησης (disassembly) της γλώσσας μηγανής, αξιοποιώντας τον πίνακα 2 του παραρτήματος 2 των σημειώσεων.

Machine language	8085 Assembly
06 01	MVI B,01H
3A 00 20	LDA 2000H
FE 00	СРІ 00Н
CA 13 08	JZ 0813H
1F	RAR
DA 12 08	JC 0812H
04	INR B
C2 0A 08	JNZ 080A
78	MOV A,B
2F	CMA
32 00 30	STA 3000H
CF	RST 1

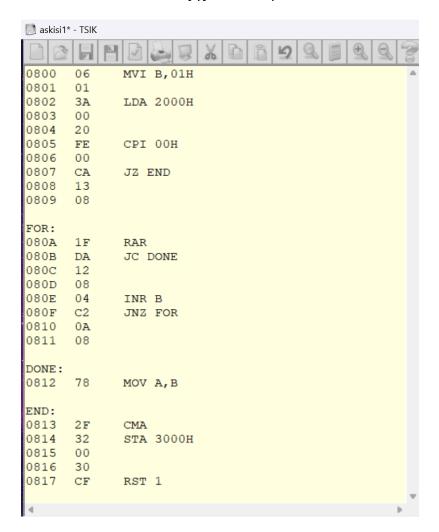
Στον παρακάτω πίνακα φαίνεται πιο αναλυτικά η παραπάνω διαδικασία, καθώς αντιστοιχούμε κάθε διεύθυνση στο περιεχόμενο της σε γλώσσα μηχανής και σε assembly 8085, υποθέτοντας ότι το πρόγραμμα είναι φορτωμένο στη μνήμη με αρχή τη διεύθυνση 0800H. Επιπλέον, προσθέτουμε συμβολικές διευθύνσεις ως εξής:

080AH: FOR0812H: DONE0813H: END

Address	Machine Language	Address lable	Assembly
0800	06 - opcode		MVI B,01H
0801	01 - data		
0802	3A - opcode		LDA 2000H
0803	00 - data		
0804	20 - data		
0805	FE - opcode		CPI 00H
0806	00 - data		
0807	CA - opcode		JZ END
0808	13 - data		
0809	08 - data		
080A	1F - opcode	FOR	RAR
080B	DA - opcode		JC DONE

080C	12 - data		
080D	08 - data		
080E	04 - opcode		INR B
080F	C2 - opcode		JNZ FOR
0810	0A - data		
0811	08 - data		
0812	78 - opcode	DONE	MOV A,B
0813	2F - opcode	END	CMA
0814	32 - opcode		STA 3000H
0815	00 - data		
0816	30 - data		
0817	CF - opcode		RST 1

Η παραπάνω ανάλυση μπορεί να επαληθευτεί μέσω του προσομοιωτή, πατώντας το INSTR STEP, το οποίο δίνει τα εξής αποτελέσματα:



→ Flowchart

Στη συνέχεια προκειμένου να υλοποιήσουμε με επιτυχία το διάγραμμα ροής του κώδικα προχωράμε σε ανάλυση του assembly κώδικα.

Addr lablel	Assembly	Επεξήγηση		
	MVI B,01H	Αρχικοποίηση του καταχωρητή Β με 1		
	LDA 2000H	Φόρτωση της εισόδου στον καταχωρητή Α		
	CPI 00H	Σύγκριση εισόδου με το 0		
	JZ END	Αν (είσοδος = 0), τότε άλμα στην ΕΝD		
FOR:	RAR	Περιστροφή μέσω κρατουμένου (το flag CY παίρνει την		
		τιμή του LSB)		
	JC DONE	Αν (CY = 1), τότε άλμα στην DONE		
	INR B	Αύξηση του Β κατά 1		
	JNZ FOR	Αν (B != 0), τότε άλμα στο FOR *		
DONE:	MOV A,B	Προώθηση του Β στον Α		
END:	CMA	Αντιστροφή του Α		
	STA 3000H	Προώθηση του Α στην έξοδο		
	RST 1	Διακοπή προγράμματος		

^{*} Αυτό το άλμα θα γίνεται πάντα, καθώς το Β είναι αδύνατο να λάβει την τιμή 0 (ξεκινάει από την τιμή 1 και σταδιακά αυξάνεται)

Επειτα από αυτή την ανάλυση, μπορούμε να κατανοήσουμε πλήρως την λειτουργία του προγράμματος. Πιο συγκεκριμένα, το πρόγραμμα δέχεται ως είσοδο έναν αριθμό των 8 bit και τυπώνει έναν άλλο αριθμό των 8 bit, που αντιστοιχεί στη θέση του δεξιότερου 1 άμα ο αριθμός εισόδου θεωρηθεί πως είναι σε δυαδική αναπαράσταση. Τυπώνει, δηλαδή, τον αριθμό που αντιστοιχεί στη θέση του δεξιότερου αναμμένου led εισόδου σε δυαδική αναπαράσταση. Επίσης, στην περίπτωση που κανένα led δεν είναι αναμμένο, τυπώνει 0.

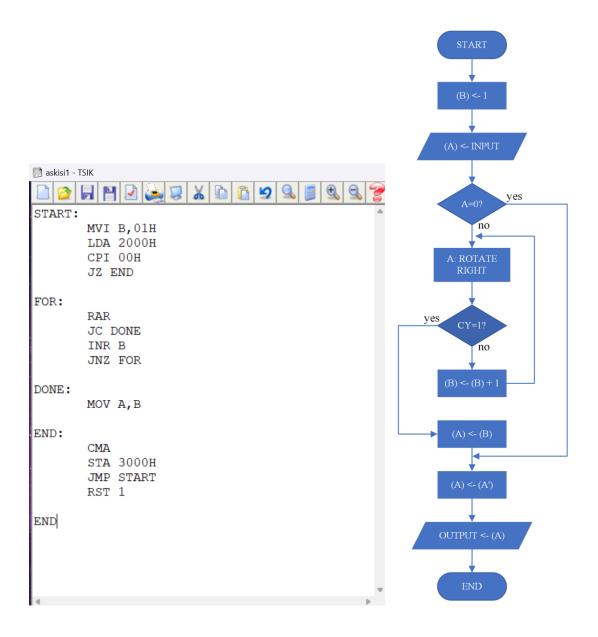
Το διάγραμμα βρίσκεται στην επόμενη σελίδα.

→ Continuous operation

Τέλος, προκειμένου να πετύχουμε τη συνεχή λειτουργία του προγράμματος πρέπει να υλοποιήσουμε τις εξής αλλαγές:

- προσθήκη ετικέτας START στην αρχή του προγράμματος
- προσθήκη εντολής JMP START στον τέλος του προγράμματος ακριβώς πριν την εντολή RST 1

Ο αντίστοιχος κώδικας φαίνεται παρακάτω.



<u>Άσκηση 2</u>

Ο κώδικας υλοποιήθηκε με βάση τις προδιαγραφές της εκφώνησης, δίνοντας έμφαση στα εξής σημεία:

Στην αρχή χρησιμοποιούμε την εντολή ΙΝ 10Η, που αίρει την προστασία της μνήμης, επιτρέποντας έτσι πρόσβαση για αποθήκευση μεταβλητών και δεδομένων οπουδήποτε στην διαθέσιμη μνήμη RAM του συστήματος.

Επιπλέον, εισάγουμε την χρονοκαθυστέρηση μέσω της ρουτίνα DELB, η οποία προκαλεί μεταβλητή καθυστέρηση ίση με την τιμή του ζεύγους BC επί 1 ms, οπότε αρχικοποιούμε το ζεύγος με την τιμή 01FEH=510 που οδηγεί σε χρονοκαθυστέρηση $\cong 0.5\text{sec}$.

Ακόμα, ο καταχωρητής Ε περιέχει πάντα την προηγούμενη κατάσταση των LED, οπότε κάθε φορά που επιθυμούμε να τυπώσουμε μία κατάσταση ακολουθούμε τα εξής βήματα:

Assembly	Επεξήγηση
MOV A,E	Ο Α περιέχει την προηγούμενη κατάσταση των LED
•••	Ενέργεια ώστε να μεταβούμε στην τρέχουσα κατάσταση
STA 3000H	Προώθηση Α στην έξοδο
MOV E,A	Ενημέρωση του Ε, ώστε να περιέχει ξανά την προηγούμενη κατάσταση

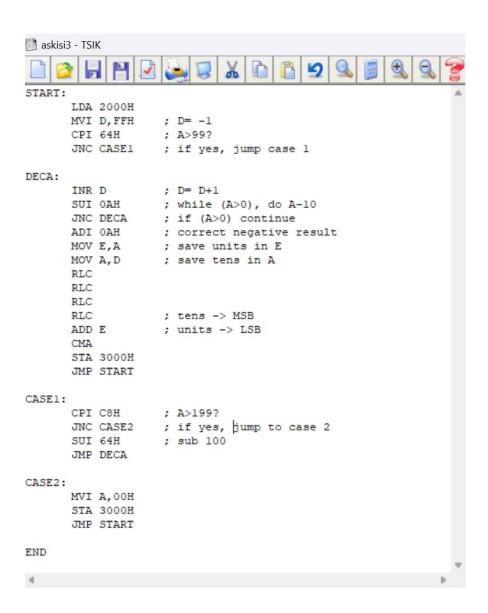
Επίσης, προσέχουμε την αντίστροφη λογική απεικόνισης, οπότε αρχικοποιούμε τον καταχωρητή Ε με την τιμή FEH= 11111110, ώστε να είναι αρχικά αναμμένο το LSB και στα σημεία που επιθυμούμε να ελέγξουμε αν είναι αναμμένο το LSB ή MSB πραγματοποιούμε σύγκριση με τους αριθμούς FEH= 11111110 και 7EH= 0111111, αντίστοιχα.

```
🏻 askisi2 - TSIK
IN 10H
LXI B, 01F4H
                     ; delay of 500ms
MVI E, FEH
                     ; starting point (LSB is on)
START:
       CALL DELB
                   ; delay
                   ; load input
       LDA 2000H
                   ; nullifies all bits except the 2 LSBs ; (lstLSB==1 && 2ndLSB==0)?
      ANI 03H
      CPI 01H
       JZ LEFT
                   ; if yes, move left
RETURN:
                   ; (1stLSB==0 && 2ndLSB==0)?
      CPI 00H
       JZ CYCLE_L ; if yes, do left cycle
                   ; the 2ndLSB is on, so stop
       MOV A, E
       STA 3000H
                   ; print
      JMP START
LEFT:
       MOV A, E
                   ; (MSB is on)? 7EH= 01111111
      CPI 7FH
       JZ RIGHT
                    ; if yes, move right
                   ; rotate left
      RLC
       STA 3000H
                    ; print
      MOV E, A
      JMP START
CYCLE L:
      MOV A, E
                   ; rotate left
       STA 3000H ; print
       MOV E, A
      JMP START
RIGHT:
       MOV A, E
                   ; (LSB is on)? FEH= 11111110
       CPI FEH
       JZ LEFT
                    ; if yes, move left
      RRC
                    ; rotate right
       STA 3000H
                    ; print
      MOV E,A
       CALL DELB
                    ; delay
       LDA 2000H
                   ; load input
       ANI 03H
                     ; nullifies all bits except the 2 LSBs
                     ; (1stLSB==1 && 2ndLSB==0)?
       CPI 01H
                    ; if yes, move left
       JZ RIGHT
       JMP RETURN ; else return
END
```

Άσκηση 3

Ο κώδικας υλοποιήθηκε με βάση τις προδιαγραφές της εκφώνησης και διαχειρίζεται τις διάφορες περιπτώσεις εισόδου με τον εξής τρόπο:

- 1. input < 100: το διαχειριζόμαστε στο DECA όπου μετατρέπουμε τη δυαδική αναπαράσταση σε δεκαδική.
- 2. 100 < input < 200: το διαχειριζόμαστε στο CASE1, όπου αφαιρούμε 100 ώστε να το ανάγουμε στην πρώτη περίπτωση και έπειτα τυπώνουμε το σωστό output μέσω της DECA.
- 3. input > 200: το διαχειριζόμαστε στο CASE2, όπου ανάβουν όλα τα LED, με προσοχή στην αντίστροφη λογική απεικόνισης, μέχρι να έχουμε αποδεκτό input.



<u>Άσκηση 4</u>

Προκειμένου να μελετηθεί από τεχνικο-οικονομική άποψη η κατασκευή μια ηλεκτρονικής συσκευής με την χρήση τεσσάρων διαφορετικών τεχνολογιών, υπολογίζουμε τις σχέσεις και σχεδιάζουμε τις καμπύλες του κόστους ανά τεμάχιο.

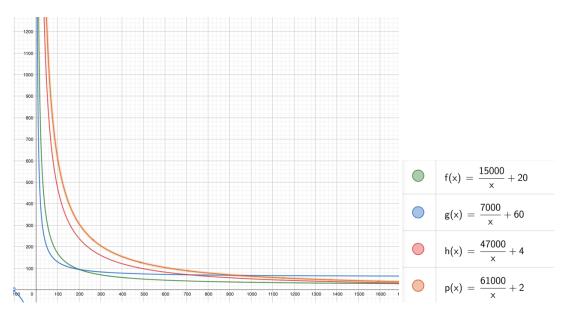
→ Σχέσεις και καμπύλες κόστους ανά τεμάχιο

Η σχέση για την κάθε καμπύλη κόστους παραγωγής ανά τεμάχιο:

$$f(x) = \frac{fixed\ cost}{\#units} + variable\ cost/unit$$

	Technology	FC	VC/unit	Function
1.	IC	15.000	20	$f(x) = \frac{15.000}{x} + 20$
2.	FPGA	7.000	60	$g(x) = \frac{7.000}{x} + 60$
3.	SoC-1	47.000	4	$h(x) = \frac{47.000}{x} + 4$
4.	SoC-2	61.000	2	$p(x) = \frac{61.000}{x} + 2$

Οι αντίστοιχες καμπύλές φαίνονται παρακάτω.



→ Περιοχές χαμηλότερου κόστους ανά τεχνολογία

Προκειμένου να βρούμε την περιοχή του πλήθος τεμαχίων για να έχουμε το χαμηλότερο κόστος τεχνολογίας πρέπει να βρούμε τα σημεία τομείς των καμπυλών.

- f(x)=g(x) => x=200
- f(x)=h(x) => x= 2.000
- f(x)=p(x) => x= 2.556
- g(x)=h(x) => x=715
- g(x)=p(x) => x= 931
- $h(x)=p(x) \Rightarrow x=7.000$

#units	0-200	200-2.000	2.000-7.000	7.000+
Best technology	FPGA	IC	SoC-1	SoC-2

→ Εξάλειψη 1^{ης} επιλογής

Έστω y το κόστος ανά τεμάχιο των I.C. για την τεχνολογία FPGA. Τότε η νέα συνάρτηση κόστους ανά τεμάχιο είναι η εξής: $q(x) = \frac{7.000}{x} + 10 + y$

Η ελάχιστη τιμή κόστους y ώστε να εξαφανιστεί η 1^{η} επιλογή μπορεί να βρεθεί ως εξής:

$$q(x) > f(x) \implies \frac{7.000}{x} + 10 + y > \frac{15.000}{x} + 20 \implies y > \frac{8.000}{x} + 10$$

Αυτή η σχέση, λοιπόν, πρέπει να ισχύει για 0 < x < 2.000, καθώς από εκείνο το σημείο και μετά η οικονομικότερη τεχνολογία είναι η SoC-1, δηλαδή το y πρέπει να είναι τουλάχιστον $y = \frac{8.000}{2.000} + 10 = 14$.

Συνεπώς, κόστος των Ι.C. για την τεχνολογία FPGA μπορεί να είναι <u>τουλάχιστον 14€ ανά</u> τεμάχιο.