



Experiencia 1: Acondicionamiento y adquisición de señales analógicas

3 Sesiones

1. Objetivos

- Analizar y diseñar un circuito de acondicionamiento de señales analógicas basado en una topología sencilla
- Implementar una comunicación de datos serial entre dos dispositivos digitales
- Familiarizarse con los ambientes de desarrollo y programación de las tarjetas Basys 3 y MSP430G2 Launchpad¹

Lea **muy bien** esta guía antes de la sesión de laboratorio, ya que hay partes que deben ser desarrolladas previamente y serán revisadas al comienzo de la experiencia.

2. Marco Teórico

Cada parte de esta experiencia cuenta con un trabajo previo que es necesario para poder desarrollar el trabajo en el laboratorio. Si no completa este trabajo con anterioridad probablemente no alcanzará a terminar la experiencia en el tiempo provisto. Los gráficos, ecuaciones y análisis realizados en este trabajo deben ser incorporados en su informe.

Antes de comenzar la experiencia revise que posee todos los materiales necesarios y que su mesón de laboratorio se encuentra ordenado y libre de objetos que puedan dañar los equipos (principalmente líquidos). Verifique la calibración de las sondas del osciloscopio antes de realizar cualquier medición, y ajústela sólo si es necesario. Asegúrese de tener correctamente conectados todos los equipos.

¹Revise el material disponible en la carpeta BIBLIOGRAFÍA del curso para más información acerca de Verilog, del uso de la tarjeta Basys 3, y una introducción básica al MSP430G2.

3. Descripción General

Esta experiencia tiene como objetivo familiarizar al alumno con las tarjetas de desarrollo que utilizará en el laboratorio, además de llevar a la práctica conceptos básicos del acondicionamiento y adquisición de señales. La experiencia está dividida en 2 grandes etapas. La primera de ellas consiste en acondicionar una señal que varía entre 3V y 10V, al rango comprendido entre 0V y 3.3V según las especificaciones dadas en 3.1. La segunda etapa se focaliza en el procesamiento de dicha señal por parte de las tarjetas de desarrollo MSP430G2553 *Launchpad* y Basys 3. El microcontrolador recibe la señal analógica acondicionada, la digitaliza, la procesa, y la envía a la FPGA, la cual tras un post-procesamiento despliega el valor real de voltaje de la señal medida.

3.1. Especificaciones

1. Señal de entrada comprendida entre 3V y 10V.
2. Frecuencias de entrada entre 1 Hz hasta 400 Hz.
3. Acondicionador de señal tipo pasabanda en configuración inversora.
4. Utilice el menor ancho de banda posible para reducir al máximo el ruido dentro de la banda de interés (1 a 400 Hz), asegurándose que la magnitud del desfase en los extremos de la banda sea muy cercano a 15° en relación con el desfase en el centro de la banda (20 Hz.)
5. Tasa de transferencia de datos entre MSP y FPGA entre 1 y 10 kbits/seg (escoger un valor dentro de este rango).

3.2. Acondicionamiento de Señal

En el mundo de la electrónica, el dispositivo activo que por excelencia permite amplificar es el transistor. Una serie de transistores (y otros semiconductores) ordenados y conectados de cierta forma constituye un amplificador operacional. La figura 1 muestra una topología de amplificador inversor. Recuerde incluir los capacitores de filtrado de las alimentaciones en el protoboard, ya que éstos son necesarios en todo circuito bien diseñado para prevenir oscilaciones y distorsiones en la señal que sale del OpAmp.

Tome en cuenta que el circuito acondicionador implementado produce una inversión de fase de 180° , lo cual se ha escogido por simplicidad y porque dicha inversión de fase puede ser corregida a nivel de software o firmware. Los capacitores C1 y C2 cumplen roles específicos de filtrado para las bajas y altas frecuencias, respectivamente, y en algunos casos éstos podrían no ser requeridos.

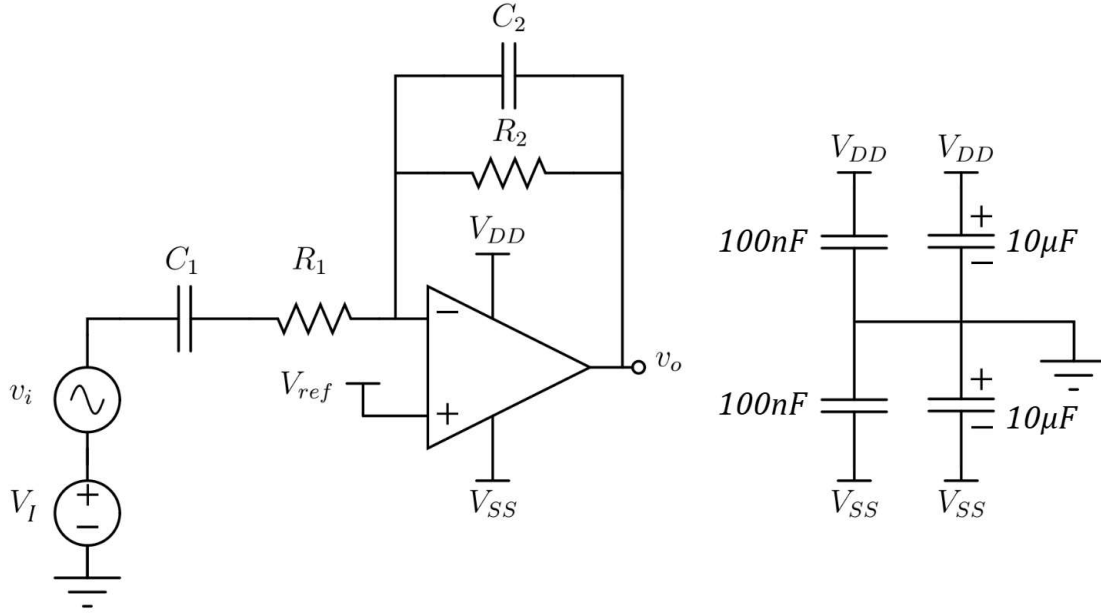


Figura 1: Amplificador acondicionador inversor

3.3. MSP430G2553 - ADC

El MSP430G2553 es un MCU de TI con diversas características y ampliamente utilizado en diferentes aplicaciones debido a su bajo coste, eficiencia energética y respetable desempeño. Cuenta con un ADC de 10 bits, y con 8 *pines* analógicos de entrada. Posee varios modos de operación configurables vía software, entre otras propiedades. Aunque es posible que aún no comprenda todas las características de hardware del microcontrolador, es muy recomendable que lea la hoja de datos del MCU². Es importante que conozca cómo lucen estos documentos, y cuán es el tipo de información que puede encontrar en ellos.³

El ADC convierte el valor de voltaje analógico proveniente desde una entrada previamente seleccionada a un valor digital según la ecuación:

$$N_{ADC} = 1023 \cdot \frac{V_{IN} - V_{R-}}{V_{R+} - V_{R-}} \quad (1)$$

en donde V_{R+} y V_{R-} son valores de referencia configurables por *software* y V_{IN} es el valor de voltaje de entrada.⁴

²Revise la hoja de datos del microcontrolador, disponible aquí

³Es importante que también revise el capítulo 22 de la guía para el usuario de la familia MSP430x2xx, disponible aquí

⁴Debe configurar estos valores de manera que $V_{R+} = 3.3 \text{ V}$ y $V_{R-} = 0 \text{ V}$

3.4. MSP430G2553 - Preprocesamiento

Tras obtener el valor de voltaje cuantizado en el MSP430G2, es necesario procesarlo antes de enviarlo a la FPGA. Una manera simple consiste en convertir el valor binario medido por el ADC, en un valor de voltaje, para luego convertirlo a código BCD con dos decimales. Note que deberá ser capaz de mostrar dos valores de voltage diferentes: el voltaje medido a la entrada del ADC (que varía entre 0.00V y 3.30V), y el voltaje correspondiente a la entrada del acondicionador de señal (que varía entre 3.00V y 10.00V). Recuerde que además debe corregir la inversión de fase del acondicionador de señal.

3.5. MSP430G2553 - Comunicación

Los dígitos a desplegar deben ser enviados a la FPGA mediante un protocolo de comunicación serial (como UART u otro). Ud. deberá decidir de qué manera implementa la transmisión serial de datos entre el MSP y la FPGA. La razón de utilizar un enlace serial radica en minimizar la cantidad de líneas de comunicación, y porque la tasa de transferencia de datos requerida es muy baja.

3.6. FPGA - Comunicación

La FPGA está encargada de recibir los datos de la tarjeta MSP430G2553, por lo que deberá implementar un protocolo de comunicación serial compatible con lo desarrollado en el MSP.

3.7. FPGA - Despliegue

Ud. deberá utilizar los 4 dígitos del display de 7 segmentos de la FPGA para mostrar un valor de voltaje enviado por el MSP con dos decimales. Averigüe cómo se controla un *display* de 7 segmentos para mostrar varios dígitos simultáneamente.

Utilice uno o más switches de la tarjeta FPGA para cambiar el valor presentado en el *display* de 7 segmentos entre el voltaje medido a la entrada del ADC (que varía entre 0.00V y 3.30V), y el voltaje correspondiente a la entrada del acondicionador de señal (que varía entre 3.00V y 10.00V). Ud. deberá escoger entre dos maneras diferentes de cumplir con este objetivo: señalar desde la FPGA al MSP qué dato requiere, o bien, enviar siempre los dos datos desde el MSP y seleccionar en la FPGA cuál de ellos se muestra en el *display*.

4. Desarrollo de la Experiencia

4.1. Trabajo Previo

4.1.1. Acondicionamiento de Señal

1. El circuito de la figura 1 permite fijar el nivel DC a la salida y la ganancia. Encuentre una expresión para v_o en función de v_i y V_{ref} .

2. Utilizando el resultado encontrado en 1, encuentre una expresión para la ganancia del circuito en la banda de interés en función de R_1 y R_2 . ¿ C_1 opera como circuito abierto o cortocircuito? ¿ C_2 opera como circuito abierto o cortocircuito?.
3. Utilizando el resultado encontrado en 1 y considerando a C_2 como circuito abierto, obtenga una expresión para la fase en función de R_1 , C_1 y la frecuencia⁵.
4. Utilizando el resultado encontrado en 1 y considerando a C_1 como cortocircuito, obtenga una expresión para la fase en función de R_2 , C_2 y la frecuencia .
5. Investigue la diferencia entre capacitores electrolíticos y cerámicos. ¿Cuáles son más útiles para C_1 y C_2 ?
6. Utilizando las expresiones encontradas en 2, 3 y 4, calcule el valor de R_1 , R_2 , C_1 y C_2 para que la señal acondicionada cumpla con las especificaciones.
7. Con los valores obtenidos, calcule las frecuencias de corte del circuito acondicionador.
8. Haga una simulación .AC con los valores obtenidos en 6 y compare con los valores calculados teóricamente.
9. Haga una simulación transiente, graficando la señal de entrada V_i y de salida V_o para:
 - a. Entrada nula.
 - b. Entrada fija de 6.5V
 - c. Entrada sinusoidal de 1 Hz, $7V_{pp}$ y componente continua de 6.5V.
 - d. Entrada sinusoidal de 1 Hz, $1V_{pp}$ y componente continua de 6.5V.
 - e. Entrada sinusoidal de 20 Hz, $7V_{pp}$ y componente continua de 6.5V.
 - f. Entrada sinusoidal de 20 Hz, $1V_{pp}$ y componente continua de 6.5V.
 - g. Entrada sinusoidal de 400 Hz, $7V_{pp}$ y componente continua de 6.5V.
 - h. Entrada sinusoidal de 400 Hz, $1V_{pp}$ y componente continua de 6.5V.
 - i. Mida el desfase relativo entre la señal de entrada y la señal de salida de los puntos (c), (e) y (g).

4.1.2. MSP430G2553

1. Investigue sobre las protecciones (si aplica) y los rangos de voltaje admisibles del ADC integrado en el microcontrolador.
2. Investigue cuáles son las ventajas y desventajas de los protocolos de comunicación serial y paralelo. ¿Qué pines pueden ser utilizados para los protocolos serial?

⁵Tenga presente que $\omega = 2\pi f$

4.1.3. FPGA

1. Realice un diagrama de bloques, explicitando las entradas y salidas, así como el tamaño de los buses de datos utilizados. Explique que realiza cada bloque.
2. Investigue las ventajas de utilizar un divisor de reloj.
3. Escriba un código y simule un divisor de reloj.
4. Escriba un código y simule algún protocolo de comunicación serial.

4.2. Trabajo en el Laboratorio

4.2.1. Acondicionamiento de Señal

1. Implemente su diseño basado en la figura 1 con los valores previamente calculados. Elija el valor de V_{DD} y V_{SS} que considere adecuados. Qué consideraciones hay que tomar en relación a estos valores, considerando el uso de un opamp?
2. Como sabe, puede fijar fácilmente el valor de V_{ref} con un divisor de tensión. Diseñe dicho divisor de tensión utilizando un potenciómetro y fije el valor DC de salida calculado. Luego, haga las siguientes pruebas y adjunte una imagen de cada una de ellas:
 - a. Entrada nula.
 - b. Entrada fija de 6.5V
 - c. Entrada sinusoidal de 1 Hz, $7V_{pp}$ y componente continua de 6.5V.
 - d. Entrada sinusoidal de 1 Hz, $1V_{pp}$ y componente continua de 6.5V.
 - e. Entrada sinusoidal de 20 Hz, $7V_{pp}$ y componente continua de 6.5V.
 - f. Entrada sinusoidal de 20 Hz, $1V_{pp}$ y componente continua de 6.5V.
 - g. Entrada sinusoidal de 400 Hz, $7V_{pp}$ y componente continua de 6.5V.
 - h. Entrada sinusoidal de 400 Hz, $1V_{pp}$ y componente continua de 6.5V.
 - i. Mida el desfase relativo entre la señal de entrada y la señal de salida de los puntos (c), (e) y (g).

Compare su resultado con las simulaciones de su trabajo previo y comente.

4.2.2. MSP430G2553

1. Escriba un código que configure una entrada del MSP430 como entrada analógica para el ADC.
2. Configure los *leds* del *LaunchPad* de manera que ambos estén apagados cuando la señal esté bajo el 25 % del rango completo, que ambos estén encendidos entre 25 y 75 % del rango y que el otro (el que no encendió al principio) se encienda sobre el 75 % del rango del ADC.

3. Implemente algún protocolo de comunicación serial para transmitir los datos desde la MSP430G2 hacia la FPGA.
4. Asegúrese que cumple con todos los requisitos indicados en la sección **Descripción General**.

4.2.3. FPGA

1. Implemente el protocolo de comunicación para recibir los datos enviados por la MSP430G2 en la FPGA.
2. Implemente el sistema de despliegue de datos en la FPGA.
3. Asegúrese que cumple con todos los requisitos indicados en la sección **Descripción General**.

5. Evaluación

Debe realizar un informe que documente toda la información que se pide explícitamente en la guía, que incluye las secciones “Trabajo previo” y “Trabajo en el laboratorio”. Apóyese con gráficos e imágenes que muestren su trabajo en el laboratorio. Su informe debe estar bien redactado, ordenado y sin faltas de ortografía. Incumplimiento de estos requerimientos básicos puede llevar a que su nota sea penalizada. Recuerde que debe realizar una demostración de su sistema al profesor y los ayudantes, durante la cual se le harán preguntas a cada integrante sobre su diseño e implementación. Recuerde realizar su diseño en concordancia a todos los aspectos requeridos en la sección **Descripción General**.