



Chips Neuromórficos

¿Alternativa al paradigma actual?

Integrantes: Juan Fernández

Vicente Vega

Profesor: Néstor González

Curso: Organización de Computadores



Tabla de contenidos

- Introducción
- Marco Teórico
- Historia
- Implementación: -Principales diseños
- Aplicaciones
- Conclusión



Marco teórico

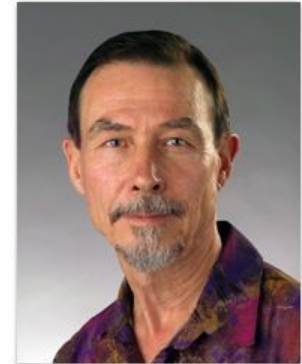
Conceptos clave:

- VLSI: Integración a muy gran escala
- Transistor
- Computación cognitiva
- Pico de voltaje
- Funcionamiento Asíncrono



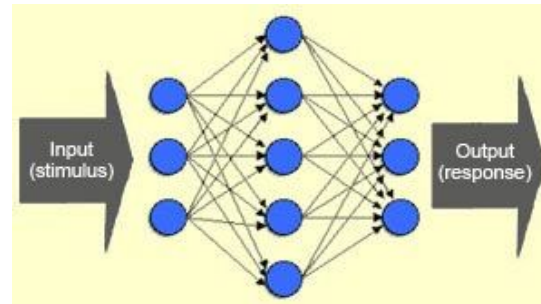
Historia

- **Inicios 1980-1990:** - Carver Mead
 - Problema de la linealidad
 - Ingeniería neuromórfica
- **2008:** - Inicio del proyecto Synapse.
- **Actualidad:** - Competencia neuromórfica.



Implementación

- Chip basado en el cerebro Humano.
- Retroalimentación del Chip.
- Evolución basado en experiencias.
- Funcionamiento asíncrono.





Implementación

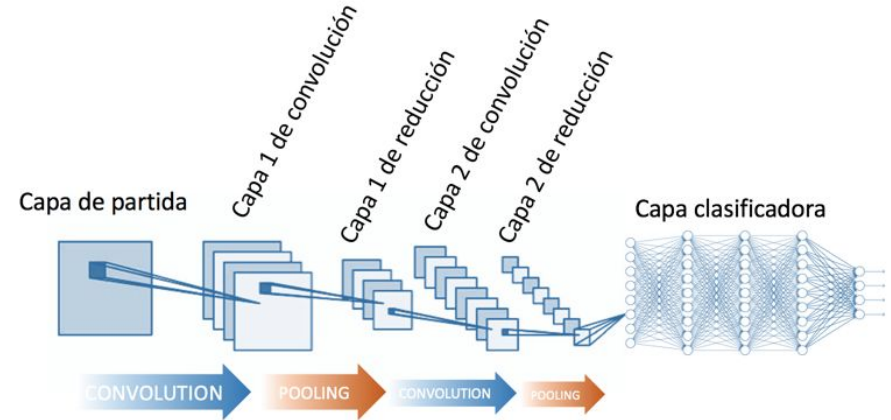
Principales diseños:

IBM TrueNorth:

- Dharmendra Modha y proyecto Darpa SyNAPSE
- 5.4 billones de transistores, 1 millón de “neuronas” programables y con un total de 256 millones “sinapsis.”
- Uso de red neuronal Artificial basándose en corteza cerebral. Red neuronal de convolución.
- Lenguaje de programación Corelet
- TrueNorth es capaz de reconocer personas, autos, camiones, ciclistas y buses con 80% de eficacia. Solo consume 63mW al reproducir vídeos en 30fps y procesar su contenido en tiempo real.

Implementación

Principales diseños:





Implementación

Principales diseños:

Matriz Memristor:

- 1971 Leon Chua.
- Uso de memristores.
- HRL labs y proyecto Darpa SyNAPSE.
- Futuro de los procesadores reemplazando el transistor por el memristor.



Implementación

Principales diseños:

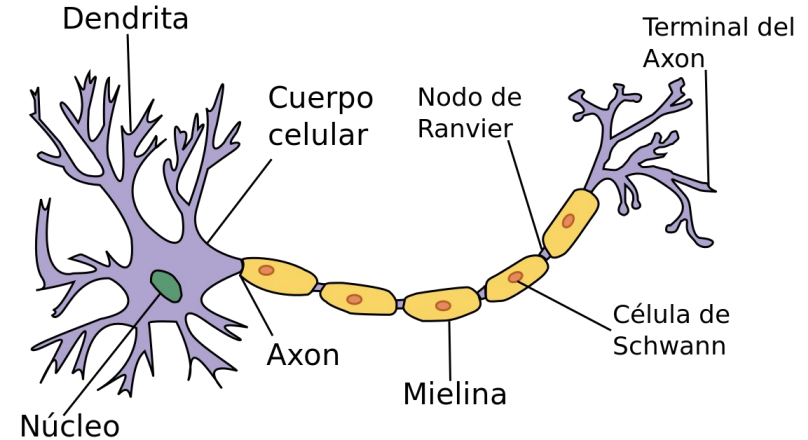
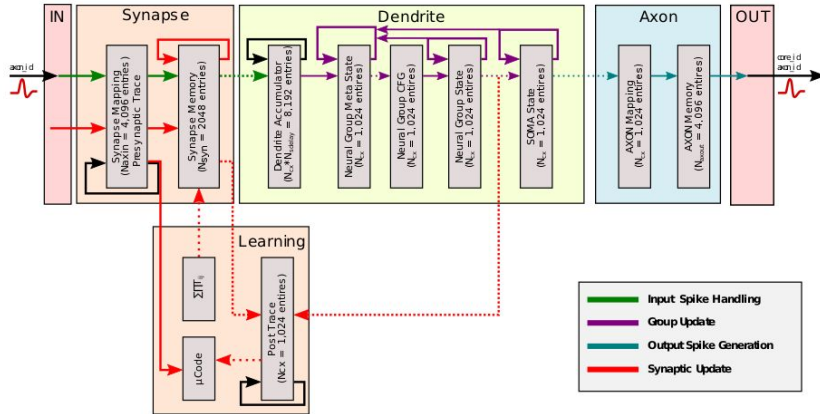
Intel Loihi:

- Implementación asíncrona de 128 núcleos neuromórficos, 2.070.000.000 transistores, 2.184 neuronas por mm², 2.1 millón variables sinápticas únicas por mm². 60mm² de tamaño.
- Red neuronal de impulsos.
- Auto-aprendizaje a través de la experiencia.



Implementación

Principales diseños:





Implementación

Principales diseños

NPU:

- Unidad de procesamiento neuronal.
- Celulares con IA.
- Optimización de procesos relacionados con auto-aprendizaje.
- Conjunto de instrucciones adaptadas.
- 25 veces más rápida que la CPU y 50 veces más eficiente energéticamente.



Aplicaciones





Aplicaciones

SnapDragon 855

- Chip en desarrollo.

Huawei Kirin 970

- Huawei P20: Celular Comercial
- Huawei Mate 10: procesa 200 fotos en 6 seg.

Nvidia Volta

- Nvidia Titan V: Tarjeta gráfica para supercomputadoras. 100 TFLOP

Proyecto Cerebro Humano

- Simulación del cerebro humano.



Conclusión

- Ventajas y desventajas de los chip neuromórficos.
- Actual competencia como limitador de compatibilidad.
- Apreciaciones personales.



Referencias

- Tom Simonite (2013). Los chips neuromórficos tendrán una inteligencia alienígena. Recuperado de: <https://www.technologyreview.es/s/3937/los-chips-neuromorficos-tendran-una-inteligencia-alienigena>
- Mike Davis (2018). Loihi - a brief introduction. Recuperado de: <http://niceworkshop.org/wp-content/uploads/2018/05/Mike-Davies-NICE-Loihi-Intro-Talk-2018.pdf>
- Mike Davis (2018). Loihi: A Neuromorphic Manycore Processor with On-Chip Learning. Recuperado de: <https://ieeexplore.ieee.org/document/8259423/>
- William Wear (2017). New research creates a computer chip that emulates human cognition. Recuperado de: <https://news.yale.edu/2017/11/28/new-research-creates-computer-chip-emulates-human-cognition>
- WikiChip (2018). Loihi-Intel. Recuperado de: <https://en.wikichip.org/wiki/intel/loihi>
- Nvidia (2018). La gpu para PC más potente del mundo. Recuperado de: <https://www.nvidia.es/titan/titan-v/>
- Michele Durant (2018). All-Memristor Architecture Could Enable Brain-Like Computers. Recuperado de: <http://www.hrl.com/news/2018/07/24/all-memristor-architecture-could-enable-brain-like-computers>
- Andrew S. Cassidy, Jun Sawada, Paul A. Merolla, John V. Arthur, Rodrigo Alvarez-Icaza, Filipp Akopyan, Bryan L. Jackson, and Dharmendra S. Modha (Sin fecha). TrueNorth: a High-Performance, Low-Power Neurosynaptic Processor for Multi-Sensory Perception, Action, and Cognition. Recuperado de: <https://pdfs.semanticscholar.org/721b/270b7a92b60ee346a494b79dc28b419bac73.pdf>
- Brian Taba. (2017). IBM demos event-based gesture recognition using a brain-inspired chip at CVPR 2017. Recuperado de: <https://www.ibm.com/blogs/research/2017/07/brain-inspired-cvpr-2017/>