

# Sayısal Sistemler Laboratuvarı

## Kombinasyonel Devreler3- H6DM1

Dr. Meriç Çetin  
versiyon131020

# Deney föyü

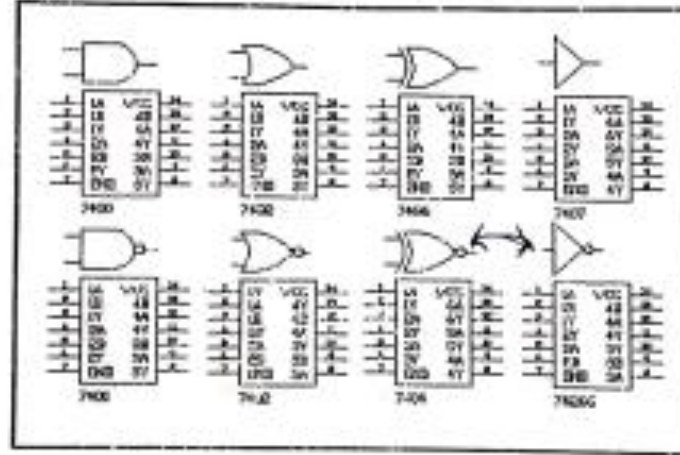


T. C

PAMUKKALE ÜNİVERSİTESİ  
MÜHENDİSLİK FAKÜLTESİ

ELEKTRİK - ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ

## LOJİK DEVRELER LABORATUVARI DENEY KILAVUZU



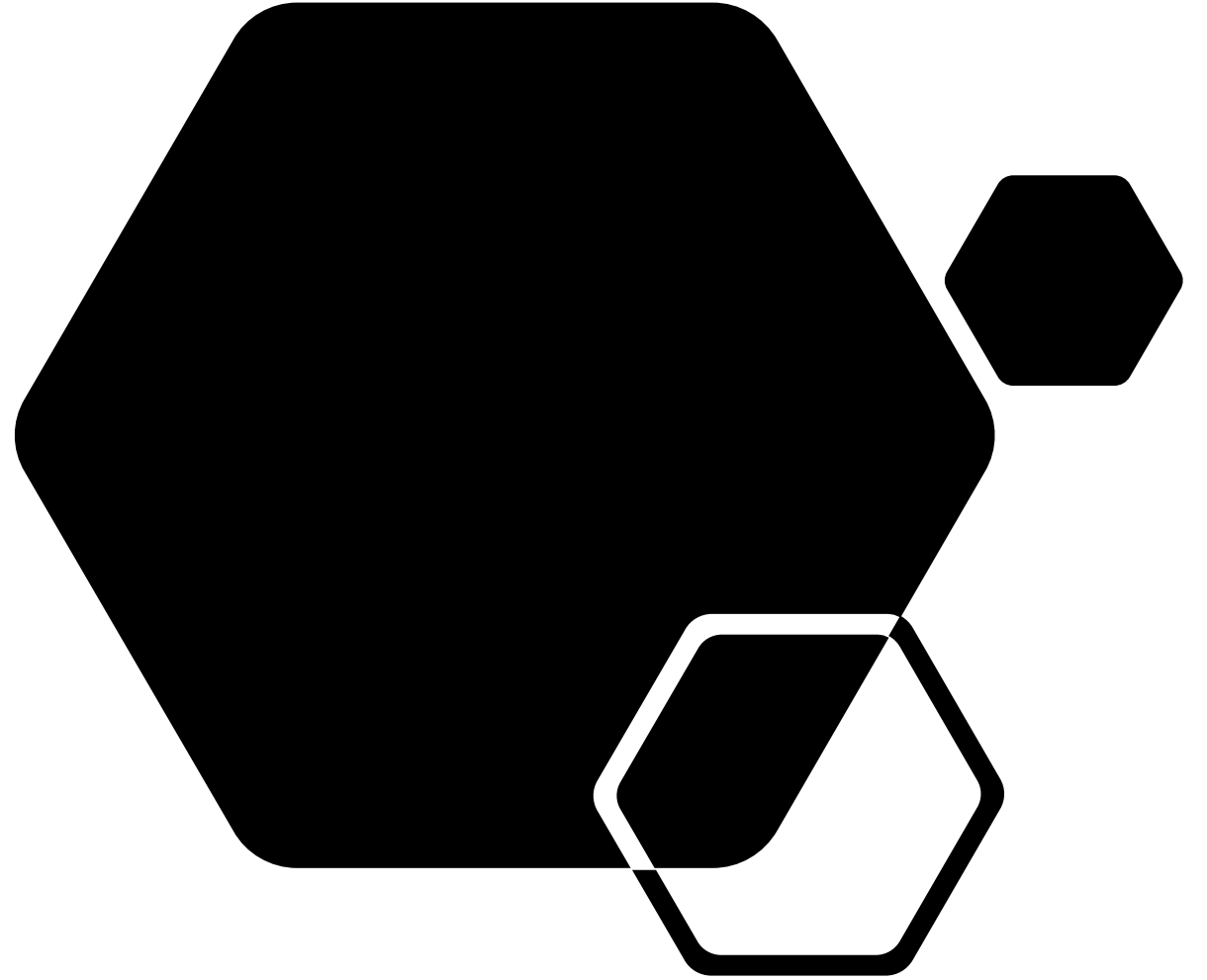
Hazırlayanlar:

Doç. Dr. Mustafa TEMİZ

Doç. Dr. Rafig SAMEDOV

# Deney 12

Karşılaştırmalı Devre



# Karşılaştırmacı Devre

## A. Teorik bilgi

Karşılaştırmacı devreleri A ve B gibi iki sayıyı karşılaştırıp  $A=B$ ,  $A>B$ ,  $A<B$  durumunu üç binary değişken ile belirleyen devrelerdir. Aşağıda iki biti  $A=B$ ,  $A>B$ ,  $A<B$  olarak karşılaştıran lojik devre tasarlanacaktır.

### 1. Matematik modeli

$A=B$  karşılaştırması için  $Y(A=B)=A \cdot B + \bar{A} \cdot \bar{B} = \overline{A \oplus B}$

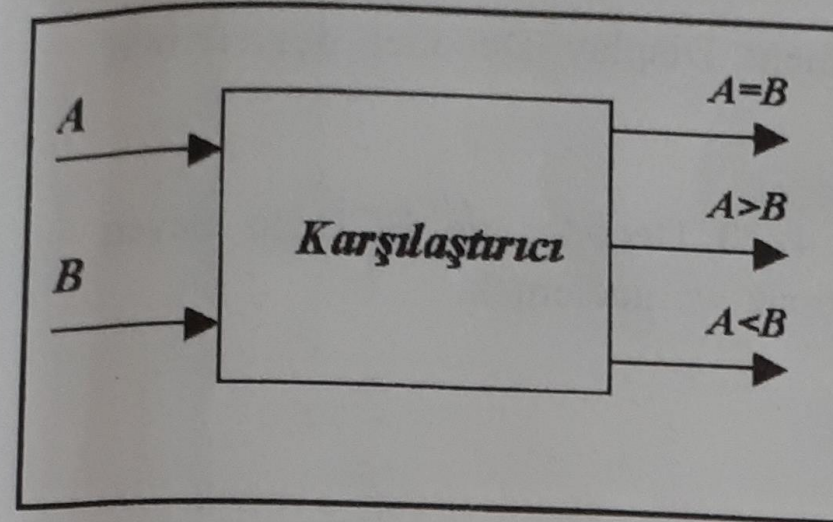
$A>B$  karşılaştırması için  $Y(A>B)=A \cdot \bar{B}$

# Karşılaştırıcı Devre

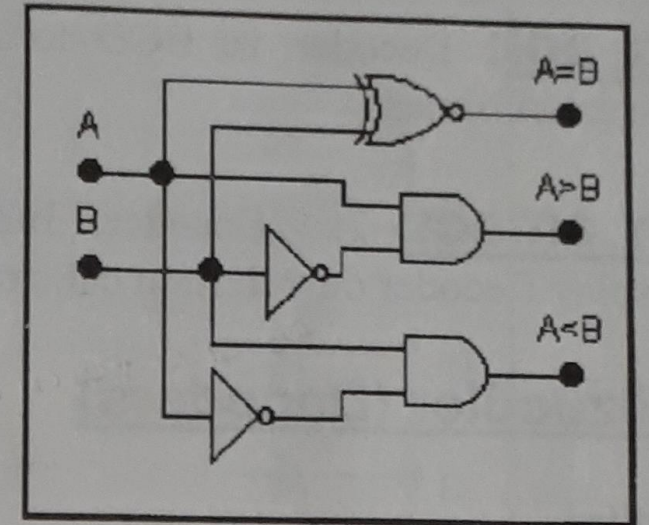
## 4. Doğruluk tablosu

INPUTS		OUTPUTS		
A	B	$A > B$	$A = B$	$A < B$
L	L	L	H	L
L	H	L	L	H
H	L	H	L	L
H	H	L	H	L

## 2. Fonksiyonel şeması



## 3. Prensiş Şeması





# Karşılaştırmacı Devre

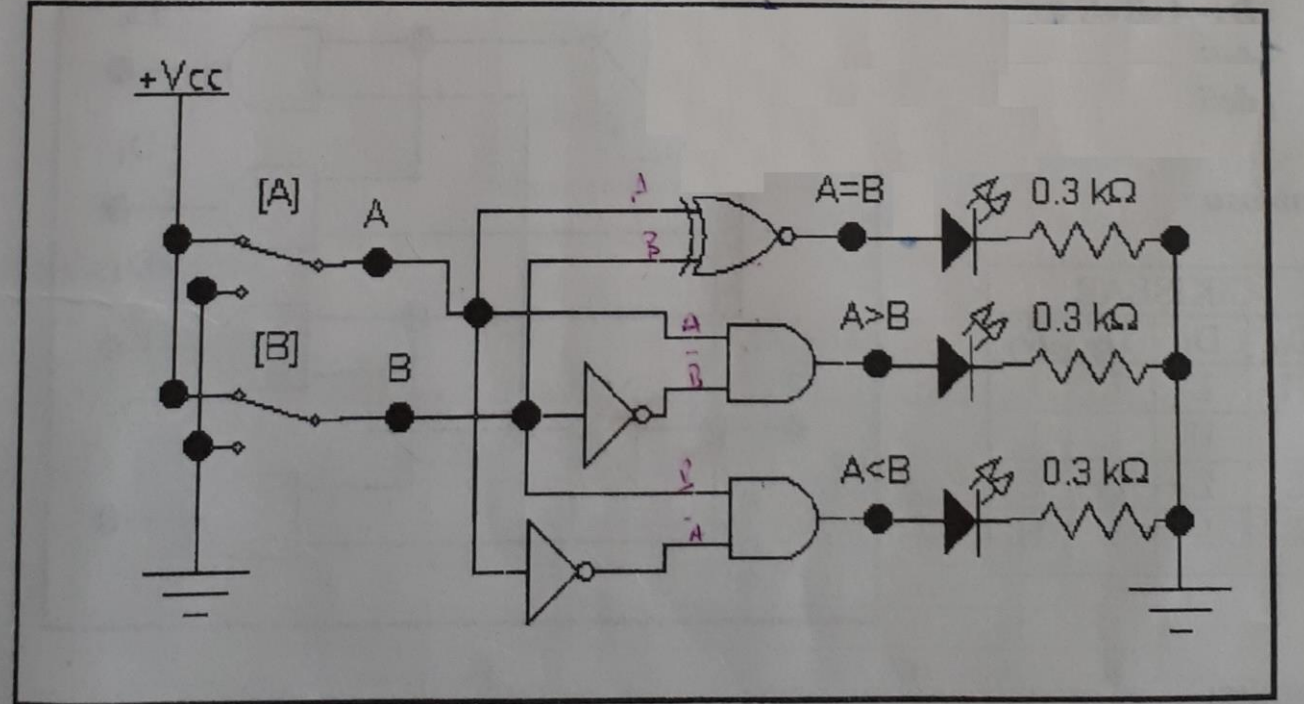
## 4. Doğruluk tablosu

INPUTS		OUTPUTS		
A	B	A > B	A = B	A < B
L	L	L	H	L
L	H	L	L	H
H	L	H	L	L
H	H	L	H	L

## 1. Deney için gereken malzemeler:

1 adet 74XX08, 1 adet 74XX04, 1 adet 74XX266, 3 adet 0,3 k $\Omega$ 'luk direnç, 3 adet LED adet 100 nF'lık d.k. kondansatör ve atlama telleri.

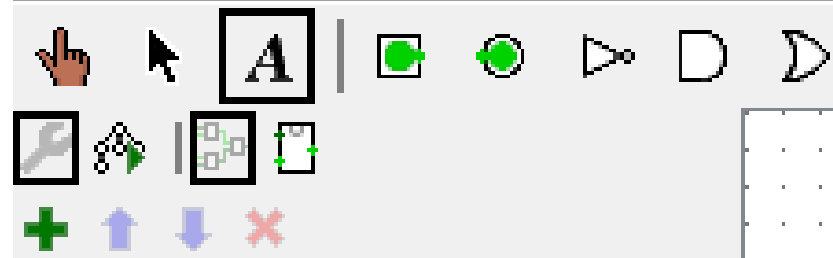
## 2. Uygulama prensip şeması



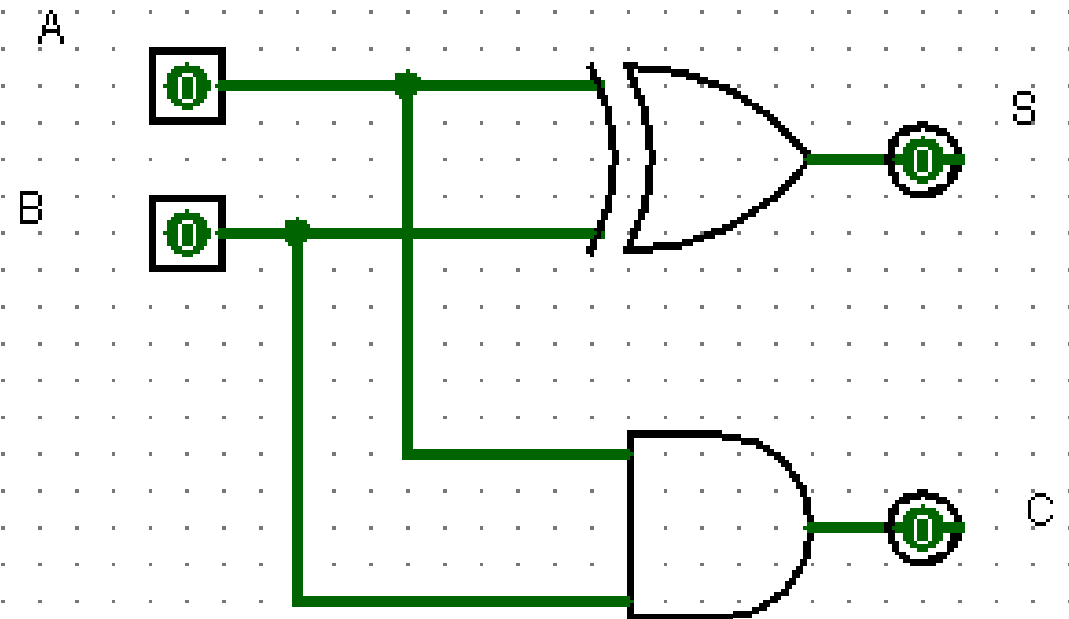
# Logisim Uygulamaları

Logisim: main of Untitled

File Edit Project Simulate Window Help



- Untitled\*
- main
- Wiring
- Gates
  - NOT Gate
  - Buffer
  - AND Gate
  - OR Gate
  - NAND Gate
  - NOR Gate
  - XOR Gate
  - XNOR Gate
  - Odd Parity
  - Even Parity
  - Controlled Buffer



Yarı Toplayıcı Deyre

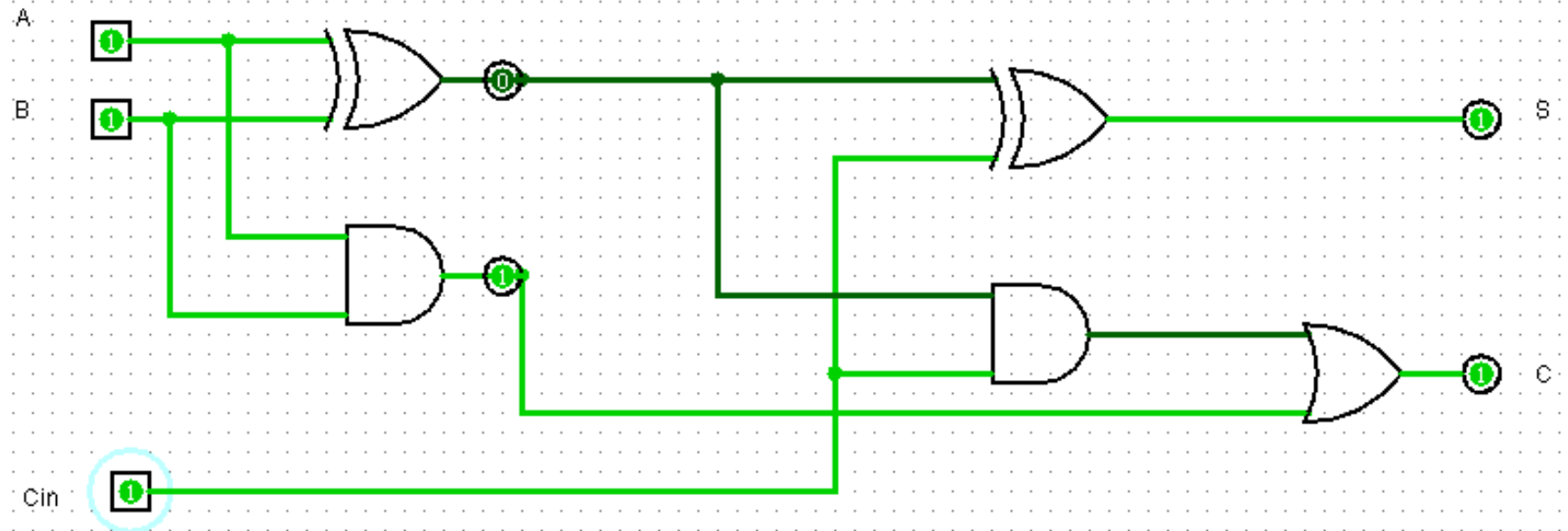


Logisim: main of Untitled

File Edit Project Simulate Window Help



- Untitled\*
- main
  - Wiring
  - Gates
    - NOT Gate
    - Buffer
    - AND Gate
    - OR Gate
    - NAND Gate
    - NOR Gate
    - XOR Gate
    - XNOR Gate
    - Odd Parity
    - Even Parity
    - Controlled Buffer
    - Controlled Inverter
  - Plexers
  - Arithmetic
  - Memory
  - Input/Output
  - Base

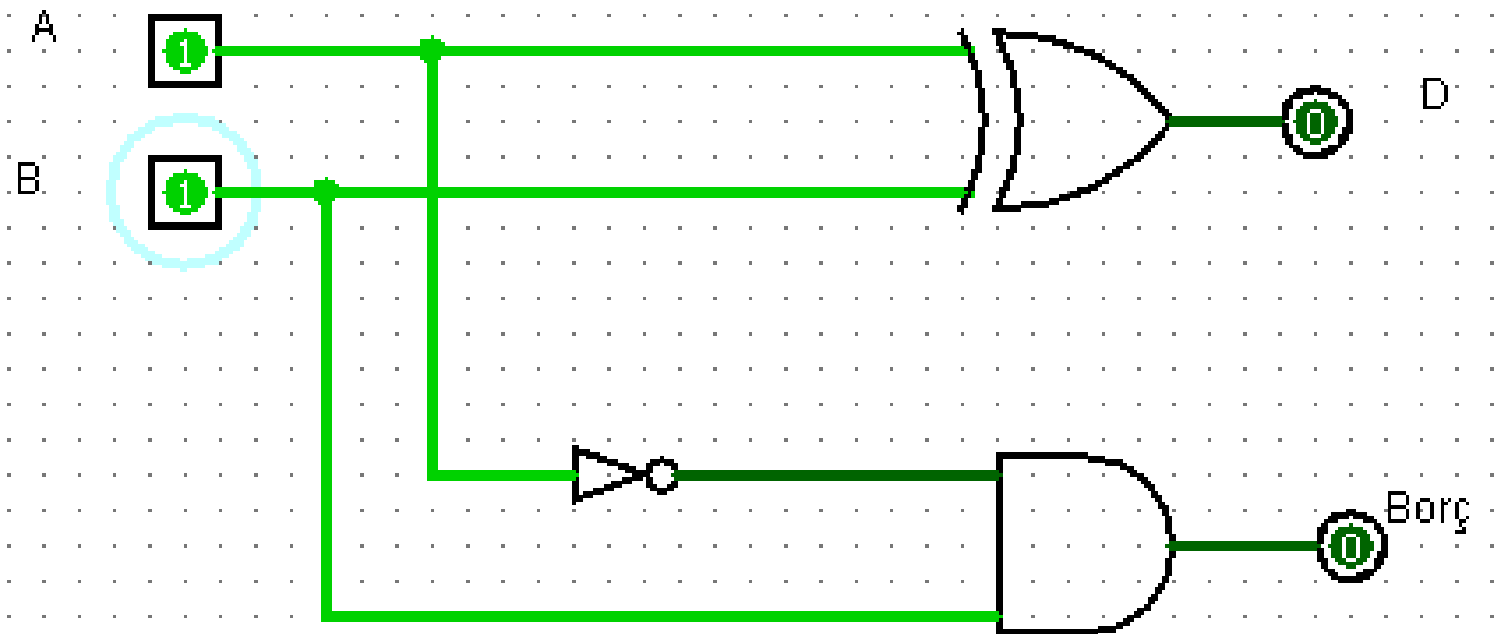


Tam Toplayıcı Devre

File Edit Project Simulate Window Help



- tt\*
- main
- Wiring
- Gates
  - NOT Gate
  - Buffer
  - AND Gate
  - OR Gate
  - NAND Gate
  - NOR Gate
  - XOR Gate
  - XNOR Gate
  - Odd Parity

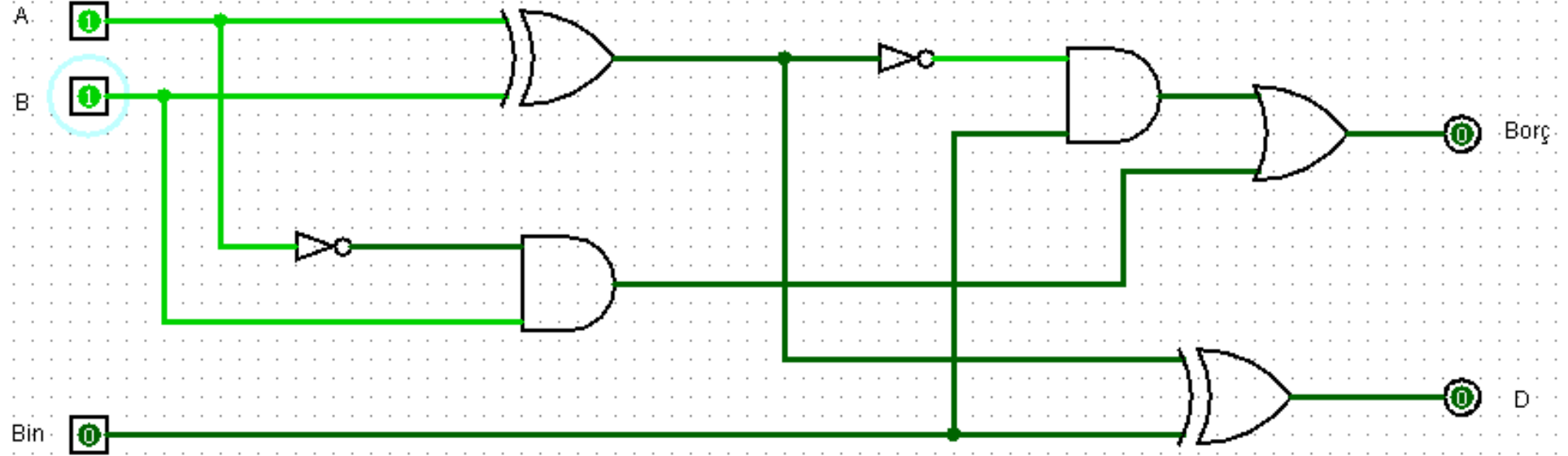


Logisim: main of tt

File Edit Project Simulate Window Help



- tt\*
- main
- Wiring
- Gates
  - NOT Gate
  - Buffer
  - AND Gate
  - OR Gate
  - NAND Gate
  - NOR Gate
  - XOR Gate
  - XNOR Gate
  - Odd Parity
  - Even Parity
  - Controlled Buffer
  - Controlled Inverter
- Plexers
- Arithmetic
- Memory
- Input/Output



Tam Çıkarıcı Devre

Logisim: main of tt

File Edit Project Simulate Window Help



- tt\*
- main
- Wiring
- Gates
  - NOT Gate
  - Buffer
  - AND Gate
  - OR Gate
  - NAND Gate
  - NOR Gate
  - XOR Gate
  - XNOR Gate
  - Odd Parity
  - Even Parity
  - Controlled Buffer
  - Controlled Inverter
- Plexers
- Arithmetic
- Memory
- Input/Output

