# Cesar Albenes Zeferino

Endereço para acessar este CV: http://lattes.cnpq.br/9888386354516064

ID Lattes: 9888386354516064

Última atualização do currículo em 12/07/2021

# Resumo

Possui graduação em Engenharia Elétrica pela Universidade Federal de Santa Maria (1993), mestrado em Ciência da Computação pela Universidade Federal de Santa Catarina (1996) e doutorado em Ciência da Computação pela Universidade Federal do Rio Grande do Sul (2003), com estágio na Université Pierre et Marie Curie / Sorbonne University (2001). Tem experiência em ensino, pesquisa e desenvolvimento na área de Computação, com ênfase em Arquitetura de Sistemas de Computação. &#10;&#10;Atualmente é professor da Universidade do Vale do Itajaí, onde é Gerente de Pesquisa e Pós-Graduação da Instituição e líder do grupo de pesquisa LEDS - Laboratory of Embedded and Distributed Systems.. &#10;&#10;É membro da Sociedade Brasileira de Computação (SBC), da Sociedade Brasileira de Microeletrônica (SBMicro) e da IEEE Circuits and Systems Society. É também membro consultor ad-hoc das agências de fomento Capes, CNPq e FAPESC, assim como revisor de diversos periódicos científicos..&#10;&#10;Os principais tópicos de pesquisa de seu interesse incluem: Sistemas Embarcados, com ênfase em tecnologias para a Internet das Coisas, e Projeto de Sistemas Digitais, com foco em arquiteturas de comunicação chaveadas de alto desempenho para sistemas integrados em um único chip (NoCs - Networks-on-Chip) e aceleradores de hardware para o processamento digital de imagens.

# Identificação

|  |  |
| --- | --- |
| Nome | Cesar Albenes Zeferino |
| Nome em citações bibliográficas | ZEFERINO, Cesar Albenes;ZEFERINO, C. A.;ZEFERINO, CESAR;ZEFERINO, CESAR A.;ALBENES ZEFERINO, CESAR;A. ZEFERINO, CESAR |
| Lattes iD | 9888386354516064 |
| Orcid iD | https://orcid.org/0000-0003-3039-4410 |

# Endereço

|  |  |
| --- | --- |
| Endereço Profissional | Universidade do Vale do Itajaí, Centro de Ciências Tecnológicas da Terra e do Mar - CTTMar |
|  | Rua Uruguai - de 402 ao fim - lado par |
|  | Centro |
|  | 88302202 - Itajaí, SC - Brasil - Caixa-postal: 360 |
|  | Telefone: (47) 33417911 |
|  | Fax: (47) 33417544 |

# Artigos completos publicados em periódicos

* SESTREM OCHÔA, IAGO; REIS QUIETINHO LEITHARDT, VALDERI; CALBUSCH, Leonardo; DE PAZ SANTANA, JUAN FRANCISCO; DELCIO PARREIRA, WEMERSON; ORIEL SEMAN, LAIO; ZEFERINO, Cesar Albenes. Performance and Security Evaluation on a Blockchain Architecture for License Plate Recognition Systems. Applied Sciences-Basel, v. 11, p. 1255-1255:21, 2021.
* VERRI LUCCA, ARIELLE; MARIANO SBORZ, GUILHERME AUGUSTO; LEITHARDT, Valderi Reis Quietinho; BEKO, MARKO; ALBENES ZEFERINO, CESAR; PARREIRA, WEMERSON DELCIO. A Review of Techniques for Implementing Elliptic Curve Point Multiplication on Hardware. JOURNAL OF SENSOR AND ACTUATOR NETWORKS, v. 10, p. 3-17, 2021.
* UHLENDORF, Roseli da Silveira; VIEL, Felipe; SILVA, Eduardo Alves da; ZEFERINO, Cesar Albenes. An MPI-based MPSoC Platform in FPGA. IEEE Latin America Transactions, v. 19, p. 697-705, 2021.
* DA SILVA, LUCAS D. L.; PEREIRA, THIAGO F.; LEITHARDT, VALDERI R. Q.; SEMAN, LAIO O.; ZEFERINO, CESAR A.. Hybrid Impedance-Admittance Control for Upper Limb Exoskeleton Using Electromyography. Applied Sciences-Basel, v. 10, p. 7146-, 2020.
* CESCONETTO, JONAS; AUGUSTO SILVA, LUÍS; BORTOLUZZI, FABRICIO; NAVARRO-CÁCERES, MARÍA; A. ZEFERINO, CESAR; R. Q. LEITHARDT, VALDERI. PRIPRO-Privacy Profiles: User Profiling Management for Smart Environments. ELECTRONICS, v. 9, p. 1519-1519:22, 2020.
* VIEL, Felipe; PARREIRA, WEMERSON DELCIO; SUSIN, Altamiro Amadeu; ZEFERINO, Cesar Albenes. A Hardware Accelerator for Onboard Spatial Resolution Enhancement of Hyperspectral Images. IEEE Geoscience and Remote Sensing Letters, v. 17, p. 1-5, 2020.
* VIEL, Felipe; AUGUSTO SILVA, LUIS; LEITHARDT, Valderi Reis Quietinho; DE PAZ SANTANA, JUAN FRANCISCO; CELESTE GHIZONI TEIVE, RAIMUNDO; ALBENES ZEFERINO, CESAR. An Efficient Interface for the Integration of IoT Devices with Smart Grids. SENSORS, v. 20, p. 2849-, 2020.
* LEITHARDT, Valderi Reis Quietinho; SANTOS, Douglas Almeida dos; SILVA, Luis Augusto; VIEL, Felipe; ZEFERINO, CESAR; SILVA, Jorge Sá. A Solution for Dynamic Management of User Profiles in IoT Environments. IEEE Latin America Transactions, v. 18, p. 1193-1199, 2020.
* ALVES DA SILVA, EDUARDO; KREUTZ, Márcio Eduardo; ZEFERINO, Cesar Albenes. Experimental Data from the Simulation of On-Chip Communication Architectures using RedScarf Simulation Environment. DATA IN BRIEF, v. 1, p. 104725-104738, 2019.
* MELO, DOUGLAS R.; ZEFERINO, CESAR A.; DILILLO, LUIGI; BEZERRA, EDUARDO A.. Maximizing the Inner Resilience of a Network-on-Chip through Router Controllers Design. SENSORS, v. 19, p. 5416-, 2019.
* DA SILVA, EDUARDO A.; KREUTZ, MÁRCIO E.; ZEFERINO, CESAR A.. RedScarf: an open-source multi-platform simulation environment for performance evaluation of Networks-on-Chip. JOURNAL OF SYSTEMS ARCHITECTURE, v. 99, p. 101633-101648, 2019.
* PEREIRA, Thiago Felski; MELO, Douglas Rossi; BEZERRA, Eduardo Augusto; ZEFERINO, Cesar Albenes. Mechanisms to Provide Fault Tolerance to a Network-on-Chip. IEEE Latin America Transactions, v. 15, p. 1034-1042, 2017.
* VIEL, Felipe; WEIDLE JR., Guilherme Frederico; ZEFERINO, Cesar Albenes. Sistema integrado para o processamento do Filtro de Difusão Anisotrópica em FPGA. REVISTA DE SISTEMAS E COMPUTAÇÃO - RSC, v. 7, p. 406-424, 2017.
* VIEIRA, Paulo Viniccius; RAABE, André Luis Alice; ZEFERINO, Cesar Albenes. Projeto BIP: impactos de 10 anos de uso de uma proposta interdisciplinar de ensino de Computação. INTERNATIONAL JOURNAL OF COMPUTER ARCHITECTURE EDUCATION, v. 5, p. 32-37, 2016.
* VIEIRA, Paulo Viniccius; ZEFERINO, Cesar Albenes; RAABE, ANDRÉ LUIS. Avaliação Empírica da Proposta Interdisciplinar de Uso dos Processadores BIP. REVISTA BRASILEIRA DE INFORMÁTICA NA EDUCAÇÃO, v. 23, p. 99-110, 2015.
* SILVA, Eduardo Alves da; ZEFERINO, Cesar Albenes. Uma Análise sobre Ferramentas de Redes-em-Chip e seus Recursos para Uso no Ensino. International Journal of Computer Architecture Education, v. 4, p. 29-32, 2015.
* MELO, Douglas Rossi; WANGHAM, Michelle Silva; ZEFERINO, Cesar Albenes. XIRU: Interface de Rede Extensível para Integração de Núcleos a uma Rede-em-Chip. REVISTA DE INFORMÁTICA TEÓRICA E APLICADA: RITA, v. 21, p. 10-, 2014.
* OLIVEIRA JR., Nereu Pires de; RAABE, André Luis Alice; ZEFERINO, Cesar Albenes. Implementando Suporte a Novas Linguagens de Programação e outros Idiomas no Ambiente de Desenvolvimento Integrado Bipide. International Journal of Computer Architecture Education, v. 3, p. 5-8, 2014.
* BARON, Sidnei; WANGHAM, Michelle Silva; ZEFERINO, Cesar Albenes. Segurança em Redes-em-Chip: Conceitos e Revisão do Estado da Arte. REVISTA DE INFORMÁTICA TEÓRICA E APLICADA: RITA, v. 21, p. 110-, 2014.
* VIEIRA, Paulo Viniccius; RECH, Paulo Roberto Machado; MENSCH, Roney Carlos; RAABE, André Luis Alice; ZEFERINO, Cesar Albenes. Estendendo a arquitetura dos processadores BIP para ampliar o seu potencial de uso em disciplinas de introdução a programação. International Journal of Computer Architecture Education, v. 1, p. 1-10, 2012.
* VIEIRA, Paulo Viniccius; RAABE, André Luis Alice; ZEFERINO, Cesar Albenes. Bipide - Ambiente de Desenvolvimento Integrado para a Arquitetura dos Processadores BIP. REVISTA BRASILEIRA DE INFORMÁTICA NA EDUCAÇÃO, v. 18, p. 32-43, 2010.
* MORANDI, Diana; PEREIRA, Maicon Carlos; RAABE, André Luis Alice; ZEFERINO, Cesar Albenes. Um processador básico para o ensino de conceitos de arquitetura e organização de computadores. Hífen (Uruguaiana), v. 30, p. 73-80, 2006.
* HEIL, Maiara; ZEFERINO, Cesar Albenes; TORRES, Roberto Miguel; CANCIAN, Rafael Luiz. Escalonamento de requisições em um sistema para gerenciamento do acesso a um observatório remoto. Hífen (Uruguaiana), v. , p. 243-250, 2005.
* FIAMONCINI, Julio Cesar; CANCIAN, Rafael Luiz; ZEFERINO, Cesar Albenes. Desenvolvimento de Drivers de Dispositivos para uma Plataforma de Sistema Embarcado Microcontrolado. Hífen (Uruguaiana), v. 28, p. 83-88, 2004.
* SANTO, Frederico Guilherme Mariani Do Espirito; ZEFERINO, Cesar Albenes; SUSIN, Altamiro Amadeu. Modelos Parametrizáveis de Árbitros Centralizados para a Síntese de Redes-em-Chip. Hífen (Uruguaiana), v. , p. 91-96, 2003.
* SANTO, Frederico Guilherme Mariani do Espírito; ZEFERINO, Cesar Albenes. Projeto e Avaliação de Árbitros para Redes-em-Chip. Hífen (Uruguaiana), v. 26, p. 81-86, 2002.
* KREUTZ, Márcio Eduardo; ZEFERINO, Cesar Albenes; CARRO, Luigi; SUSIN, Altamiro Amadeu. Análise e Seleção de Redes de Interconexão para Síntese de Sistemas no Ambiente S3E2S. REVISTA DE INFORMÁTICA TEÓRICA E APLICADA (IMPRESSO), v. 8, p. 83-101, 2001.

# Livros publicados/organizados ou edições

* ZEFERINO, CESAR; MELO, Ana Cláudia Reiser; VIEIRA, Adriana Dalçoquio; MAFRA, Isadora Siqueira; PEREZ, Lilian Helena Franzen; SBORZ, Guilherme Augusto. Anais do 18o Seminário de Iniciação Científica e da 7a Mostra Científica de Integração Pós-Graduação e Graduação. 18. ed. Itajaí: Universidade do Vale do Itajaí, 2019. v. 1. 242p.
* ROSA JUNIOR, Leomar Soares da; AGOSTINI, Luciano Volcan; ZEFERINO, Cesar Albenes; BOEMO, Eduardo; GLESNER, Manfred. Proceedings of the 8th Southern Programmable Logic Conference. 1. ed. Bento Gonçalves: UFPEL, 2012. v. . 258p.