



# Segunda Fase: Desarrollo de analizadores sintácticos

Grupo 11

## **Integrantes**

Walid Bousnitra Bousnitra  
Ismael Barahona Cánovas  
Gonzalo Contreras Gordo  
Marta Gago Macías

# Índice

1. Tiny(0)	3
1.1. Especificación sintáctica	3
1.2. Acondicionamiento de la gramática	4
1.3. Directores	5
2. Tiny	8
2.1. Especificación Sintáctica	8
2.2. Acondicionamiento de la gramática	10

# 1. Tiny(0)

## 1.1. Especificación sintáctica

Programa $\rightarrow$ bloque	
bloque $\rightarrow$ { declaraciones instrucciones }	
<b>DECLARACIONES</b>	
declaraciones $\rightarrow$ lista-declaraciones && declaraciones $\rightarrow \epsilon$ lista-declaraciones $\rightarrow$ lista-declaraciones; declaración lista-declaraciones $\rightarrow$ declaración	
declaración $\rightarrow$ tipo IDEN	tipo $\rightarrow$ PR_INT tipo $\rightarrow$ PR_REAL tipo $\rightarrow$ PR_BOOL
<b>INSTRUCCIONES</b>	
instrucciones $\rightarrow$ lista-instrucciones instrucciones $\rightarrow \epsilon$ lista-instrucciones $\rightarrow$ lista-instrucciones; instrucción lista-instrucciones $\rightarrow$ instrucción	
instrucción $\rightarrow$ @ E0	
<b>OPERADORES</b>	
<b>NIVEL 0</b>	
E0 $\rightarrow$ E1 = E0 E0 $\rightarrow$ E1	
<b>NIVEL 1</b>	
E1 $\rightarrow$ E1 OP1 E2 E1 $\rightarrow$ E2	OP1 $\rightarrow$ == OP1 $\rightarrow$ != OP1 $\rightarrow$ < OP1 $\rightarrow$ <= OP1 $\rightarrow$ > OP1 $\rightarrow$ >=
<b>NIVEL 2</b>	
E2 $\rightarrow$ E2 + E3 E2 $\rightarrow$ E3 - E3 E2 $\rightarrow$ E3	

<b>NIVEL 3</b>	
$E3 \rightarrow E4 \text{ AND } E3$ $E3 \rightarrow E4 \text{ OR } E4$ $E3 \rightarrow E4$	
<b>NIVEL 4</b>	
$E4 \rightarrow E4 \text{ OP4 } E5$ $E4 \rightarrow E5$	$OP4 \rightarrow *$ $OP4 \rightarrow /$
<b>NIVEL 5</b>	
$E5 \rightarrow OP5 E5$ $E5 \rightarrow E6$	$OP5 \rightarrow -$ $OP5 \rightarrow \text{NOT}$
<b>NIVEL 6</b>	
$E6 \rightarrow \text{EXPR}$ $E6 \rightarrow ( E0 )$	$\text{EXPR} \rightarrow \text{TRUE}$ $\text{EXPR} \rightarrow \text{FALSE}$ $\text{EXPR} \rightarrow \text{INT}$ $\text{EXPR} \rightarrow \text{REAL}$ $\text{EXPR} \rightarrow \text{IDEN}$

## 1.2. Acondicionamiento de la gramática

Programa $\rightarrow$ bloque	
bloque $\rightarrow \{ \text{declaraciones instrucciones} \}$	
declaraciones $\rightarrow$ lista-declaraciones && declaraciones $\rightarrow \epsilon$ lista-declaraciones $\rightarrow$ declaración rec-declaración rec-declaración $\rightarrow ; \text{declaración rec-declaración}$ rec-declaración $\rightarrow \epsilon$	
declaración $\rightarrow$ tipo IDEN	tipo $\rightarrow \text{PR\_INT}$ tipo $\rightarrow \text{PR\_REAL}$ tipo $\rightarrow \text{PR\_BOOL}$
instrucciones $\rightarrow$ lista-instrucciones instrucciones $\rightarrow \epsilon$ lista-instrucciones $\rightarrow$ instrucción rec-instrucciones rec-instrucciones $\rightarrow ; \text{instrucción rec-instrucciones}$ rec-instrucciones $\rightarrow \epsilon$	
instrucción $\rightarrow @ E0$	

OPERADORES	
<b>NIVEL 0</b>	
$E0 \rightarrow E1 RE0$ $RE0 \rightarrow = E0$ $RE0 \rightarrow \varepsilon$	
<b>NIVEL 1</b>	
$E1 \rightarrow E2 RE1$ $RE1 \rightarrow OP1 E2 RE1$ $RE1 \rightarrow \varepsilon$	$OP1 \rightarrow ==$ $OP1 \rightarrow !=$ $OP1 \rightarrow <$ $OP1 \rightarrow <=$ $OP1 \rightarrow >$ $OP1 \rightarrow >=$
<b>NIVEL 2</b>	
$E2 \rightarrow E3 RE2 REPR$ $RE2 \rightarrow - E3$ $RE2 \rightarrow \varepsilon$ $REPR \rightarrow +E3 REPR$ $REPR \rightarrow \varepsilon$	
<b>NIVEL 3</b>	
$E3 \rightarrow E4 RE3$ $RE3 \rightarrow \text{and } E3$ $RE3 \rightarrow \text{or } E4$ $RE3 \rightarrow \varepsilon$	
<b>NIVEL 4</b>	
$E4 \rightarrow E5 RE4$ $RE4 \rightarrow OP4 E5 RE4$ $RE4 \rightarrow \varepsilon$	$OP4 \rightarrow *$ $OP4 \rightarrow /$
<b>NIVEL 5</b>	
$E5 \rightarrow OP5 E5$ $E5 \rightarrow E6$	$OP5 \rightarrow -$ $OP5 \rightarrow \text{NOT}$
<b>NIVEL 6</b>	
$E6 \rightarrow \text{EXPR}$ $E6 \rightarrow ( E0 )$	$\text{EXPR} \rightarrow \text{TRUE}$ $\text{EXPR} \rightarrow \text{FALSE}$ $\text{EXPR} \rightarrow \text{INT}$ $\text{EXPR} \rightarrow \text{REAL}$ $\text{EXPR} \rightarrow \text{IDEN}$

### 1.3. Directores

REGLA	DIRECTORES
Programa $\rightarrow$ bloque	{ { }
bloque $\rightarrow$ { declaraciones instrucciones }	{ { }
declaraciones $\rightarrow$ lista-declaraciones &&	{ PR_INT, PR_BOOL, PR_REAL }
declaraciones $\rightarrow \epsilon$	
lista-declaraciones $\rightarrow$ declaración rec-declaración	{ PR_INT, PR_BOOL, PR_REAL }
rec-declaración $\rightarrow$ ; declaración rec-declaración	{ ; }
rec-declaración $\rightarrow \epsilon$	
declaración $\rightarrow$ tipo IDEN	{ PR_INT, PR_BOOL, PR_REAL }
tipo $\rightarrow$ PR_INT	{ PR_INT }
tipo $\rightarrow$ PR_REAL	{ PR_REAL }
tipo $\rightarrow$ PR_BOOL	{ PR_BOOL }
instrucciones $\rightarrow$ lista-instrucciones	{ @ }
instrucciones $\rightarrow \epsilon$	
lista-instrucciones $\rightarrow$ instrucción rec-instrucciones	{ @ }
rec-instrucciones $\rightarrow$ ; instrucción rec-instrucciones	{ ; }
rec-instrucciones $\rightarrow \epsilon$	
instrucción $\rightarrow$ @ E0	{ @ }
E0 $\rightarrow$ E1 RE0	{ - , NOT , TRUE , FALSE , INT , REAL , IDEN , ( }
RE0 $\rightarrow$ = E0	{ = }
RE0 $\rightarrow \epsilon$	
E1 $\rightarrow$ E2 RE1	{ - , NOT , TRUE , FALSE , INT , REAL , IDEN , ( }

$RE1 \rightarrow OP1 E2 RE1$	$\{ == , != , < , > , <= , >= \}$
$RE1 \rightarrow \epsilon$	
$OP1 \rightarrow ==$	$\{ == \}$
$OP1 \rightarrow !=$	$\{ != \}$
$OP1 \rightarrow <$	$\{ < \}$
$OP1 \rightarrow >$	$\{ > \}$
$OP1 \rightarrow <=$	$\{ <= \}$
$OP1 \rightarrow >=$	$\{ >= \}$
$E2 \rightarrow E3 RE2 REPR$	$\{ - , NOT , TRUE , FALSE , INT , REAL , IDEN , ( \}$
$REPR \rightarrow +E3 REPR$	$\{ + \}$
$REPR \rightarrow \epsilon$	
$RE2 \rightarrow - E3$	$\{ - \}$
$RE2 \rightarrow \epsilon$	
$E3 \rightarrow E4 RE3$	$\{ - , NOT , TRUE , FALSE , INT , REAL , IDEN , ( \}$
$RE3 \rightarrow \text{and } E3 RE3$	$\{ AND \}$
$RE3 \rightarrow \text{or } E4 RE3$	$\{ OR \}$
$RE3 \rightarrow \epsilon$	
$E4 \rightarrow E5 RE4$	$\{ - , NOT , TRUE , FALSE , INT , REAL , IDEN , ( \}$
$RE4 \rightarrow OP4 E5 RE4$	$\{ * , / \}$
$RE4 \rightarrow \epsilon$	
$OP4 \rightarrow *$	$\{ * \}$
$OP4 \rightarrow /$	$\{ / \}$
$E5 \rightarrow OP5 E5$	$\{ - , NOT \}$
$E5 \rightarrow E6$	$\{ TRUE , FALSE , INT , REAL , IDEN , ( \}$
$OP5 \rightarrow -$	$\{ - \}$
$OP5 \rightarrow NOT$	$\{ NOT \}$

---

$E6 \rightarrow \text{EXPR}$	{ TRUE , FALSE , INT , REAL , IDEN }
$E6 \rightarrow ( E0 )$	{ ( }
$\text{EXPR} \rightarrow \text{TRUE}$	{ TRUE }
$\text{EXPR} \rightarrow \text{FALSE}$	{ FALSE }
$\text{EXPR} \rightarrow \text{INT}$	{ INT }
$\text{EXPR} \rightarrow \text{REAL}$	{ REAL }
$\text{EXPR} \rightarrow \text{IDEN}$	{ IDEN }



## 2. Tiny

### 2.1. Especificación Sintáctica

Programa $\rightarrow$ bloque	
bloque $\rightarrow$ { declaraciones instrucciones }	
<b>DECLARACIONES</b>	
declaraciones $\rightarrow$ lista-declaraciones && declaraciones $\rightarrow \epsilon$ lista-declaraciones $\rightarrow$ lista-declaraciones; declaración lista-declaraciones $\rightarrow$ declaración	
declaración $\rightarrow$ decvar declaración $\rightarrow$ dectipo declaración $\rightarrow$ decproc	
decvar $\rightarrow$ tipo0 IDEN	
tipo0 $\rightarrow$ tipo0[ENT] tipo0 $\rightarrow$ tipo1 tipo1 $\rightarrow$ ^tipo1 tipo1 $\rightarrow$ tipo2 tipo2 $\rightarrow$ tipo_basico tipo2 $\rightarrow$ registro tipo2 $\rightarrow$ IDEN	tipo_basico $\rightarrow$ PR_INT tipo_basico $\rightarrow$ PR_REAL tipo_basico $\rightarrow$ PR_BOOL tipo_basico $\rightarrow$ PR_STRING
registro $\rightarrow$ struct { campos }	campos $\rightarrow$ l-campos l-campos $\rightarrow$ l-campos, decvar l-campos $\rightarrow$ decvar
dectipo $\rightarrow$ type tipo0 IDEN	
decproc $\rightarrow$ cabeza bloque cabeza $\rightarrow$ proc IDEN ( parámetros )	
parámetros $\rightarrow$ lista-parámetros parámetros $\rightarrow \epsilon$ lista-parámetros $\rightarrow$ lista-parámetros, parámetro lista-parámetros $\rightarrow$ parámetro	
parámetro $\rightarrow$ tipo0 IDEN parámetro $\rightarrow$ tipo0 & IDEN	

INSTRUCCIONES	
instrucciones $\rightarrow$ lista-instrucciones instrucciones $\rightarrow \epsilon$ lista-instrucciones $\rightarrow$ lista-instrucciones; instrucción lista-instrucciones $\rightarrow$ instrucción	
instrucción $\rightarrow$ instr_eval instrucción $\rightarrow$ instr_cond instrucción $\rightarrow$ instr_while instrucción $\rightarrow$ instr_lectura instrucción $\rightarrow$ instr_escritura instrucción $\rightarrow$ instr_nl instrucción $\rightarrow$ instr_reserv_mem instrucción $\rightarrow$ instr_libera_mem instrucción $\rightarrow$ instr_invproc instrucción $\rightarrow$ instr_compu	
instr_eval $\rightarrow$ @ expresión	
instr_cond $\rightarrow$ if expresión bloque instr-else	instr-else $\rightarrow$ else bloque instr-else $\rightarrow \epsilon$
instr_while $\rightarrow$ while expresión bloque	
instr_lectura $\rightarrow$ read expresión	
instr_escritura $\rightarrow$ write expresión	
instr_nl $\rightarrow$ nl	
instr_reserv_mem $\rightarrow$ new expresión	
instr_libera_mem $\rightarrow$ delete expresión	
instr_invproc $\rightarrow$ call IDEN (param_reales)	
param_reales $\rightarrow$ lista_param_reales param_reales $\rightarrow \epsilon$ lista_param_reales $\rightarrow$ lista_param_reales , expresión lista_param_reales $\rightarrow$ expresión	
instr_compu $\rightarrow$ bloque	
EXPRESIONES	
expresión $\rightarrow$ E0	
OPERADORES	

<b>NIVEL 0</b>	
$E0 \rightarrow E1 = E0$ $E0 \rightarrow E1$	
<b>NIVEL 1</b>	
$E1 \rightarrow E1 \text{ OP1 } E2$ $E1 \rightarrow E2$	$OP1 \rightarrow ==$ $OP1 \rightarrow !=$ $OP1 \rightarrow <$ $OP1 \rightarrow <=$ $OP1 \rightarrow >$ $OP1 \rightarrow >=$
<b>NIVEL 2</b>	
$E2 \rightarrow E2 + E3$ $E2 \rightarrow E3 - E3$ $E2 \rightarrow E3$	
<b>NIVEL 3</b>	
$E3 \rightarrow E4 \text{ AND } E3$ $E3 \rightarrow E4 \text{ OR } E4$ $E3 \rightarrow E4$	
<b>NIVEL 4</b>	
$E4 \rightarrow E4 \text{ OP4 } E5$ $E4 \rightarrow E5$	$OP4 \rightarrow *$ $OP4 \rightarrow /$ $OP4 \rightarrow \%$
<b>NIVEL 5</b>	
$E5 \rightarrow OP5 E5$ $E5 \rightarrow E6$	$OP5 \rightarrow -$ $OP5 \rightarrow \text{NOT}$
<b>NIVEL 6</b>	
$E6 \rightarrow E6 \text{ OP6}$ $E6 \rightarrow E7$	$OP6 \rightarrow ^$ $OP6 \rightarrow . \text{ IDEN}$ $OP6 \rightarrow [ E0 ]$
<b>NIVEL 7</b>	
$E7 \rightarrow \text{EXPR\_B}$ $E7 \rightarrow ( E0 )$	$\text{EXPR\_B} \rightarrow \text{TRUE}$ $\text{EXPR\_B} \rightarrow \text{FALSE}$ $\text{EXPR\_B} \rightarrow \text{ENT}$ $\text{EXPR\_B} \rightarrow \text{REAL}$ $\text{EXPR\_B} \rightarrow \text{IDEN}$

	$\text{EXPR\_B} \rightarrow \text{CADENA}$ $\text{EXPR\_B} \rightarrow \text{NULL}$
--	--

## 2.2. Acondicionamiento de la gramática

Programa $\rightarrow$ bloque	
bloque $\rightarrow$ { declaraciones instrucciones }	
<b>DECLARACIONES</b>	
declaraciones $\rightarrow$ lista-declaraciones && declaraciones $\rightarrow \epsilon$ lista-declaraciones $\rightarrow$ declaración rec-declaración rec-declaración $\rightarrow$ ; declaración rec-declaración rec-declaración $\rightarrow \epsilon$	
declaración $\rightarrow$ decvar declaración $\rightarrow$ dectipo declaración $\rightarrow$ decproc	
decvar $\rightarrow$ tipo0 IDEN	
tipo0 $\rightarrow$ tipo1 rec_tipo0 rec_tipo0 $\rightarrow$ [ ENT ] rec_tipo0 rec_tipo0 $\rightarrow \epsilon$ tipo1 $\rightarrow$ ^tipo1 tipo1 $\rightarrow$ tipo2 tipo2 $\rightarrow$ tipo_basico tipo2 $\rightarrow$ registro tipo2 $\rightarrow$ IDEN	tipo_basico $\rightarrow$ PR_INT tipo_basico $\rightarrow$ PR_REAL tipo_basico $\rightarrow$ PR_BOOL tipo_basico $\rightarrow$ PR_STRING
registro $\rightarrow$ struct { campos }	campos $\rightarrow$ l-campos l-campos $\rightarrow$ decvar rec-l-campos rec-l-campos $\rightarrow$ , decvar rec-l-campos rec-l-campos $\rightarrow \epsilon$
dectipo $\rightarrow$ type tipo0 IDEN	
decproc $\rightarrow$ cabeza bloque cabeza $\rightarrow$ proc IDEN ( parámetros )	
parámetros $\rightarrow$ lista-parámetros parámetros $\rightarrow \epsilon$	

lista-parámetros $\rightarrow$ parámetro rec-parámetros rec-parámetros $\rightarrow$ , parámetro rec-parámetros rec-parámetros $\rightarrow \epsilon$	
parámetro $\rightarrow$ tipo0 resto_parámetro resto_parámetro $\rightarrow$ IDEN resto_parámetro $\rightarrow$ & IDEN	
<b>INSTRUCCIONES</b>	
instrucciones $\rightarrow$ lista-instrucciones instrucciones $\rightarrow \epsilon$ lista-instrucciones $\rightarrow$ instrucción rec-instrucciones rec-instrucciones $\rightarrow$ ; instrucción rec-instrucciones rec-instrucciones $\rightarrow \epsilon$	
instrucción $\rightarrow$ instr_eval instrucción $\rightarrow$ instr_cond instrucción $\rightarrow$ instr_while instrucción $\rightarrow$ instr_lectura instrucción $\rightarrow$ instr_escritura instrucción $\rightarrow$ instr_nl instrucción $\rightarrow$ instr_reserv_mem instrucción $\rightarrow$ instr_libera_mem instrucción $\rightarrow$ instr_invproc instrucción $\rightarrow$ instr_compu	
instr_eval $\rightarrow$ @ expresión	
instr_cond $\rightarrow$ if expresión bloque instr-else	instr-else $\rightarrow$ else bloque instr-else $\rightarrow \epsilon$
instr_while $\rightarrow$ while expresión bloque	
instr_lectura $\rightarrow$ read expresión	
instr_escritura $\rightarrow$ write expresión	
instr_nl $\rightarrow$ nl	
instr_reserv_mem $\rightarrow$ new expresión	
instr_libera_mem $\rightarrow$ delete expresión	
instr_invproc $\rightarrow$ call IDEN (param_reales)	
param_reales $\rightarrow$ lista_param_reales param_reales $\rightarrow \epsilon$ lista_param_reales $\rightarrow$ expresión RE_PAREAL RE_PAREAL $\rightarrow$ , expresión RE_PAREAL	

RE_PAREAL $\rightarrow \epsilon$	
instr_compu $\rightarrow$ bloque	
<b>EXPRESIONES</b>	
expresión $\rightarrow$ E0	
<b>OPERADORES</b>	
<b>NIVEL 0</b>	
E0 $\rightarrow$ E1 RE0 RE0 $\rightarrow$ = E0 RE0 $\rightarrow \epsilon$	
<b>NIVEL 1</b>	
E1 $\rightarrow$ E2 RE1 RE1 $\rightarrow$ OP1 E2 RE1 RE1 $\rightarrow \epsilon$	OP1 $\rightarrow$ == OP1 $\rightarrow$ != OP1 $\rightarrow$ < OP1 $\rightarrow$ <= OP1 $\rightarrow$ > OP1 $\rightarrow$ >=
<b>NIVEL 2</b>	
E2 $\rightarrow$ E3 RE2 RE2' RE2' $\rightarrow$ +E3 RE2' RE2' $\rightarrow \epsilon$ RE2 $\rightarrow$ - E3 RE2 $\rightarrow \epsilon$	
<b>NIVEL 3</b>	
E3 $\rightarrow$ E4 RE3 RE3 $\rightarrow$ and E3 RE3 $\rightarrow$ or E4 RE3 $\rightarrow \epsilon$	
<b>NIVEL 4</b>	
E4 $\rightarrow$ E5 RE4 RE4 $\rightarrow$ OP4 E5 RE4 RE4 $\rightarrow \epsilon$	OP4 $\rightarrow$ * OP4 $\rightarrow$ / OP4 $\rightarrow$ %
<b>NIVEL 5</b>	
E5 $\rightarrow$ OP5 E5 E5 $\rightarrow$ E6	OP5 $\rightarrow$ - OP5 $\rightarrow$ NOT
<b>NIVEL 6</b>	

$E6 \rightarrow E7 RE6$ $RE6 \rightarrow OP6 RE6$ $RE6 \rightarrow \varepsilon$	$OP6 \rightarrow \wedge$ $OP6 \rightarrow . IDEN$ $OP6 \rightarrow [ E0 ]$
<b>NIVEL 7</b>	
$E7 \rightarrow EXPR\_B$ $E7 \rightarrow ( E0 )$	$EXPR\_B \rightarrow TRUE$ $EXPR\_B \rightarrow FALSE$ $EXPR\_B \rightarrow ENT$ $EXPR\_B \rightarrow REAL$ $EXPR\_B \rightarrow IDEN$ $EXPR\_B \rightarrow CADENA$ $EXPR\_B \rightarrow NULL$