Instituto Tecnológico de Costa Rica Área de Ingeniería en Computadores

Profesor: Lic. Luis Alonso Barboza Artavia CE 4302 Arquitectura de Computadores II

I Semestre 2021

Carné:	Nombre:	Nota:

Examen 1

INSTRUCCIONES GENERALES.

- Debido al estado de la crisis se recalca la importancia de mantener una comunicación continua y pronta con el profesor para atender cualquier eventualidad lo más rápido posible.
- Esta evaluación se realizará durante horas de clase para no interferir con el proceso de aprendizaje en otros cursos.
- Si presenta problemas en esta evaluación contacte al profesor por correo electrónico o
- Se realizará una videollamada durante la realización de la evaluación para atender las dudas inmediatamente.
- Esta evaluación es individual y tiene una duración máxima de 120 minutos. El control del tiempo debe tener la siguiente distribución:
 - Del minuto 0 al minuto 120 debe realizar el examen, si tiene dudas realícela durante la llamada.

 - Del minuto 120 al 125 debe unir los archivos en un pdf.
 Del minuto 125 al 130 debe subir el archivo a la plataforma de TEC-Digital.
- La entrega está habilitada desde el minuto 0 de la evaluación.
- Después de la duración máxima se rebajará un punto por minuto para la base de calificación. Se revisará la última versión enviada. Si tiene problemas subiendo contenido adjunte un screenshot y la justificación al correo electrónico del profesor inmediatamente, recuerde la importancia de la comunicación oportuna.
- Responda de forma clara, ordenada y legible en un pdf. Esta evaluación debe ser escrita a mano, no se permite editores de texto.
- El documento será sometido a control de plagios, se prohíben copias textuales de otros estudiantes o sitios en Internet.
- El documento debe reflejar el entendimiento del concepto, por esta razón tiene que ser explicado en sus propias palabras, sin recurrir a citas bibliográficas.
- Este examen es de 47 puntos.

Falso y verdadero. 8 puntos

Para cada una de las siguientes afirmaciones indique si son verdaderas o falsas. En caso de que sea falsa indique el motivo de la falsedad. 2 puntos cada una (Justificación 1 pt, respuesta 1 pt) 8 pts

- 1. La red de interconexión vino a resolver el problema de la organización de memoria de la memoria en términos de acceso.
- 2. En procesadores superescalares se puede implementar multihilo simultáneo sin agregar hardware especial.

- 3. En el protocolo de monitoreo, la actualización por escritura es menos costosa que la invalidación por escritura.
- 4. En el estado exclusivo (E) el bit de validez está en 1 y el de suciedad en 1.

II. Desarrollo. 39 puntos

A continuación se le presentan una serie de preguntas que debe contestar de forma clara y concisa.

- 1. Indique y explique cuáles son los elementos mínimos extra, necesarios para transformar un procesador escalar en uno con aplicación multihilo simultáneo (explique el razonamiento de cada elemento agregado). Indique las ventajas y desventajas de esta implementación. (4 pts)
- 2. Un práctica común es adaptar un software desarrollado para un uniprocesador a un ambiente multiprocesador. Explique dos ventajas y dos desventajas de realizar esta migración. (4 pts)
- 3. Contraste de manera detallada el protocolo de monitoreo y basado en directorios, muestre tres diferencias que hay entre sí y detalle en cuál caso es mejor utilizar cada implementación. (6 pts)
- 4. Explique de manera detallada qué es un MPSoC y la importancia que tienen en el área de Ingeniería en Computadores. (3 pts)
- 5. La figura 1 muestra un procesador con tres núcleos. Cada núcleo tiene una caché de cuatro bloques. Además, se conecta a la memoria por medio de un bus. La memoria tiene ocho espacios disponibles para que las diferentes cachés accedan a sus valores. Los estados de coherencia de la caché corresponden a: inválido (I), compartido (S) o modificado (M). Este multiprocesador hace uso del monitoreo para velar por la coherencia de los datos. La política de escritura es write-back y para el monitoreo el protocolo empleado es invalidación por escritura. Utilizando esta figura conteste lo siguiente:

La operación presenta el siguiente formato:

Donde N# corresponde al número de núcleo que genera la operación denotada con <op>que puede ser de escritura (write) o de lectura (read). La dirección de memoria que lee o escribe se detalla en <dir>. En el caso de escritura, el campo [<valor>] brinda el valor que se quiere escribir en la dirección de memoria.

Cada instrucción es acumulativa, es decir, la segunda instrucción va a trabajar el resultado de la ejecución de la primera y así sucesivamente. Por cada instrucción debe indicar el **estado resultante** (por ejemplo: N0-B0: I,100,0010), **cualquier acción en el bus** y el **valor actualizado en memoria** en caso de que aplique. (2 pts c/u)

5.1. NO: read 111

5.2. N1: write 000, 0110

5.3. N1: write 110, 0050

5.4. NO: read 101

5.5. NO: write 100, 0089

5.6. N2: read 000

5.7. N2: write 011, 0022

5.8. N1: read 010

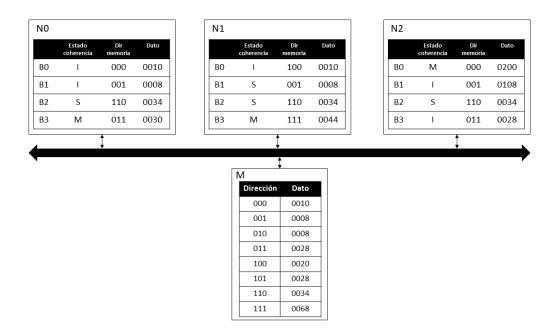


Figura 1: Procesador con tres núcleos.

- 6. Suponga que se tiene un computador de aplicación específica uniprocesador, que ejecuta un programa de 15000 instrucciones en 12ms, a una frecuencia de reloj de 1.25MHz. Como ingeniero(a) en Computadores, a usted se le asigna la tarea de aumentar el desempeño del computador. Tras un análisis del programa, se establece que la mejora máxima que es posible alcanzar es de 20. Usted logró identificar dos opciones de mejora en el computador:
 - La primera consiste en pasar a un esquema multinúcleo con 8 procesadores con la tecnología Intel Hyperthreading.
 - La segunda consiste en implementar la técnica de multihilo simultáneo sobre el procesador actual, para contar con un total de dos hilos.

Además, se sabe que en la primera opción se agrega un retardo por comunicación entre los procesadores dado por F(n) = 0.2ln(2N), donde N es el número de procesadores físicos. Con base en el escenario planteado:

6.1. ¿Cuál de las dos opciones recomendaría usted como ingeniero(a) para mejorar el sistema? Justifique su decisión con cálculos y aspectos generales de la arquitectura de computadores. (4 pts)

- 6.2. Determine el nuevo CPI con la mejora elegida. (1 pt)
- 6.3. Determine el nuevo tiempo de ejecución del programa con la mejora planteada. (1 pt)