

- 1- Es una manera o técnica para disminuir el consumo de la potencia de un computador, esto controlando la frecuencia del CPU y el Voltage por lo que esto se relaciona con HPC debido a que los sistemas HPC tienen alto consumo de potencia debido a que normalmente esta compuesto por muchas computadoras.
- 2- Esto es gracias a una técnica llamada Strip-mining, esto divide la operación vectorial en lotes, los cuales tienen el máximo largo permitido por el procesador, así descomponiendo las operaciones con vectores máximos permitidos.
- 3- • SIMD permite establecer el número de operandos en el código, por lo que usa menos operandos que las arquitecturas Vectoriales y los registros son de menor tamaño en SIMD.
- SIMD tiene un bajo riesgo de presentar problemas en cache como la coherencia de datos, en vectoriales esto es más común.
 - SIMD no tiene un alto uso del ancho de banda, a diferencia de las vectoriales
 - Las arquitecturas vectoriales tienen dificultad para añadir más instrucciones, por lo que es más preferible usar SIMD
- 4- • Es de más bajo costo ya que en la computación Heterogénea se puede distribuir mejor los requerimientos del sistema y así equilibrar el consumo de energía ya que por ejemplo se tienen CPU de varias gamas y consumos.
- Es más barato ya que se tendrían computadoras de diversas gamas entonces funcionaría para todos los casos y se tendrían precios más accesibles
- por 17 pnts**

5- La interfaz de red es una característica ya que se ofrece de manera virtual esto implica por ejemplo conexiones SSH debido a que es computación en la nube.

• Bajo consumo de potencia para el usuario ya que este se ejecuta de manera remota

• Alta disponibilidad ya que en general este sistema está compuesto por redes reemplazables, si una se cae siempre habrá un sistema disponible.

diseño. -0,5
diseño. -0,5

6-

1 → LV V2, Rx
2 { LV V1, Ry
 ADDDV.D V3, V2, V1
 SUBVV.D V4, V2, V1
3 { LV V5, Rz
 MULVS.D V8, V9, F0
4 { ADDV.D V5, V6, V7
 SV V5, Ry
5 → ADDV.D V3, V2, V1
6 → SUBVV.D V4, V2, V1

6.1.) Tomara

384 ciclos.

$$\begin{array}{r} 64 \\ \times 6 \\ \hline 384 \end{array}$$

64 por ser VMIPS

6.2) $f = 3,3 \text{ MHz}$

$$\frac{3 \text{ Floops}}{6 \text{ chnes}} \times \frac{1 \text{ chne}}{64 \text{ ciclos}} \times \frac{1 \text{ ciclo}}{3,3 \times 10^{-6}} = 2,267 \text{ Flo ps}$$

$$\frac{1}{3,3 \times 10^6}$$

6.3) La cantidad adecuada de lanes sería de 5 ya que solo se se agruparía en un convoy, aumentar a más de 5 no mejoraría debido a riesgos estructurales.

7) 7.1)

16 GFLOP $\Rightarrow 1 \text{ Ai}$

20 GFLOP $\Rightarrow 3/2 \text{ Ai}$

} Vectorial

tenemos un Peak = 55 GFlops

128 GFlop $\Rightarrow 1 \text{ Ai}$

150 GFlop $\Rightarrow 3/2 \text{ Ai}$

} Multi Moleo

Peak = 175 GFlops

pendientes

$$m_v = \frac{16-20}{1-2/2} = 8 \text{ GB/s}$$

$$b = y - mx = 16 - 8 \cdot 1$$
$$b = 8$$

$$m_m = \frac{128-150}{1-2/2} = 44 \text{ GB/s}$$

$$b = y - mx = 128 - 44 \cdot 1$$

$$b = 84$$

Vectorial

$$y = 8x + 8 \quad x = 1/2$$

$$y = 12$$

unidades
-0,5

Multi

$$y = 44x + 84 \quad x = 1/2$$

$$y = 106$$

El desempeño sería 12 vectorial y 106 multi

7.2) El ancho de banda es el m calculado anteriormente

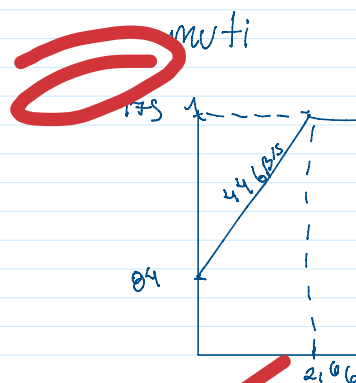
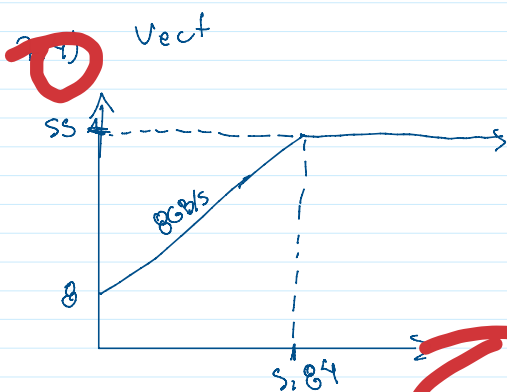
8 GB/s vect ; 44 GB/s para multi

7.3) Vect

$$ss = 8x + 8$$
$$x = 5,07$$

Multi

$$175 = 44x + 84$$
$$x = 2,06$$



eje
-0,5

7.5) Esta limitado por el BW y por la cantidad de OPS por segundo.

8) 8.1)

$$C_re = a_re[i] * C_re[i] - a_in[i] * b_in[i]$$

$$C_im = a_re[i] * b_im[i] - C_im[i] * b_re[i]$$

→ 6 Operaciones
 → 6 lecturas
 → 6 escrituras

$$\frac{OP}{R + W} = \frac{6}{4(6+2)} = \frac{3}{16}$$

8.2) se necesitan 6 escrituras por ejemplo.

```
for (i=0; i<2048; i++) {
  C_re = a_re[i] * C_re[i] - a_in[i] * b_in[i];
  C_im = a_re[i] * b_im[i] - C_im[i] * b_re[i];
```

Extra!

```

{
  C_re = a_re[i];
  C_im = a_re[i];
  C_re = a_re[i];
  C_im = a_re[i];
}

```