Examen 2 - Emanuel Esquivel

viernes, 11 de junio de 2021 15:04

1- Es una manera o tecnica para disminuir el consumo de la potencia de un computador, esto controlado la frecuencia del CPU y el Voltaje por lo que esto se relaciona con HPC debido a que los sistemas HPC tienen alto consumo de potencia debido a que normalmente esta compuesto por muchas computadoras.

2- Esto es gracias a una tecnica llamada strip-mining, esto divide la operación vectorial en lotes, los cuales tienen el maximo largo permitido por el procesador, asi descomponiendo las operaciones con vectores maximos permitidos.

3- • SIMD permite establecer el numero de operados en el codigo, por lo que usa menos operados que las arquitecturas Vectoriales y los registros son de menor tamaño en SIMD.

- SIMD tiene un bajo riesgo de presentar problemas en cache como la coherencia de datos, en vectoriales esto es más común.

- SIMD no tiene un alto uso del ancho de Banda, a diferencia de las vectoriales

- Las arquitecturas Vectoriales tienen dificultad para añadir mas intrucciones, por lo que es mas preferible usar SIMD

4- • Es de más bajo costo ya que en la computación Heterogenea se puede distribuir mejor los requerimientos del sistema y asi equilibrar el consumo de energia ya que por ejemplo se tienen CPU de varias gamas y consumos.

- Es mas barato ya que se tendrian computadoras de diversas gamas entonces funcionaria para todos los casos y se tendrian precios más accesibles.

5- • La interfaz de red es una característica ya que se ofrece de manera virtual esto implica por ejemplo conexiones SSH debido a que es computación en la nube.

• Bajo consumo de potencia para el usuario ya que este se ejecuta de manera remota

• Alta disponibilidad ya que en general esto sistema esta compuesto por redes reemplazables, si una se cae siempre habra un sistema disponible.

6-

```
1 →LV V2, Rx
2 {LV V1, Ry
  {ADDVV.D V3,V2,V1
3 {SUBVV.D V4,V2,V1
  {LV V5, Rz
  {MULVS.D V8,V9,F0
4 {ADDVV.D V5,V6,V7
  {SV V5,Ry
5 →ADDVV.D V3,V2,V1
6 →SUBVV.D V4,V2,V1
```

6.1) Tomara 384 ciclos.

$$64 \times 6 = 384$$

64 por ser VMIPS

6.2) $f = 3{,}3\ MHz$

$$\frac{3\ Flops}{6\ chines} \times \frac{1\ chine}{64\ ciclos} \times \frac{1\ ciclo}{3{,}3 \times 10^{-6}} = 2367\ Flops$$

6.3) La cantidad adecuada de lanes seria de 5 ya que solo se se agruparia en un convoy, aumentar a mas de 5 no mejoraria debido a riesgos estructurales.

7) 7.1)

.16 GFLOP ⇒ 1 Ai
20 GFLOP ⇒ 3/2 Ai

} Vectorial

tenemos un Peack = 55 GFlops

128 GFlop ⇒ 1 Ai
150 GFlop ⇒ 3/2 Ai

} Mutli Nucleo

Peack = 175 GFlops

Pendientes

$m_v = \frac{16-20}{1-1/2} = 8$ GB/s

$b = y - mx = 16 - 8 \cdot 1$

$b = 8$

$m_m = \frac{128-150}{1-1/2} = 44$ GB/s

$b = y - mx = 128 - 44 \times 1$

$b = 84$

Vectorial

$y = 8x + 8 \quad x = 1/2$

$y = 12$

Multi

$y = 44x + 84 \quad x = 1/2$

$y = 106$

El desempeño sería 12 vectorial y 106 multi

7.2) El ancho de banda es el m calculado anteriormente

8 GB/s vect ; 44 GB/s para multi

7.3) Vect

$ss = 8x + 8$

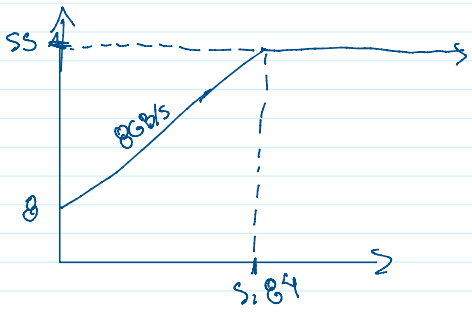
$x = 5,87$

Multi

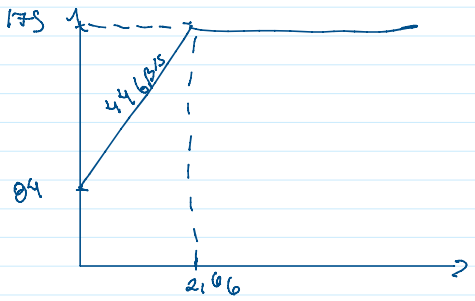
$175 = 44x + 84$

$x = 2,06$

7.4) Vect



Multi



7.5) Está limitado por el BW y por la cantidad de OPS por segundo.

8) 8.1)

```
c_re = a_re[i] * c_re[i] - a_im[i] * b_im[i]
c_im = are[i] * b_im[i] - c_im[i] * b_re[i]
```

→ 6 Operaciones
→ 6 lecturas
→ 2 escrituras

$$\frac{OP}{R + W} \qquad \frac{6}{4(6+2)} = \frac{3}{16} \text{ B/F}$$

8.2) Se necesitan 6 escrituras por ejemplo.

```
for (i=0; i<2048; i++) {
    c_re = a_re[i] * c_re[i] - a_im[i] * b_im[i];
    c_im = are[i] * b_im[i] - c_im[i] * b_re[i];
```

Extra!

```
    c_re = a_re[i] ;
    c_im = a_re[i] ;
    c_re = a_re[i] ;
    c_im = a_re[i] ;
}
```