Notatki do pracy inżynierskiej. 8-bitowy przetwornik cyfrowo-analogowy. STAN : alpha

Michał Czyż student, WETI PG

2018

Spis treści

1	Preliminaria.
	1.1 Abstract
	1.2 Abstrakt
	1.3 Podziękowania
2	Wstęp.
3	Zaprojektowany konwerter.
Ļ	Schemat elektryczny.
	4.1 Schemat/opis
	4.1.1 Dobór kryteriów prowadzących do tego rozwiązania.
	4.1.2 Schemat
	4.2 Dowód poprawności działania
5	Pomiary parametrów.
	5.1 środowisko.
	5.2 Układ testujący do wyznaczenia x
	5.3 Układ testujący do wyznaczenia y
	5.4 Układ testujący do wyznaczenia z
	Realizacja topografii.
	6.1 środowisko
	6.2 Technologia
	6.3 Hierarchizacja projektu
	6.3.1 Moduł 1
	6.3.2 Moduł 2
	6.3.3 Moduł 3
	6.3.4 Moduł 4
	6.4 Pomiary parametrów po ekstrakcji
	6.4.1 Sposób pomiaru
	6.4.2 Rozmiar układu, liczba tranzystorów.
-	
	Podsumowanie 7.1 Wervfikacja osjagnietych celów.
	7.1 - WELVIIKAGIA OSIARIHELVCII CEIOW

Preliminaria.

1.1 Abstract.

Goal of this thesis... NA KONIEC UZUPEŁNIĆ.

1.2 Abstrakt.

Celem niniejszej pracy jest zaprojektowanie schematu i topografii masek 8-bitowego przetwornika cyfrowo analogowego w technologii CMOS AMS 180nm. NA KONIEC UZUPEŁNIĆ.

1.3 Podziękowania.

Dziękujemy wszystkim \dots . NA KONIEC UZUPEŁNIĆ

Wstęp.

Konwertery danych z postaci cyfrowej na analogową (i odwrotnie) są niezbędną częścią systemów elektronicznych, ponieważ umożliwiają komunikację pomiędzy zewnętrznym, analogowym światem i cyfrowymi rdzeniami układów krzemowych [1]. Do przykładowych zastosowań konwerterów należą m.in. generowanie sygnału wideo, audio, sterowanie silnikami, radarami.

Dotychczas powstały architektury konwerterów [1] [2]:

- szeregowa. Konwersja odbywa się bit po bicie. Z reguły wolniejsze, ale pobierają mniej mocy.
- równoległa. Konwersja odbywa się dla wszystkich bitów równolegle.
- segmentowe z wykorzystaniem "pod-konwerterów".
- Nadpróbkujące, również nazywane konwerterami Nyquista. Wolniejsze, ale dokładne.
- Konwertery skalowane (czy skalujące?) wykorzystują ważone odniesienia w postaci prądów, napięć lub ładunków.
- Statyczne. Sygnał wyjściowy jest stały, jeżeli nie zmienia się syngał wejściowy, przeciwnie do: dynamiczne.

Do podstawowych parametrów przetwornika należą (jest tego dużo więcej):

- Dokładność bezwzględna.
- Dokładność względna.
- Nieliniowość różniczkowa (DNL).
- Nieliniowość całkowa (INL).
- Rozdzielczość.
- Przesunięcie zera.
- Współczynnik wrażliwości temperaturowej.
- Stosunek sygnału do szumu.
- Monotoniczność.
- Maksymalna częstotliwośc próbkowania,
- PSRR.

Kluczowym dla poprawnego działania konwertera skalowanego jest stabilne źródło napięcia odniesienia. Układy wytwarzane w technologii CMOS są wrażliwe na rorzut technologiczny parametrów elementów elektronicznych, zmieniają się ich właściwości pod wpływem zmian temperatury lub zmian wartości napięcia zasilania. Aby zapewnić stabilność napięcia odniesienia stosuje się układ bandgap.

Zaprojektowany konwerter.

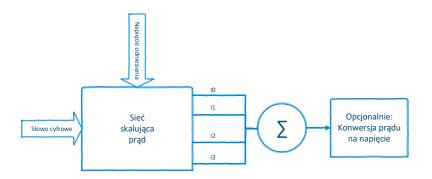
Narzucone wymagania na przetwornik:

- zasilanie 1.8V,
- CMOS AMS 180nm,
- szybkość konwersji powyżej 4MS,
- 8-bitowy.

Dodatkowe wymagania:

- $\bullet\,$ Sygnał wyjściowy to napięcie o zakresie co najmniej 0-1V.
- \bullet Dopuszczalne obciążenie: rezystancyjne co najmniej 50 $\!\Omega.$

Do zrealizowania wybrano konwerter skalujący prąd. Ogólny schemat takiego konwertera:



Rysunek 3.1: Schemat konwertera skalującego prąd

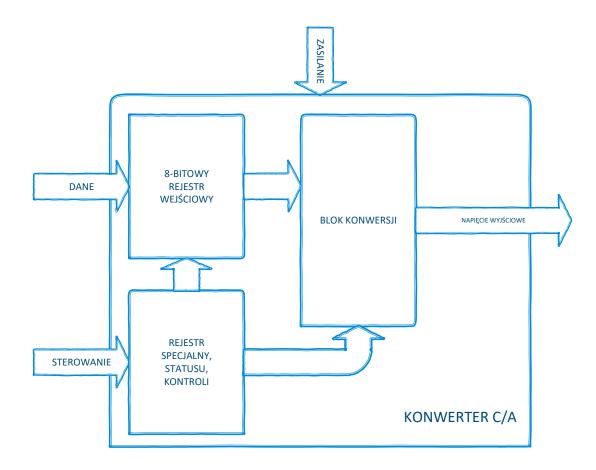
Podstawowe i niezbędne bloki konwertera skalującego prąd to:

- Blok konwersji.
- Rejestr wejściowy.
- Źródło napięcia odniesienia typu Bandgap.

Dodatkowymi blokami mogą być:

- Cyfrowy interfejs, np. SPI, I2C.
- Blok kontroli (wysyłanie komend przez interfejs)
- Programowalne wzmocnienie wyjścia.
- $\bullet\,$ Blok autokalibracji.

Zadaniem przetwornika cyfrowo-analogowego jest konwersja sygnału elektrycznego z dziedziny cyfrowej do analogowej.



Rysunek 3.2: Blokowy schemat konwertera ${\rm C/A}.$

Nie jest to pełny obrazek, może być potrzebny blok S&H na wyjściu, jeżeli konwersja mocno szumi i przechodzi przez wiele stanów. Podać referencję.

Schemat elektryczny.

- 4.1 Schemat/opis.
- 4.1.1 Dobór kryteriów prowadzących do tego rozwiązania.
- 4.1.2 Schemat.
- 4.2 Dowód poprawności działania.

Pomiary parametrów.

- 5.1 środowisko.
- 5.2 Układ testujący do wyznaczenia x.
- 5.3 Układ testujący do wyznaczenia y.
- 5.4 Układ testujący do wyznaczenia z.

Realizacja topografii.

- 6.1 środowisko.
- 6.2 Technologia.
- 6.3 Hierarchizacja projektu.
- 6.3.1 Moduł 1.
- 6.3.2 Moduł 2.
- 6.3.3 Moduł 3.
- 6.3.4 Moduł 4.
- 6.4 Pomiary parametrów po ekstrakcji.
- 6.4.1 Sposób pomiaru

Jak przed ekstrakcją.

6.4.2 Rozmiar układu, liczba tranzystorów.

Podsumowanie

7.1 Weryfikacja osiągniętych celów.

Bibliografia

- [1] Jespers, Paul G.A.. (2001). Integrated Converters D to A and A to D Architectures, Analysis and Simulation. Oxford University Press
- [2] Allen, Phillip E. Holberg, Douglas R.. (2012) CMOS Analog Circuit Design (3rd Edition). Oxford University Press.
- [3] Das, Debaprasad. (2015). . VLSI Design (2nd edition) Oxford University Press.
- [4] R. Plassche (2001). Scalone przetworniki analogowo-cyfrowe i cyfrowo-analogowe, WKŁ 2001