

Notatki do pracy inżynierskiej.
8-bitowy przetwornik cyfrowo analogowy w technologii CMOS.
STAN : alpha

Michał Czyż
student, WETI PG

2018

Spis treści

1	Preliminaria.	2
1.1	Abstract.	2
1.2	Abstrakt.	2
1.3	Podziękowania.	2
2	Wstęp.	3
2.1	Architektury konwerterów C/A. [4]	3
2.2	Klasyfikacje.	3
2.3	Parametry przetworników C/A.	3
3	Zaprojektowany konwerter.	4
3.1	Wymagania projektowe.	4
3.2	Wybór architektury.	4
4	Schemat elektryczny.	6
4.1	Układ bandgap.	6
4.2	Sięć ważonych prądów.	6
4.3	Wyjściowy wzmacniacz transkonduktancyjny.	6
4.4	Dowód poprawności działania.	6
5	Pomiary parametrów.	7
5.1	środowisko.	7
5.2	Układ testujący do wyznaczenia x.	7
5.3	Układ testujący do wyznaczenia y.	7
5.4	Układ testujący do wyznaczenia z.	7
6	Implementacja.	8
6.1	środowisko.	8
6.2	Technologia.	8
6.3	Hierarchizacja projektu.	8
6.3.1	Moduł 1.	8
6.3.2	Moduł 2.	8
6.3.3	Moduł 3.	8
6.3.4	Moduł 4.	8
6.4	Pomiary parametrów po ekstrakcji.	8
6.4.1	Sposób pomiaru	8
6.4.2	Rozmiar układu, liczba tranzystorów.	8
7	Podsumowanie	9
7.1	Weryfikacja osiągniętych celów.	9

Rozdział 1

Preliminaria.

1.1 Abstract.

Goal of this thesis... **NA KONIEC UZUPEŁNIĆ.**

1.2 Abstrakt.

Celem niniejszej pracy jest zaprojektowanie schematu i topografii masek 8-bitowego przetwornika cyfrowo-analogowego w technologii CMOS AMS 180nm. **NA KONIEC UZUPEŁNIĆ.**

1.3 Podziękowania.

Dziękujemy wszystkim **NA KONIEC UZUPEŁNIĆ**

Rozdział 2

Wstęp.

Konwertery sygnałów z postaci cyfrowej na analogową (i odwrotnie) są niezbędną częścią systemów elektronicznych, ponieważ umożliwiają komunikację pomiędzy zewnętrznym, analogowym światem i cyfrowymi rdzeniami układów krzemowych [1]. Do przykładowych zastosowań konwerterów należą m.in. generowanie sygnału wizyjnego, fonicznego lub sygnałów sterowania np. dla układów radarowych czy konwerterów mocy.

2.1 Architektury konwerterów C/A. [4]

Przetwornik z modulacją szerokości impulsów dokonuje porównania słowa cyfrowego z liniowo rosnącym cyfrowym słowem odniesienia. Wygenerowany w ten sposób impuls o szerokości zależnej od wartości przetwarzanego słowa poddawany jest filtracji dolnoprzepustowej. Do wad tego rozwiązania należą mała szybkość przetwarzania i konieczność stosowania filtrów o wysokim tłumieniu w paśmie zaporowym.

Przetwornik integracyjny z całkowaniem liniowym również wykorzystuje mechanizm porównywania liczb cyfrowych do wygenerowania sygnału o modulowanej szerokości, który jest poddawany całkowaniu, a następnie próbkowaniu przez układ próbkująco pamiętający. Celem zwiększenia szybkości działania układu dokonuje się podzielenia słowa bitowego na część starszą i młodszą, a przetwarzanie obu części odbywa się równolegle.

Przetworniki sieciowe ze skalowaniem dokonują zamiany słowa cyfrowego na napięcia, prądy lub ładunki proporcjonalne (ważone) do wartości tego słowa. Sygnały z poszczególnych gałęzi sieci są sumowane, a sygnał wyjściowy podlega konwersji i/lub kondycjonowaniu do zadanej formy. Uda się uzyskać rozdzielczość do 10-bitów.

Przetwornik z kształtowaniem szumu wykorzystuje filtry nadpróbkujące, układy kształtowania szumu, 1-bitowy przetwornik C/A i analogowy filtr wyjściowy. Uzyskuje się wysoką precyzję 16-18 bitów. **Czy przetworniki Nyquista, $\Sigma\Delta$ i nadpróbkujące to dokładnie to samo, bo tak to wygląda?**

2.2 Klasyfikacje.

Dokonuje się kilku podziałów konwerterów. Ze względu na liczbę przetwarzanych bitów wyróżnia się: **szeregowe**, czyli takie, które dokonują konwersji słowa cyfrowego bit po bicie oraz **równoległe**, czyli takie, które dokonują konwersji całego słowa jednocześnie. Jeżeli sygnał wyjściowy przetwornika jest stały w czasie dla ustalonego i podtrzymywanego słowa cyfrowego, to nazywamy taki przetwornik **statycznym**, w przeciwieństwie do przetworników **dynamicznych**, których sygnał wyjściowy zanika i wymaga odświeżania.

2.3 Parametry przetworników C/A.

Do podstawowych parametrów przetwornika należą (jest tego dużo więcej):

- Dokładność bezwzględna.
- Dokładność względna.
- Nieliniowość różniczkowa (DNL).
- Nieliniowość całkowita (INL).
- Rozdzielczość.
- Przesunięcie zera.
- Współczynnik wrażliwości temperaturowej.
- Stosunek sygnału do szumu.
- Monotoniczność.
- Maksymalna częstotliwość próbkowania,
- PSRR.

Kluczowym dla poprawnego działania konwertera skalowanego jest stabilne źródło napięcia odniesienia. Układy wytwarzane w technologii CMOS są wrażliwe na rozrzut technologiczny parametrów elementów elektronicznych, zmieniają się ich właściwości pod wpływem zmian temperatury lub zmian wartości napięcia zasilania. Aby zapewnić stabilność napięcia odniesienia stosuje się układ bandgap.

Rozdział 3

Zaprojektowany konwerter.

3.1 Wymagania projektowe.

Narzucone wymagania na przetwornik:

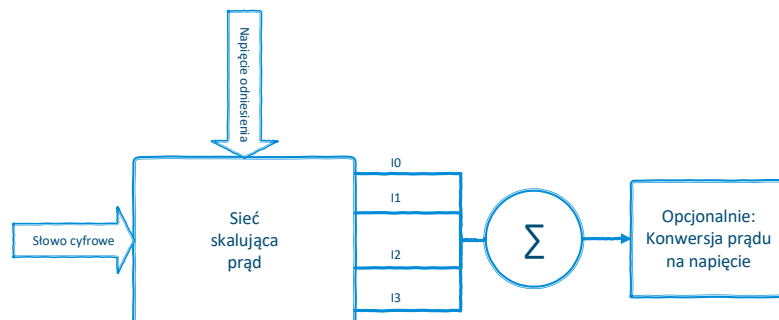
- zasilanie 1.8V,
- CMOS AMS 180nm,
- szybkość konwersji powyżej 4MS,
- 8-bitowy.

Dodatkowe wymagania:

- Sygnał wyjściowy to napięcie o zakresie co najmniej 0-1V.
- Dopuszczalne obciążenie: rezystancyjne co najmniej 50Ω.

3.2 Wybór architektury.

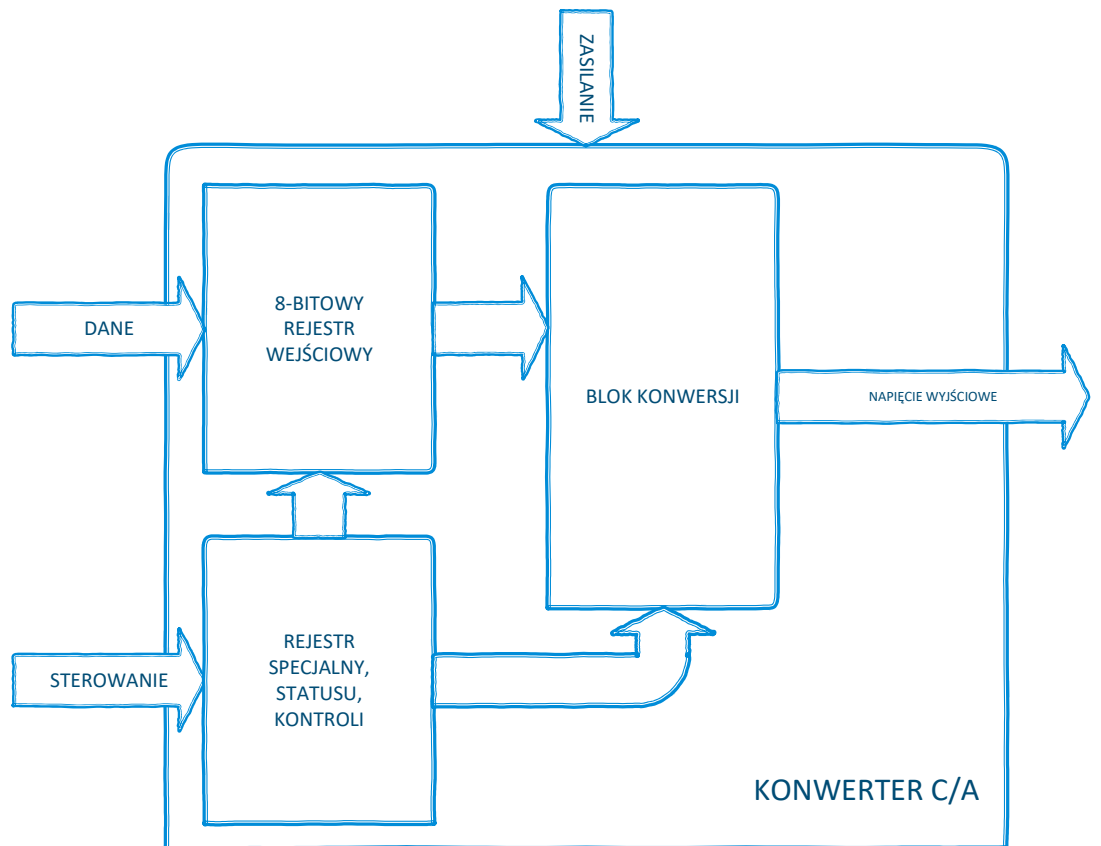
Do zrealizowania wybrano konwerter skalujący prąd. Ogólny schemat takiego konwertera:



Rysunek 3.1: Schemat konwertera skalującego prąd

Podstawowe i niezbędne bloki konwertera to:

- Blok konwersji.
- Rejestr wejściowy.
- Źródło napięcia odniesienia typu Bandgap.



Rysunek 3.2: Blokowy schemat konwertera C/A.

Dodatkowymi blokami mogą być:

- Cyfrowy interfejs, np. SPI, I2C.
- Blok kontroli (wysyłanie komend przez interfejs)
- Programowalne wzmocnienie wyjścia.
- Blok autokalibracji.

Rozdział 4

Schemat elektryczny.

- 4.1 Układ bandgap.
- 4.2 Sieć ważonych prądów.
- 4.3 Wyjściowy wzmacniacz transkonduktancyjny.
- 4.4 Dowód poprawności działania.

Rozdział 5

Pomiary parametrów.

- 5.1 środowisko.
- 5.2 Układ testujący do wyznaczenia x .
- 5.3 Układ testujący do wyznaczenia y .
- 5.4 Układ testujący do wyznaczenia z .

Rozdział 6

Implementacja.

6.1 środowisko.

6.2 Technologia.

6.3 Hierarchizacja projektu.

6.3.1 Moduł 1.

6.3.2 Moduł 2.

6.3.3 Moduł 3.

6.3.4 Moduł 4.

6.4 Pomiary parametrów po ekstrakcji.

6.4.1 Sposób pomiaru

 Jak przed ekstrakcją.

6.4.2 Rozmiar układu, liczba tranzystorów.

Rozdział 7

Podsumowanie

7.1 Weryfikacja osiągniętych celów.

.

Bibliografia

- [1] Jespers, Paul G.A.. (2001). *Integrated Converters - D to A and A to D Architectures, Analysis and Simulation*. Oxford University Press
- [2] Allen, Phillip E. Holberg, Douglas R.. (2012) *CMOS Analog Circuit Design (3rd Edition)*. Oxford University Press.
- [3] Das, Debaprasad. (2015). . *VLSI Design (2nd edition)* Oxford University Press.
- [4] R. Plassche (2001). *Scalone przetworniki analogowo-cyfrowe i cyfrowo-analogowe*, WKŁ 2001