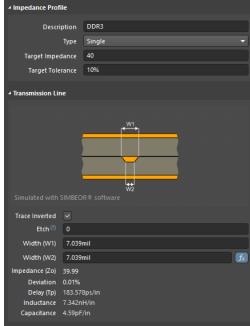
Choix de conception – LayerStack

Équipe P12 Mathieu Huot – huom2704 Émile Renaud – rene0901

> Stack-up Symétrique: Facilite le routing et la compréhension du schéma, réduit le risque de boucle de courant (GND Loop) et équilibre les deux côtés du PCB.

	* Name	Material	Type	Thickness	Weight	Dk	Df	Q, Search
	Top Overlay							
			Solder Mask					▲ Layer
1			Signal Signal		1/2cz			Name Top Overlay
		PP-006	Prepreg			4.6	0.02	Comment
2		CF-004	Plane					
								■ Roard Stack Symmetry Ulknary Compliance Styre: 12 Detection: 11 Conductive Thickness: \$2,00mil Detection Trial consess: \$2,00mil Total Thickness: \$2,00mil
3		CF-004	Signal		1/2oz			
		PP-006	Prepreg			4.6	0.02	
4		CF-004	Plane					
5		CF-004	Plane		1/2oz			
		PP-006	Prepreg			4.6	0.02	
6		CF-004	Plane					
7	L7_GND	CF-004	Plane	0.689mil	1/2cz			
		PP-006	Prepreg			4.6	0.02	▲ Other
8	L8_Power	CF-004	Plane Plane	0 689mil	1/2cz			Roughness Medel Type Flat Conductors ▼
9	L9_GND	CF-004	Plane	0.689mil	1/2oz			
		PP-006	Prepreg			4.6	0.02	Roughness Factor (RIF) 1
1	0 L10_Signal	CF-004	Signal Signal	0.689mil	1/2az			
1			Plane		1/2cz			
			Proprog			4.6	0.02	
1	2 L12_Signal		Signal Signal	0.689mil	1/2cz			
			Solder Mask					

- Alternance entre PrePreg et Core pour les couches de diélectrique (PCBWAY Capabilities) pour une meilleure rigidité mécanique et réduire les coûts de fabrication puisque le PrePreg est moins couteux.
- Chaque layer de signal est couplé avec un ground pour favoriser les retours de courant, améliorer les profils d'impédance interne et réduire le cross talk entre les layers.
- Diélectrique 6mil : Sélectionné à l'aide de Saturne PCB et Altium. Cette épaisseur nous permet d'aller chercher des bonnes impédances pour les signaux internes et de garder une épaisseur totale proche des standards (1.6mm)
- 12 Couches:
 - 4 couches de signal couplé à 4 couches de GND plane pour permettre un bon Fanout du FPGA. (Basée sur une esquisse fait à la main sur papier et SolidWorks avec les spécifications de PCBWAY.)
 - 2 couches de Power Plane couplé à 2 couches de GND plane pour permettre une bonne distribution des alimentations.
 - Total de 12 couches.
- Vias:
 - Pour garder un bon aspect ratio de via selon l'épaisseur de notre PCB et les requis de PCBWAY, des vias de 9mils de trous et 15mils de diamètre sont requis. C'est les plus petit que nous pouvons faire. PCBWAY demande un angular ring de minimum 3mils. Des uVias ne sont pas nécessaire. Comme nous ne route pas toute le FPGA, nous avons suffisaement d'espace pour utiliser des vias normaux. Cela réduit les coûts grandement.



Via de 15mils min



Traces de puissance

 Pour gérer la puissance du moteur, des traces d'environ 50mils sont requis sur les couches extérieures pour faire passer 2 ampères en continu et avoir une augmentation de température de seulement 10° (30° total)