

## Choix de conception – LayerStack

Équipe P12

Mathieu Huot – huom2704

Émile Renaud – rene0901

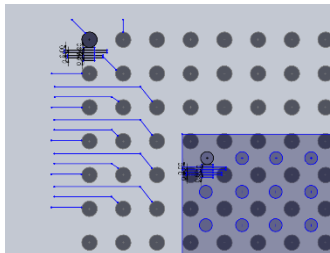
- Stack-up  
Symétrique : Facilite le routing et la compréhension du schéma, réduit le risque de boucle de courant (GND Loop) et équilibre les deux côtés du PCB.

[illegible]

- Alternance entre PrePreg et Core pour les couches de diélectrique (PCBWAY Capabilities) pour une meilleure rigidité mécanique et réduire les coûts de fabrication puisque le PrePreg est moins coûteux.
- Chaque layer de signal est couplé avec un ground pour favoriser les retours de courant, améliorer les profils d'impédance interne et réduire le cross talk entre les layers.
- Diélectrique 6mil : Sélectionné à l'aide de Saturne PCB et Altium. Cette épaisseur nous permet d'aller chercher des bonnes impédances pour les signaux internes et de garder une épaisseur totale proche des standards (1.6mm)

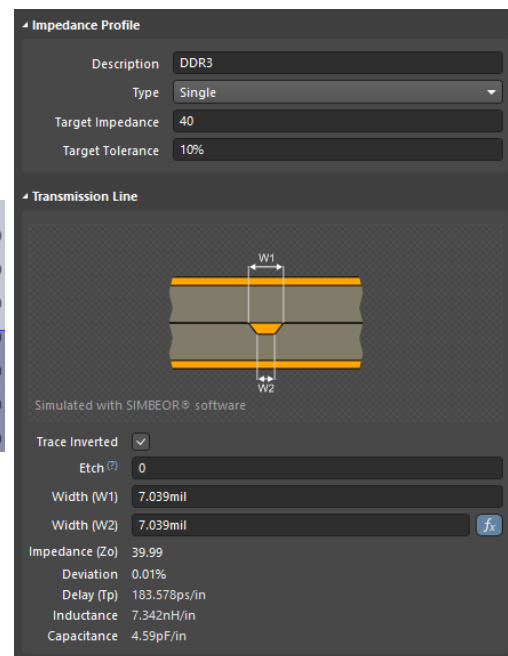
- 12 Couches :

- 4 couches de signal couplé à 4 couches de GND plane pour permettre un bon Fanout du FPGA. (Basée sur une esquisse fait à la main sur papier et SolidWorks avec les spécifications de PCBWAY.)
- 2 couches de Power Plane couplé à 2 couches de GND plane pour permettre une bonne distribution des alimentations.
- Total de 12 couches.

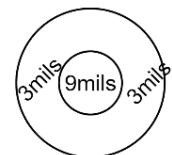


- Vias :

- Pour garder un bon aspect ratio de via selon l'épaisseur de notre PCB et les requis de PCBWAY, des vias de 9mils de trous et 15mils de diamètre sont requis. C'est le plus petit que nous pouvons faire. PCBWAY demande un annular ring de minimum 3mils. Des uVias ne sont pas nécessaires. Comme nous ne route pas toute la FPGA, nous avons suffisamment d'espace pour utiliser des vias normaux. Cela réduit les coûts grandement.



Via de 15mils min



- Traces de puissance

- Pour gérer la puissance du moteur, des traces d'environ 50mils sont requis sur les couches extérieures pour faire passer 2 ampères en continu et avoir une augmentation de température de seulement 10° (30° total)