

Organización del Computador 2024
PARCIAL 1

Nombre: MARIA LUZ VARELA

Fecha: 24/4/24

4 (cuatro) //

✗ Ejercicio 1

- ✗ 1.a) Transformar el siguiente número de punto flotante formato IEEE754 (expresado en hexadecimal) a binario (completar la tabla con ceros y unos):

0x40807FFF :

1 1 1 , 0 0 0 0 1 0 0000 1 ...

- ✗ 1.b) Transformar el siguiente número de punto flotante formato IEEE754 (en formato hexadecimal). Expresar el resultado en formato decimal:

0xFF8004E7 : 4.286.579.943

✓ Ejercicio 2

- ✓ 2.a) ¿Cuáles son las compuertas lógicas que consideramos universales, es decir, aquellas que nos posibilitan representar las funciones NOT, AND y OR? NAND y NOR
- ✓ 2.b) Dada la siguiente función: $X = (B+C)B' + A' + AC'$ Marque, encerrando con un círculo el índice, la o las funciones equivalentes

(a) $X = BB' + B'C + A' + AC'$

(b) $X = B'C + A + A'$

(c) $X = B'$

(4) $X = B'C + A' + AC'$

- ✓ 2.c) ¿Cuál de las siguientes combinaciones de entradas producirá una salida en 1 en una compuerta XOR de tres entradas?

A) 011

B) 101

(C) 100

D) 000

✓ Ejercicio 3

Encontrar la expresión minimizada de la función utilizando el siguiente mapa de Karnaugh. Indicar con claridad los agrupamientos realizados.

CD \ AB	00	01	11	10
00	1	0	1	1
01	0	0	1	1
11	0	0	0	0
10	1	0	0	1

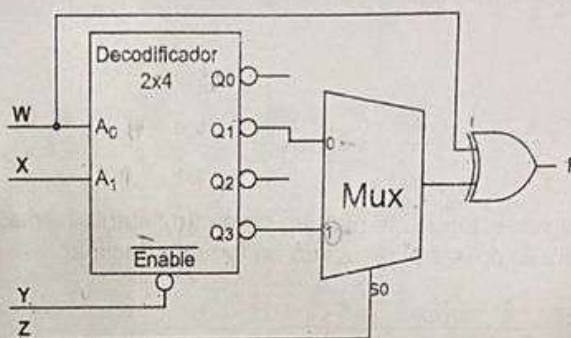
$X = C\bar{A}\bar{D} + C\bar{A}\bar{B} + C\bar{D}\bar{A} + \bar{C}\bar{D}\bar{B} + A\bar{B}C\bar{D}$

Función minimizada: $\bar{B}\bar{D} + \bar{A}C$

Ejercicio 4

Evaluar el circuito y completar la columna de salida "F" de la tabla de verdad.

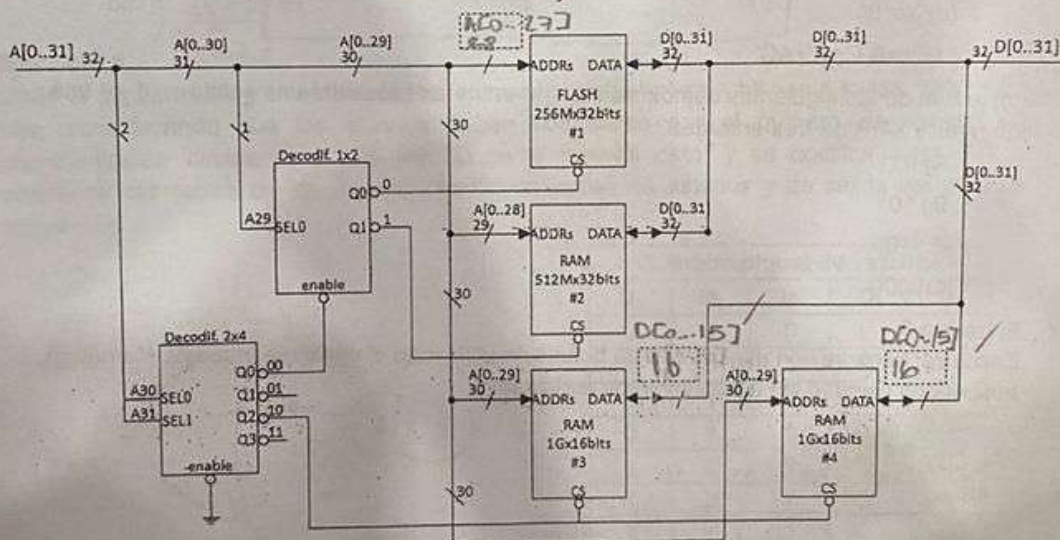
W	X	Y	Z	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0



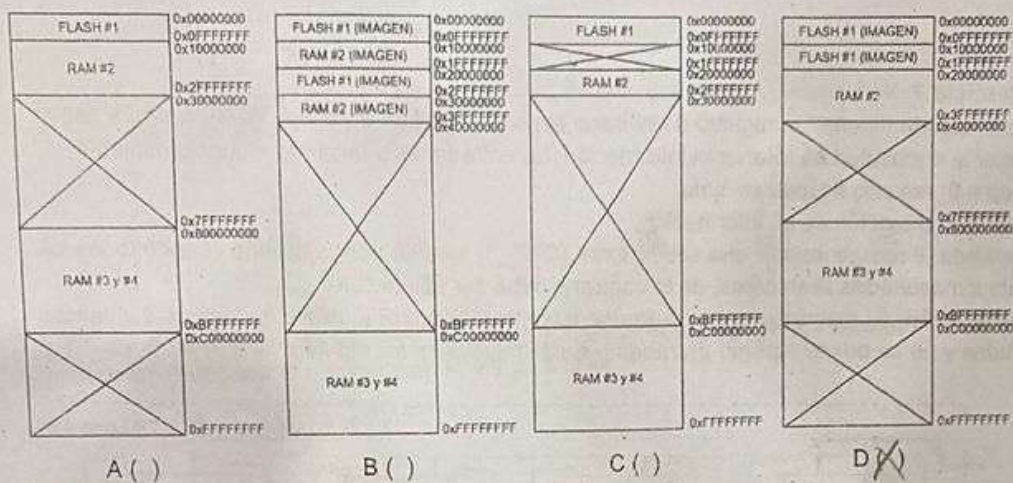
$$F = X'Y + XY'$$

Ejercicio 5

Considerando el sistema de memoria implementado en la figura:



- Completar los cuadros en líneas de puntos del diagrama con la cantidad de señales involucradas y su denominación.
- Determinar si alguno de los siguientes mapas de memoria representa correctamente la implementación del diagrama (Marcar con una X el correcto, o dejar en blanco si se considera que son todos incorrectos).



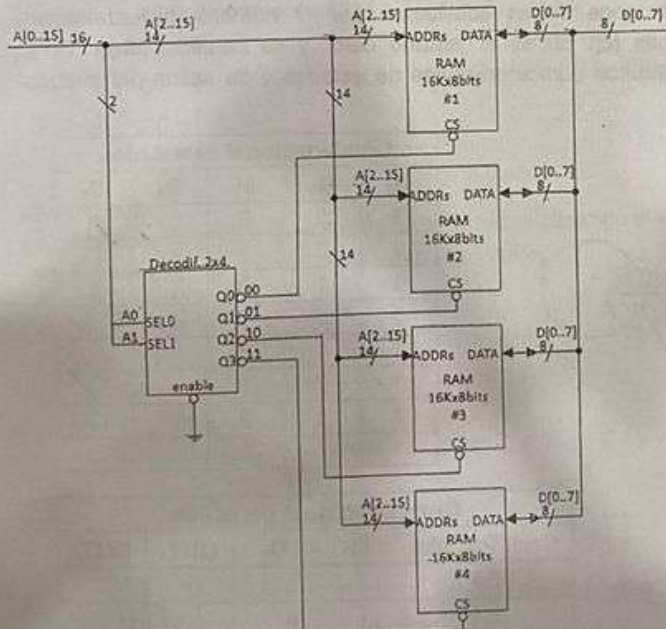
c) Calcular el espacio direccionable en palabras de 32 bits:

$$2^{32} = 4294967296 \text{ palabras.}$$

d) Responder verdadero (V) o falso (F):

- Los bloques #1 y #2 están en paralelo
- El sistema solo posee conexiones en serie.
- La memoria FLASH tiene asociada posiciones imagen.
- El decodificador manejado por A29 divide un segmento de 512M palabras en dos segmentos de 256M palabras c/u.

Ejercicio 6



Indicar en qué número de bloque de RAM se almacenan las siguientes direcciones:

- 0x3579: RAM # 2
- 0x50F0: RAM # 3
- 0xC0F2: RAM # 4
- 0x0F0F: RAM # 1

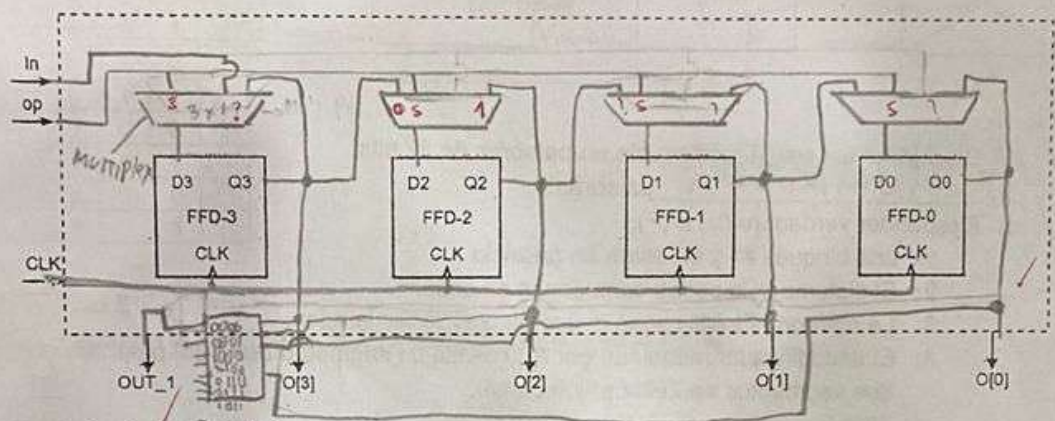
#/- Ejercicio 7

Se pretende diseñar un registro de entrada serie (In) y salida paralelo O[0-3], además debe tener la capacidad de retener la información. La entrada op selecciona el funcionamiento:

- op = 0: registro desplazamiento
- op = 1: retención de la información.

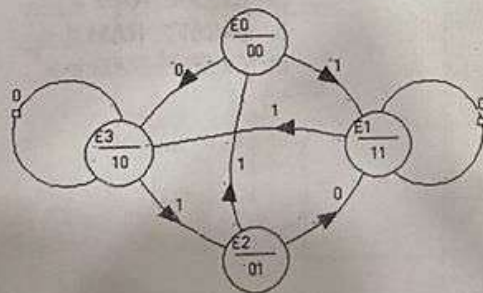
Además, debe generarse una salida extra (OUT_1) que se ponga en uno cuando todos los bits almacenados sean ceros, de lo contrario debe dar salida cero.

Aclaración: El diagrama debe realizarse a continuación, debe utilizar las entradas y salidas dadas y no se puede agregar entradas o salidas nuevas a los flip-flop.



X Ejercicio 8

Dado el siguiente diagrama de estados, con una entrada "In" de 1 bit y una salida "Out" de 2 bits, considerando que los estados deben codificarse por el número de estado en representación binaria de 2 bits (ej: E0 es el "estado cero" y se codifica como "00"), completar las tablas de los circuitos combinacionales de estados y de salida del circuito secuencial.



Combinacional de estados				
Q ₁	Q ₀	In	D ₁	D ₀
0	0	0	1	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	0
1	0	0	1	0
1	0	1	0	1
1	1	0	1	1
1	1	1	1	0

Combinacional de salida				
Codificación	Q ₁	Q ₀	OUT ₁	OUT ₀
E0	0	0	11	10
E1	1	1	10	11
E2	0	1	00	11
E3	1	0	01	10