

El diagrama de la figura es similar al datapath con control analizado en clases, pero contiene modificaciones para permitir la ejecución de una instrucción de LEGv8 que no estaba implementada originalmente.

Complete el recuadro con el mnemónico de la instrucción LEGv8 agregada, tal como aparece en la GreenCard:



Para que esta instrucción funcione correctamente se agregó una nueva señal de control "NewCont". Complete la siguiente tabla cargando el valor que deben tener esa y las demás señales de control durante la ejecución de esta nueva instrucción (completar cada campo con 1, 0 o X):

· ·		~ ~		~ ~		~	~	
Х	X	X	0	0	0	0	1	
Reg2Loc	ALUSrc	MemtoReg	RegWrite	MemRead	MemWrite	Branch	NewCont	

Suponiendo que los diferentes bloques dentro del procesador tienen las siguientes latencias:

I-Mem/ D-mem	Register File	Mux	ALU	Adder	Single gate	Register Read	Register Setup	Sign extend	Control	Shift left 2	Zero extend	Shift Left
250ps	125ps	20ps	180ps	120ps	7ps	40ps	25ps	60ps	70 ps	20ps	60ps	20ps

Cuál es la latencia de la nueva instrucción? Complete el recuadro sólo con el número resultante, en ps.



