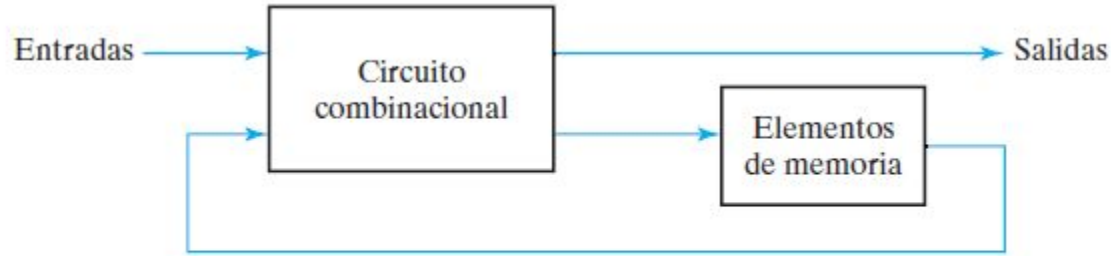


# CIRCUITOS SECUENCIALES CON RELOJ

OdC 2024

# Circuitos Secuenciales - Introducción

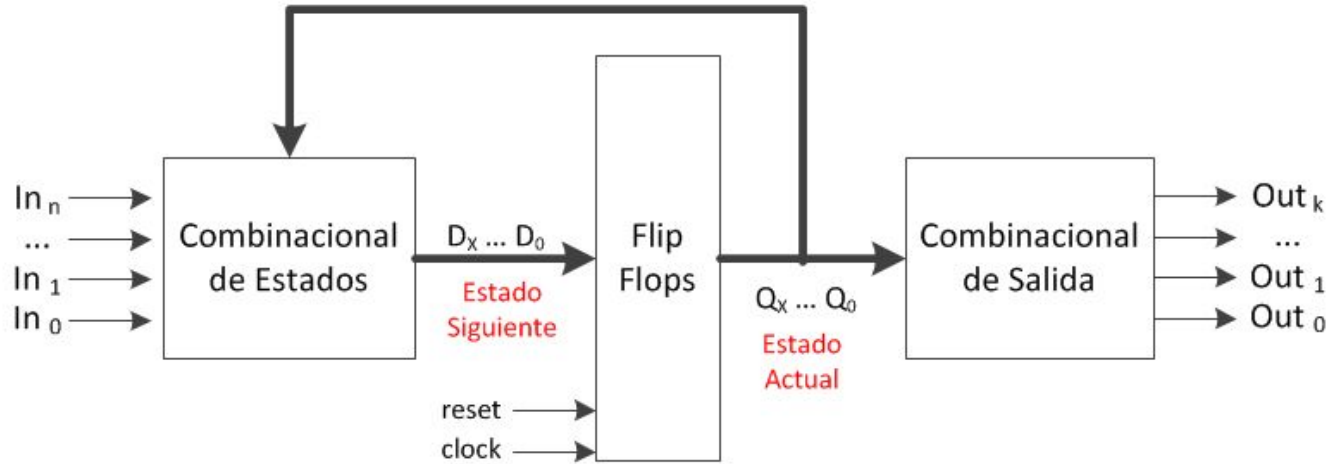


**FIGURA 5-1**

Diagrama de bloques de un circuito secuencial

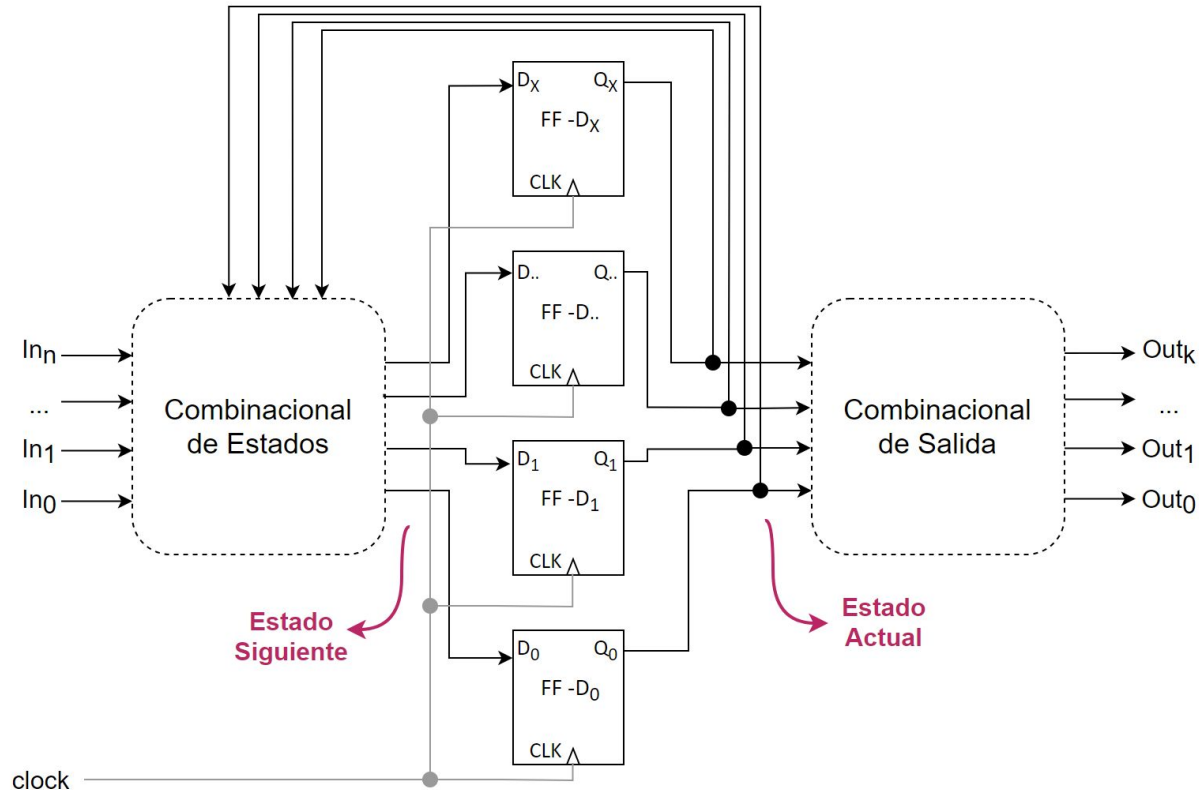
- La información almacenada en los elementos de memoria en cualquier momento dado define el estado del circuito secuencial en ese momento.
- Los elementos de almacenamiento son dispositivos capaces de guardar información binaria (1 Flip-Flop = 1 bit).

# Circuitos Secuenciales con reloj - en OdC



- El estado del flip-flop sólo puede cambiar durante una transición de pulso de reloj (flanco).
- Ecuación característica de un Flip-Flop D:  $Q(t+1)=D$

# Circuitos Secuenciales con reloj - en OdC



# Ecuaciones de estado

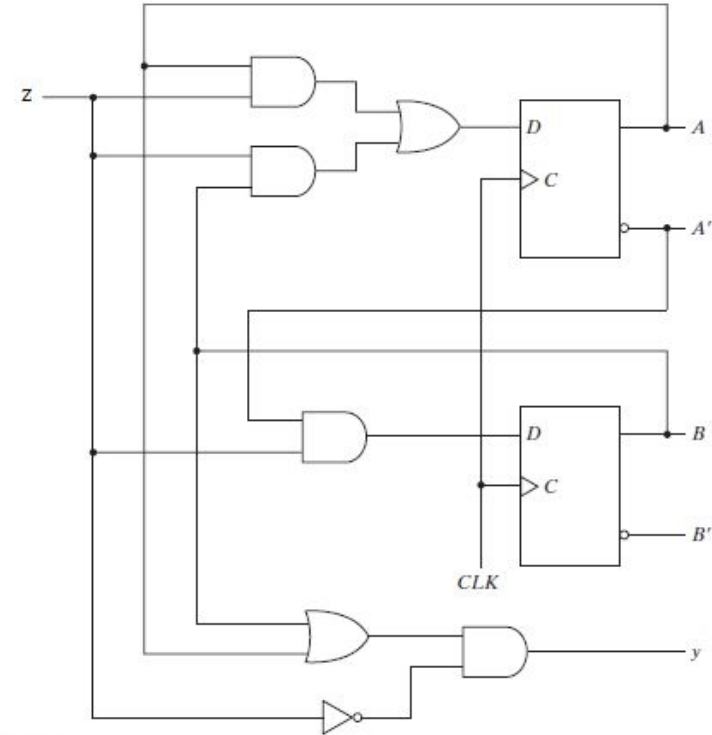
El comportamiento de los circuitos secuenciales con reloj se describe algebraicamente con ecuaciones de estado, que especifican el siguiente estado en función del estado actual y las entradas.

En el circuito secuencial de la figura:

- $A(t+1) = A(t)z(t) + B(t)z(t)$
- $B(t+1) = A'(t)z(t)$

En OdC:

- $A(t), B(t), \dots = Q_x \dots Q_0$
- $A(t+1), B(t+1), \dots = D_x \dots D_0$



**FIGURA 5-15**  
Ejemplo de circuito secuencial

# Tabla de estados

- Estado actual: estados de los flip-flops A y B en cualquier instante dado (t).
- Entrada: un valor de **z** para cada posible estado actual.
- Siguiendo estado: estados de los flip-flops un ciclo de reloj después (t+1).
- Salida: valor de **y** en el tiempo (t) para cada estado actual y condición de entrada\*.

**Tabla 5-2**

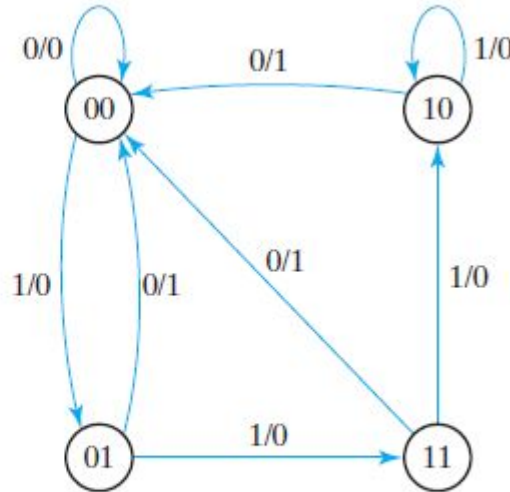
*Tabla de estados para el circuito de la figura 5-15*

Estado actual		Entrada	Siguiendo estado		Salida
A	B	z	A	B	y
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	1
0	1	1	1	1	0
1	0	0	0	0	1
1	0	1	1	0	0
1	1	0	0	0	1
1	1	1	1	0	0

- Un circuito secuencial con **m** flipflops y **n** entradas necesita  $2^{m+n}$  filas en la tabla de estados (números binarios del 0 hasta  $2^{m+n} - 1$ ).
- La sección de siguiente estado tiene **m** columnas, una para cada flip-flop.
- La sección de salida tiene tantas columnas como variables de salida haya.

# Diagrama de estados

El diagrama de estados muestra una perspectiva gráfica de las transiciones de estado. Es una representación gráfica de la información contenida en una tabla de estados.



No usaremos en OdC  
este modelo de  
diagrama de estados!

**FIGURA 5-16**

Diagrama de estados del circuito de la figura 5-15

# Modelos Mealy y Moore - Máquina de estados finitos

- Modelo Mealy: la salida es función tanto del estado actual como de la entrada. Para sincronizar un circuito tipo Mealy, las entradas del circuito secuencial se deben sincronizar con el reloj y las salidas se deben muestrear únicamente durante el flanco del reloj.
- Modelo Moore: la salida sólo es función del estado actual, por lo que se sincroniza con el reloj.

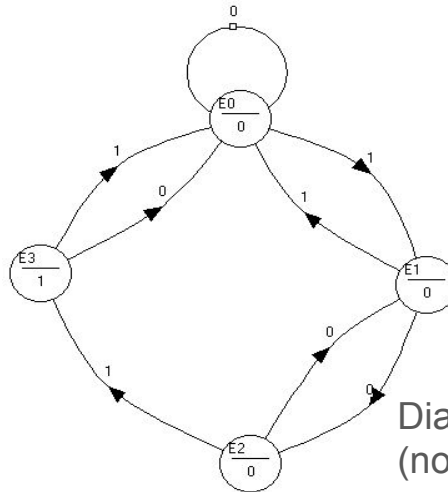


Diagrama de estados de un modelo Moore  
(no muestra la codificación del estado)



# Asignación de estados

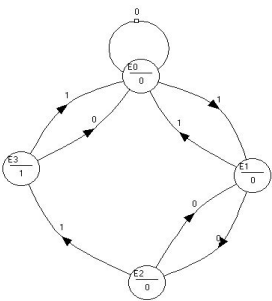
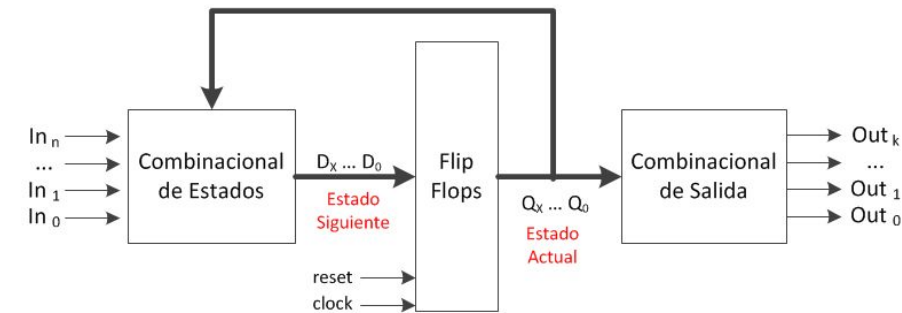
Para diseñar un circuito secuencial con componentes físicos, es necesario asignar valores binarios codificados a los estados. En el caso de un circuito con  $m$  estados, los códigos deben contener al menos  $n$  bits, donde  $2^n \geq m$ . Por ejemplo, con tres bits es posible asignar códigos a ocho estados denotados por los números binarios de 000 a 111.

**Tabla 5-9**

*Tres posibles asignaciones binarias de estados*

Estado	Asignación 1 Binaria	Asignación 2 Código Gray	Asignación 3 Un solo uno
<i>a</i>	000	000	00001
<i>b</i>	001	001	00010
<i>c</i>	010	011	00100
<i>d</i>	011	010	01000
<i>e</i>	100	110	10000

# Diseño de un circuito secuencial (Moore) - en OdC



Estado Actual			Salidas del circuito	
Codificación	Q <sub>x</sub>	Q <sub>0</sub>	Out <sub>k</sub>	Out <sub>0</sub>
E0	...	...	...	...
E1	...	...	...	...
...	...	...	...	...

Entradas del combinacional de estados				Salidas del combinacional de estados	
Estado Actual		Entradas		Estado siguiente	
Q <sub>x</sub>	Q <sub>0</sub>	In <sub>n</sub>	In <sub>0</sub>	D <sub>x</sub>	D <sub>0</sub>
...	...	...	...	...	...
...	...	...	...	...	...
...	...	...	...	...	...

# Procedimiento de diseño de un circuito secuencial

1. Obtener una tabla de estados o una representación equivalente, como un diagrama de estados, a partir de un conjunto de especificaciones.
2. Codificar los estados en binario.
3. Escoger los flip-flops a utilizar (tipo D). El número de flip-flops se deduce del número de estados que se requieren en el circuito (no directamente!).
4. Deducir las ecuaciones simplificadas de entrada y de salida de los flip-flops (se transforma a un problema de circuito combinacional).
5. Dibujar el diagrama lógico.

## Ejercicio 7 - Enunciado

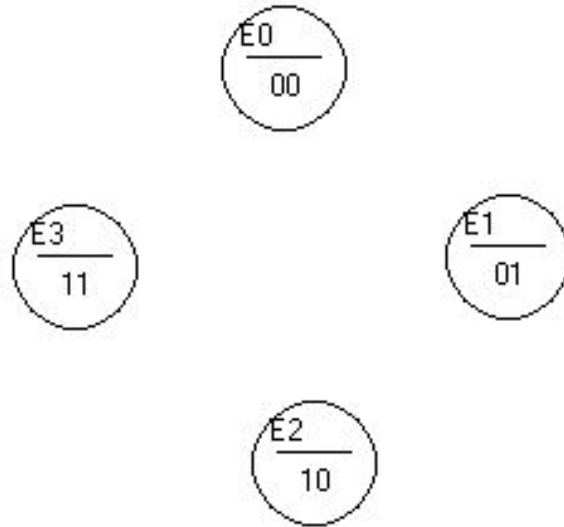
Diseñar un circuito secuencial de 4 estados “00”, “01”, “10” y “11”, con 2 entradas E y X. Los valores de salida en cada estado son iguales a la codificación de dicho estado. Funcionamiento: si E= ‘0’ el circuito permanece en el mismo estado sin importar el valor de X. Cuando E= ‘1’ y X= ‘1’ el circuito pasa al siguiente estado (de “00” a “01” a “10” a “11” y de vuelta al “00”). Cuando E= ‘1’ y X= ‘0’, el circuito vuelve al estado anterior (de “00” a “11” a “10” a “01” y de vuelta al “00”).

- Minimizar las ecuaciones en caso de ser posible.
- Implementar el circuito utilizando Flip-flops tipo D y las compuertas lógicas necesarias.

## Ej 7 - Codificación de estados y salidas

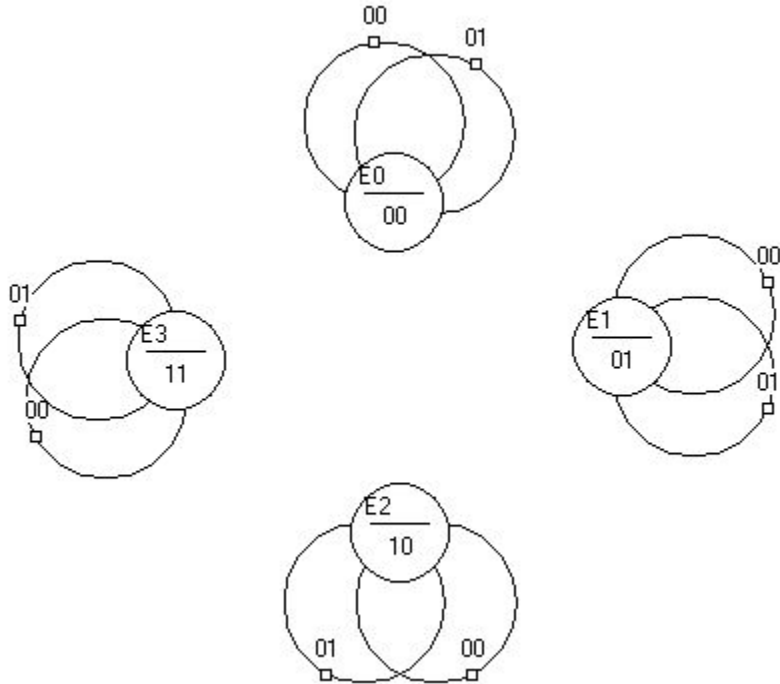
Estado Actual			Salidas del circuito	
Codificación	Q1	Q0	OUT1	OUT0
E0	0	0	0	0
E1	0	1	0	1
E2	1	0	1	0
E3	1	1	1	1

## Ej 7 - Diagrama de estados 1/4



## Ej 7 - Diagrama de estados 2/4

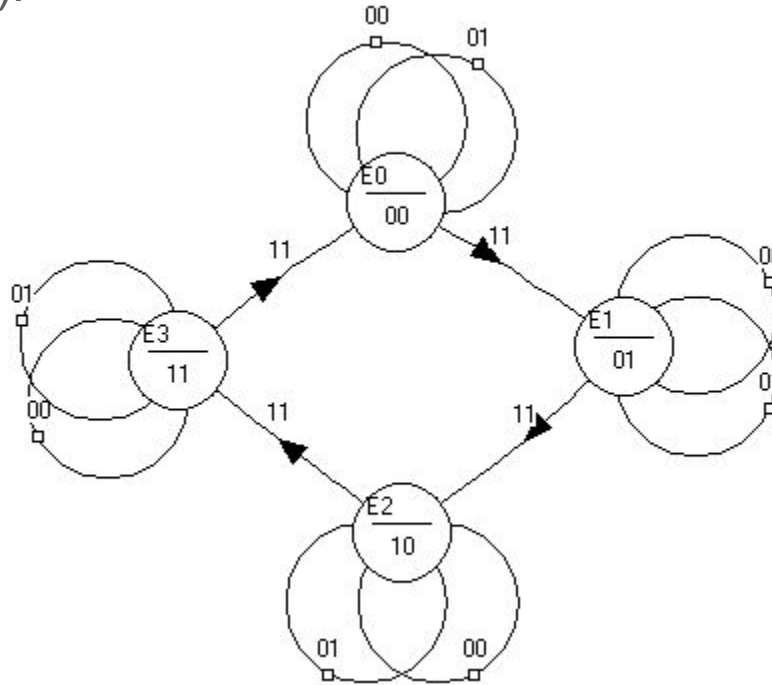
Si E= '0' el circuito permanece en el mismo estado sin importar el valor de X.



Orden de las señales  
de entrada: E-X

## Ej 7 - Diagrama de estados 3/4

Cuando E= '1' y X= '1' el circuito pasa al siguiente estado (de "00" a "01" a "10" a "11" y de vuelta al "00").

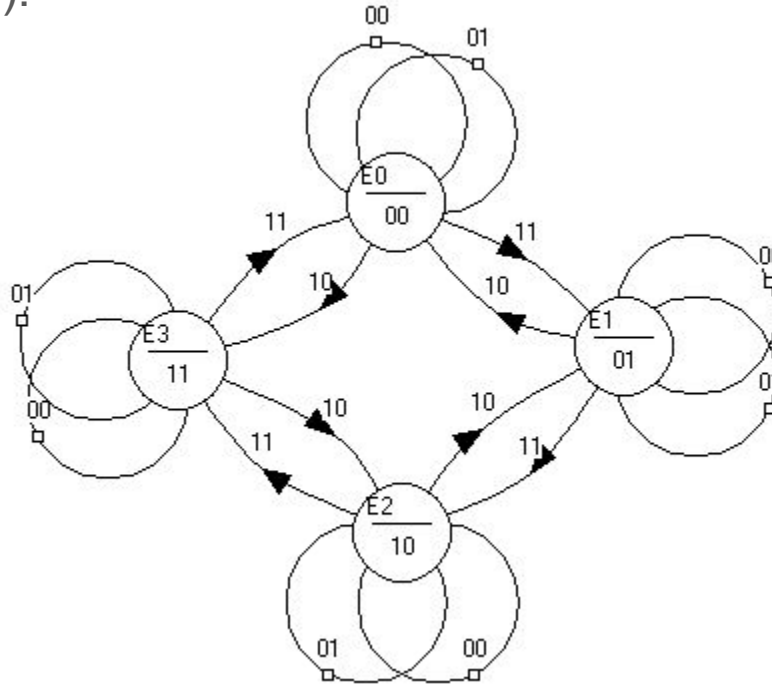


Orden de las señales  
de entrada: E-X



## Ej 7 - Diagrama de estados 4/4

Cuando  $E = '1'$  y  $X = '0'$ , el circuito vuelve al estado anterior (de "00" a "11" a "10" a "01" y de vuelta al "00").



Orden de las señales  
de entrada: E-X

## Ej 7 - Tabla de estados 1/3

Si E= '0' el circuito permanece en el mismo estado sin importar el valor de X.

Entradas del combinacional de estados				Salidas del combinacional de estados	
Estado Actual		Entradas		Estado siguiente	
Q1	Q0	E	X	D1	D0
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0		
0	0	1	1		
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0		
0	1	1	1		
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0		
1	0	1	1		
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0		
1	1	1	1		

## Ej 7 - Tabla de estados 2/3

Cuando E= '1' y X= '1' el circuito pasa al siguiente estado (de "00" a "01" a "10" a "11" y de vuelta al "00").

Entradas del combinacional de estados				Salidas del combinacional de estados	
Estado Actual		Entradas		Estado siguiente	
Q1	Q0	E	X	D1	D0
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0		
0	0	1	1	0	1
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0		
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0		
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0		
1	1	1	1	0	0

## Ej 7 - Tabla de estados 3/3

Cuando E= '1' y X= '0', el circuito vuelve al estado anterior (de "00" a "11" a "10" a "01" y de vuelta al "00").

Entradas del combinacional de estados				Salidas del combinacional de estados	
Estado Actual		Entradas		Estado siguiente	
Q1	Q0	E	X	D1	D0
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	1	1
0	0	1	1	0	1
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	0	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	0	1
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0	1	0
1	1	1	1	0	0

# Ej 7 - Ecuaciones de estado desde la tabla 1/2

Entradas del combinacional de estados				Salidas del combinacional de estados	
Estado Actual		Entradas		Estado siguiente	
Q1	Q0	E	X	D1	D0
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	1	1
0	0	1	1	0	1
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	0	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	0	1
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0	1	0
1	1	1	1	0	0

$$D1 = Q1'Q0'EX' + Q1'Q0EX + Q1Q0'E'X' + Q1Q0'E'X + Q1Q0'EX + Q1Q0E'X' + Q1Q0E'X + Q1Q0EX'$$

		Q1 Q0			
		00	01	11	10
E X	00	0	0	1	1
	01	0	0	1	1
	11	0	1	0	1
	10	1	0	1	0

$$D1_{\text{minimizada}} = Q1'Q0'EX' + Q1'Q0EX + Q1Q0X' + Q1E' + Q1Q0'X$$

# Ej 7 - Ecuaciones de estado desde la tabla 2/2

Entradas del combinacional de estados				Salidas del combinacional de estados	
Estado Actual		Entradas		Estado siguiente	
Q1	Q0	E	X	D1	D0
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	1	1
0	0	1	1	0	1
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	0	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	0	1
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0	1	0
1	1	1	1	0	0

$$D0 = Q1'Q0'EX' + Q1'Q0'EX + Q1'Q0E'X' + Q1'Q0E'X + Q1Q0'EX' + Q1Q0'EX + Q1Q0E'X' + Q1Q0E'X$$

		Q1 Q0			
		00	01	11	10
E X	00	0	1	1	0
	01	0	1	1	0
	11	1	0	0	1
	10	1	0	0	1

$$D0_{\text{minimizada}} = Q0E' + Q0'E$$

## Ej 7 - Ecuaciones de salida desde la tabla

Estado Actual			Salidas del circuito	
Codificación	Q1	Q0	OUT1	OUT0
E0	0	0	0	0
E1	0	1	0	1
E2	1	0	1	0
E3	1	1	1	1

$$\text{OUT1} = Q1Q0' + Q1Q0$$

A Karnaugh map for the output OUT1. The vertical axis is labeled Q0 with values 0 and 1. The horizontal axis is labeled Q1 with values 0 and 1. The map contains the following values: (Q1=0, Q0=0) is 0; (Q1=0, Q0=1) is 0; (Q1=1, Q0=0) is 0; (Q1=1, Q0=1) is 1. A red oval encloses the two cells where Q1=1, representing the term Q1.

Q0	Q1	
	0	1
0	0	1
1	0	1

$$\text{OUT1} = Q1$$

Estado Actual			Salidas del circuito	
Codificación	Q1	Q0	OUT1	OUT0
E0	0	0	0	0
E1	0	1	0	1
E2	1	0	1	0
E3	1	1	1	1

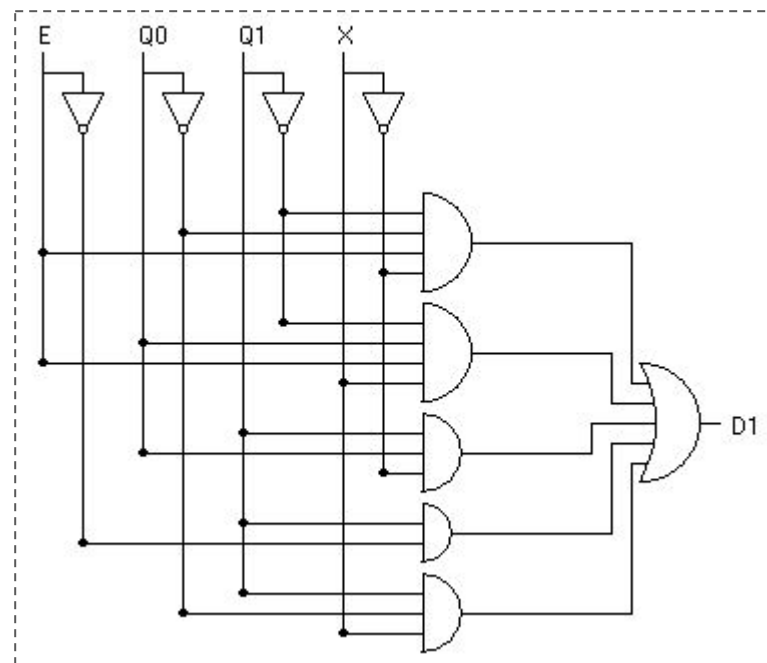
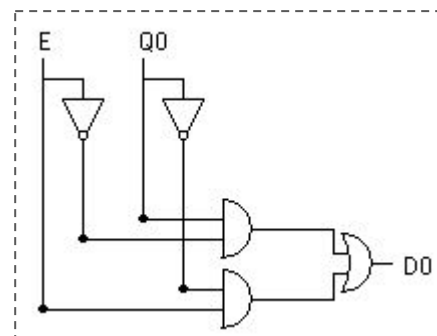
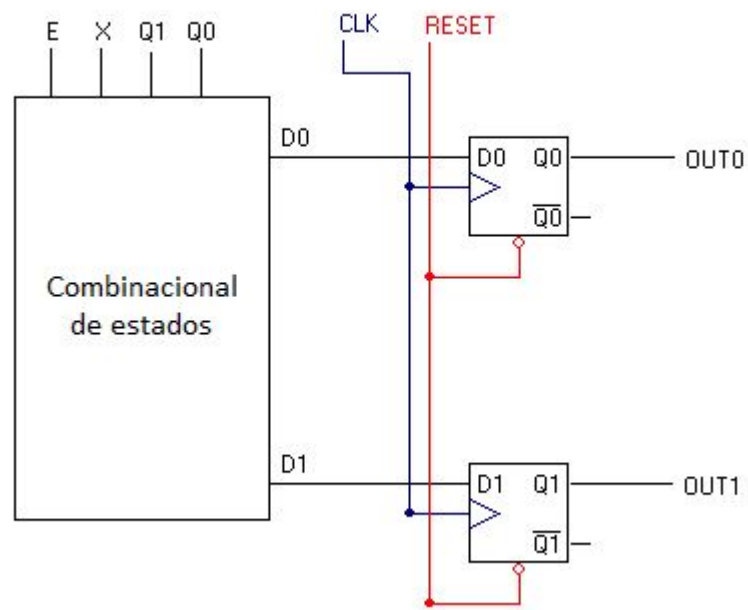
$$\text{OUT0} = Q1'Q0 + Q1Q0$$

A Karnaugh map for the output OUT0. The vertical axis is labeled Q0 with values 0 and 1. The horizontal axis is labeled Q1 with values 0 and 1. The map contains the following values: (Q1=0, Q0=0) is 0; (Q1=0, Q0=1) is 0; (Q1=1, Q0=0) is 1; (Q1=1, Q0=1) is 1. A red oval encloses the two cells where Q0=1, representing the term Q0.

Q0	Q1	
	0	1
0	0	0
1	1	1

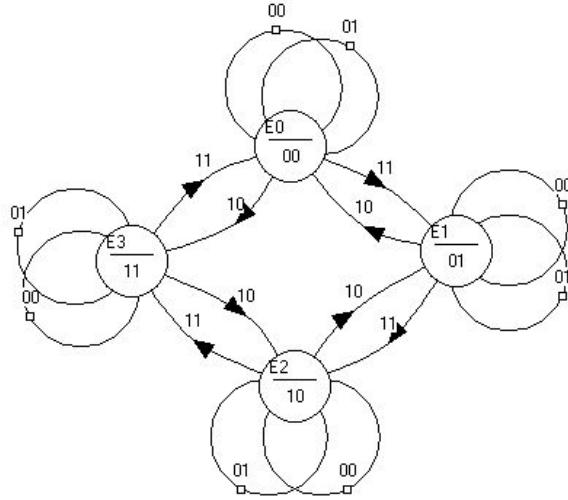
$$\text{OUT0} = Q0$$

## Ej 7 - Implementación





# Ej 7 - Ecuaciones de estado desde el diagrama



Codificación de estados		
Codificación	Q1	Q0
E0	0	0
E1	0	1
E2	1	0
E3	1	1

## Análisis para D1

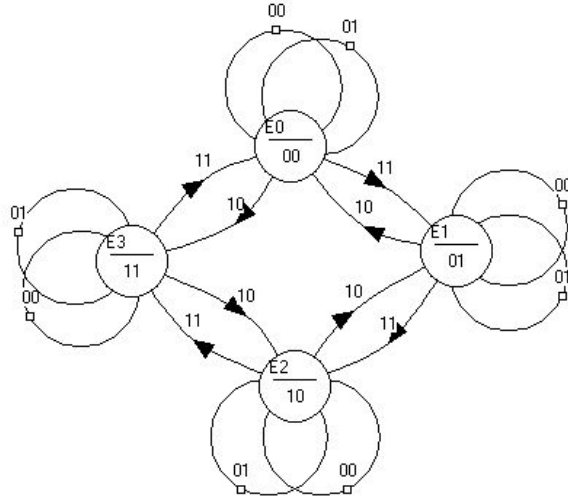
- Entradas al E2:  $E2E'X' + E2E'X + E1EX + E3EX'$
- Entradas al E3:  $E3E'X' + E3E'X + E2EX + E0EX'$

$$D1 = E2E'X' + E2E'X + E1EX + E3EX' + E3E'X' + E3E'X + E2EX + E0EX'$$

Reemplazando los estados codificados:

$$D1 = Q1Q0'E'X' + Q1Q0'E'X + Q1'Q0EX + Q1Q0EX' + Q1Q0E'X' + Q1Q0E'X + Q1Q0'EX + Q1'Q0'EX'$$

# Ej 7 - Ecuaciones de estado desde el diagrama



Codificación de estados		
Codificación	Q1	Q0
E0	0	0
E1	0	1
E2	1	0
E3	1	1

## Análisis para D0

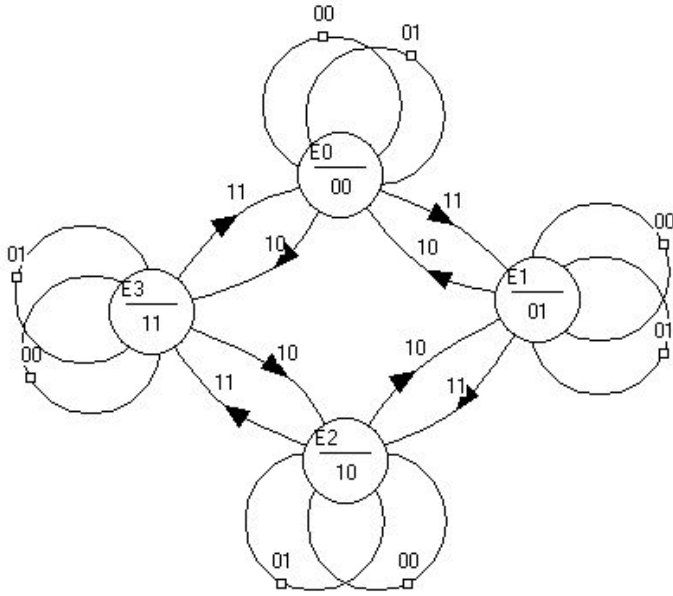
- Entradas al E1:  $E1E'X' + E1E'X + E0EX + E2EX'$
- Entradas al E3:  $E3E'X' + E3E'X + E2EX + E0EX'$

$$D0 = E1E'X' + E1E'X + E0EX + E2EX' + E3E'X' + E3E'X + E2EX + E0EX'$$

Reemplazando los estados codificados:

$$D0 = Q1'Q0E'X' + Q1'Q0E'X + Q1'Q0'EX + Q1Q0'EX' + Q1Q0E'X' + Q1Q0E'X + Q1Q0'EX + Q1'Q0'EX'$$

## Ej 7 - Ecuaciones de salida desde el diagrama



- Estados en los que  $OUT1=1$ : E2 y E3  
Reemplazando los estados codificados:

$$OUT1 = Q1Q0' + Q1Q0$$

- Estados en los que  $OUT0=1$ : E1 y E3  
Reemplazando los estados codificados:

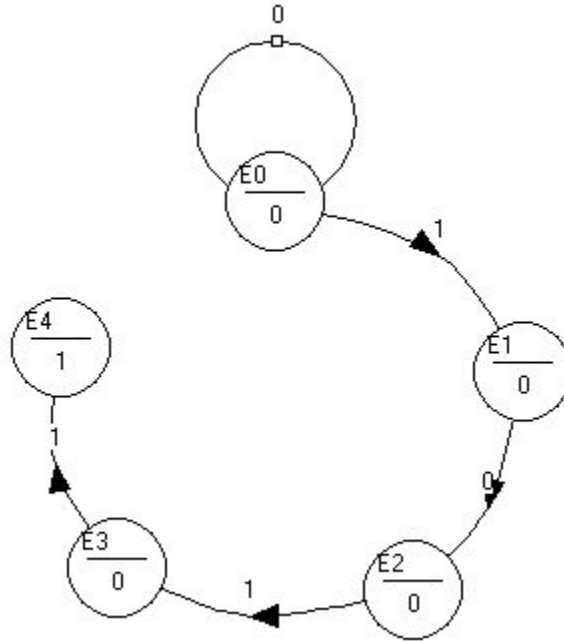
$$OUT0 = Q1'Q0 + Q1Q0$$

# Ejercicio 11 - Enunciado

Diseñar una máquina de estados que funcione como detector del patrón “1011”. La máquina debería mostrar un ‘1’ como salida cada vez que se encuentra el patrón, y un ‘0’ en caso contrario. No debe considerarse las superposiciones en la secuencia de entrada, es decir si: “...1011011...” el output correcto es “...0001000...”.

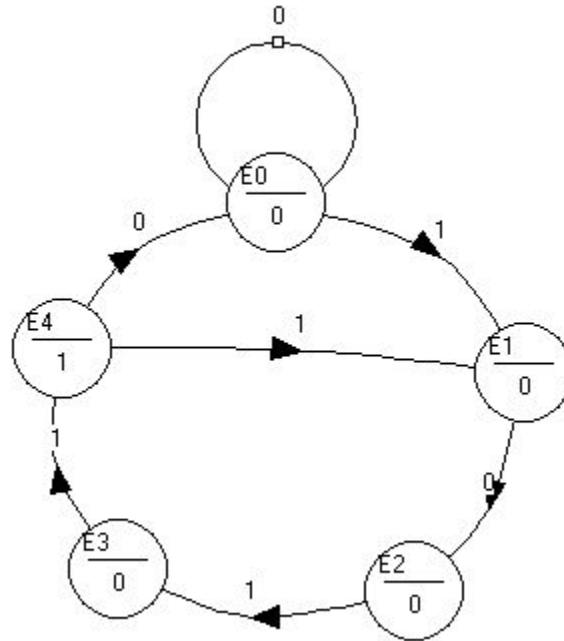
*“Es necesario que el diseñador utilice intuición y experiencia para interpretar correctamente las especificaciones del circuito (...). Una vez establecida tal especificación, y habiéndose obtenido el diagrama de estados, será posible aplicar procedimientos conocidos de síntesis para completar el diseño.” M. Mano*

## Ej 11 - Diagrama de estados 1/5



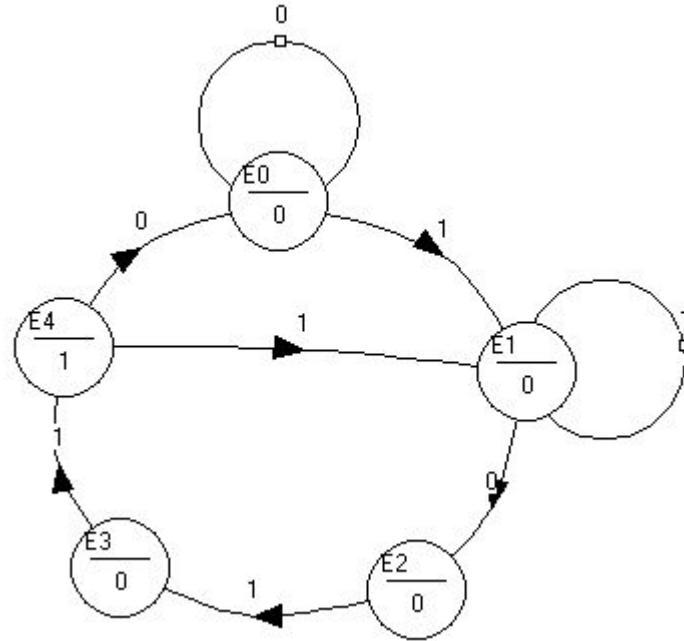
patrón "1011"

## Ej 11 - Diagrama de estados 2/5



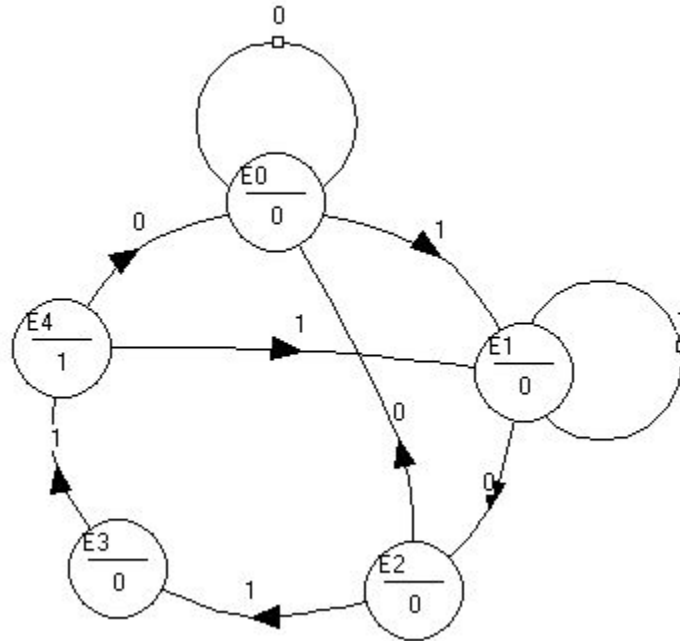
patrón "1011"

## Ej 11 - Diagrama de estados 3/5



patrón "1011"

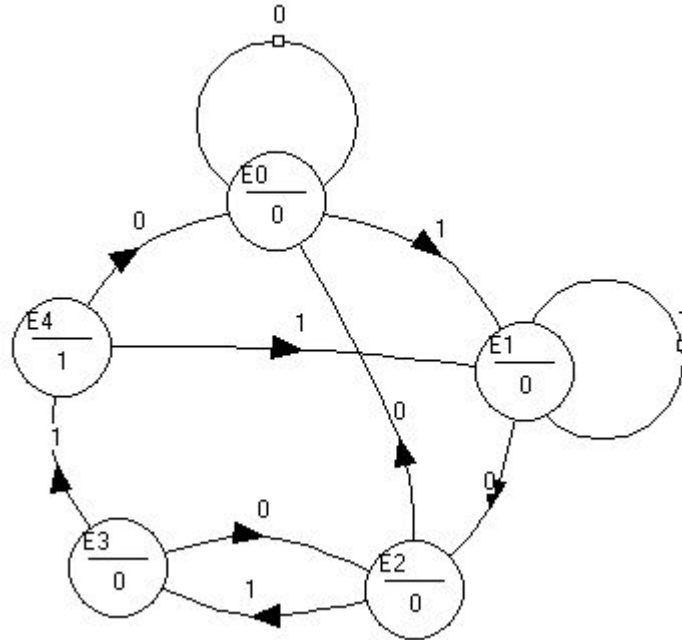
## Ej 11 - Diagrama de estados 4/5



patrón "1011"

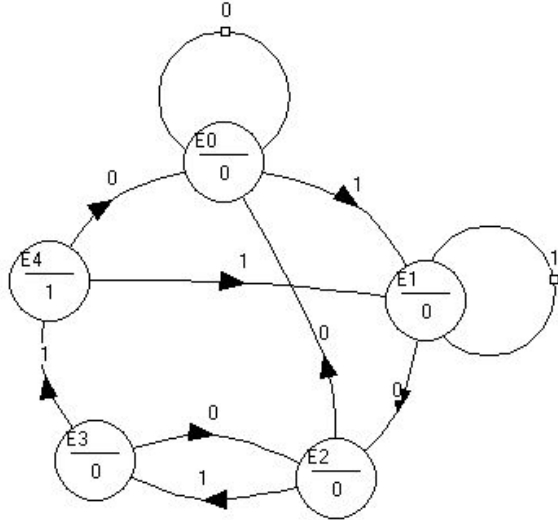


## Ej 11 - Diagrama de estados 5/5



patrón "1011"

# Ej 11 - Codificación de estados y ecuación de salida



Estado Actual				Salida
Codificación	Q2	Q1	Q0	OUT
E0	0	0	0	0
E1	0	0	1	0
E2	0	1	0	0
E3	0	1	1	0
E4	1	0	0	1
E5	1	0	1	X
E6	1	1	0	X
E7	1	1	1	X

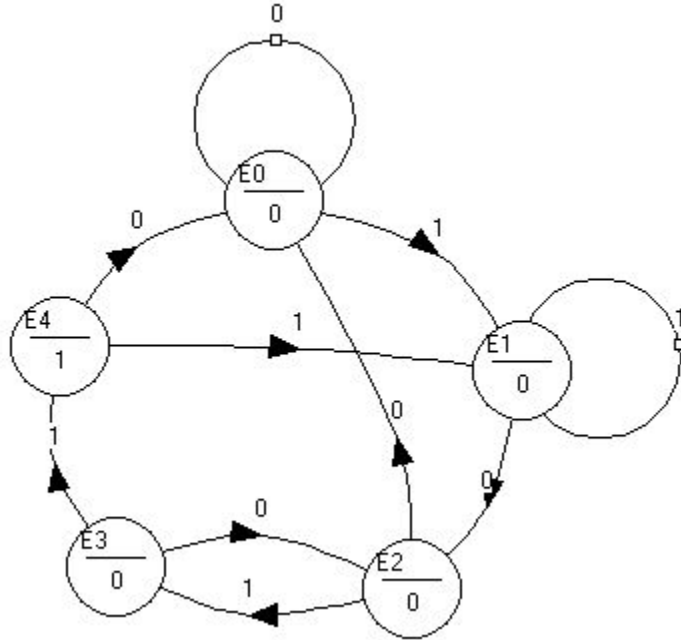
Q2 Q1					
Q0		00	01	11	10
	0	0	0	X	1
	1	0	0	X	X

$$\text{OUT} = \text{Q2}$$

¡En el enunciado no se pide minimizar las ecuaciones!

Lo hacemos para mostrar cómo se trabaja cuando hay estados no utilizados

# Ej 11 - Tabla de estados



Entradas del combinacional de estados				Salidas del combinacional de estados		
Estado Actual			Entrada	Estado siguiente		
Q2	Q1	Q0	IN	D2	D1	D0
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	0
0	0	1	1	0	0	1
0	1	0	0	0	0	0
0	1	0	1	0	1	1
0	1	1	0	0	1	0
0	1	1	1	1	0	0
1	0	0	0	0	0	0
1	0	0	1	0	0	1
1	0	1	0	X	X	X
1	0	1	1	X	X	X
1	1	0	0	X	X	X
1	1	0	1	X	X	X
1	1	1	0	X	X	X
1	1	1	1	X	X	X

# Ej 11 - Ecuaciones de estado

Q0 IN	Q2 Q1			
	00	01	11	10
00	0	0	X	0
01	0	0	X	0
11	0	1	X	X
10	0	0	X	X

Q0 IN	Q2 Q1			
	00	01	11	10
00	0	0	X	0
01	0	1	X	0
11	0	0	X	X
10	1	1	X	X

$$D2 = (Q1 * Q0 * IN)$$

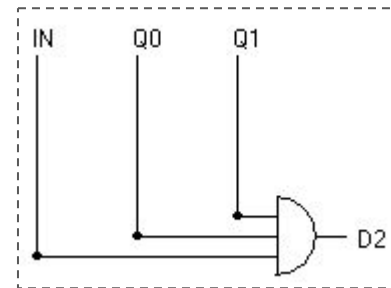
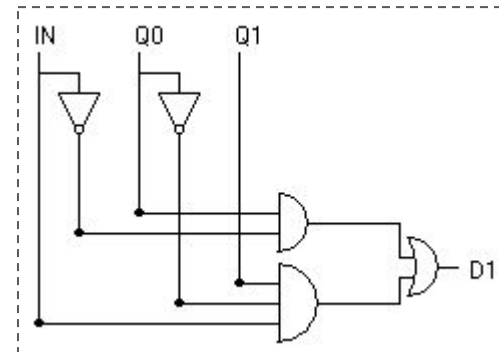
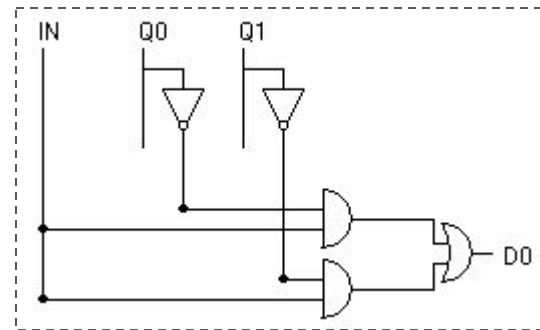
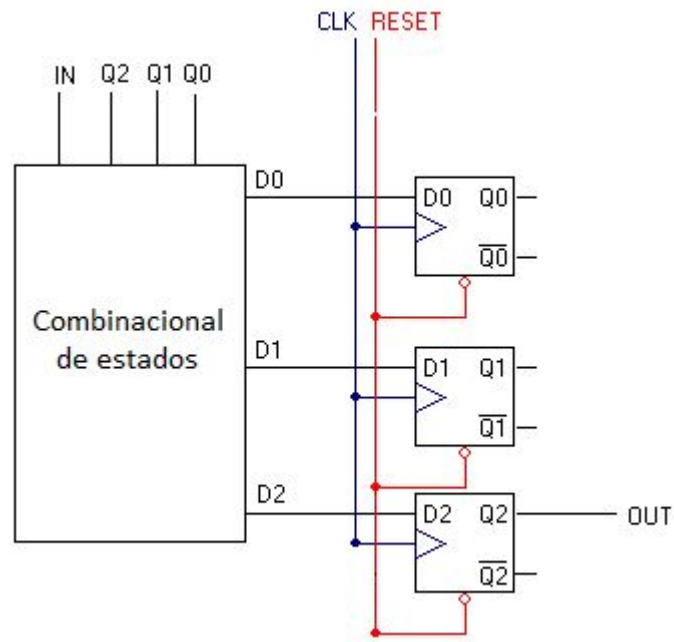
$$D1 = (Q0 * IN') + (Q1 * Q0' * IN)$$

Q0 IN	Q2 Q1			
	00	01	11	10
00	0	0	X	0
01	1	1	X	1
11	1	0	X	X
10	0	0	X	X

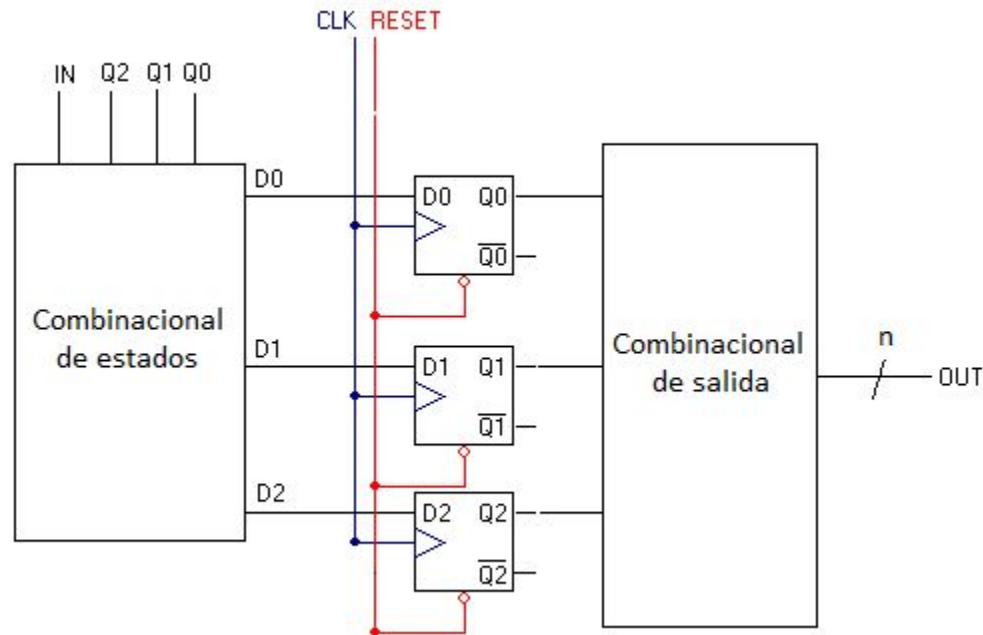
$$D0 = (Q0' * IN) + (Q1' * IN)$$

Entradas del combinacional de estados				Salidas del combinacional de estados		
Estado Actual			Entrada	Estado siguiente		
Q2	Q1	Q0	IN	D2	D1	D0
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	0
0	0	1	1	0	0	1
0	1	0	0	0	0	0
0	1	0	1	0	1	1
0	1	1	0	0	1	0
0	1	1	1	1	0	0
1	0	0	0	0	0	0
1	0	0	1	0	0	1
1	0	1	0	X	X	X
1	0	1	1	X	X	X
1	1	0	0	X	X	X
1	1	0	1	X	X	X
1	1	1	0	X	X	X
1	1	1	1	X	X	X

# Ej 11 - Implementación



# Implementación de un circuito secuencial con combinacional de salida



# Bibliografía

- MANO, M. Morris. Diseño digital. Pearson Educación, 2003.
- García J., Sanz J., Sotomayor B. Boole-Deusto, entorno de análisis y diseño de sistemas digitales combinacionales y secuenciales.