

Unsigned Addition

+ /alu/operand1	0000000F	0000000F	FFFFFFFF
+ /alu/operand2	00000005	00000005	0000000F
+ /alu/operation	0	0	
+ /alu/result	00000000	00000014	0000000E
+ /alu/error	0	0	1

Unsigned Subtraction

+ /alu/operand1	0000000F	0000000F	00000001
+ /alu/operand2	00000005	00000005	0000000F
+ /alu/operation	0	1	
+ /alu/result	00000000	0000000A	FFFFFFFF2
+ /alu/error	0	0	2

Two's Complement Addition

+ /alu/operand1	0000000F	8000000A	7FFFFFFF	80000000
+ /alu/operand2	00000005	00000006	0000000A	80000001
+ /alu/operation	0	2		
+ /alu/result	00000000	80000010	80000009	00000001
+ /alu/error	0	0	1	2

Two's Complement Subtraction

+ /alu/operand1	0000000F	00000010	7FFFFFFF	80000000
+ /alu/operand2	00000005	0000000A	F000000F	0FFFFFFF
+ /alu/operation	0	3		
+ /alu/result	00000000	00000006	8FFFFFF0	70000001
+ /alu/error	0	0	1	2

Two's Complement Multiplication

+ /alu/operand1	FFFFFFFF	0000000F	80000000	F0000000
+ /alu/operand2	00000000	00000002	8000000F	0FFFFFFF
+ /alu/operation	B	4		
+ /alu/result	00000000	0000001E	80000000	10000000
+ /alu/error	0	0	1	2

Two's Complement Division

+ /alu/operand1	FFFFFFFF	00000010	0000000F	80000000
+ /alu/operand2	00000000	00000002	00000000	FFFFFFFF
+ /alu/operation	B	5		
+ /alu/result	00000000	00000008	00000000	80000000
+ /alu/error	0	0	3	2

Logical AND

/alu/operand1	AAAAAAA	00000001					
/alu/operand2	00000000	00000001	00101010		00000000		
/alu/operation	B	6					
/alu/result	55555555	00000001			00000000		
/alu/error	0	0					

Bitwise AND

/alu/operand1	FFFFFFF	11111111	77777777		FFFFFFF		
/alu/operand2	00000000	11111111	88888888		AAAAAAA		
/alu/operation	B	7					
/alu/result	00000000	11111111	00000000		AAAAAAA		
/alu/error	0	0					

Logical OR

/alu/operand1	AAAAAAA	00000001	01001000		00000000		
/alu/operand2	00000000	00000000	00000001		00000000		
/alu/operation	B	8					
/alu/result	55555555	00000001			00000000		
/alu/error	0	0					

Bitwise OR

/alu/operand1	FFFFFFF	77777777	11111111		FFFFFFF		
/alu/operand2	00000000	88888888	00000000		AAAAAAA		
/alu/operation	B	9					
/alu/result	00000000	FFFFFFF	11111111		FFFFFFF		
/alu/error	0	0					

Logical NOT

/alu/operand1	AAAAAAA	00000001	00010101		00000000		
/alu/operand2	00000000	00000000					
/alu/operation	B	A					
/alu/result	55555555	00000000			00000001		
/alu/error	0	0					

Bitwise NOT

/alu/operand1	FFFFFFF	FFFFFFF		00000000		AAAAAAA	
/alu/operand2	AAAAAAA	00000000					
/alu/operation	9	B					
/alu/result	FFFFFFF	00000000		FFFFFFF		55555555	
/alu/error	0	0					