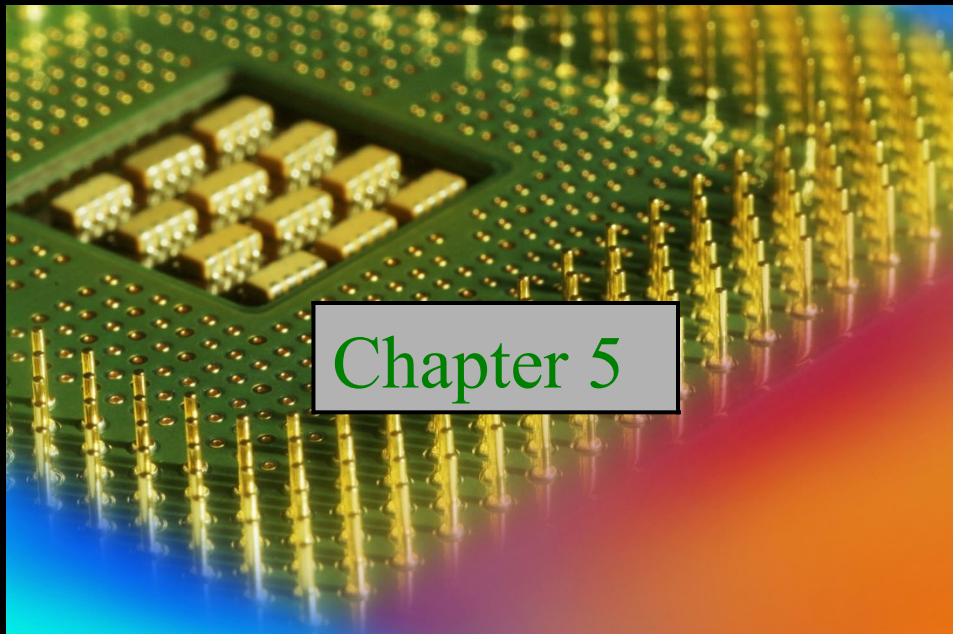


Digital Fundamentals

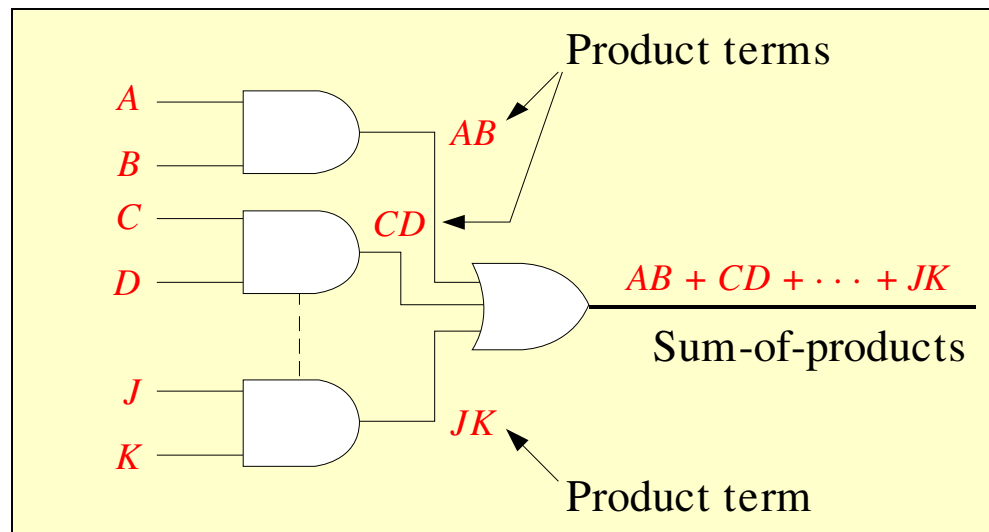
Tenth Edition

Floyd

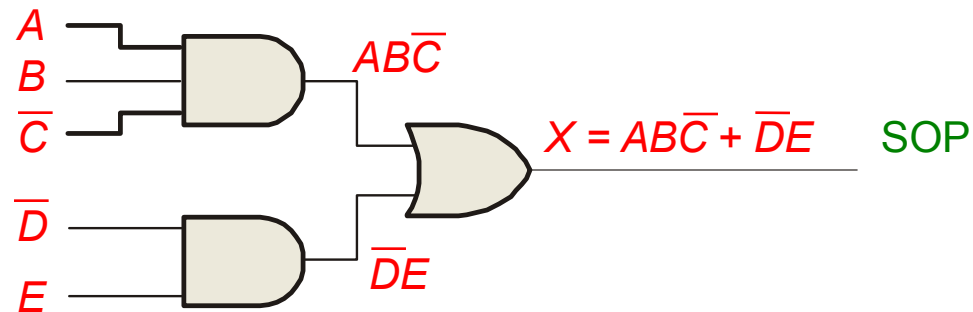


Mantık Devreleri

In Sum-of-Products (SOP) form, basic combinational circuits can be directly implemented with AND-OR combinations if the necessary complement terms are available.

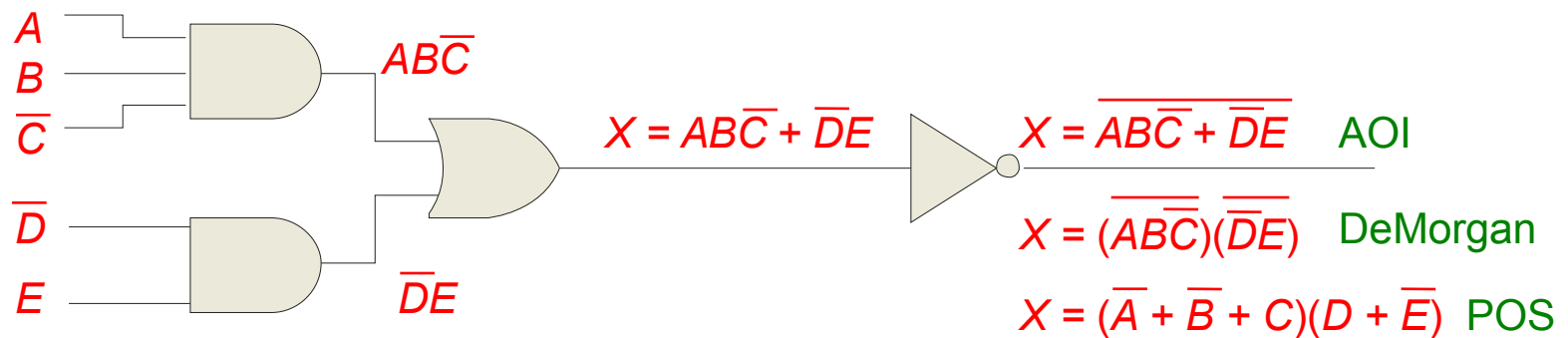


Bir SOP uygulamasına bir örnek gösterilmektedir. SOP ifadesi, girdi değişkenlerinin ve bunların değillerinin bir VE-VEYA kombinasyonudur.



Bir çarpımların toplamı (SOP) formunun çıkışı tersine çevrildiğinde (değil'i alındığında), devre bir AND-OR-Invert (AOI) devresi olarak adlandırılır ve toplamaların çarpımı (POS) formuna dönüşür.

AOI uygulamasına bir örnek gösterilmektedir. Çıktı ifadesine, DeMorgan teoremini uygularsak POS ifadesine dönüşür.



Exclusive-OR (Özel VEYA)

Ex-OR kapısının doğruluk tablosu

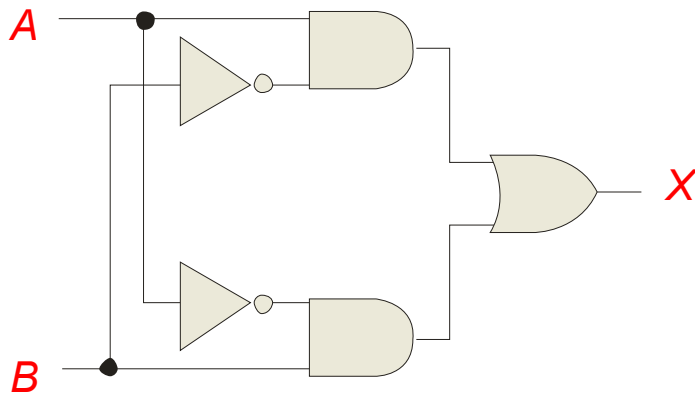
A ve B farklı olduğunda çıkışın 1 (HIGH) olduğuna dikkat edin.

Boolean ifadesi ise

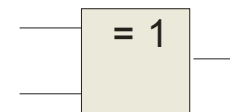
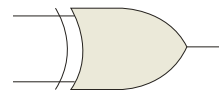
$$X = \bar{A}B + A\bar{B}$$

Inputs		Output
A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

Devre şöyle oluşturulabilir.



Sembol:



Summary

Exclusive-NOR (Özel VEYA DEĞİL)

Ex-NOR kapısının doğruluk tablosu

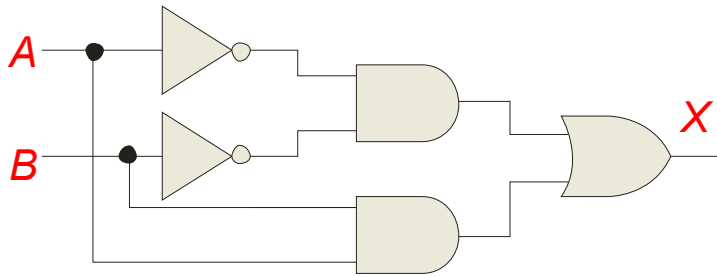
A ve B aynı olduğunda çıkışın 1 (HIGH) olduğuna dikkat edin.

Boolean ifadesi ise

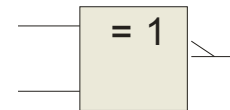
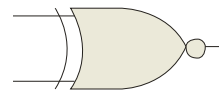
$$X = \overline{A}\overline{B} + AB$$

Inputs		Output
A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

Devresi şöyle çizilebilir;

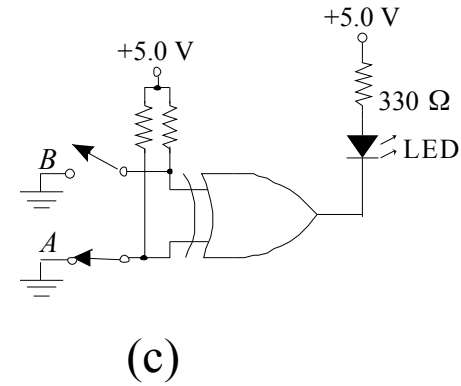
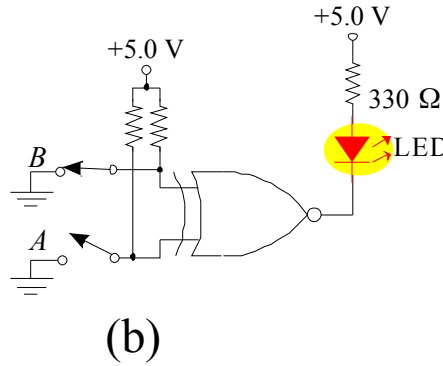
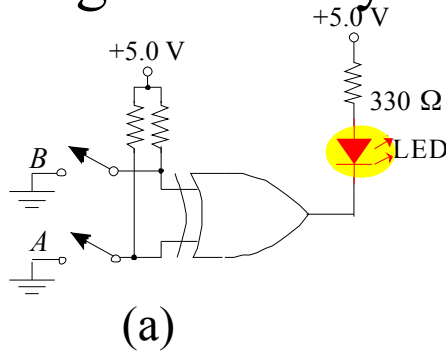


Sembol:



Örnek

Her devre için LED'in açık mı yoksa kapalı mı olması gerektiğini belirleyin.



Çözüm

Devre (a): XOR, girişler aynı, çıkış 0 (LOW), LED AÇIK.

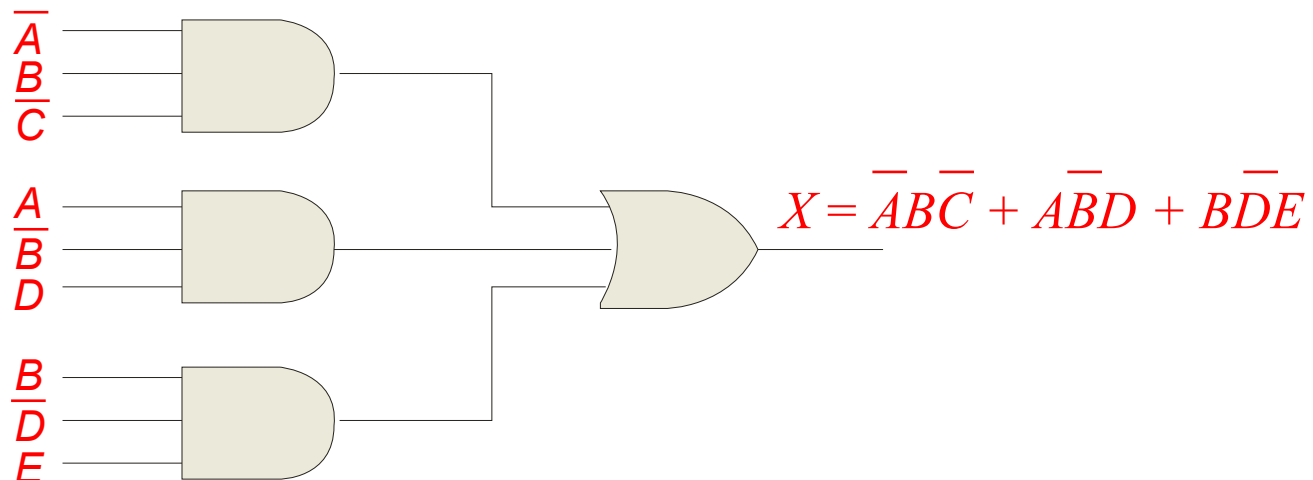
Devre (b): XNOR, girişler farklı, çıkış 0 (LOW), LED AÇIK.

Devre (c): XOR, girişler farklı, çıkış 1 (HIGH), LED KAPALI.

Bir SOP ifadesinin uygulanması için, önce AND terimleri oluşturulur sonra bu terimler OR'lanır.

Ör= $X = \overline{A}BC + A\overline{B}D + B\overline{D}E$ Boole ifadesini uygulayacak devreyi gösterin. (Değişkenlerin ve değillerinin mevcut olduğunu varsayın.)

Çözüm: Üç 3-girişli AND kapıları kullanarak terimleri oluşturun. Ardından üç terimi 3 girişli bir OR kapısı kullanarak birleştirin.



Karnaugh Harita Uygulaması

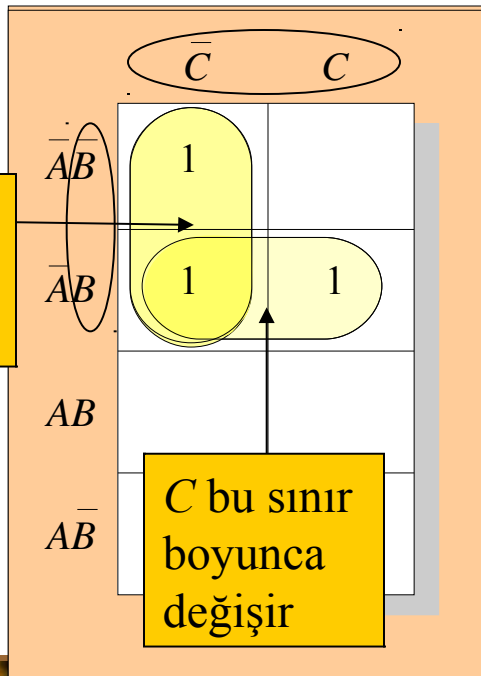
Temel kombinasyonel mantık devreleri için Karnaugh haritası okunabilir ve devre minimum SOP olarak çizilebilir.

Örnek: Doğruluk tablosundan bir Karnaugh haritası çıkarılır. Minimum SOP ifadesini okuyun ve devreyi çizin.

Çözüm:

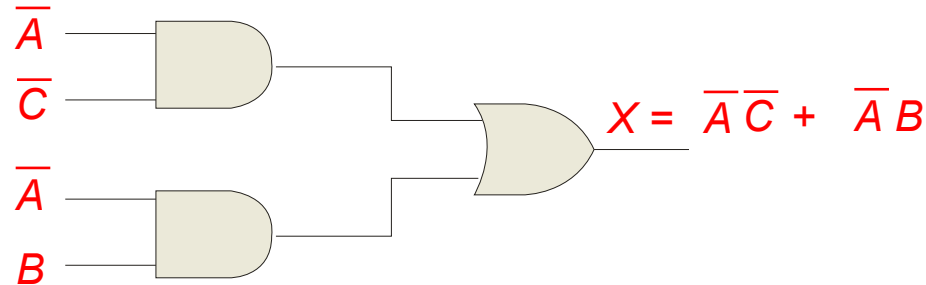
1. 1'leri belirtildiği gibi örtüşen iki grup halinde gruplayın.
2. Bir sınır boyunca değişen herhangi bir değişkeni eleyerek her grubu okuyun.
3. Dikey grup şöyle okunur: $\overline{A}\overline{C}$.
4. Yatay grup şöyle okunur: $\overline{A}B$.

Devre bir sonraki slaytta:



devamı...

Devre:



Sonuç, çarpımların toplamı olarak gösterilir.

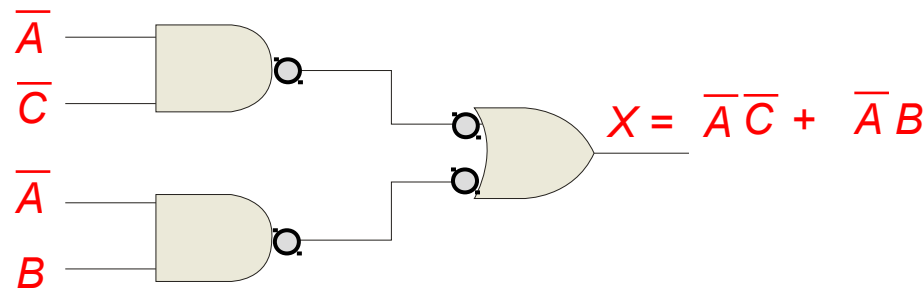
Bu formu yalnızca metinde ve aşağıdaki örnekte gösterildiği gibi NAND kapılarını kullanarak uygulamak basit bir konudur.

NAND Kapısı

Örnek: Önceki örnekteki devreyi yalnızca NAND kapılarını kullanan bir devreye dönüştürelim.

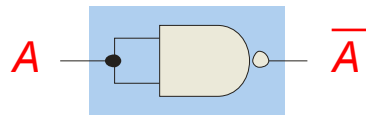
Çözüm:

Boole cebirinden, değişkenin Değil'inin Değili kendisine eşit olduğunu hatırlayın. Yukarıdaki devreye değil baloncukları ekleyerek, kolayca NAND kapısına dönüştürülür:

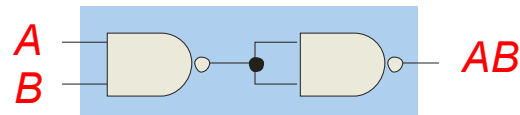


Universal Kapılar

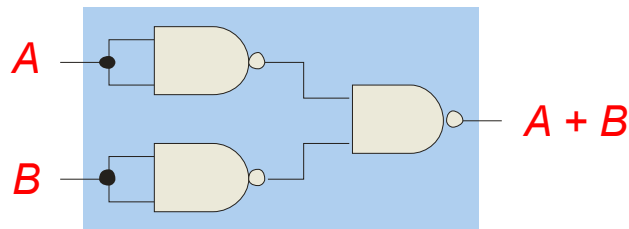
NAND kapılarına bazen evrensel kapılar denir çünkü bunlar diğer temel Boolean fonksiyonlarını üretmek için kullanılabilir.



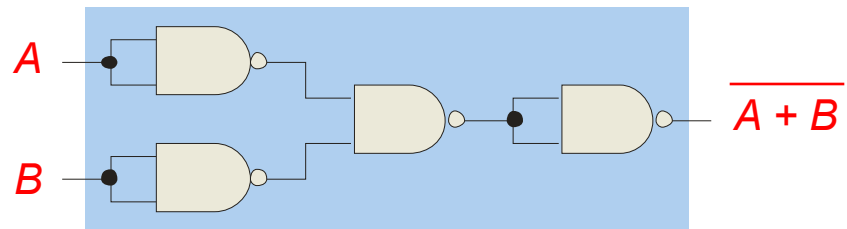
Inverter



AND kapısı



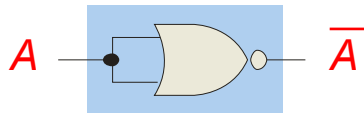
OR kapısı



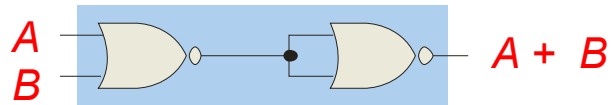
NOR kapısı

Universal Kapılar

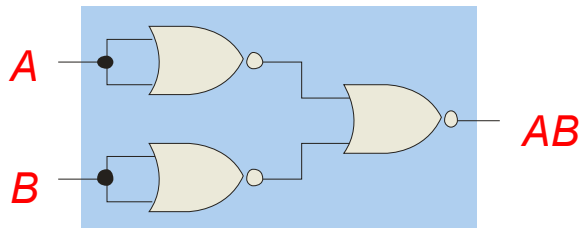
NOR kapıları aynı zamanda evrensel kapılardır ve tüm temel kapıları oluşturabilir.



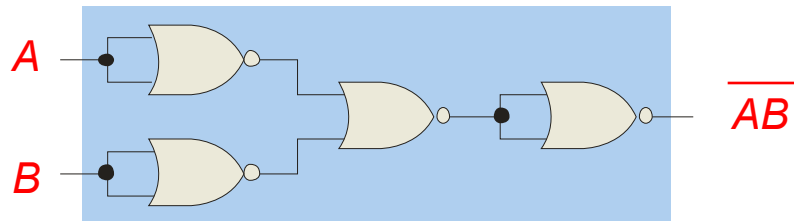
Inverter



OR kapısı



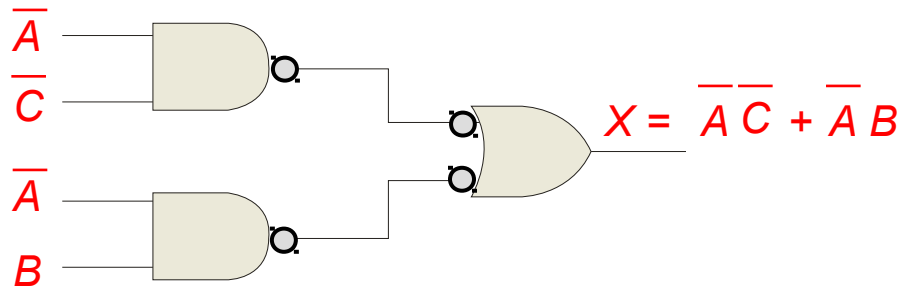
AND kapısı



NAND kapısı

NAND Kapısı

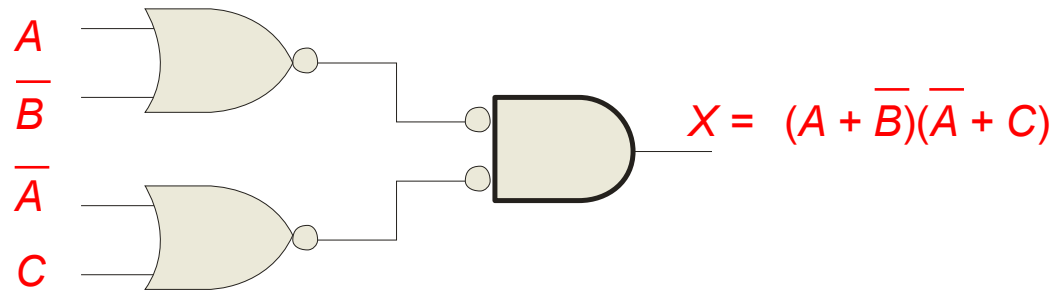
DeMorgan teoreminden $\overline{AB} = \overline{A} + \overline{B}$ olduğunu hatırlayın. Eşdeğer semboller kullanarak, SOP formlarının mantığını okumak daha kolaydır. Önceki örnek bu fikri göstermektedir:



Bir hat üzerindeki bağlı iki balonu (zihinsel olarak) iptal ederseniz, devreyi okumak kolaydır.

NOR Kapısı

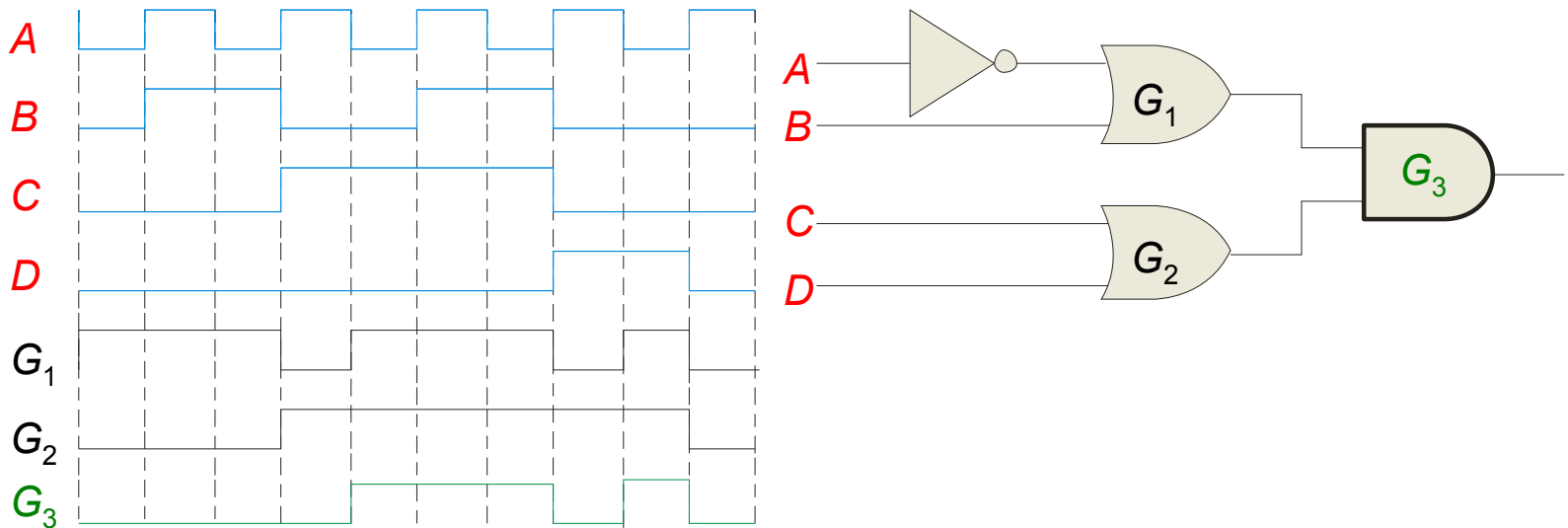
Alternatif olarak, DeMorgan teoremi $\overline{A + B} = \overline{A} \overline{B}$ şeklinde yazılabilir. Eşdeğer semboller kullanılarak, POS formlarının mantığını okumak daha kolaydır. Örneğin,



Yine, bir hat üzerindeki iki bağlantılı balonu iptal ederseniz devreyi okumak kolaydır.

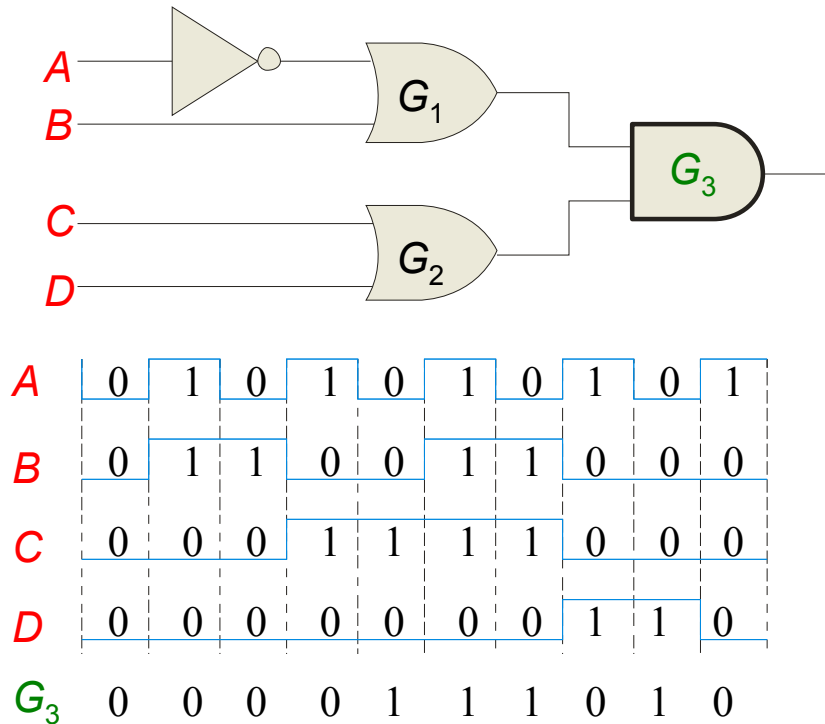
Puls Dalga Formları

Puls'li girdilere sahip mantık devreleri için çıktı, ara çıktılar geliştirilerek ve sonucu birleştirilerek tahmin edilebilir. Örneğin, gösterilen devre, OR kapılarının çıkışlarında analiz edilebilir:



Puls Dalga Formları

Alternatif olarak, devre için doğruluk tablosunu oluşturabilir ve dalga formlarına 0'lar ve 1'ler girebilirsiniz. Ardından tablodan çıktıyı okuyun.



Girişler				Çıkış
A	B	C	D	X
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



Anahtar Terimler

Universal Kapı

Ya NAND ya da NOR kapısı. Evrensel terimi, herhangi bir mantık işlevinin bu kapı tarafından veya bu türden bir kapı kombinasyonu tarafından oluşturulmasına izin veren bir kapının özelliğini ifade eder.

Negative-OR

Girişler aktif-LOW (0) olduğunda bir NAND kapısı OR kapısının feğili işlevini görür.

Negative-AND

Girişler aktif-LOW (0) olduğunda bir NOR kapısı AND kapısının değıli işlevini görür.

Quiz

1. Assume an AOI expression is $\overline{AB + CD}$. The equivalent POS expression is

a. $(A + B)(C + D)$

b. $(\overline{A} + \overline{B})(\overline{C} + \overline{D})$

c. $\overline{(A + B)(C + D)}$

d. none of the above

Quiz

2. The truth table shown is for

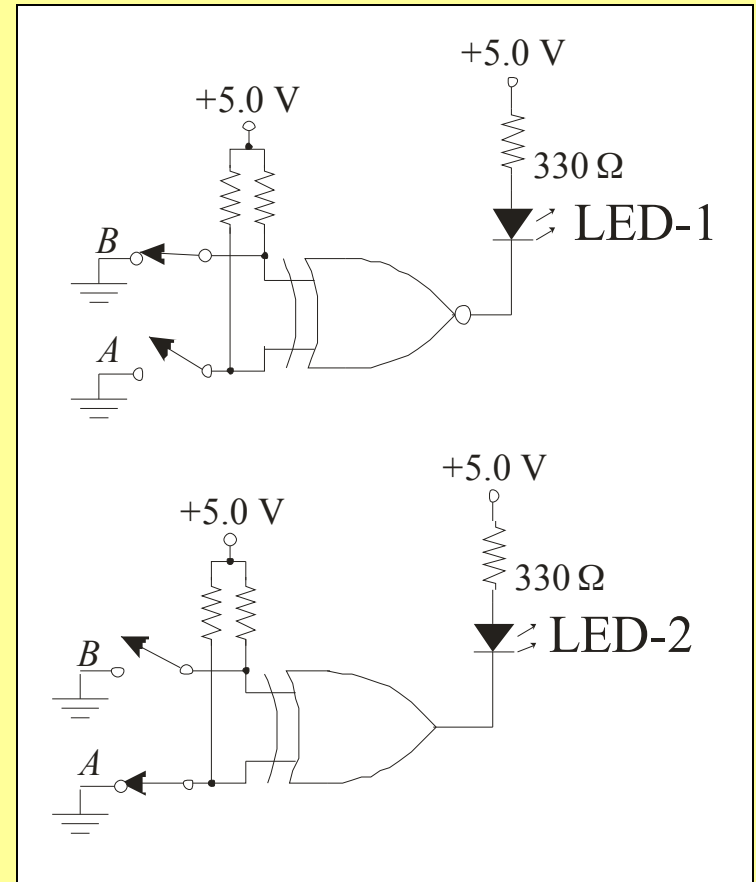
- a. a NAND gate
- b. a NOR gate
- c. an exclusive-OR gate
- d. an exclusive-NOR gate

Inputs		Output
A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

Quiz

3. An LED that should be ON is

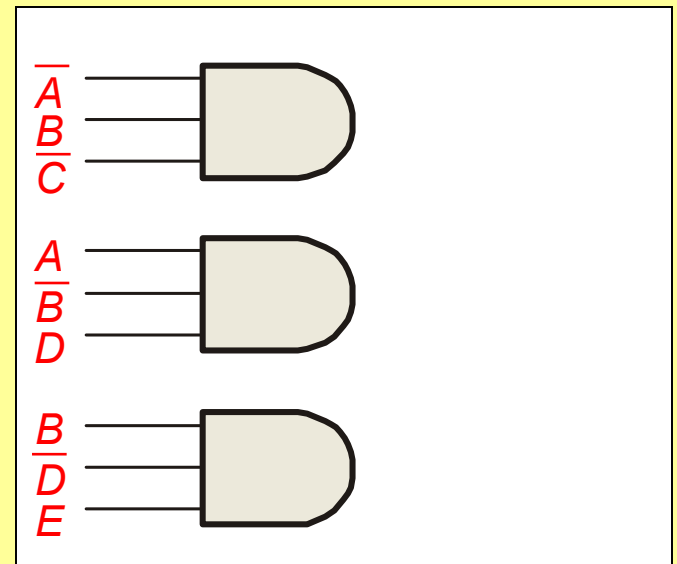
- a. LED-1
- b. LED-2
- c. neither
- d. both



Quiz

4. To implement the SOP expression $X = \bar{A}\bar{B}\bar{C} + A\bar{B}D + B\bar{D}E$, the type of gate that is needed is a

- a. 3-input AND gate
- b. 3-input NAND gate
- c. 3-input OR gate
- d. 3-input NOR gate



Quiz

5. Reading the Karnaugh map, the logic expression is

a. $\overline{A}\overline{C} + \overline{A}B$

b. $\overline{A}B + \overline{A}\overline{C}$

c. $A\overline{B} + B\overline{C}$

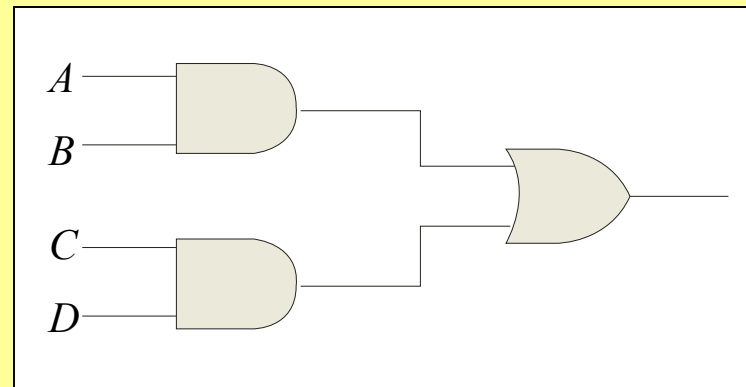
d. $\overline{A}B + \overline{A}\overline{C}$

	\overline{C}	C
$\overline{A}\overline{B}$	1	
$\overline{A}B$	1	1
AB		
$A\overline{B}$		

Quiz

6. The circuit shown will have identical logic out if all gates are changed to

- a. AND gates
- b. OR gates
- c. NAND gates
- d. NOR gates



Quiz

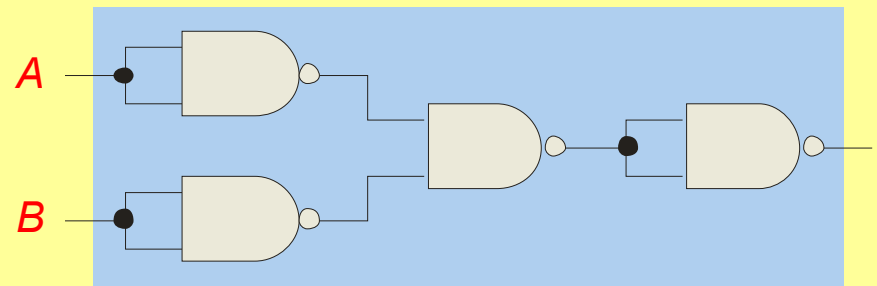
7. The two types of gates which are called *universal gates* are

- a. AND/OR
- b. NAND/NOR
- c. AND/NAND
- d. OR/NOR

Quiz

8. The circuit shown is equivalent to an

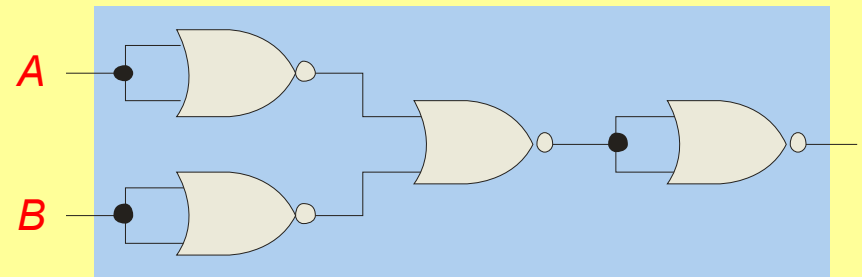
- a. AND gate
- b. XOR gate
- c. OR gate
- d. none of the above



Quiz

9. The circuit shown is equivalent to

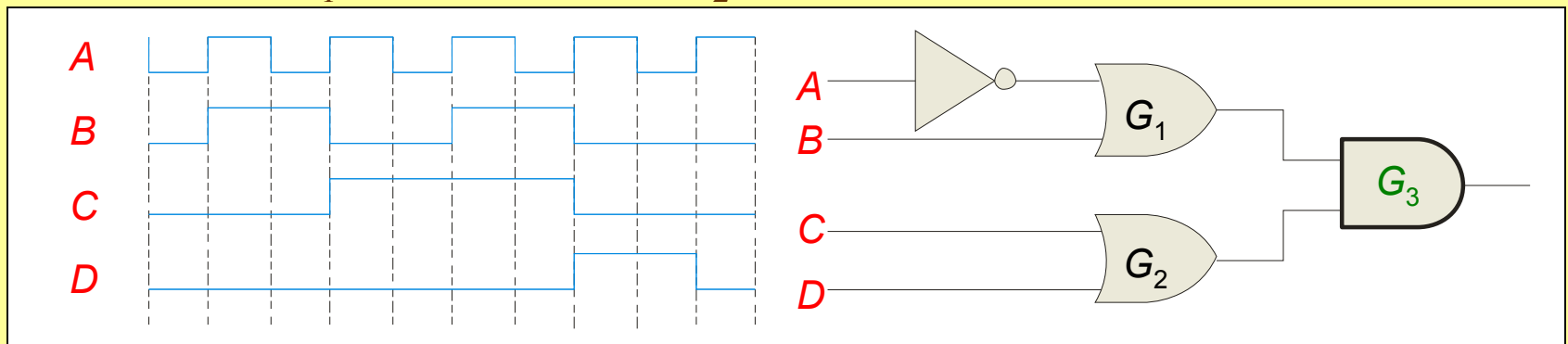
- a. an AND gate
- b. an XOR gate
- c. an OR gate
- d. none of the above



Quiz

10. During the first *three* intervals for the pulsed circuit shown, the output of

- a. G_1 is LOW and G_2 is LOW
- b. G_1 is LOW and G_2 is HIGH
- c. G_1 is HIGH and G_2 is LOW
- d. G_1 is HIGH and G_2 is HIGH



Quiz

Answers:

- | | |
|------|-------|
| 1. b | 6. c |
| 2. d | 7. b |
| 3. a | 8. c |
| 4. c | 9. a |
| 5. d | 10. c |