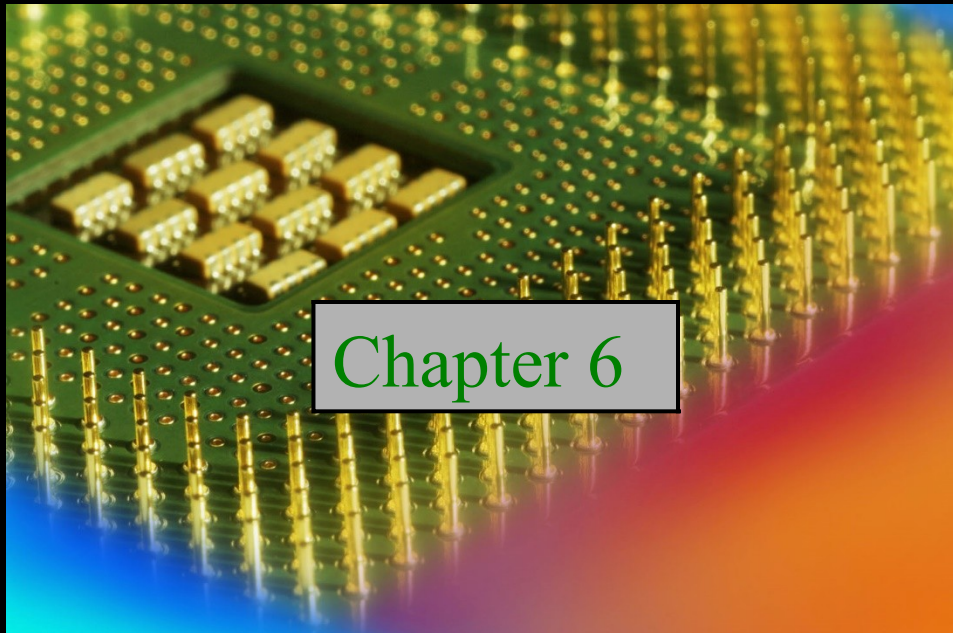


# Digital Fundamentals

Tenth Edition

Floyd



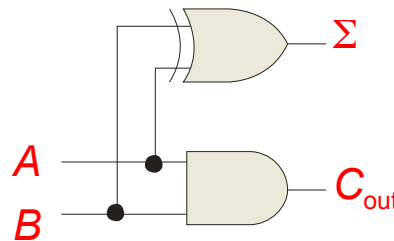
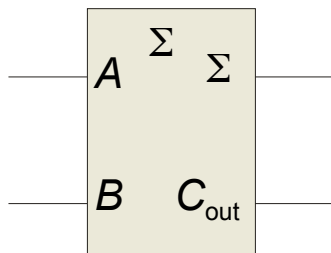
## Yarım Toplayıcı (Half-Adder)

İkili toplama, iki ikili (binary) girişe (A ve B) ve iki ikili (binary) çıkışa (elde ve Toplam) sahip yarım toplayıcı ile gerçekleştirilir.

Girdiler ve çıktılar bir doğruluk tablosunda özetlenebilir.

Inputs		Outputs	
A	B	$C_{out}$	$\Sigma$
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

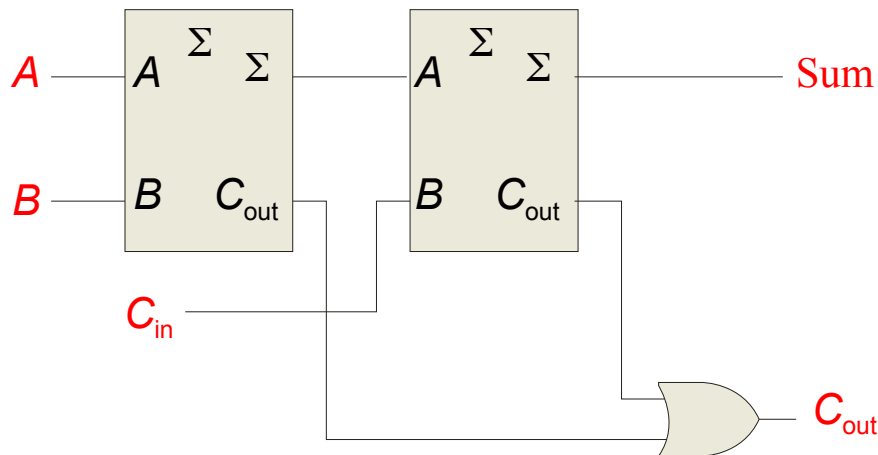
Mantık sembolü ve eşdeğer devre şunlardır:



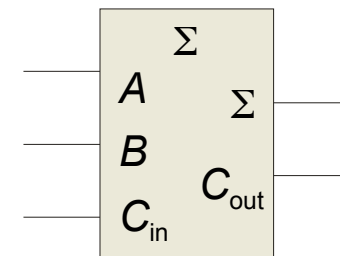
## Tam Toplayıcı (Full-Adder)

Buna karşılık, tam toplayıcının üç binary girişi (A, B ve elde girişi) ve iki binary çıkışı (elde ve Toplama) vardır. Doğruluk tablosu işlemi özetler.

Tam toplayıcı, gösterildiği gibi iki yarım toplayıcıdan yapılabilir:



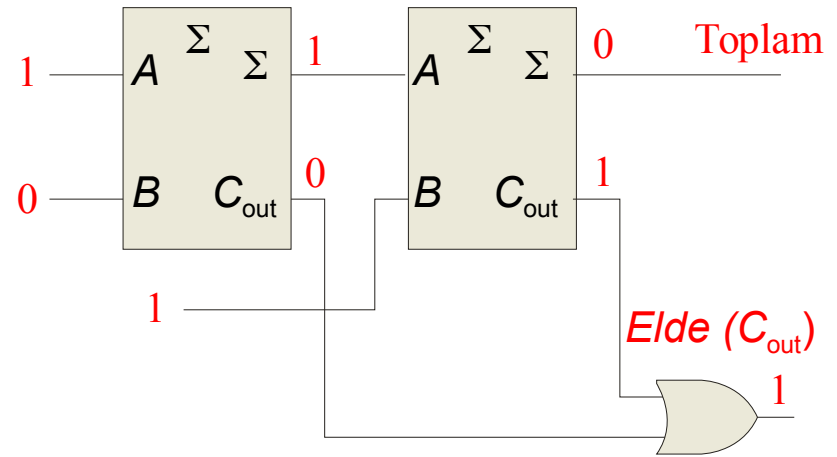
Inputs			Outputs	
A	B	C <sub>in</sub>	C <sub>out</sub>	Σ
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



Symbol

## Örnek:

Verilen girişler için, tam toplayıcının ara ve sonuç çıktılarını belirleyin.



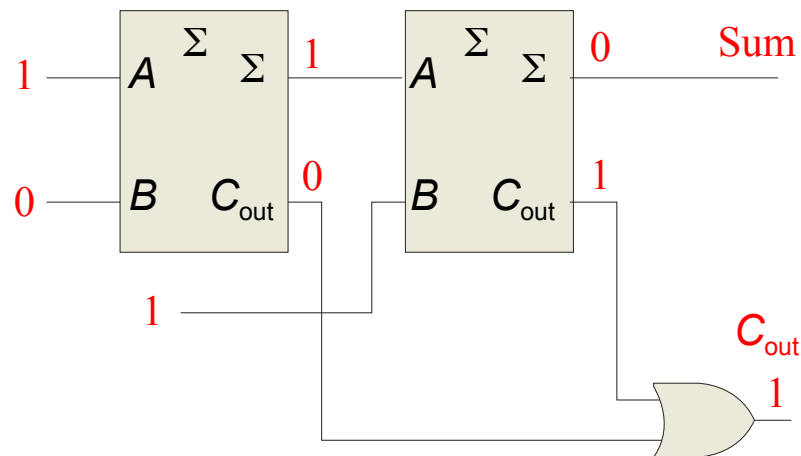
**Çözüm:** İlk yarım toplayıcının 1 ve 0 girişleri vardır; bu nedenle Toplam = 1 ve Elde = 0.

İkinci yarım toplayıcının 1 ve 1 girişleri vardır; bu nedenle, Toplam = 0 ve Elde = 1.

OR kapısı 1 ve 0 girişlerine sahiptir, bu nedenle elde çıkışı = 1'dir.

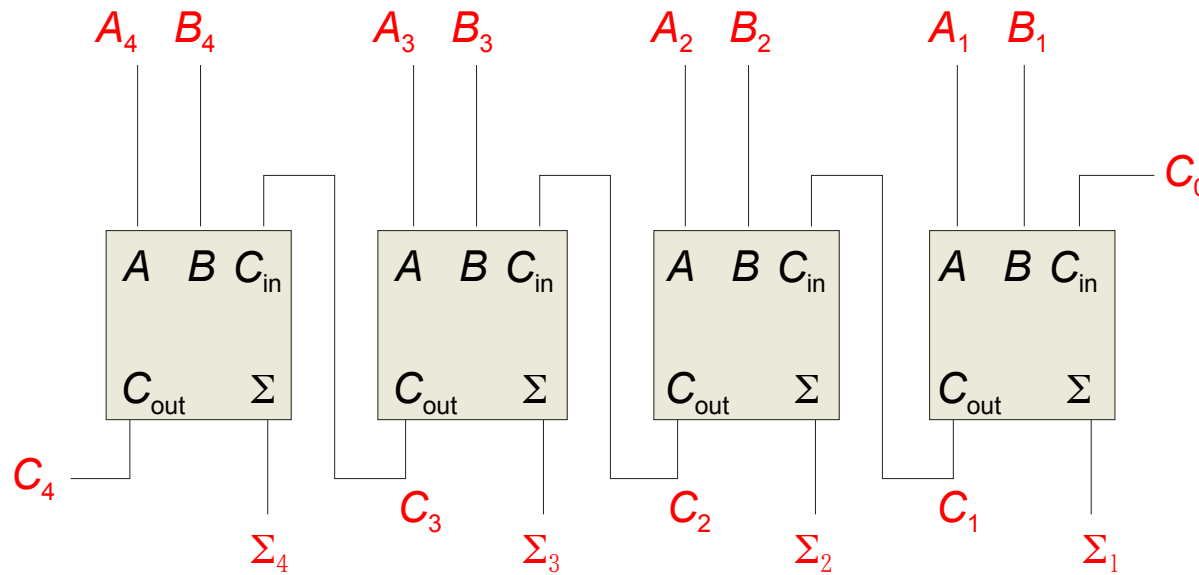
Tam toplayıcı için önceki örnekteki sonucun doğrudan doğruluk tablosunda okunabileceğine dikkat edin.

Inputs			Outputs	
A	B	C <sub>in</sub>	C <sub>out</sub>	Σ
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



## Paralel Toplayıcılar (Parallel Adders)

Tam toplayıcılar, birden çok bit ile ikili sayılar ekleyebilen paralel toplayıcılarda birleştirilir. 4 bitlik bir toplayıcı gösterilmektedir.

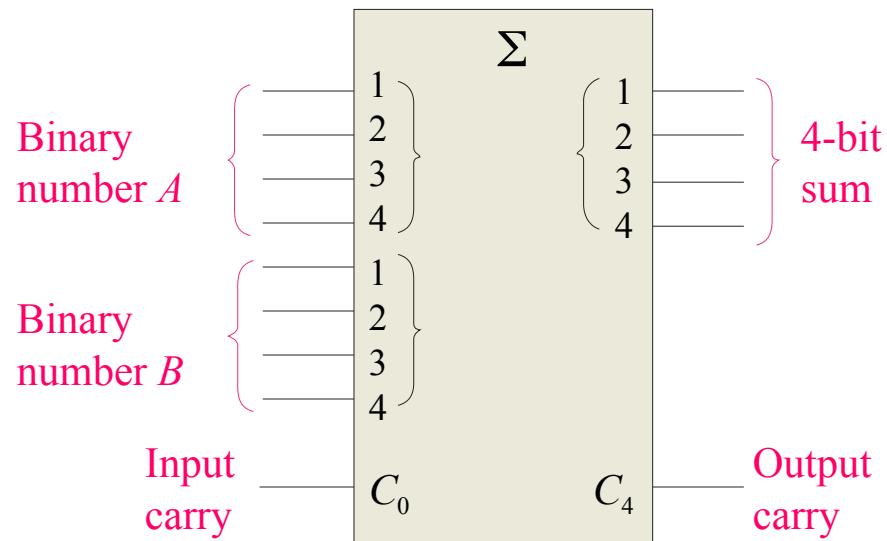


Elde çıkışı (C<sub>4</sub>), tüm tam toplayıcılarda işlem bitince son eldedir. Buna, toplama işlemini geciktiren dalgalı elde (ripple carry) denir.



## Paralel Toplayıcılar (Parallel Adders)

4 bitlik paralel toplayıcı için mantık sembolü gösterilmektedir. Bu 4 bitlik toplayıcı, bir elde girişi ( $C_0$ ) ve bir elde çıkışı ( $C_4$  etiketli) içerir.



74LS283 bu toplayıcıya bir örnektir. 74LS283 için, çıkışın elde edilmesi için maksimum gecikme 17 ns'dir.

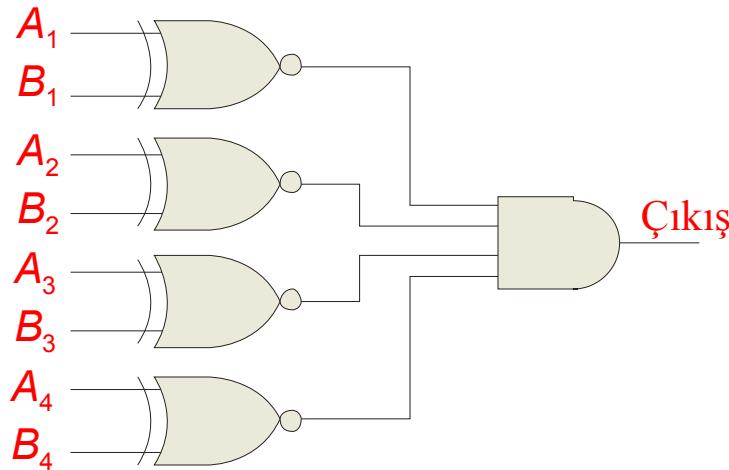
## Karşılaştırıcılar (Comparators)

Bir karşılaştırıcının işlevi, aralarındaki ilişkiyi belirlemek için iki binary sayının büyüklüklerini karşılaştırmaktır. En basit haliyle, bir karşılaştırıcı XNOR kapılarını kullanarak eşitliği test edebilir.

**Örnek:**  
**Çözüm:**

Eşitlik için iki 4 bitlik sayıyı nasıl test edebilirsiniz?

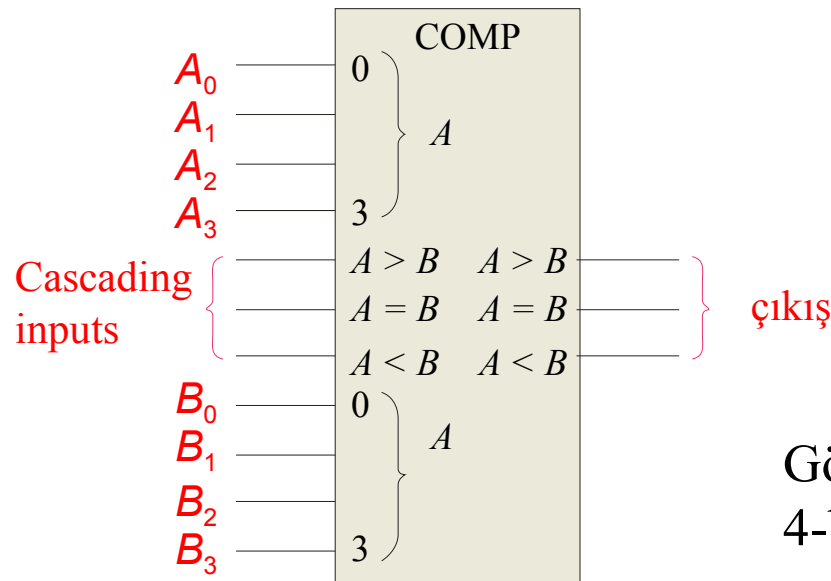
XNOR kapılarının çıkışları AND'lenir.





## Karşılaştırıcılar (Comparators)

Entegre devre karşılaştırıcıları, sayılardan hangisinin daha büyük veya eşit olup olmadıklarını gösteren çıktılar sağlar. Bitler, toplayıcılarda olduğu gibi 1 yerine 0'dan başlayarak numaralandırılır. Karşılaştırıcıyı daha büyük sayılara genişletmek için basamaklı girişler (Cascading inputs) kullanılır.



Gösterilen entegre  
4-bit 74LS85.

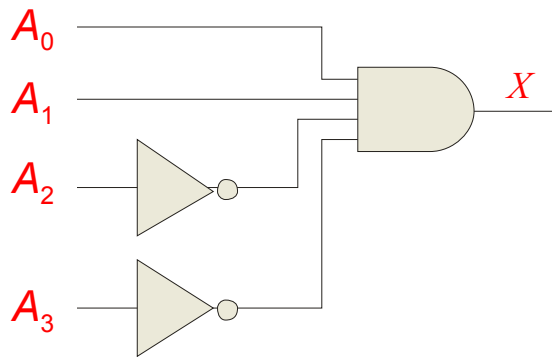
## 100

Journal Pre-proof

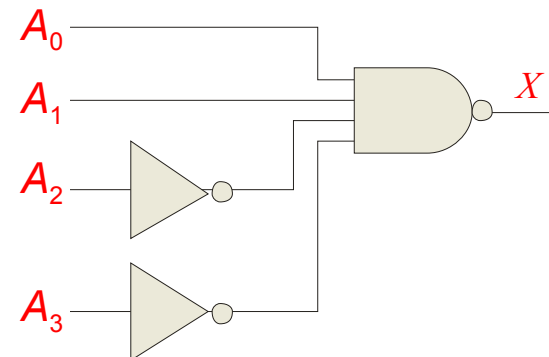


## Kod Çözücü (Decoders)

Bir kod çözücü, girişinde belirli bir bit kombinasyonunun varlığını algılayan bir mantık devresidir. 0011 ikili kodunun varlığını tespit eden iki basit kod çözücü gösterilmiştir. İlki aktif bir HIGH çıkışa sahiptir (Yani koşul sağlandığında çıkış 1 olur.); ikincisi aktif bir LOW çıkışa sahiptir (Yani koşul sağlandığında çıkış 1 olur.).



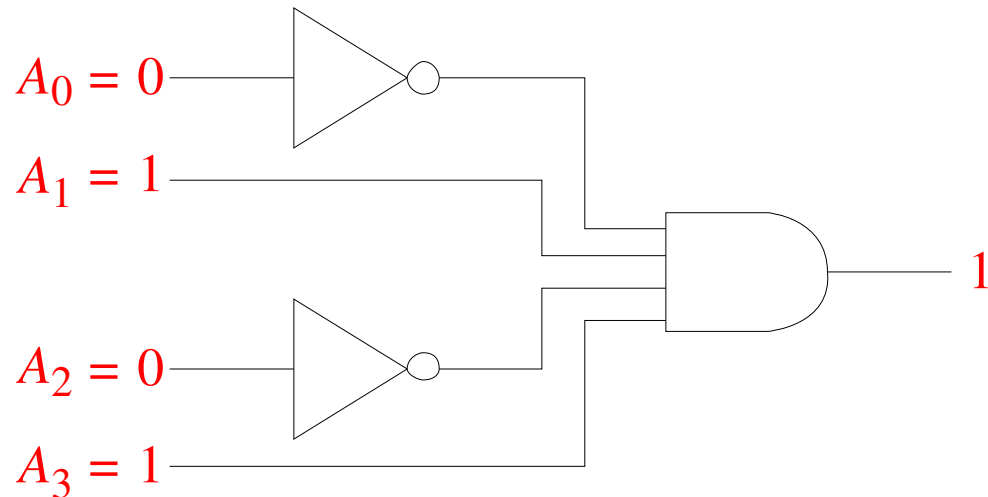
0011 için Aktif HIGH dekode



0011 için Aktif LOW dekode

## Kod Çözücü (Decoders)

**Soru:** Gösterilen kod çözücünün çıktısının bir mantık olduğunu varsayın 1. Kod çözücünün girişleri nelerdir?

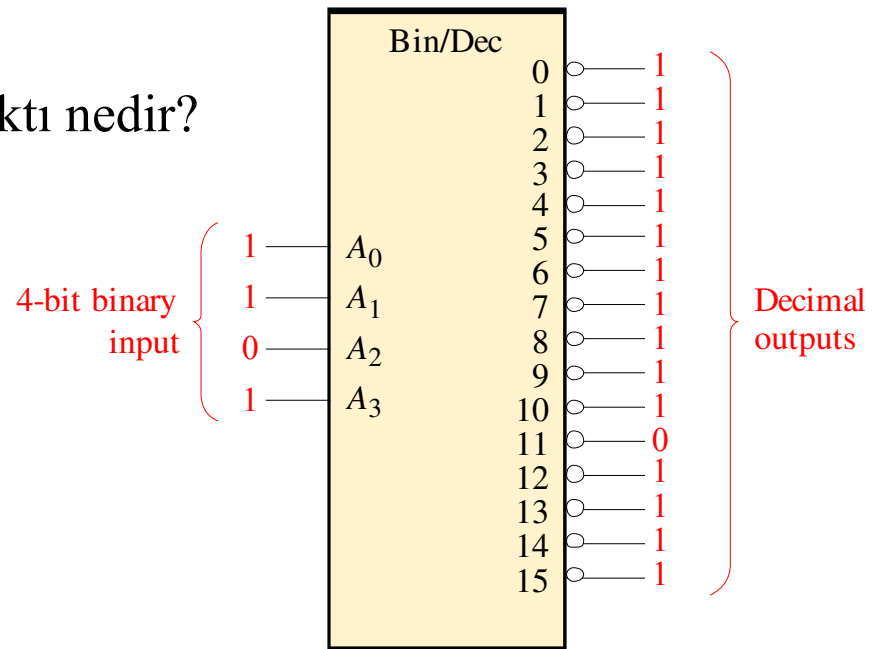


## Kod Çözücü (Decoders)

Entegre kod çözücüleri, herhangi bir giriş kombinasyonunun kodunu çözmek için birden fazla çıkışa sahiptir. Örneğin, burada gösterilen kod çözücünün 16 çıkışı vardır - Binary girişlerin her kombinasyonu için bir tane.

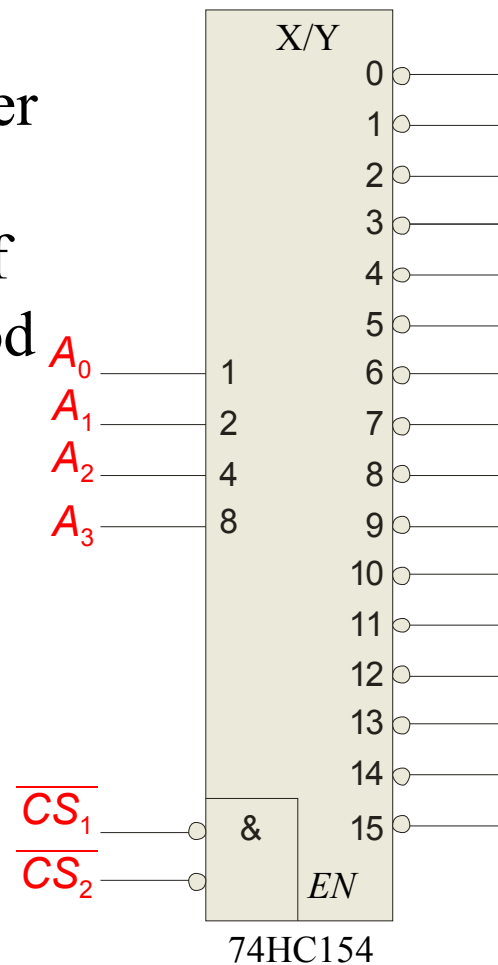
### Soru:

Gösterilen giriş için çıktı nedir?



## Kod Çözücü (Decoders)

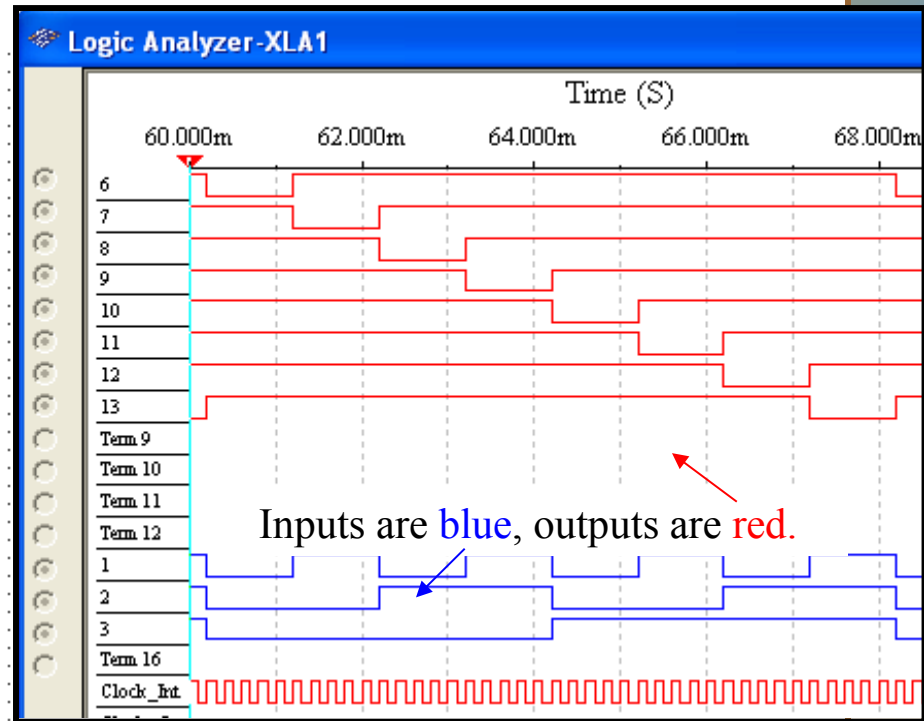
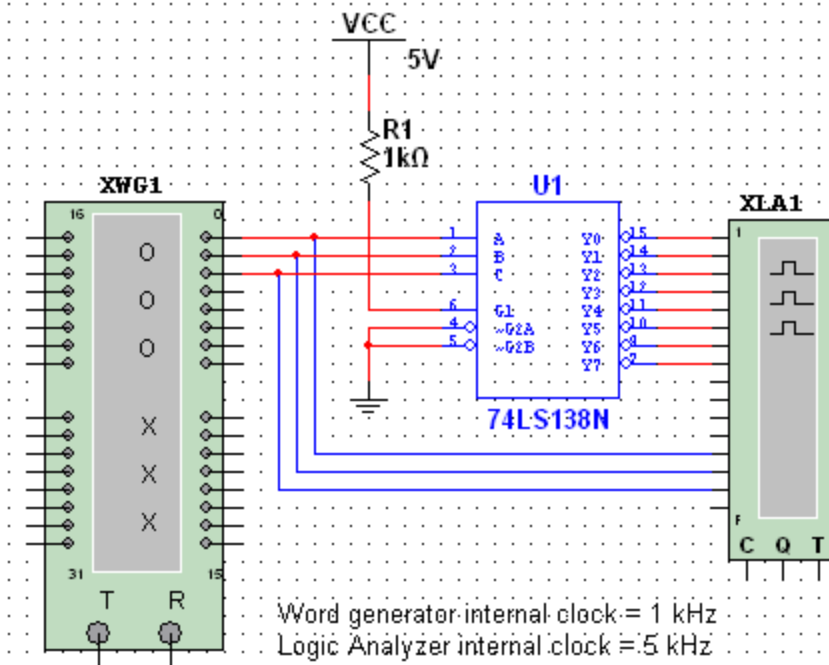
Kod çözücü 74HC154 (4'ten 16'ya dekoder olarak gösterilir). Çıkışları etkinleştirmek için aktif seviyede olması gereken iki aktif LOW çip seçme hattı içerir. Bu satırlar, kod çözücüyü daha fazla girişlere genişletmek için kullanılabilir.





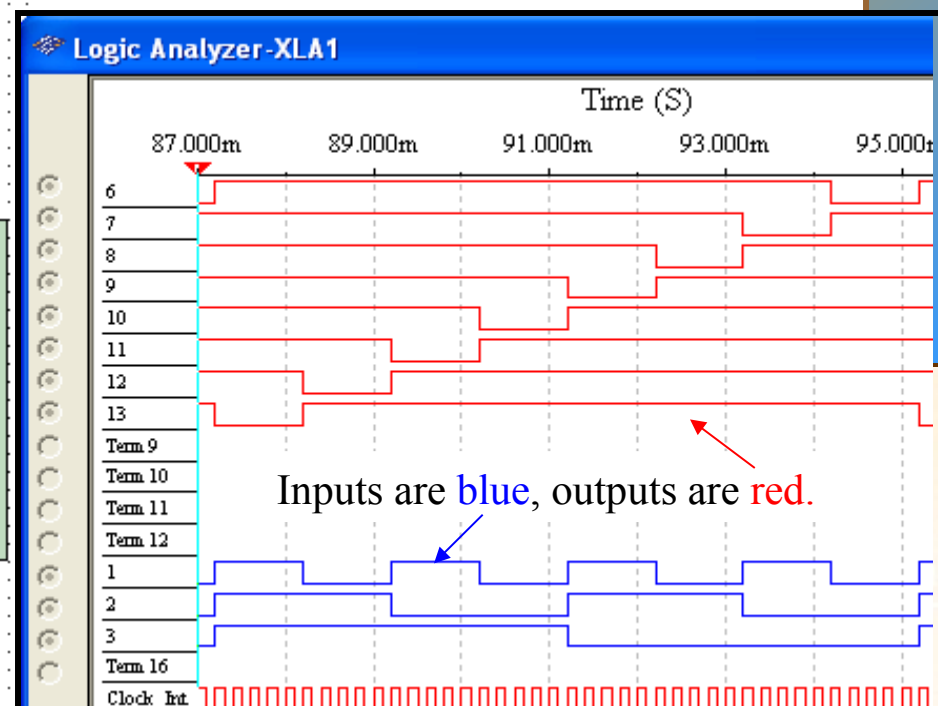
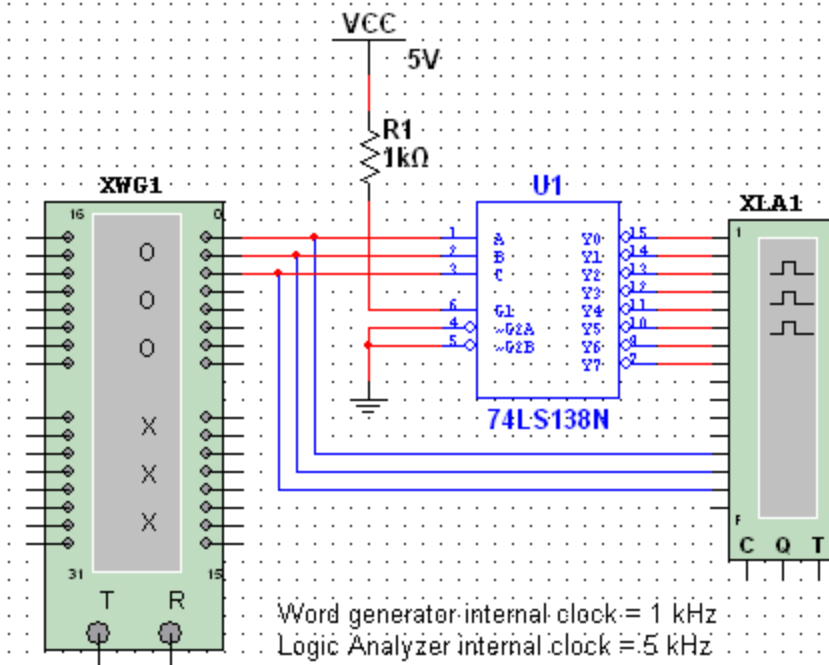
## Kod Çözücü (Decoders)

74LS138, üç çip seçme girişine (iki aktif LOW, bir aktif HIGH) sahip bir 3'ten 8'e kod çözücüdür. Bu devrede, kelime (Word) üretici (XWG1) bir yukarı sayan sayaç olarak kurulur. Mantık analizörü (XLA1), kod çözücünün giriş ve çıkışlarını karşılaştırır.



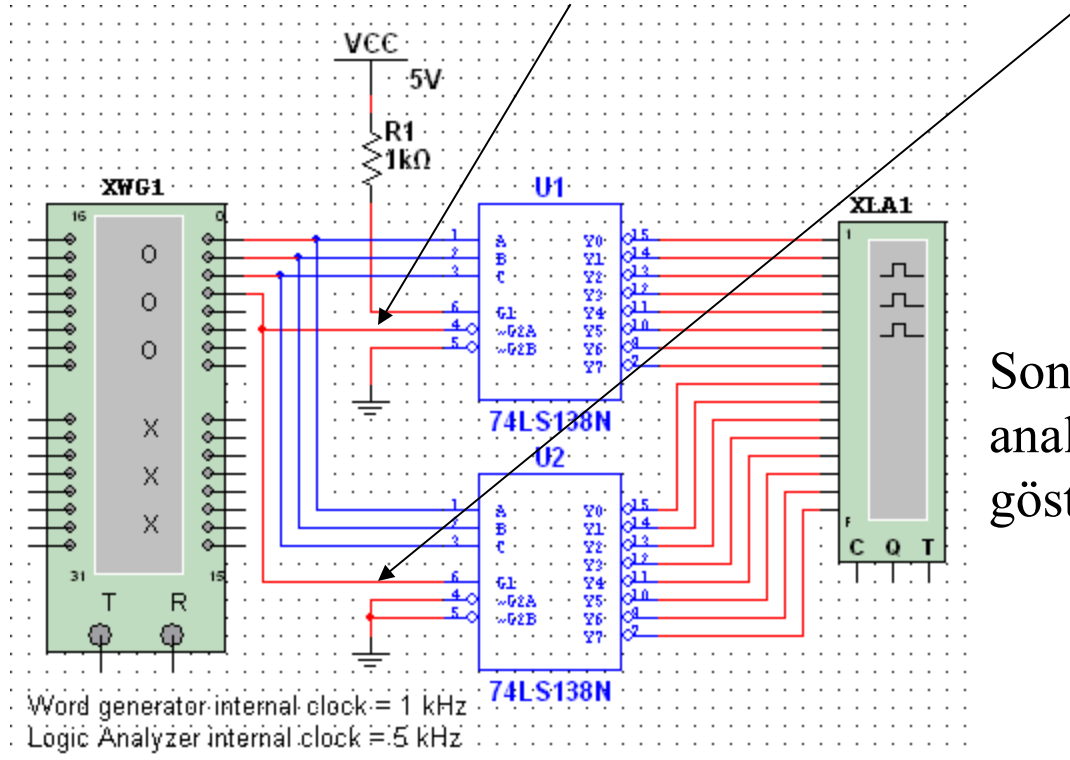
# Soru:

Kelime (word) üretici bir yukarı sayaç yerine bir aşağı sayaç olarak yapılandırılırsa dalga formları nasıl değişir?

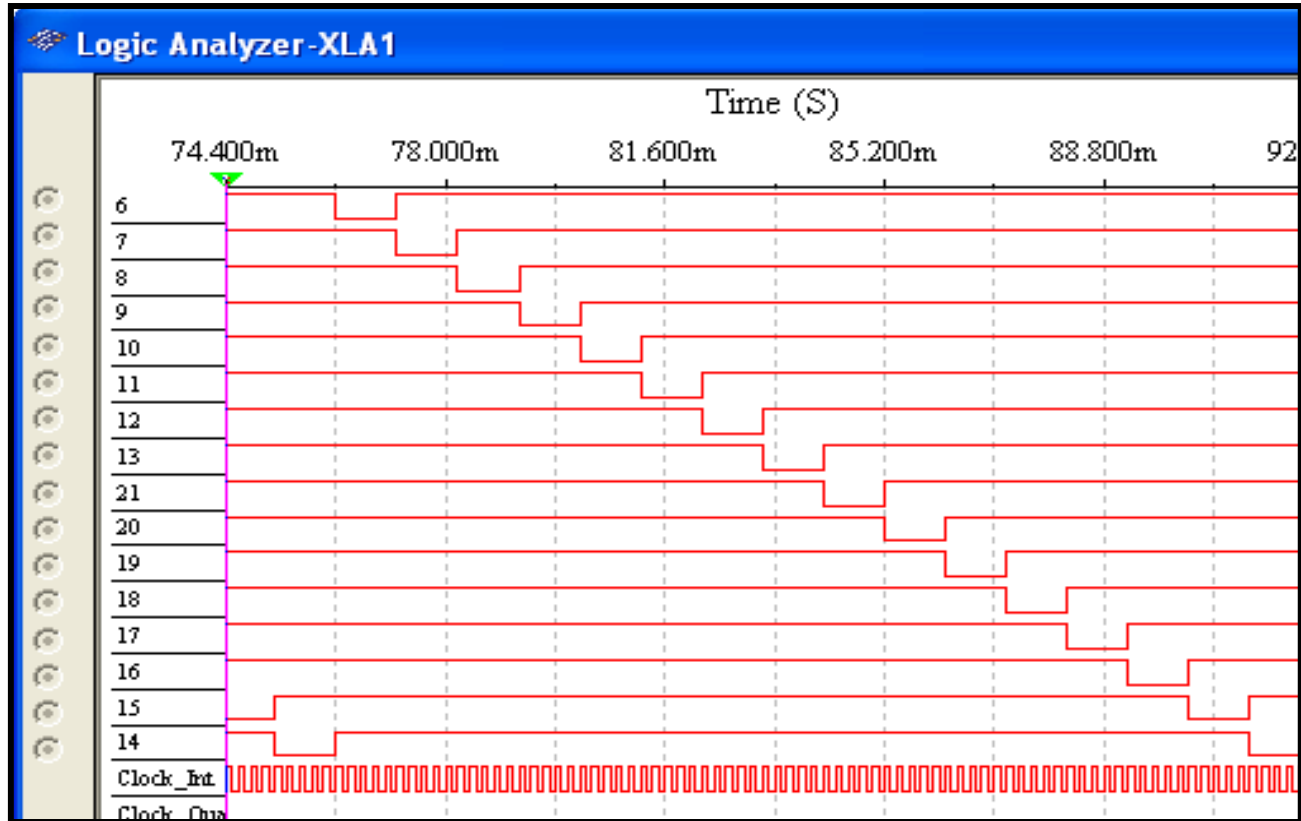


## Kod Çözücü (Decoders)

Çip seçme girişleri, bir kod çözücüyü genişletmek için kullanılabilir. Bu devrede, iki 74LS138, 16 hatlı bir kod çözücü olarak yapılandırılır. MSB'nin bir aktif LOW ve bir aktif HIGH çip seçimine nasıl bağlandığına dikkat edin.



Sonraki slayt mantık analizörü çıktısını göstermektedir...



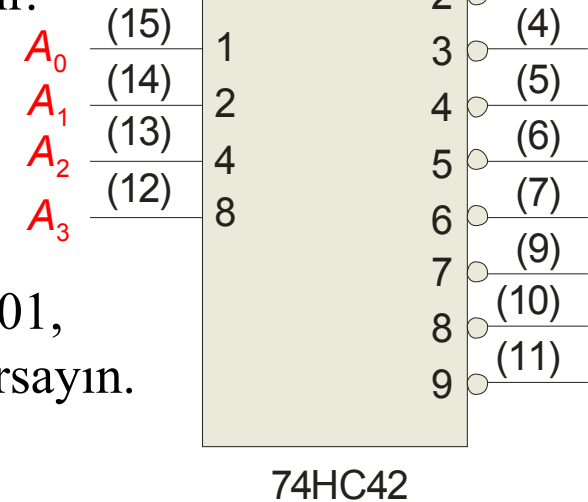
**Soru:**

Kelime oluşturu bir yukarı sayaç olarak mı yoksa bir aşağı sayaç olarak mı ayarlanmış? (En önemsiz kod çözücü çıktısı en üstte).

**Bu bir yukarı sayaçtır.**

## Kod Çözücü (Decoders)

BCD'den Desimal'e ondalık kod çözücüler, ikili kodlanmış ondalık bir girişi kabul eder ve on olası ondalık basamak göstergesinden birini etkinleştirir.



### Örnek:

74HC42 kod çözücünün girişlerinin 0101, 0110, 0011 ve 0010 dizisi olduğunu varsayın. Çıkışı ne olur.

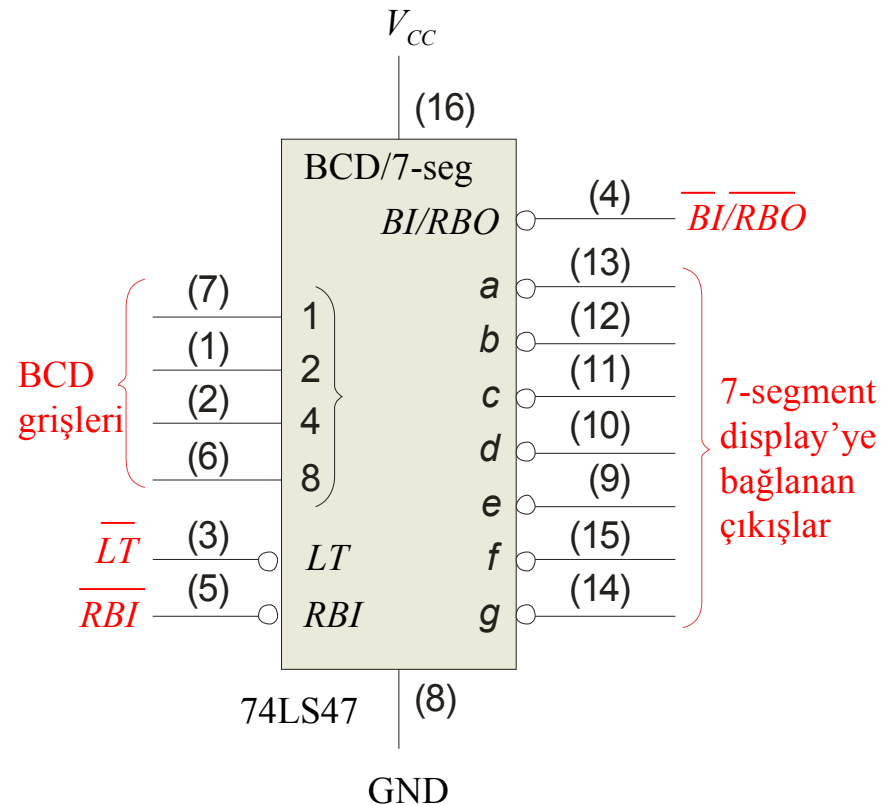
### Çözüm:

LOW olan bir aktif çıkış dışında tüm hatlar HIGH'dır. Aktif çıkışlar sırasıyla 5, 6, 3 ve 2'dir.

## BCD Dekoder/Sürücü

Diğer bir kullanışlı kod çözücü 74LS47'dir. Bu, aktif LOW çıkışlara sahip BCD'den yedi segment display'e dönüştüren çıkışlara sahiptir.

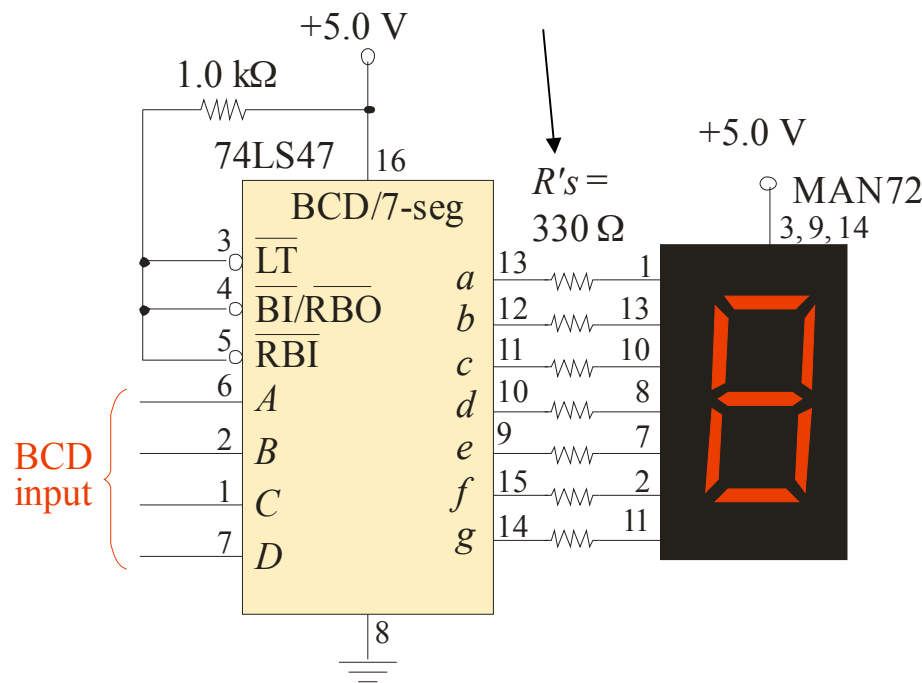
Burada *a-g* çıkışları yüksek akım üretebilir.



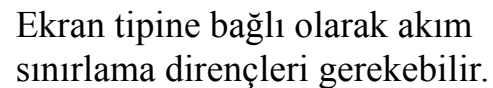


## BCD Dekoder/Sürücü

Burada 7447A, yedi segmentli bir LED ekrana bağlıdır. LED ekranın aşırı ısınmasını önlemek için gerekli olan akım sınırlayıcı dirençlere dikkat edin.

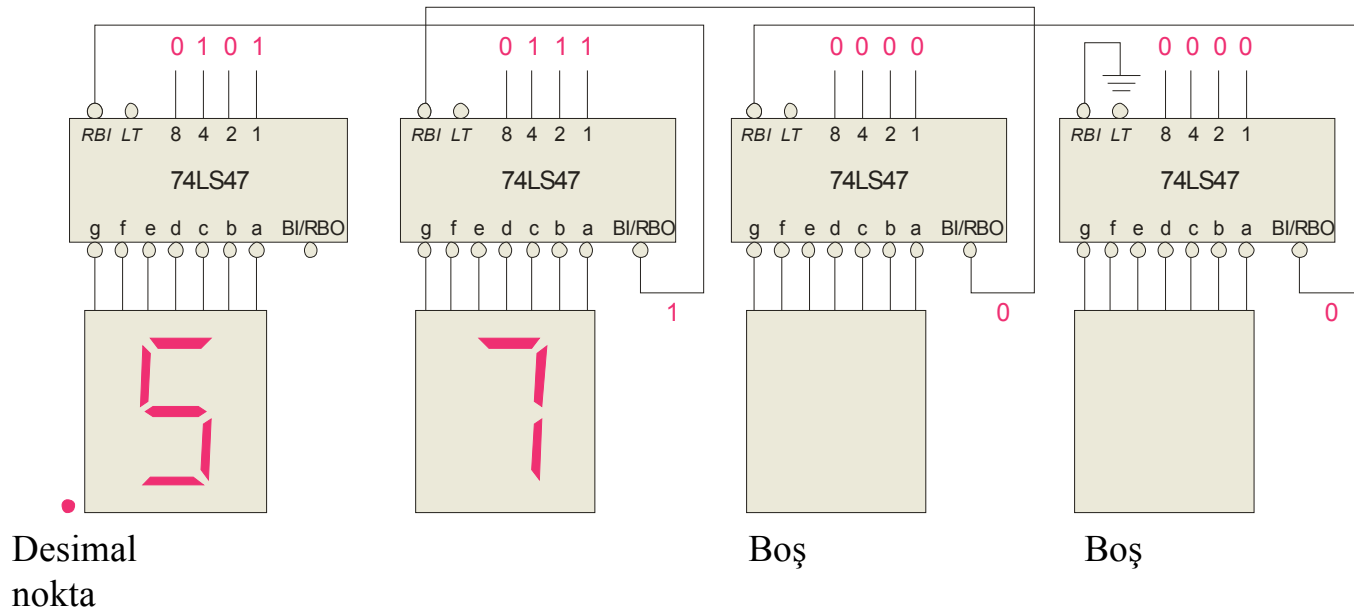


74LS47, de  $\overline{\text{BI}}/\overline{\text{RBO}}$  çıkışı, sonraki kod çözücünün  $\overline{\text{RBI}}$  girişine bağlanır.



## BCD Dekoder/Sürücü

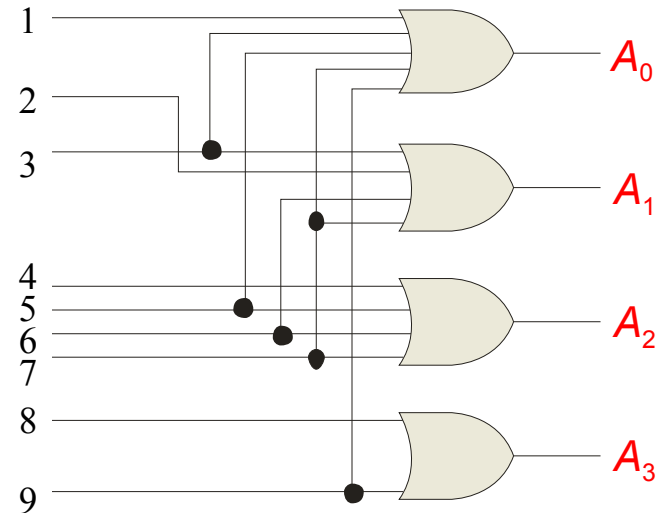
Sondaki sıfır bastırma özelliği, burada gösterildiği gibi ondalık noktanın sağında gereksiz sıfırları boş bırakır. RBI girişi, aşağıdaki kod çözücünün BI / RBO çıkışına bağlanır.



## Kodlayıcılar (Encoders)

Bir kodlayıcı, girişlerinden birinde aktif bir mantık seviyesini BCD veya ikili gibi kodlanmış bir çıkışa dönüştürür.

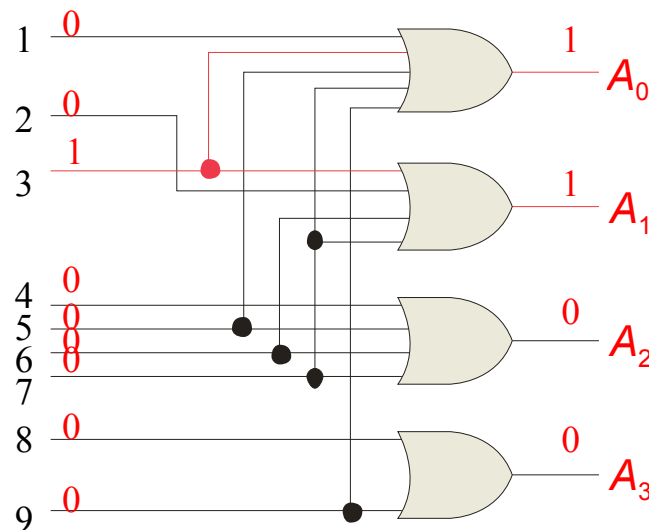
BCD kodlayıcı, on ondalık basamağın her biri için bir girişi ve aktif basamak için BCD kodunu temsil eden dört çıkışı olan bir kodlayıcıdır. Temel mantık şeması gösterilmiştir. Giriş sıfır olduğunda çıkışların tümü LOW olduğundan sıfır girişi yoktur.



## Kodlayıcılar (Encoders)

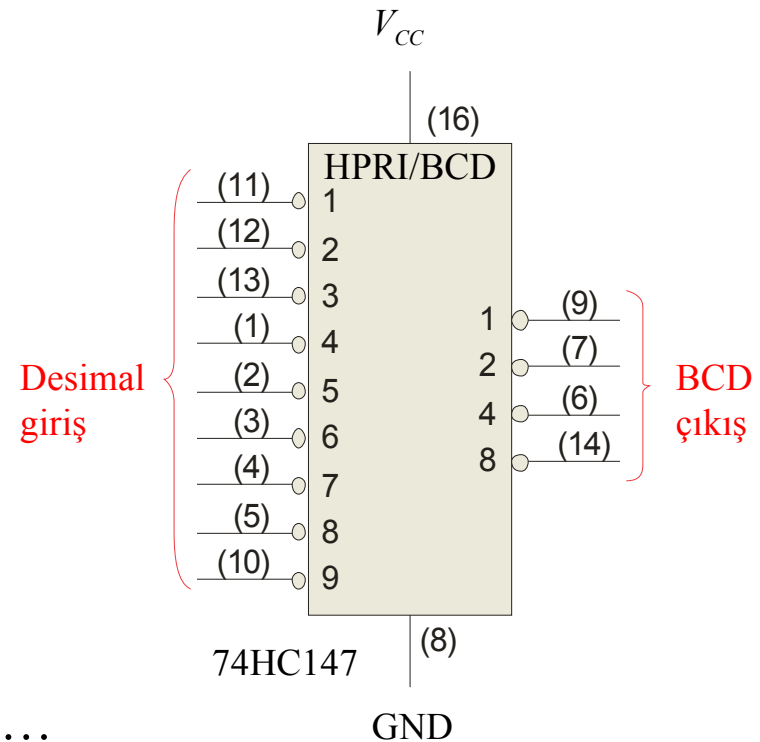
**Örnek:** Ondalıktan BCD'ye kodlayıcının ondalık sayısı 3'ü bir BCD 0011'e nasıl dönüştürdüğünü gösterin.

**Çözüm:** En üstteki iki OR geçidi, kırmızı çizgilerle gösterilenlere sahiptir. Böylece çıktı 0011'dir.



74HC147, bir IC kodlayıcı örneğidir. On adet aktif-LOW girişi vardır ve aktif girişi bir aktif-LOW BCD çıkışına dönüştürür.

Bu cihaz, öncelikli bir kodlayıcı olması nedeniyle ek esneklik sunar. Bu, birden fazla giriş aktifse, en yüksek ondalık basamağa sahip olanın aktif olacağı anlamına gelir.

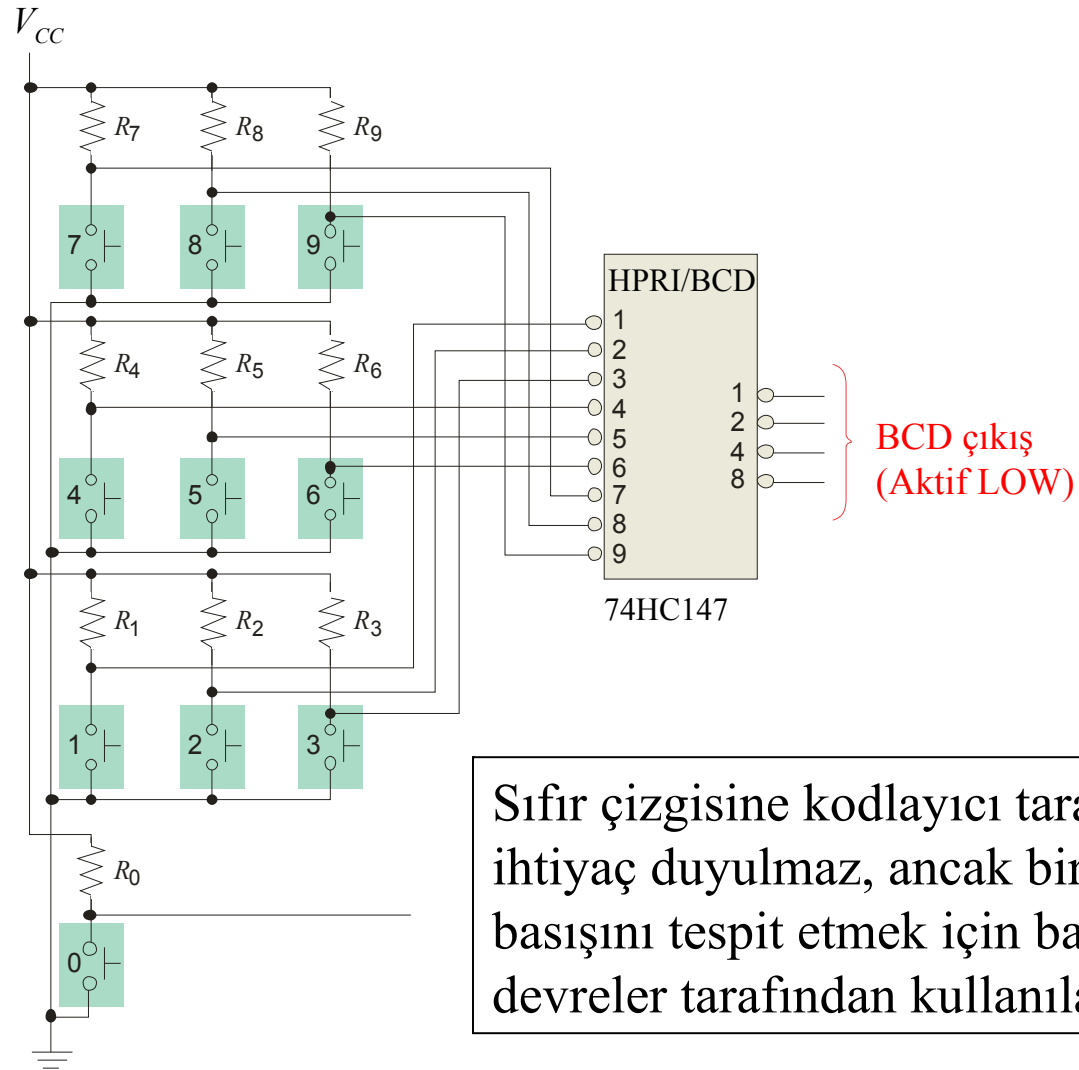


Sonraki slaytta bir uygulama gösteriliyor...



## Kodlayıcılar (Encoders)

Keyboard  
enkoder



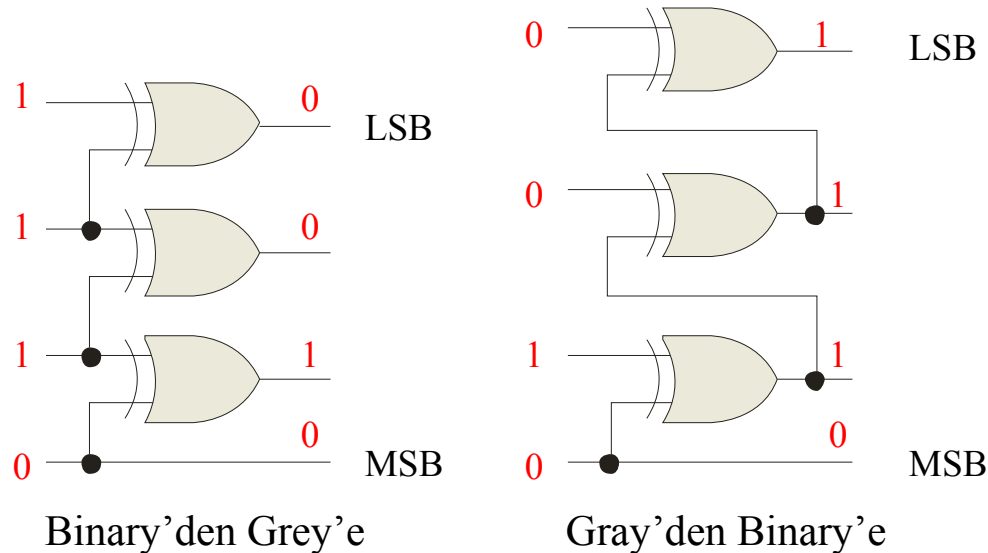
Sıfır çizgisine kodlayıcı tarafından ihtiyaç duyulmaz, ancak bir tuşa basışını tespit etmek için başka devreler tarafından kullanılabilir.

## Kod Dönüştürücüler

Bir kodu diğerine dönüştüren çeşitli kod dönüştürücüler vardır. İki örnek olarak, dört bitlik Binary'den Grey'e dönüştürücü ve Gray'den Binary'e dönüştürücü verilebilir.

**Örnek:**  
**Çözüm**

İkili 0111'in Gray'e ve geriye dönüşümünü gösterin.



## Data Seçiciler (Multiplexers)

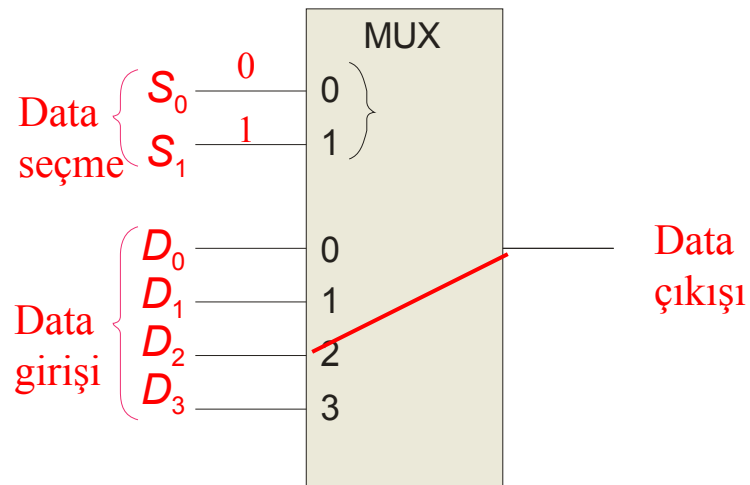
Bir data seçici (MUX), iki veya daha fazla giriş hattından bir veri hattını seçer ve verileri seçilen hattan çıkışa yönlendirir. Seçilen belirli veri hattı, seçme girişleri tarafından belirlenir.

Dört veri girişinden herhangi birini seçmek için burada iki seçme girişi vardır.

**Soru:**

$S_1S_0 = 10$  ise hangi veri hattı seçilir??

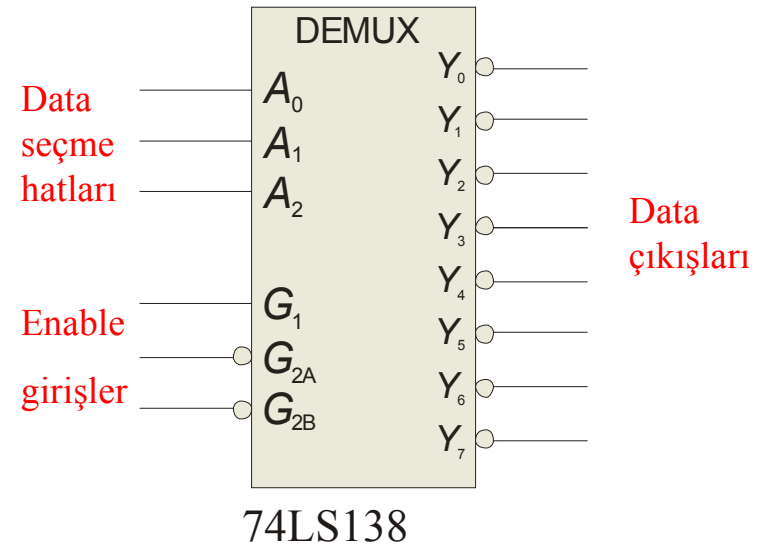
$D_2$



## Çoğullayıcı (Demultiplexers)

Bir çoğullayıcı (DEMUX), bir MUX'un tersi işlevi görür. Seçilen girişlere bağlı olarak verileri bir giriş hattından iki veya daha fazla veri hattına değiştirir.

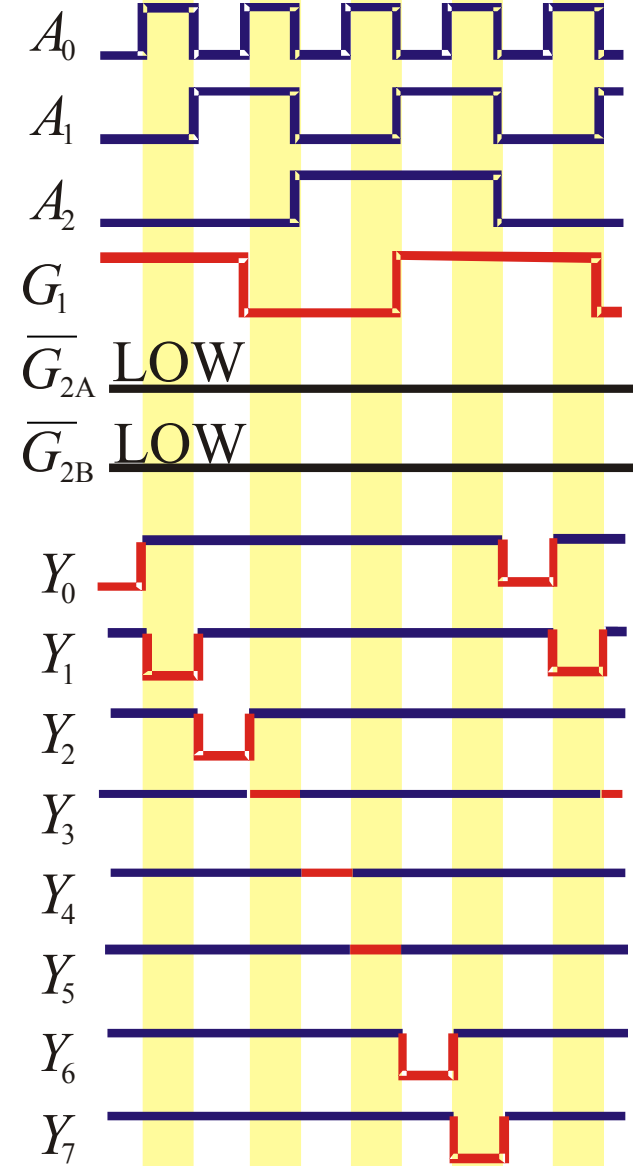
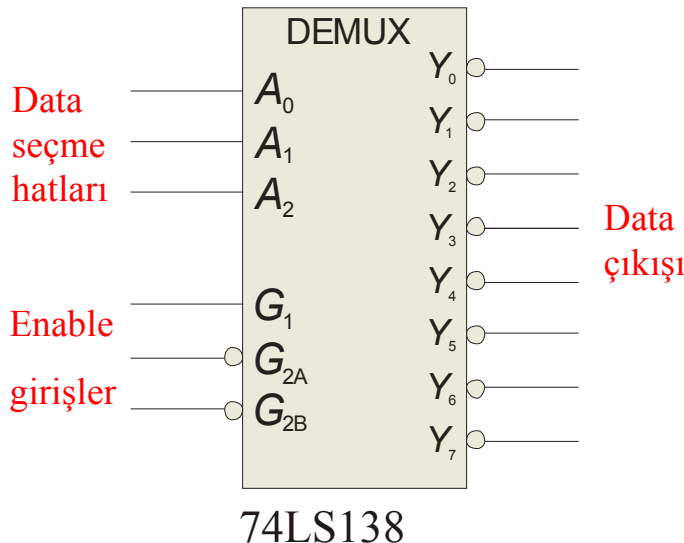
74LS138 daha önce bir kod çözücü olarak tanıtıldı, ancak aynı zamanda bir DEMUX olarak da kullanılabilir. DEMUX olarak bağlandığında, veriler etkinleştirme (Enable) girişlerinden birine uygulanır ve seçilen değişkenlere bağlı olarak seçilen çıkış hattına yönlendirilir. Aşağıdaki örnekte gösterildiği gibi çıkışların aktif-LOW olduğuna dikkat edin...



## Çoğullayıcı (Demultiplexers)

**Örnek:** Gösterilen girdilere göre çıktıları belirleyin.  
**Çözüm:**

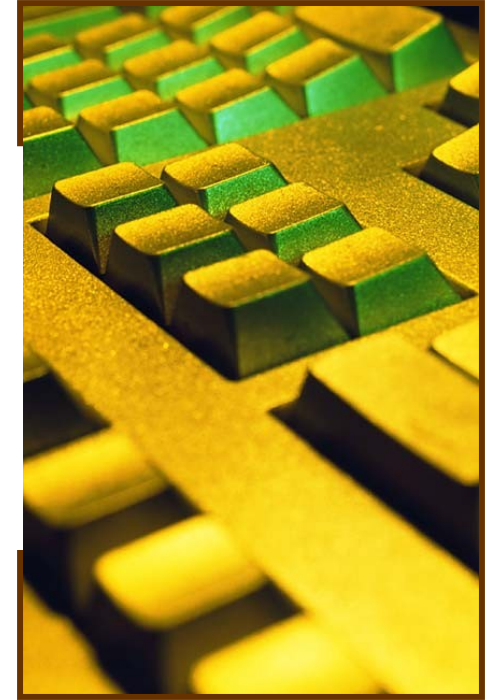
Çıkış mantığı, aktif-LOW kuralı nedeniyle girişin tersidir. (Kırmızı, seçili çizgiyi gösterir).





## Parity Üreteci/Kontrolü

Eşlik, bir bit grubuna eklenmiş fazladan bir biti tek veya çift olmaya zorlamak için kullanan bir hata algılama yöntemidir. Çift eşlikte, toplam bir sayısı çifttir; tek paritede toplam birlerin sayısı tektir.



**Örnek:** S harfi'nin ASCII kodu 1010011'dir. S harfi için eşlik bitini tek ve çift eşlikli olarak gösterin.

**Çözüm:** Tek eşlikli (odd) S= 11010011  
Çift eşlikli (even)S=01010011

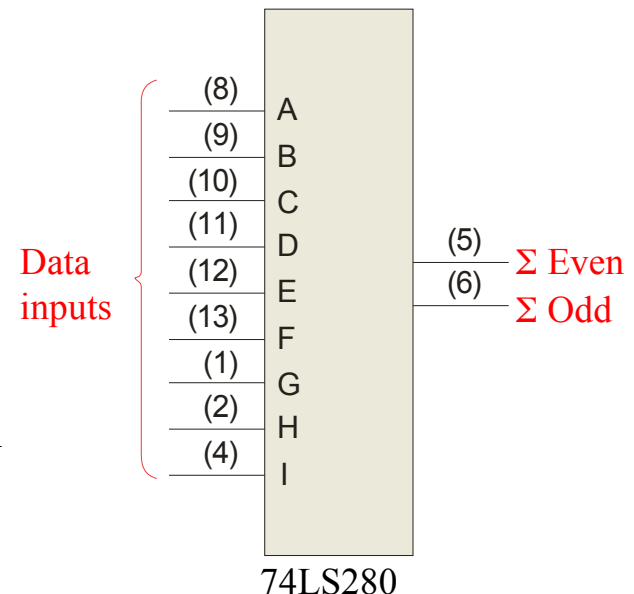


## Parity Üreteci/Kontrolü

74LS280, bir eşlik biti oluşturmak veya gelen bir veri akışının çift veya tek eşlik açısından kontrol etmek için kullanılabilir.

*Kontrolcü:* 74LS280, 9 bit'e kadar kodları test edebilir. Veri hatları çift eşliğe sahipse, çift (even) çıkışı HIGH olacaktır; aksi takdirde LOW olacaktır. Benzer şekilde, veri hatları tek eşliğe sahipse tek (odd) çıkışı HIGH olacaktır; aksi takdirde LOW olacaktır.

*Üreteci:* Çift eşlik oluşturmak için, eşlik biti tek eşlik çıktısından alınır. Tek eşlik oluşturmak için çıktı, çift eşlik çıktısından alınır.





# Anahtar Terimler

- Full-adder*** Bir toplam ve bir elde çıkışı üretmek için iki bit ve elde girişi toplayan bir dijital devre.
- Cascading*** Bir cihazın kapasitesini artıracak şekilde iki veya daha fazla benzer cihazı bağlamak.
- Ripple carry*** Her toplayıcıdan gelen elde çıkışının bir sonraki toplayıcının elde girişine aktaran binary toplama yöntemi.
- Look-ahead carry*** Önceki toplayıcı aşamalarından taşınan bir ikili elde çıkışı tahmin edilir, böylece taşma yayılma gecikmelerini ortadan kaldırır.

***Decoder*** Kodlanmış bilgileri kodlanmamış bir forma dönüştüren dijital bir devre.

***Encoder*** Bilgileri kodlanmış bir forma dönüştüren dijital bir devre.

***Priority encoder*** Yalnızca en yüksek giriş hanesinin kodlandığı ve diğer herhangi bir etkin girişin göz ardı edildiği bir kodlayıcı.

***Multiplexer (MUX)*** Dijital verileri birkaç giriş hattından belirli bir zaman dizisinde tek bir çıkış hattına yönlendiren bir devre.

***Demultiplexer (DEMUX)*** Dijital verileri bir giriş hattından belirli bir zaman dizisinde birkaç çıkış hattına yönlendiren bir devre.

# Quiz

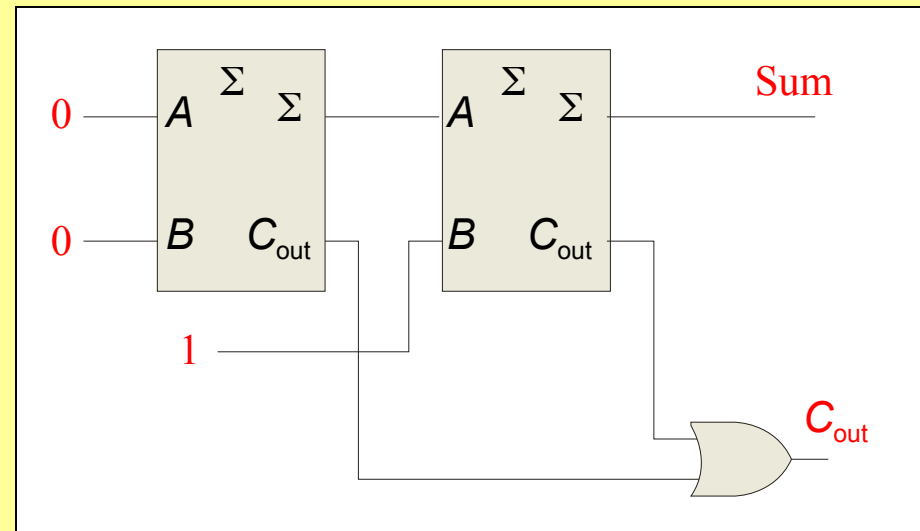
1. For the full-adder shown, assume the input bits are as shown with  $A = 0$ ,  $B = 0$ ,  $C_{in} = 1$ . The **Sum** and  $C_{out}$  will be

a.  $\text{Sum} = 0$   $C_{out} = 0$

b.  $\text{Sum} = 0$   $C_{out} = 1$

c.  $\text{Sum} = 1$   $C_{out} = 0$

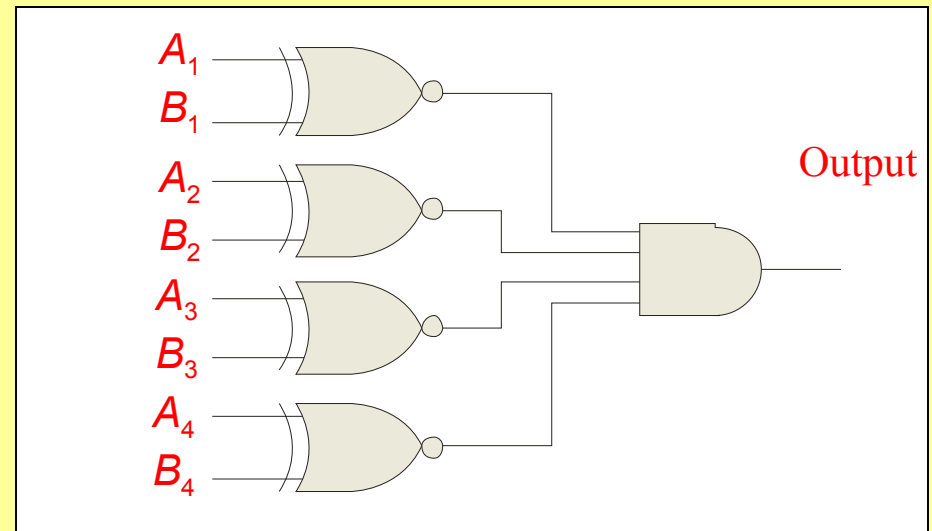
d.  $\text{Sum} = 1$   $C_{out} = 1$



# Quiz

2. The output will be LOW if

- a.  $A < B$
- b.  $A > B$
- c. both a and b are correct
- d.  $A = B$



# Quiz

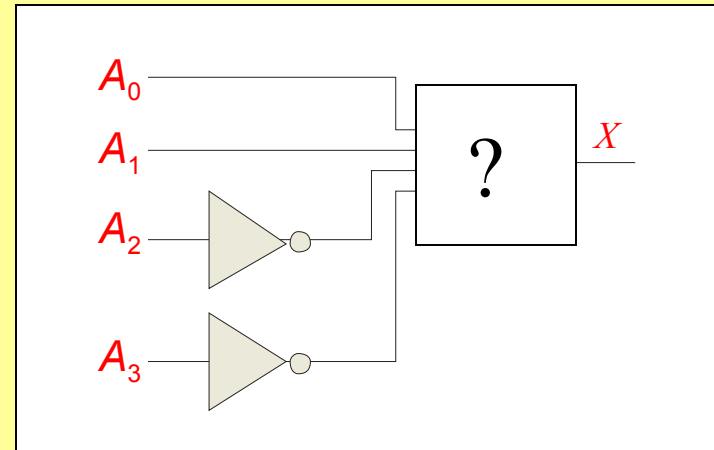
3. If you expand two 4-bit comparators to accept two 8-bit numbers, the output of the least significant comparator is
- a. equal to the final output
  - b. connected to the cascading inputs of the most significant comparator
  - c. connected to the output of the most significant comparator
  - d. not used



# Quiz

4. Assume you want to decode the binary number 0011 with an active-LOW decoder. The missing gate should be

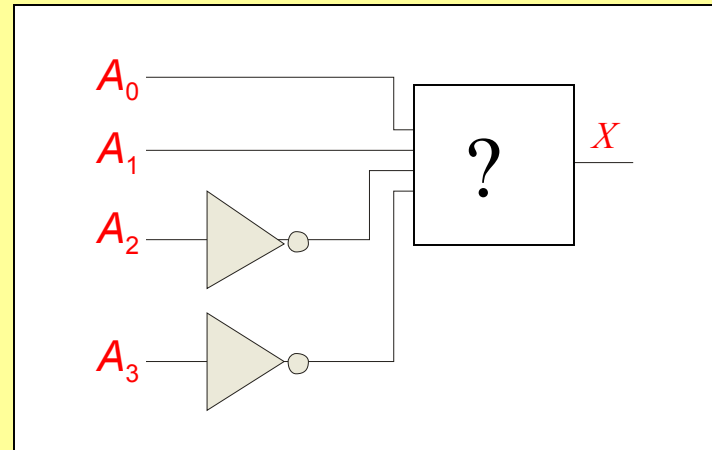
- a. an AND gate
- b. an OR gate
- c. a NAND gate
- d. a NOR gate



# Quiz

5. Assume you want to decode the binary number 0011 with an active-HIGH decoder. The missing gate should be

- a. an AND gate
- b. an OR gate
- c. a NAND gate
- d. a NOR gate



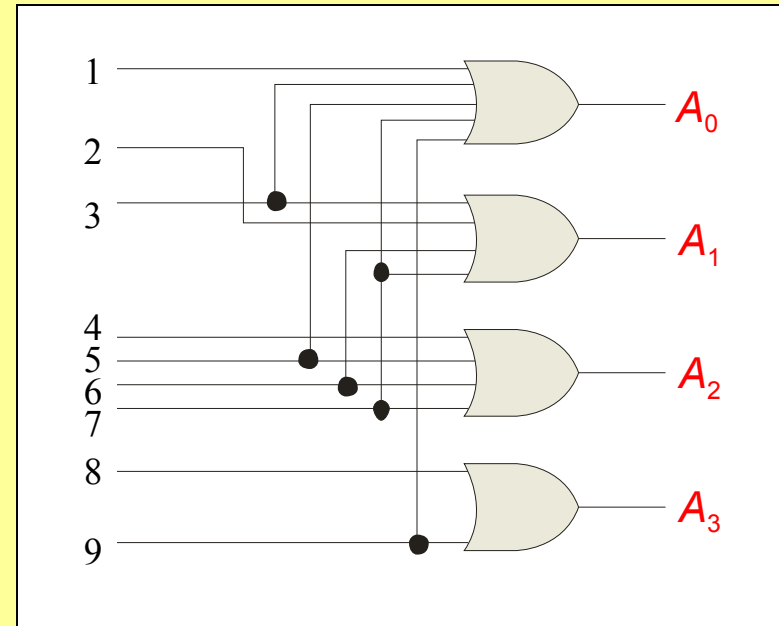
# Quiz

6. The 74138 is a 3-to-8 decoder. Together, two of these ICs can be used to form one 4-to-16 decoder. To do this, connect
- a. one decoder to the LSBs of the input; the other decoder to the MSBs of the input
  - b. all chip select lines to ground
  - c. all chip select lines to their active levels
  - d. one chip select line on each decoder to the input MSB

# Quiz

7. The decimal-to-binary encoder shown does not have a zero input. This is because

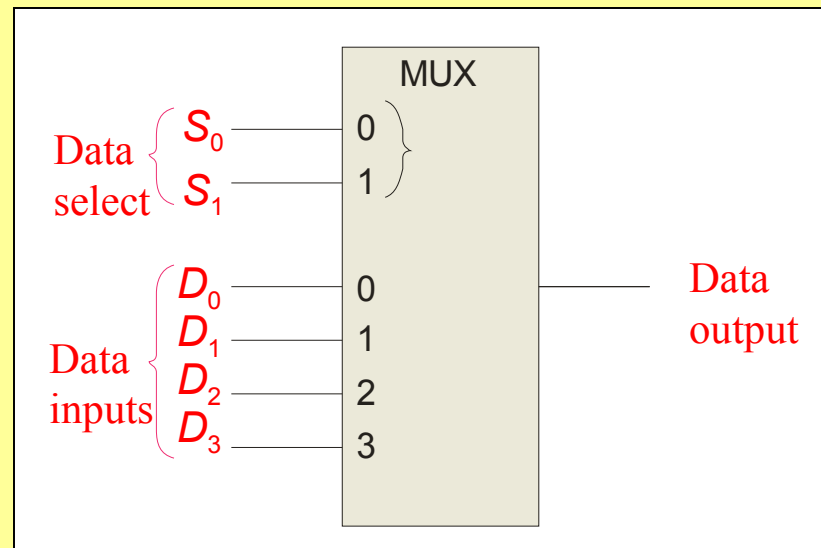
- a. when zero is the input, all lines should be LOW
- b. zero is not important
- c. zero will produce illegal logic levels
- d. another encoder is used for zero



# Quiz

8. If the data select lines of the MUX are  $S_1S_0 = 11$ , the output will be

- a. LOW
- b. HIGH
- c. equal to  $D_0$
- d. equal to  $D_3$



# Quiz

9. The 74138 decoder can also be used as
- a. an encoder
  - b. a DEMUX
  - c. a MUX
  - d. none of the above



# Quiz

10. The 74LS280 can generate even or odd parity. It can also be used as

- a. an adder
- b. a parity tester
- c. a MUX
- d. an encoder

# Quiz

## Answers:

- |      |       |
|------|-------|
| 1. c | 6. d  |
| 2. c | 7. a  |
| 3. b | 8. d  |
| 4. c | 9. b  |
| 5. a | 10. b |