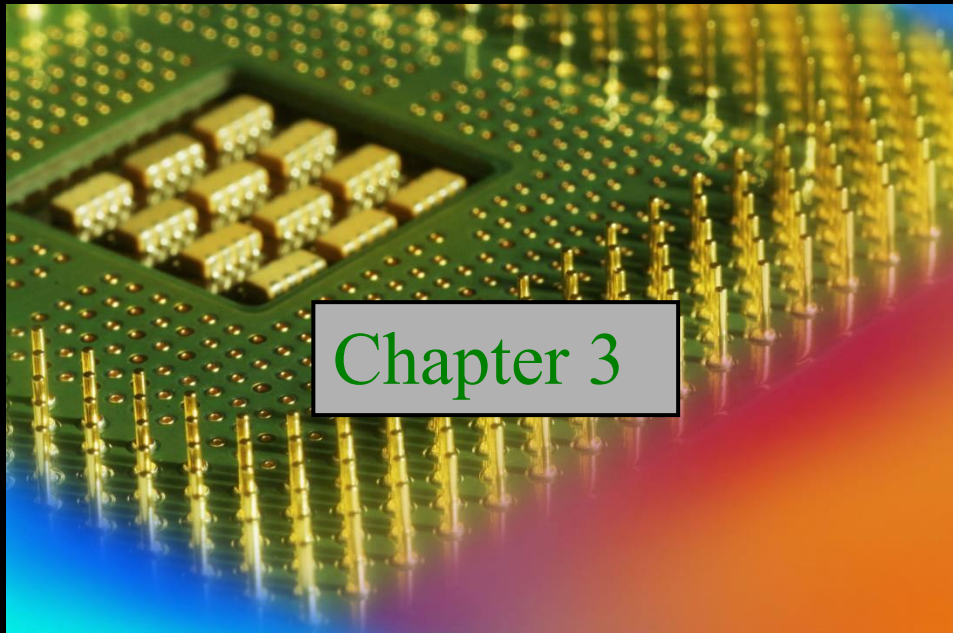


Digital Fundamentals

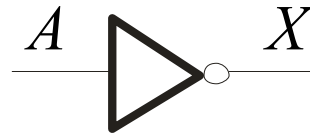
Tenth Edition

Floyd





Değil (Inverter)



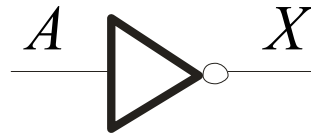
Inverter, DEĞİL (NOT) işlemini gerçekleştirir. Giriş 1 (HIGH) olduğunda, çıkış 0 (LOW) olur; giriş 0 (LOW) olduğunda, çıkış 1 (HIGH) olur.

Input	Output
A	X
LOW (0)	HIGH (1)
HIGH (1)	LOW(0)

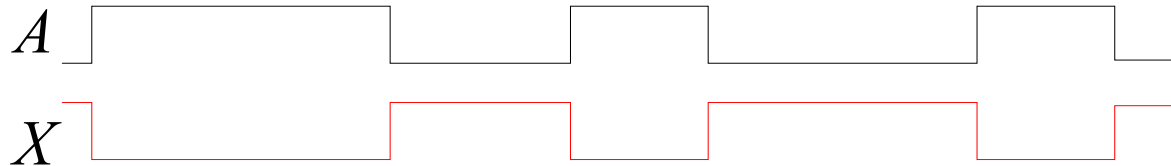
NOT işlemi (tümleyen) bir üst çubuk ile gösterilir. Bu nedenle, bir invertör için Boole ifadesi $X = A'$ dir.



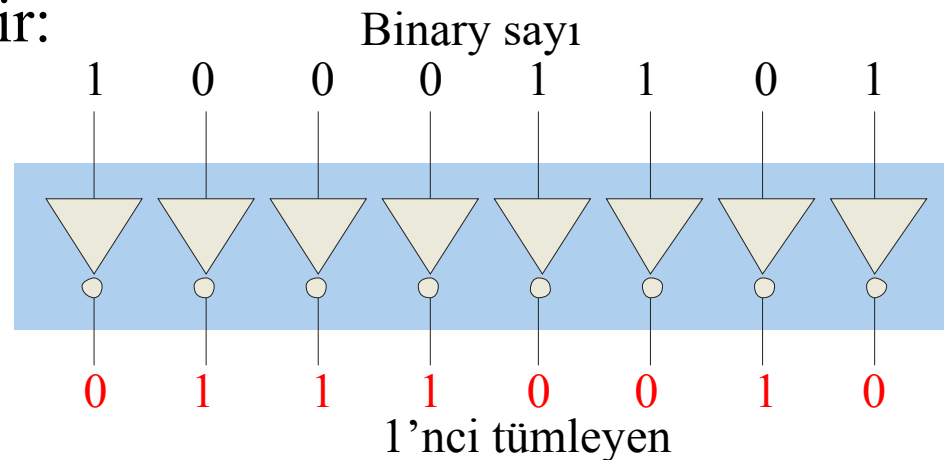
Değil



Örnek dalga biçimleri:

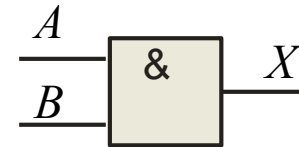
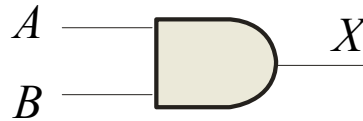


Binary bir sayının 1'inci tümleyenini oluşturmak için bir grup invertör kullanılabilir:





VE (AND) Kapısı



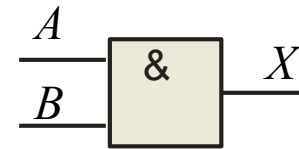
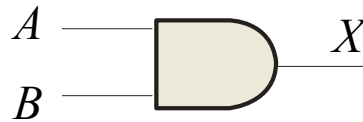
AND kapısı, tüm girişler 1 (HIGH) olduğunda 1 (HIGH) çıktı üretir; aksi takdirde çıkış 0 (LOW) olur. 2 girişli bir AND kapısı için doğruluk tablosu

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	0
1	0	0
1	1	1

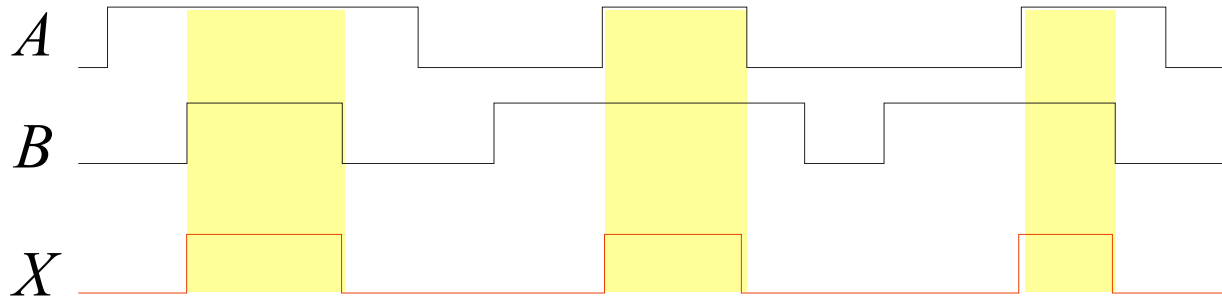
VE işlemi genellikle değişkenler arasında bir nokta ile gösterilir ancak çoğunlukla bu nokta ihmal edilebilir. Dolayısıyla, AND işlemi $X = A . B$ veya $X = AB$ olarak yazılır.

Summary

VE (AND) Kapısı



Örnek dalga biçimleri:



AND işlemi, bilgisayar programlamasında seçici bir maske olarak kullanılır. Binary bir sayının belirli bitlerini korumak ancak diğer bitleri sıfırlamak istiyorsanız, seçilen bitlerin konumunda 1 diğer konumlara 0 yazarak AND işlemi yapabilirsiniz.

Örnek:

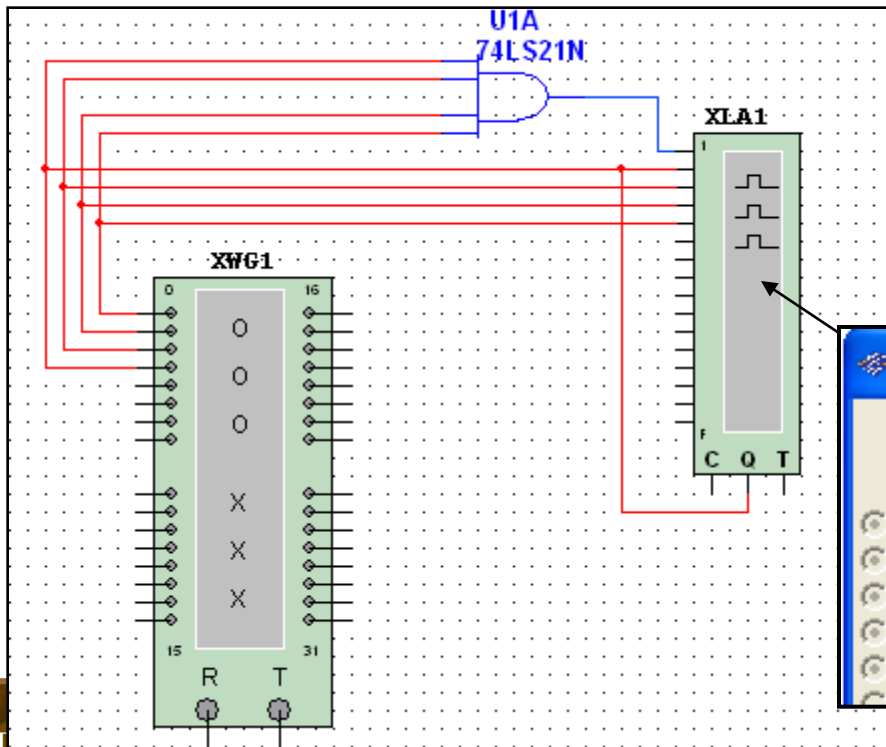
Eğer binary sayı 10100011 ise ve 00001111 ile AND kullanılarak maskelenirse sonuç **00000011 olur.**

Summary

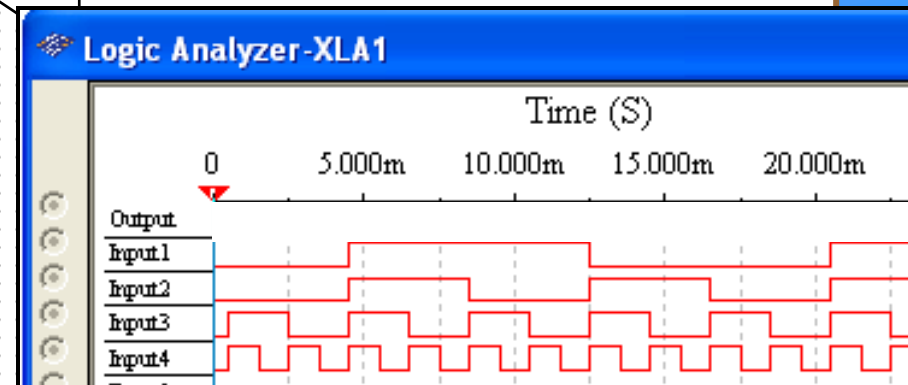
VE (AND) Kapısı

Örnek:

XWG1, geri sayım modunda ayarlanmış bir Word (4 bit veri) üreticidir. XLA1, analizörün ilk (üst) hattına bağlı AND geçidi çıkışına sahip bir mantık analizörüdür.

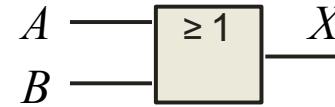
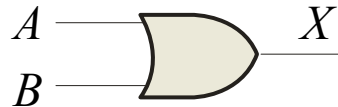


Çıkış (satır 1) yalnızca tüm girişler 1 (HIGH) olduğunda 1 (HIGH) olacaktır.



Summary

VEYA (OR) Kapısı

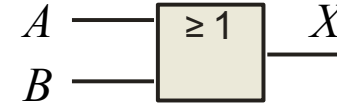
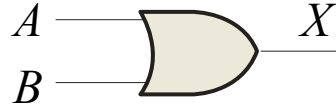


VEYA (OR) kapısı, herhangi bir giriş 1 (HIGH) ise 1 (HIGH) çıkış üretir; tüm girişler 0 (LOW) ise, çıkış 0 (LOW) olur. 2 girişli bir kapı için doğruluk tablosu

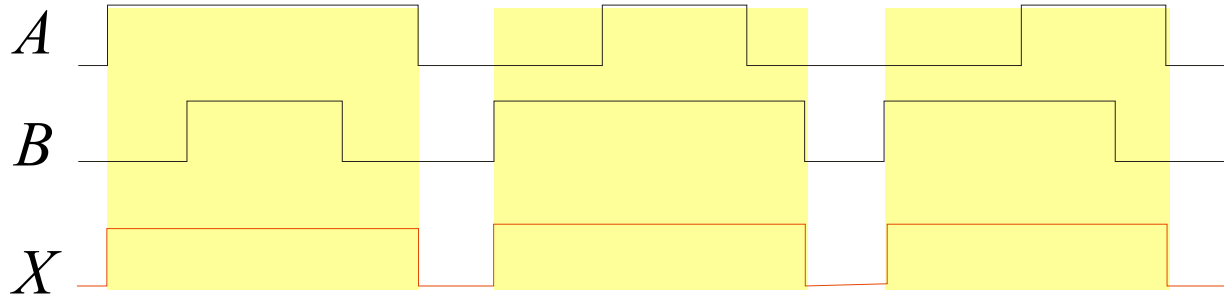
Inputs		Output
A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

VEYA işlemi, değişkenler arasında bir artı işareti (+) ile gösterilir. Böylece, OR işlemi $X = A + B$ olarak yazılır.

VEYA (OR) Kapısı



Örnek dalga biçimleri:



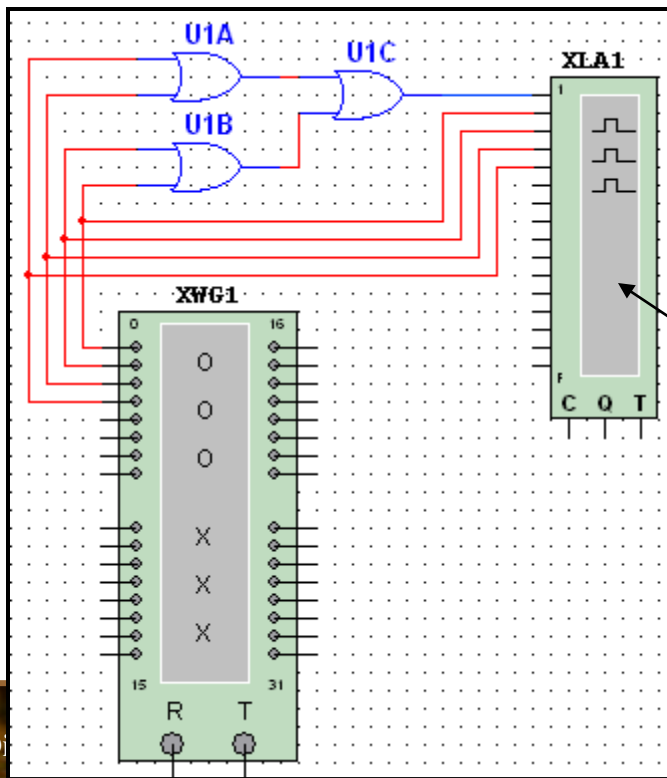
VEYA işlemi, bir binary sayının belirli bitlerini 1 yapmak için bilgisayar programlamasında kullanılabilir.

Örnek: ASCII harfleri, küçük harfler için 5nci bit 1 ve büyük harfler için bu bit 0 dır. (Bit konumları, 0'dan başlayarak sağdan sola doğru numaralandırılır) 8-bit maske «00100000» ile bir ASCII harfini OR işlemi yaparsanız sonuç ne olur?

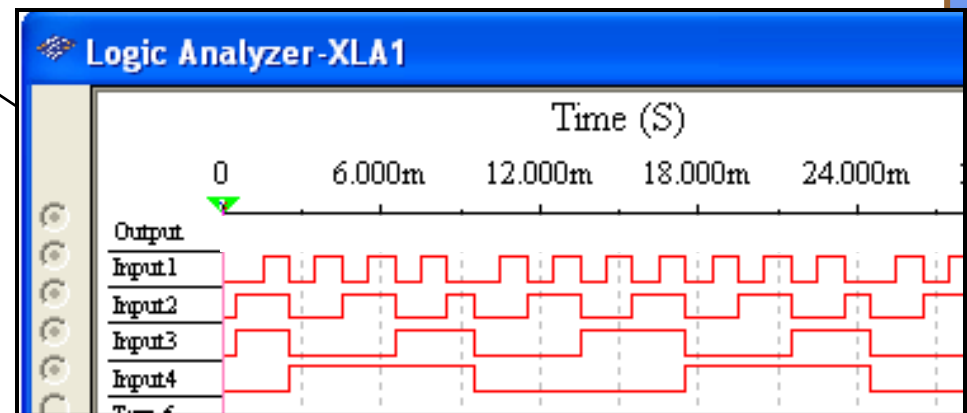
Çözüm: Ortaya çıkan harf küçük olacaktır.

VEYA (OR) Kapısı

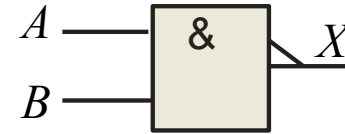
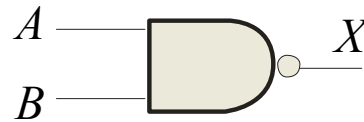
XWG1, geri sayım modunda ayarlanmış bir Word (4 bit veri) üreticidir. XLA1, bir mantık analizörüdür. Üç 2-girişli OR geçidi, tek bir 4-girişli geçit görevi görür. Çıkış hattından hangi sinyali bekliyorsunuz?



Herhangi bir giriş 1 (HIGH) ise çıkış (satır 1) 1 (HIGH) olacaktır; aksi takdirde 0 (LOW) olacaktır.



VE DEĞİL (NAND) Kapısı

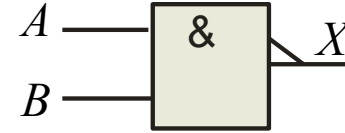
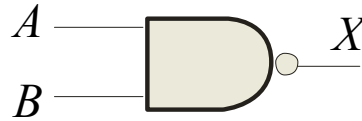


NAND kapısı, tüm girişler 1 (HIGH) olduğunda 0 (LOW) çıktı üretir; aksi takdirde çıkış 1 (HIGH) olur. 2 girişli bir NAND kapısı için doğruluk tablosu

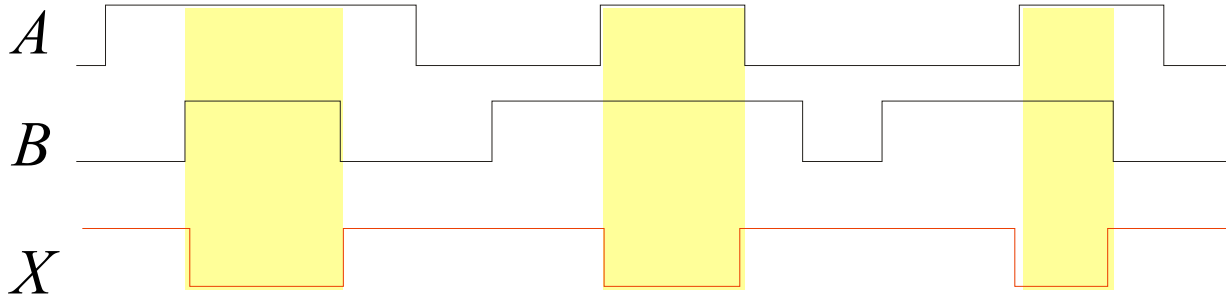
Inputs		Output
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

NAND işlemi, değişkenler arasında bir nokta ve bir üst çubuk ile gösterilir. Böylece, NAND işlemi $X = \overline{A \cdot B}$ şeklinde yada, $X = \overline{A} \overline{B}$ olarak yazılır.

VE DEĞİL (NAND) Kapısı

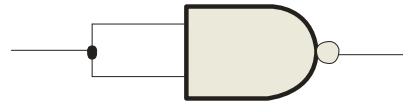


Örnek dalga biçimleri:



NAND kapısı özellikle kullanışlıdır çünkü "evrensel" bir kapıdır - diğer tüm temel kapılar NAND kapılarından yapılabilir.

Ör: Değil kapısı oluşturmak için 2 girişli bir NAND kapısını nasıl bağlarsınız?



Ödev: AND, OR, XOR, XNOR kapılarını sadece NAND kapılarını kullanarak yapınız.

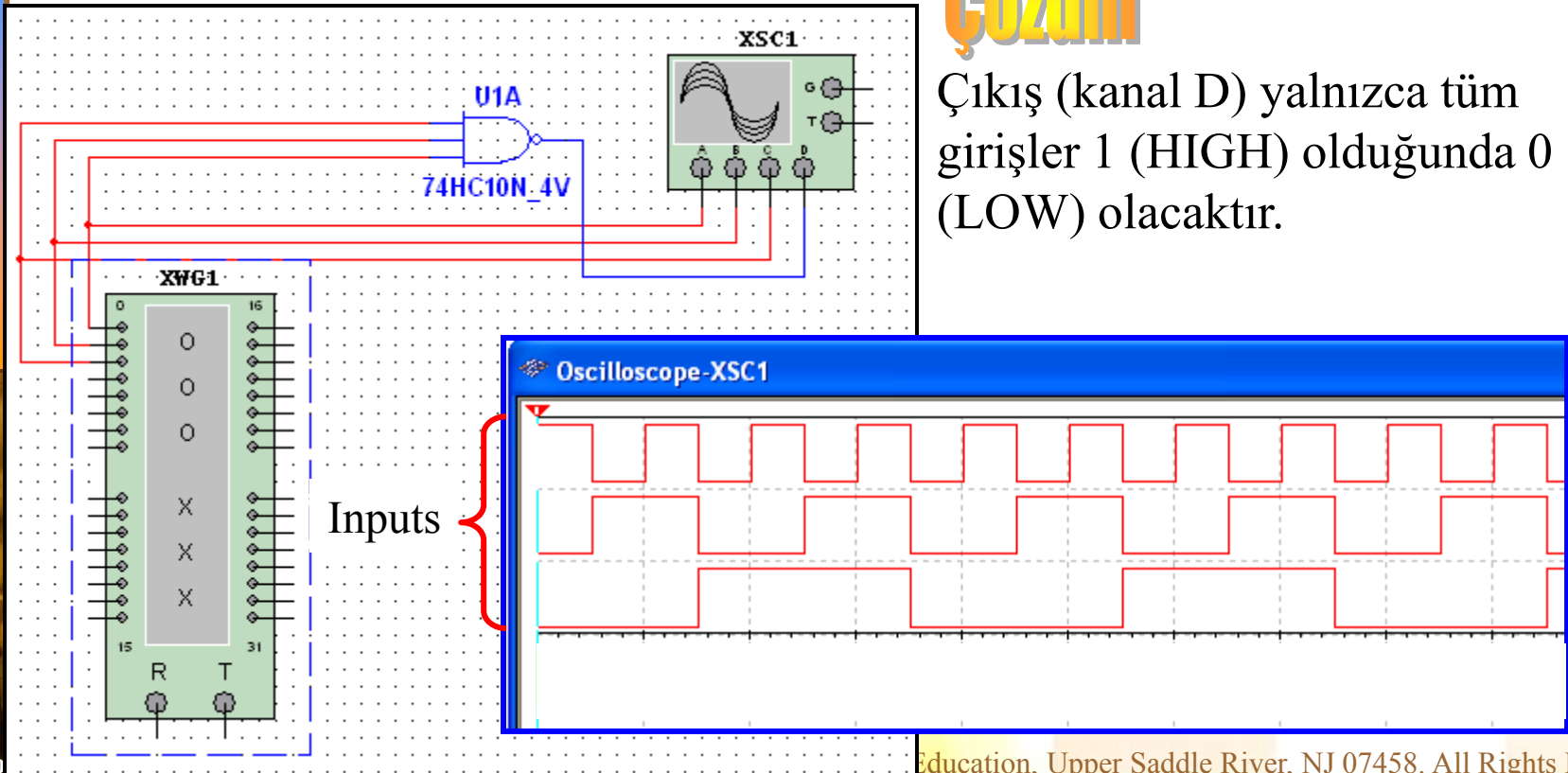
VE DEĞİL (NAND) Kapısı

Örnek

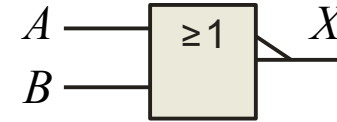
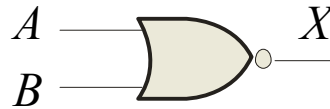
XWG1, geri sayım modunda ayarlanmış bir Word (4 bit veri) üreticidir. XLA1, bir mantık analizörüdür. Dört kanallı bir osiloskop, girişleri ve çıkışı göstermektedir. Çıkışta hangi sinyali bekliyorsunuz?

Çözüm

Çıkış (kanal D) yalnızca tüm girişler 1 (HIGH) olduğunda 0 (LOW) olacaktır.



VEYA DEĞİL (NOR) Kapısı



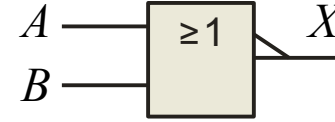
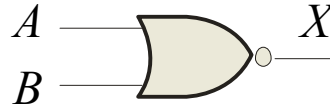
NOR kapısı, herhangi bir giriş 1 (HIGH) ise 0 (LOW) bir çıktı üretir; tüm girişler 1 (HIGH) ise çıkış 0 (LOW) olur. 2 girişli bir NOR kapısı için doğruluk tablosu

Inputs		Output
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

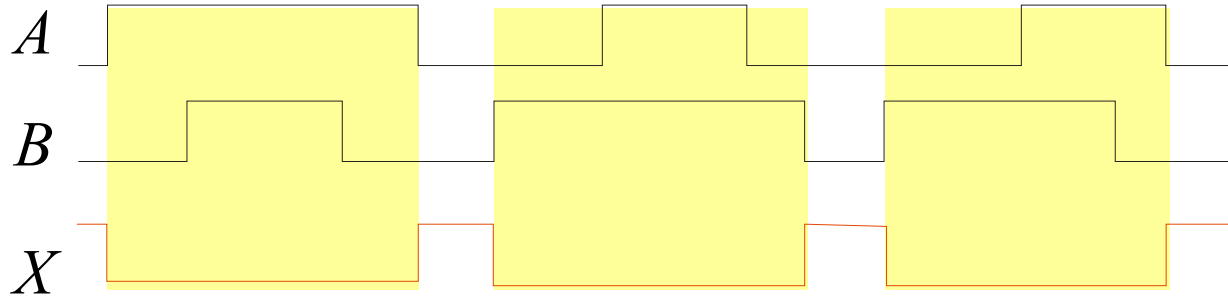
NOR işlemi, değişkenler arasında bir artı işareti (+) ile ve bir üst çubuk ile gösterilir.

Böylece NOR işlemi $X = \overline{A + B}$ olarak yazılır.

VEYA DEĞİL (NOR) Kapısı



Örnek dalga biçimleri:



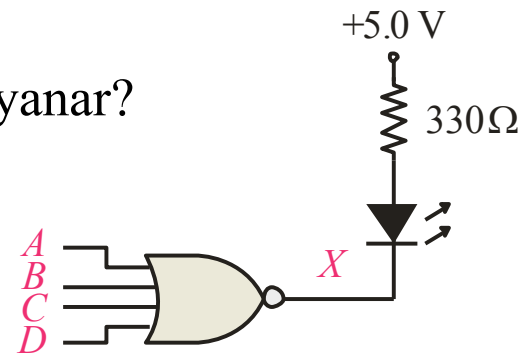
Herhangi bir giriş 1 (HIGH) ise NOR işlemi bir 0 (LOW) üretecektir.

Ör:

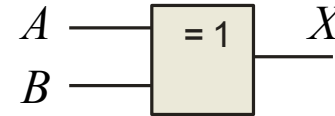
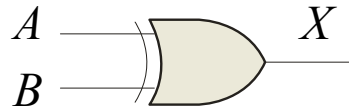
Gösterilen devre için LED ne zaman yanar?

Çözüm:

Dört girişten herhangi biri 1 (HIGH) olduğunda LED yanacaktır.



Özel VEYA (XOR) Kapısı

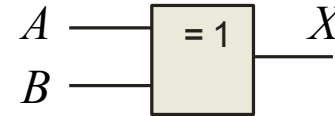
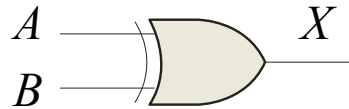


XOR kapısı, yalnızca her iki giriş farklı mantık seviyelerinde olduğunda 1 (HIGH) çıktı üretir. Doğruluk tablosu

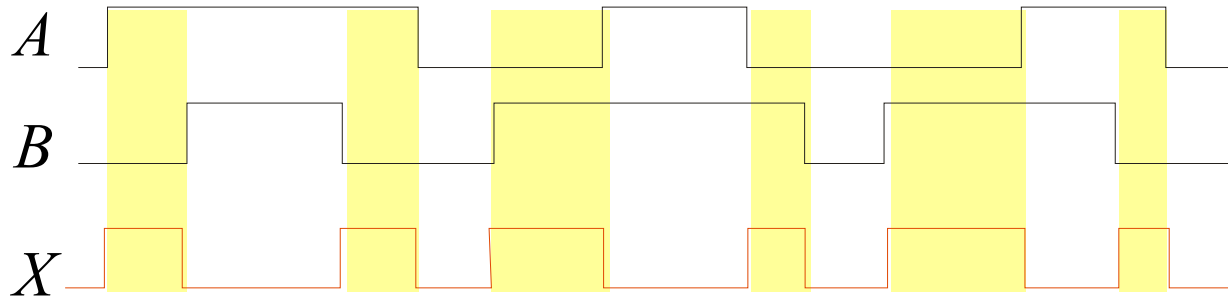
Inputs		Output
A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

XOR işleminin lojik fonksiyonu $X = \bar{A}B + A\bar{B}$ ile verilir. Ayrıca, Mantıksal gösterimi ise $X = A \oplus B$ şeklindedir.

Özel VEYA (XOR) Kapısı



Örnek dalga biçimleri:



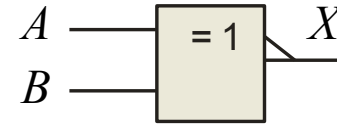
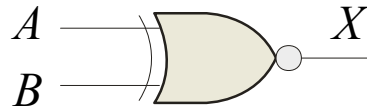
XOR kapısının yalnızca bir giriş 1 (HIGH) olduğunda 1 (HIGH) üreteceğine dikkat edin.

Soru:

Yukarıda verilen A ve B dalga formlarının her ikisi de ters çevrilirse, çıkış nasıl etkilenir?

Çıkışta değişiklik olmaz.

Özel VEYA DEĞİL (XNOR) Kapısı

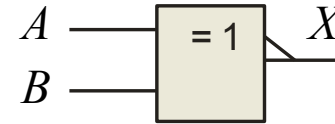
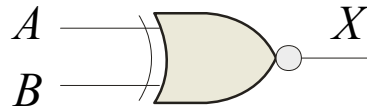


XNOR kapısı, yalnızca her iki giriş de aynı mantık seviyesinde olduğunda 1 (HIGH) çıktı üretir. Doğruluk tablosu

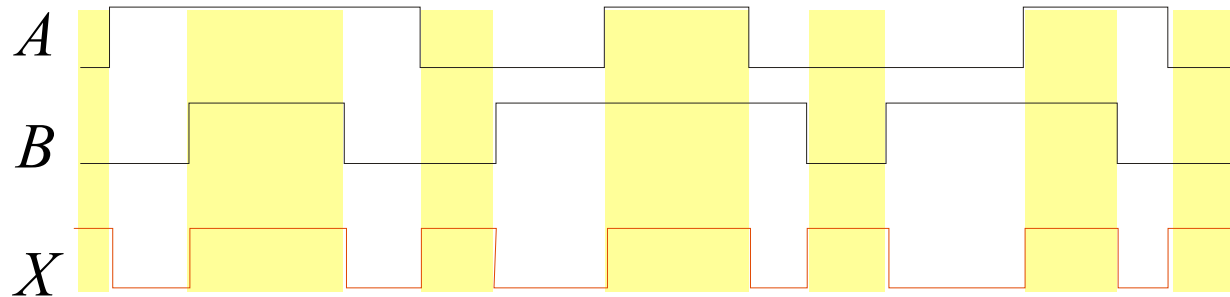
Inputs		Output
A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

XNOR işleminin lojik fonksiyonu $X = \overline{A}\overline{B} + AB$ ile verilir. Ayrıca, XNOR işlemi $X = A \odot B$ şeklinde gösterilir.

Özel VEYA DEĞİL (XNOR) Kapısı



Örnek dalga biçimleri:



Her iki giriş aynı olduğunda XNOR kapısının 1 (HIGH) üreteceğine dikkat edin. Bu, karşılaştırma fonksiyonları için kullanılabilir.

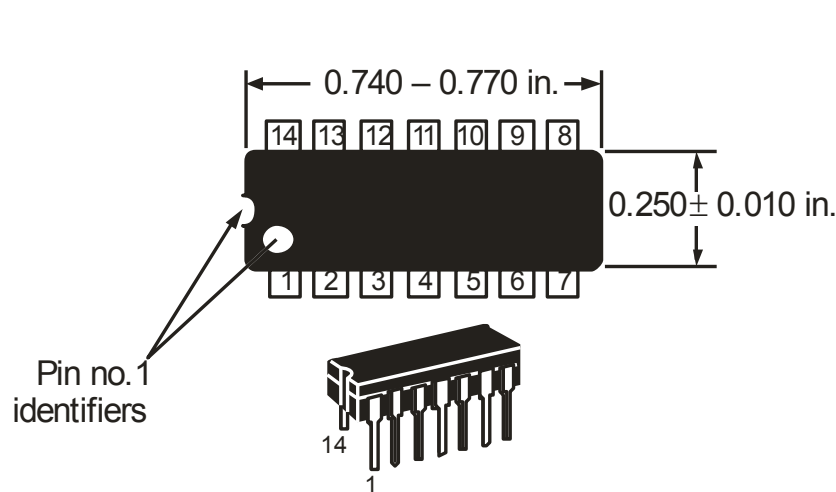
Soru

Yukardaki *A* dalga formu tersine çevrilirse ancak *B* aynı kalırsa, çıkış nasıl etkilenir?

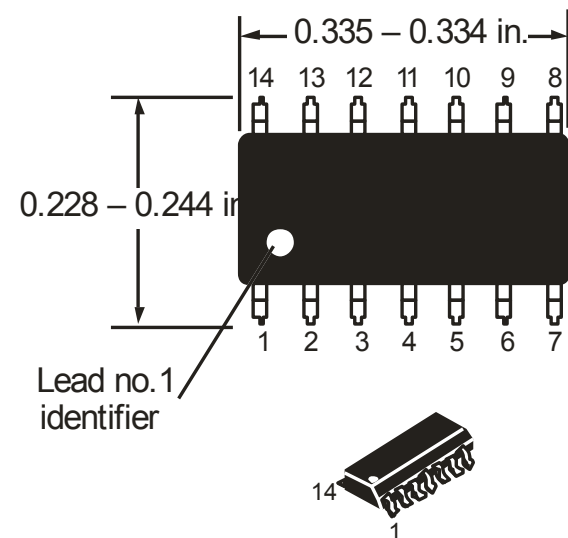
Çıktı ters çevrilir.

Sabit Mantık Fonksiyonu

İki ana sabit fonksiyon mantık ailesi TTL ve CMOS'tur. Üçüncü bir teknoloji, ilk ikisini birleştiren BiCMOS'tur. Sabit fonksiyon mantığı için paketlenmiştir.

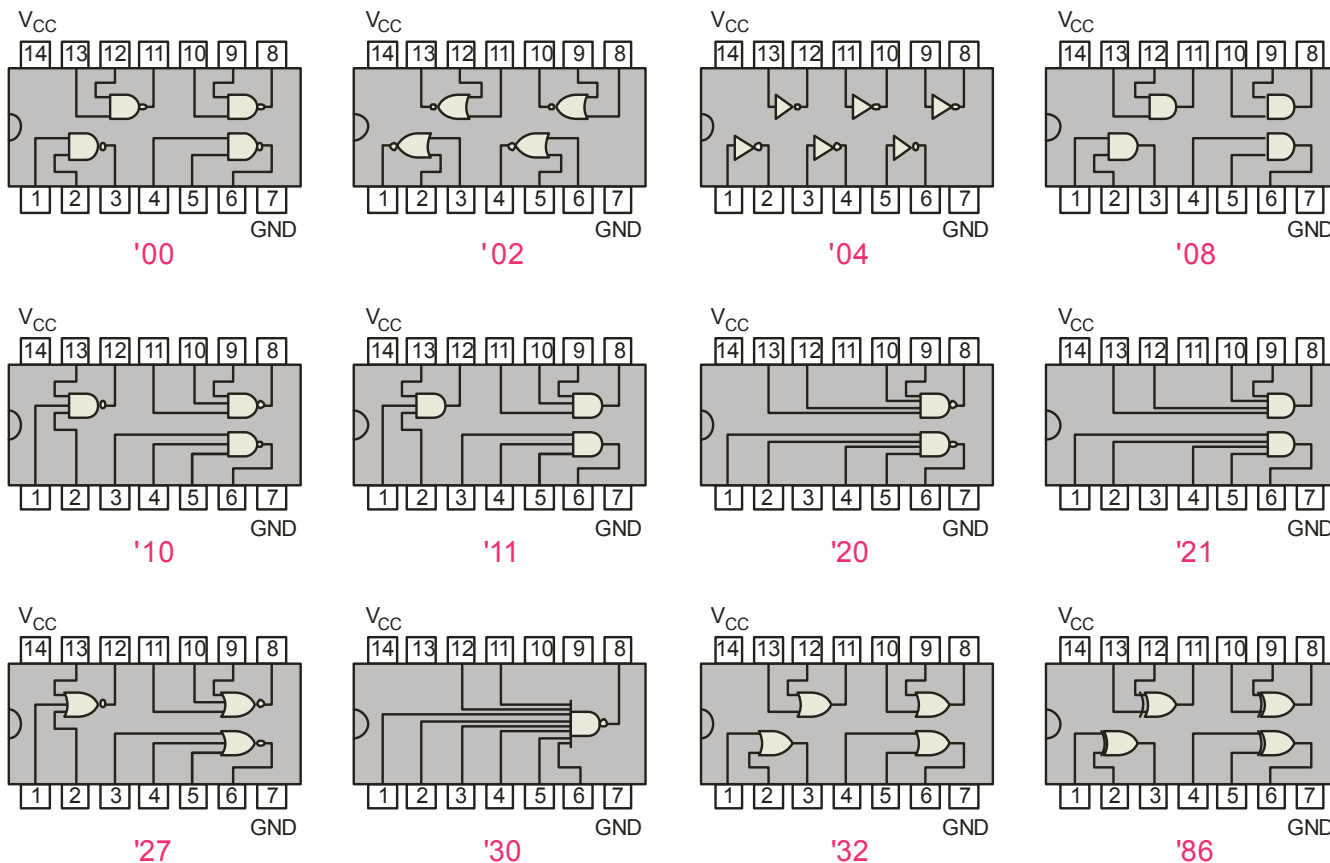


DIP package

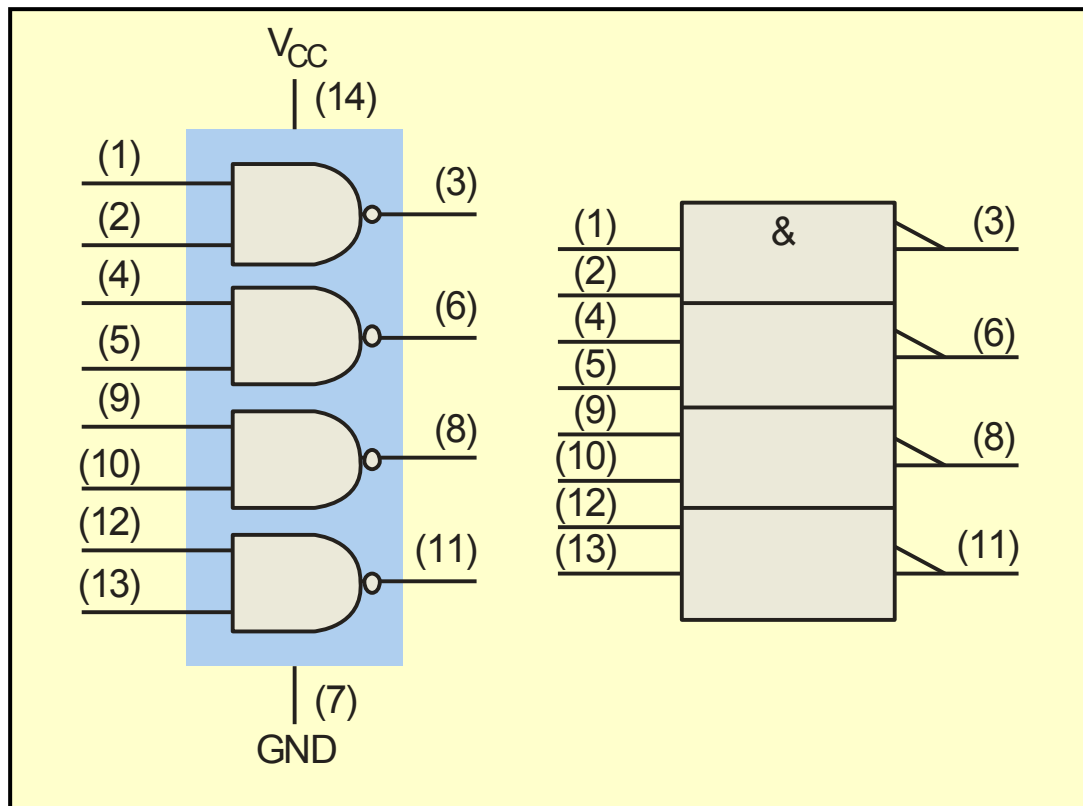


SOIC package

Bazı yaygın kullanılan kapı konfigürasyonları gösterilmektedir.



Mantık sembolleri, kapıları ve ilgili pin numaralarını gösterir.



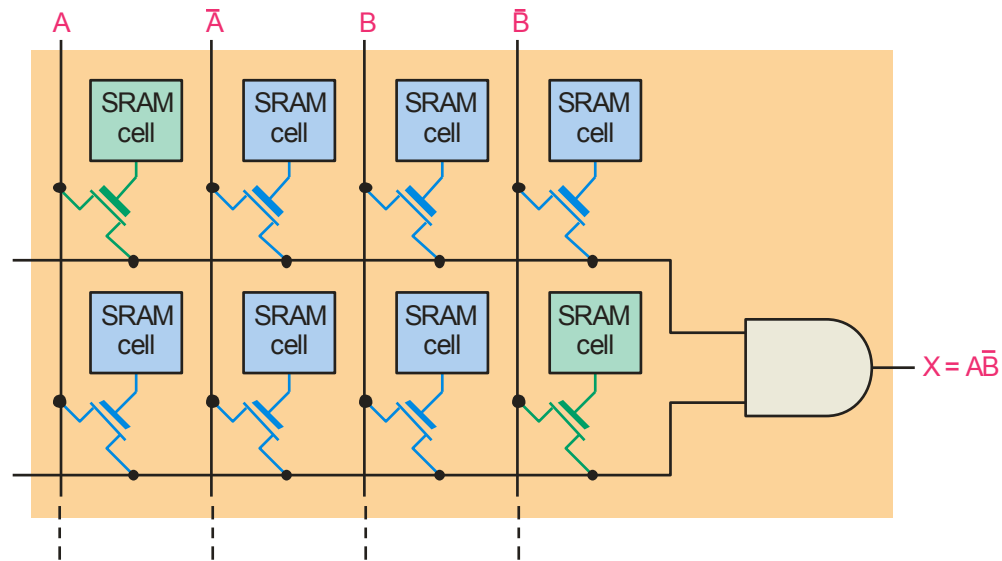
Veri sayfaları (Data Sheets), üretici tarafından belirlenen sınırlar ve koşulların yanı sıra DC ve AC özelliklerini içerir. Örneğin, bir 74HC00A için bazı maksimum değerler şunlardır:

MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	-0.5 to + 7.0 V	V
V_{in}	DC Input Voltage (Referenced to GND)	-0.5 to V_{CC} +0.5 V	V
V_{out}	DC Output Voltage (Referenced to GND)	-0.5 to V_{CC} +0.5 V	V
I_{in}	DC Input Current, per pin	± 20	mA
I_{out}	DC Output Current, per pin	± 25	mA
I_{CC}	DC Supply Current, V_{CC} and GND pins	± 50	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP † SOIC Package † TSSOP Package †	750 500 450	mW
T_{stg}	Storage Temperature	-65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds Plastic DIP, SOIC, or TSSOP Package Ceramic DIP	260 300	°C

Programlanabilir Mantık

Mantık devreleri oluşturmak için bir Programlanabilir Mantık Cihazı (Programmable Logic Device-PLD) kullanılabilir. PLD'ler için çeşitli teknolojiler mevcuttur. Birçoğu, mantık terimleri oluşturmak için dahili bir AND geçidi dizisi kullanır. Birçok PLD birden çok kez programlanabilir.



Programlanabilir Mantık

Genel olarak, bir PLD için gerekli mantık, bir bilgisayar yardımıyla geliştirilir. Mantık, VHDL gibi bir Donanım Açıklama Dili (HDL) kullanılarak girilebilir. Mantık, HDL'ye bir metin dosyası, şematik diyagram veya durum diyagramı olarak belirtilebilir.



VHDL'de bir PLD'yi 2 girişli NAND geçidi olarak programlamak için bir metin girişi aşağıdaki slaytta referans olarak gösterilmektedir. Bu durumda, önce girişler ve çıkışlar belirlenir. Ardından sinyaller tanımlanır. Muhtemelen VHDL'ye aşina olmasanız da, programın okunmasının basit olduğunu görebilirsiniz.

Programlanabilir Mantık

```
entity NandGate is
```

```
    port(A, B: in bit;
```

```
    LED: out bit);
```

```
end entity NandGate;
```

```
architecture GateBehavior of NandGate is
```

```
    signal A, B: bit;
```

```
    begin
```

```
        X <= A nand B;
```

```
        LED <= X;
```

```
end architecture GateBehavior;
```

Inverter

Girişlerini ters çeviren veya tümleyenini alan bir mantık devresi.

Truth table
(Doğruluk Tablosu)

Bir mantık devresinin girişlerini ve karşılık gelen çıkış (lar) ını gösteren bir tablo.

Timing diagram
(Zamanlama
Diyagramı)

Tüm dalga formlarının uygun zaman ilişkisini gösteren dalga formlarının bir diyagramı.

Boolean algebra
(Cebiri)

Mantık devrelerinin matematiği.

Quiz

1. The truth table for a 2-input AND gate is

a.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	1
1	0	1
1	1	0

b.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	1
0	1	0
1	0	0
1	1	0

c.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	0
1	0	0
1	1	1

d.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	1
1	0	1
1	1	1

Quiz

2. The truth table for a 2-input NOR gate is

a.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	1
1	0	1
1	1	0

b.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	1
0	1	0
1	0	0
1	1	0

c.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	0
1	0	0
1	1	1

d.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	1
1	0	1
1	1	1

Quiz

3. The truth table for a 2-input XOR gate is

a.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	1
1	0	1
1	1	0

b.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	1
0	1	0
1	0	0
1	1	0

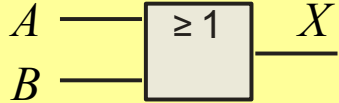
c.

Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	0
1	0	0
1	1	1

d.

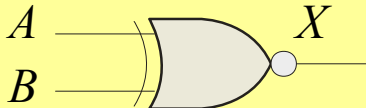
Inputs		Output
<i>A</i>	<i>B</i>	<i>X</i>
0	0	0
0	1	1
1	0	1
1	1	1

Quiz

4. The symbol  is for a(n)

- a. OR gate
- b. AND gate
- c. NOR gate
- d. XOR gate

Quiz

5. The symbol  is for a(n)

- a. OR gate
- b. AND gate
- c. NOR gate
- d. XOR gate

Quiz

6. A logic gate that produces a HIGH output only when all of its inputs are HIGH is a(n)

- a. OR gate
- b. AND gate
- c. NOR gate
- d. NAND gate

Quiz

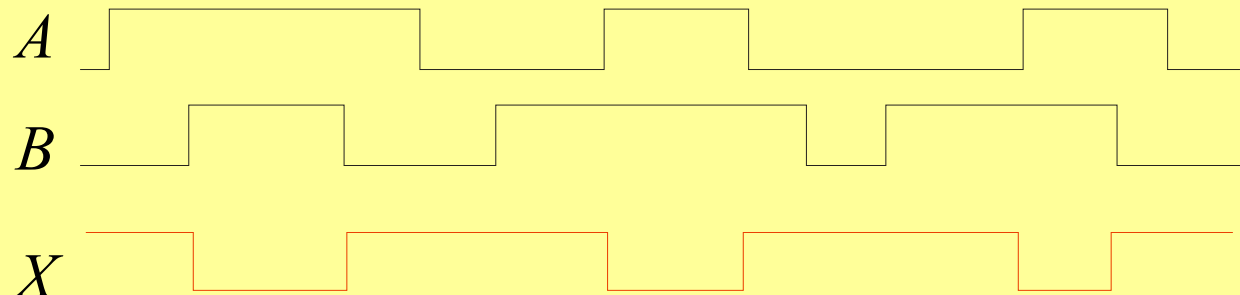
7. The expression $X = A \oplus B$ means

- a. A OR B
- b. A AND B
- c. A XOR B
- d. A XNOR B

Quiz

8. A 2-input gate produces the output shown. (X represents the output.) This is a(n)

- a. OR gate
- b. AND gate
- c. NOR gate
- d. NAND gate



Quiz

9. A 2-input gate produces a HIGH output only when the inputs agree. This type of gate is a(n)

- a. OR gate
- b. AND gate
- c. NOR gate
- d. XNOR gate

Quiz

10. The required logic for a PLD can be specified in an Hardware Description Language by

- a. text entry
- b. schematic entry
- c. state diagrams
- d. all of the above

Quiz

Answers:

- | | |
|------|-------|
| 1. c | 6. b |
| 2. b | 7. c |
| 3. a | 8. d |
| 4. a | 9. d |
| 5. d | 10. d |