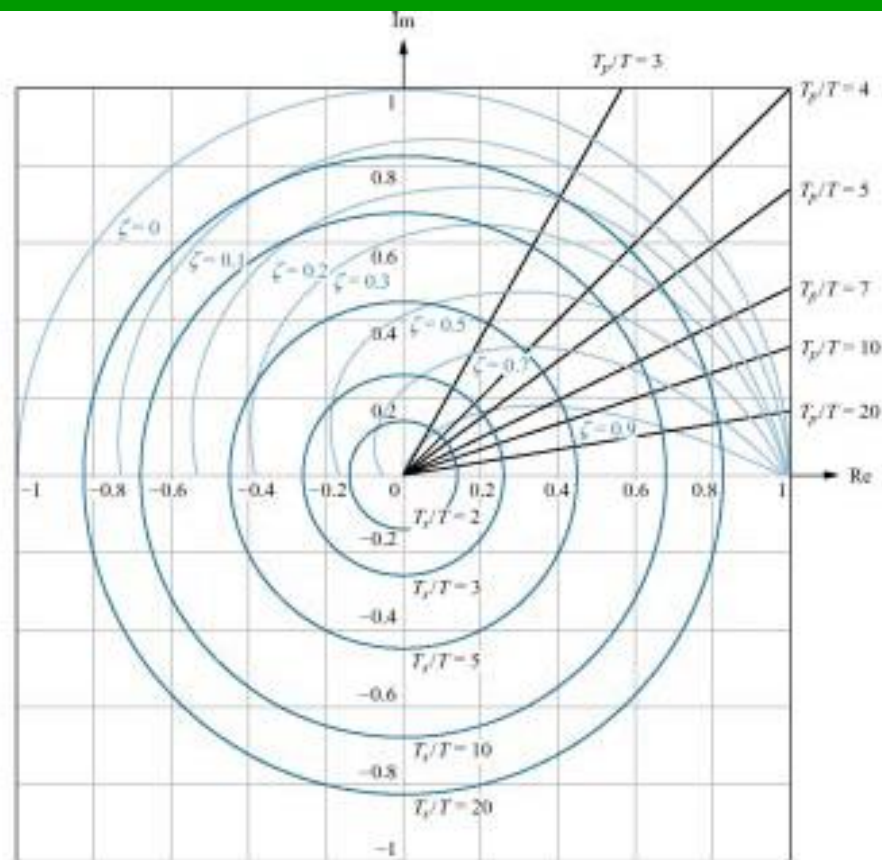
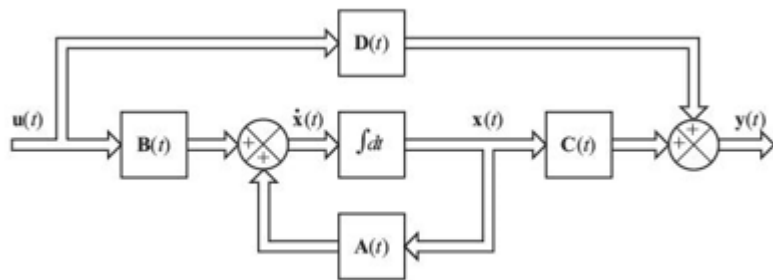
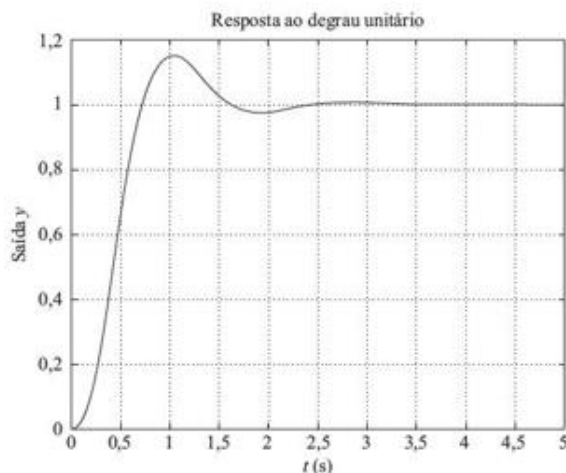


Sistemas de Controle Digital



Controle Analógico X Controle Digital

- Tamanho / Número de Componentes / Custo
- Repetibilidade
- Ruídos
- Precisão
- Técnicas de Controle Avançadas
- Supervisão / Monitoramento / Comunicação
- Ajustes e Testes no Desenvolvimento

Revisão sobre Conversão A/D e D/A



INSTITUTO FEDERAL
SANTA CATARINA

Sistema de Controle Digital



(a)



(b)

Características:

- Clock
- Amostragem periódica do erro (saída)
- Cálculo da lei de controle (software)
- Saída convertida em um sinal de controle (ação de controle)

Revisão sobre Conversão A/D e D/A

Amostragem:

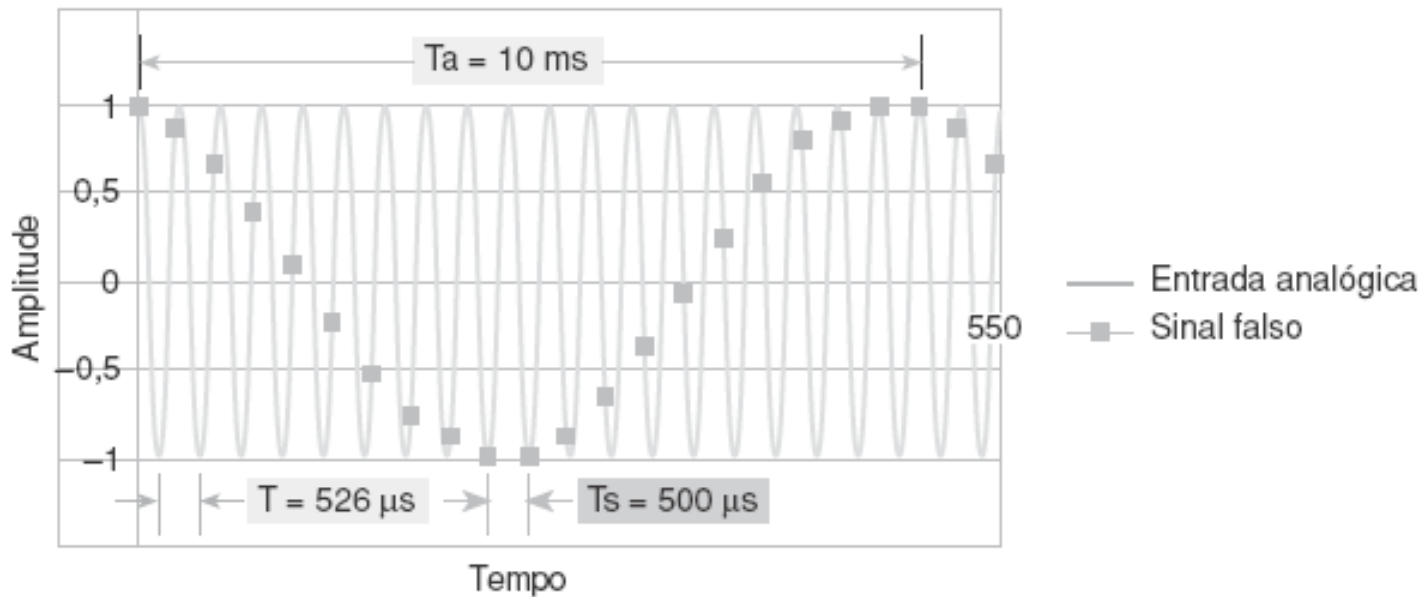
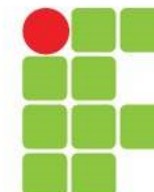


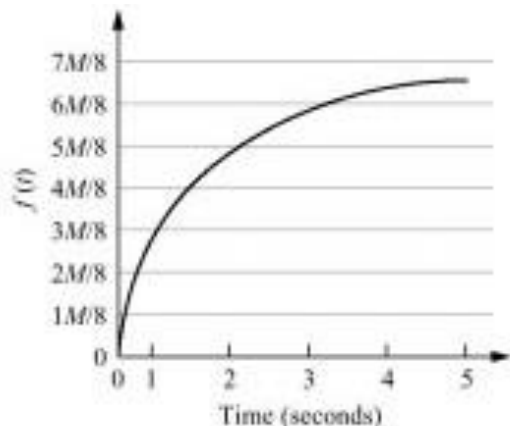
FIGURA 11.17
Um sinal falso devido à subamostragem.

Revisão sobre Conversão A/D e D/A

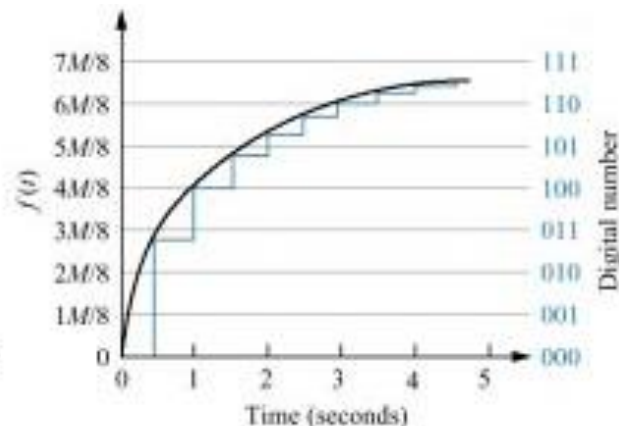


INSTITUTO FEDERAL
SANTA CATARINA

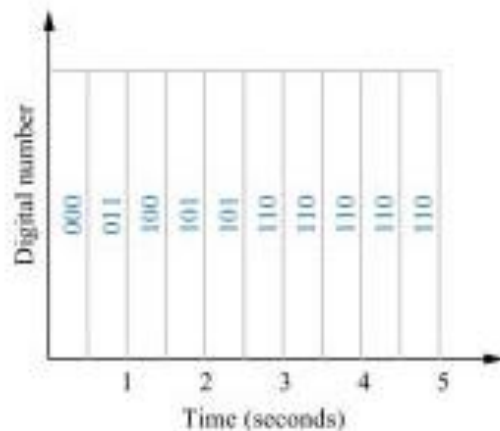
Conversão A/D – Analógico / Digital



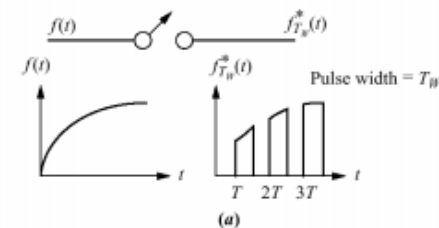
(a)



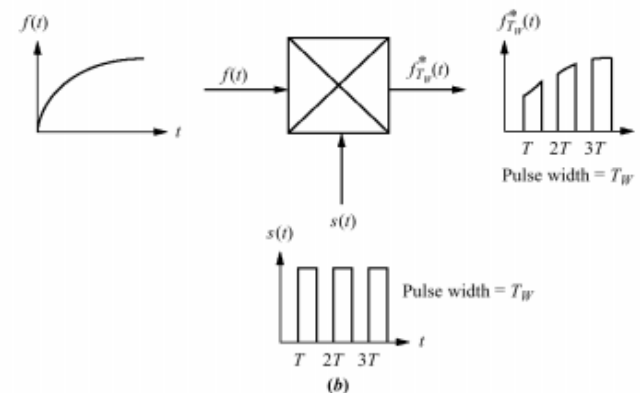
(b)



(c)



(a)



(b)

Revisão sobre Conversão A/D e D/A

Conversão A/D – Analógico / Digital

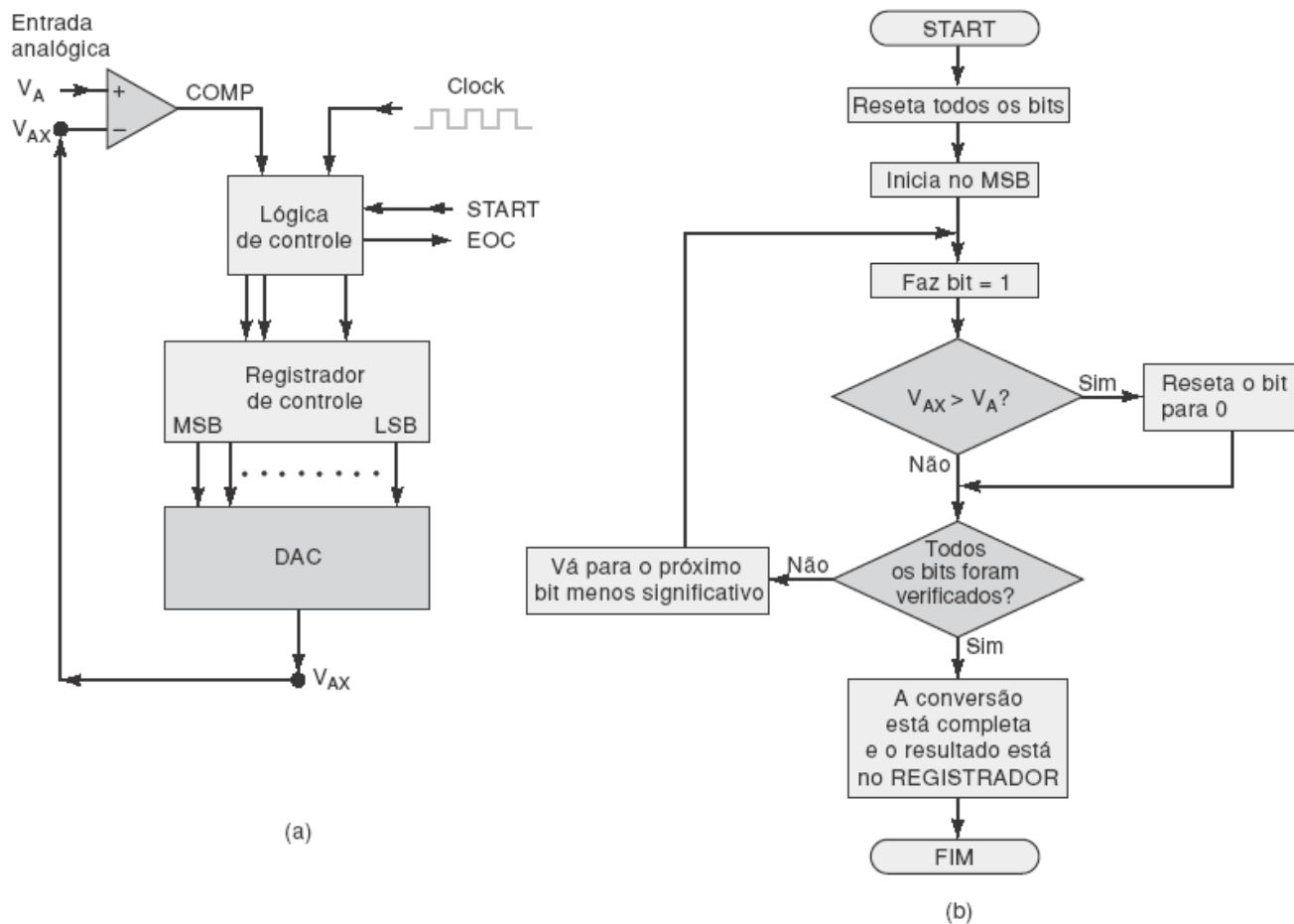


FIGURA 11.18

ADC de aproximações sucessivas: (a) Diagrama em bloco simplificado; (b) Fluxograma de operação.

Revisão sobre Conversão A/D e D/A

Conversão A/D – Analógico / Digital

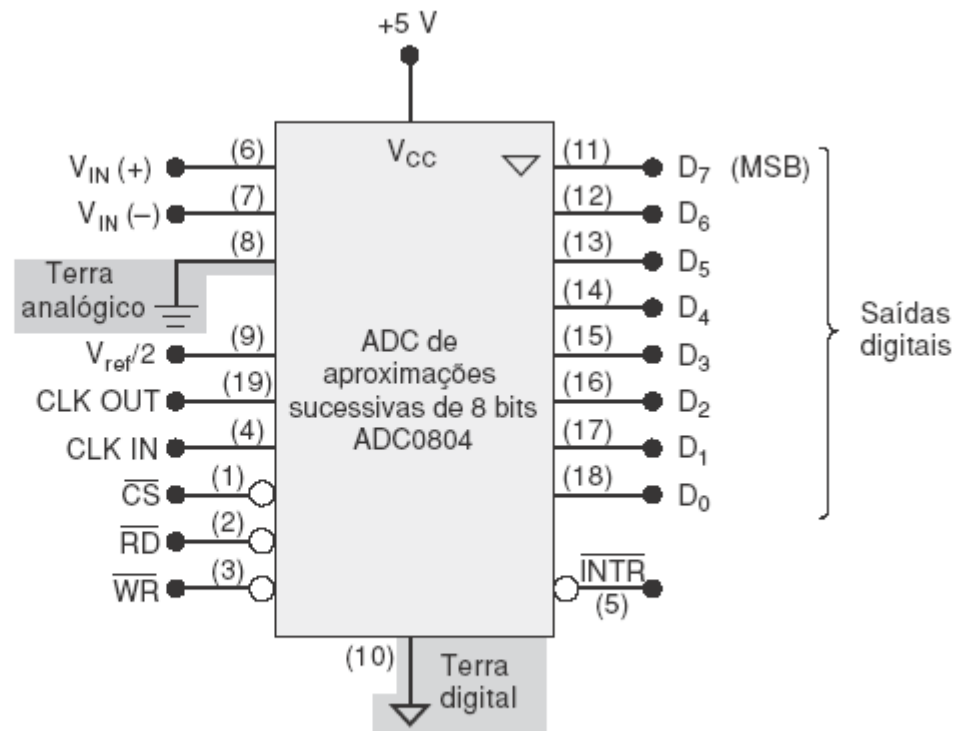


FIGURA 11.20
ADC de aproximações
sucessivas de 8 bits com
saídas de tristate
ADC0804. Os números
entre parênteses são os
números dos pinos do CI.

Revisão sobre Conversão A/D e D/A

Conversão A/D – Analógico / Digital

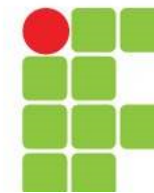
– erro absoluto, erro %

– erro de quantização $\rightarrow \frac{1}{2^n}$

– relação sinal/ruído $\rightarrow 20 \cdot \log(2^n)$

$n \rightarrow$ número de bits

Revisão sobre Conversão A/D e D/A



INSTITUTO FEDERAL
SANTA CATARINA

– conversor de 4 bits, entrada em 3,3 V

$$V_{\max} := 5 \quad n := 4 \quad V_i := 3,3$$

$$V_{\text{out}} := V_i \cdot \frac{(2^n - 1)}{V_{\max}} \quad V_{\text{out}} = 9,9 \quad V_{\text{outconv}} := 10$$

$$V_{\text{conv}} := \frac{V_{\text{outconv}}}{\frac{(2^n - 1)}{V_{\max}}} \quad V_{\text{conv}} = 3,3333$$

$$\text{Erro} := V_{\text{conv}} - V_i \quad \text{Erro} = 0,0333 \quad \text{Errop} := \frac{V_{\text{conv}} - V_i}{V_i} \cdot 100 \quad \text{Errop} = 1,0101$$

$$\text{Equantização} := \frac{1}{2^n} \quad \text{Equantização} = 0,0625 \quad S_R := 20 \cdot \log_{10} (2^n) \quad S_R = 24,0824$$

Revisão sobre Conversão A/D e D/A



INSTITUTO FEDERAL
SANTA CATARINA

– conversor de 10 bits, entrada em 3,3 V

$$V_{\max} := 5 \quad n := 10 \quad V_i := 3,3$$

$$V_{\text{out}} := V_i \cdot \frac{(2^n - 1)}{V_{\max}} \quad V_{\text{out}} = 675,18 \quad V_{\text{outconv}} := 675$$

$$V_{\text{conv}} := \frac{V_{\text{outconv}}}{\frac{(2^n - 1)}{V_{\max}}} \quad V_{\text{conv}} = 3,2991$$

$$\text{Erro} := V_{\text{conv}} - V_i \quad \text{Erro} = -0,0009 \quad \text{Errop} := \frac{V_{\text{conv}} - V_i}{V_i} \cdot 100 \quad \text{Errop} = -0,0267$$

$$\text{Equantização} := \frac{1}{2^n} \quad \text{Equantização} = 0,001 \quad S_R := 20 \cdot \log_{10}(2^n) \quad S_R = 60,206$$

Revisão sobre Conversão A/D e D/A



INSTITUTO FEDERAL
SANTA CATARINA

Conversão D/A – Digital / Analógico

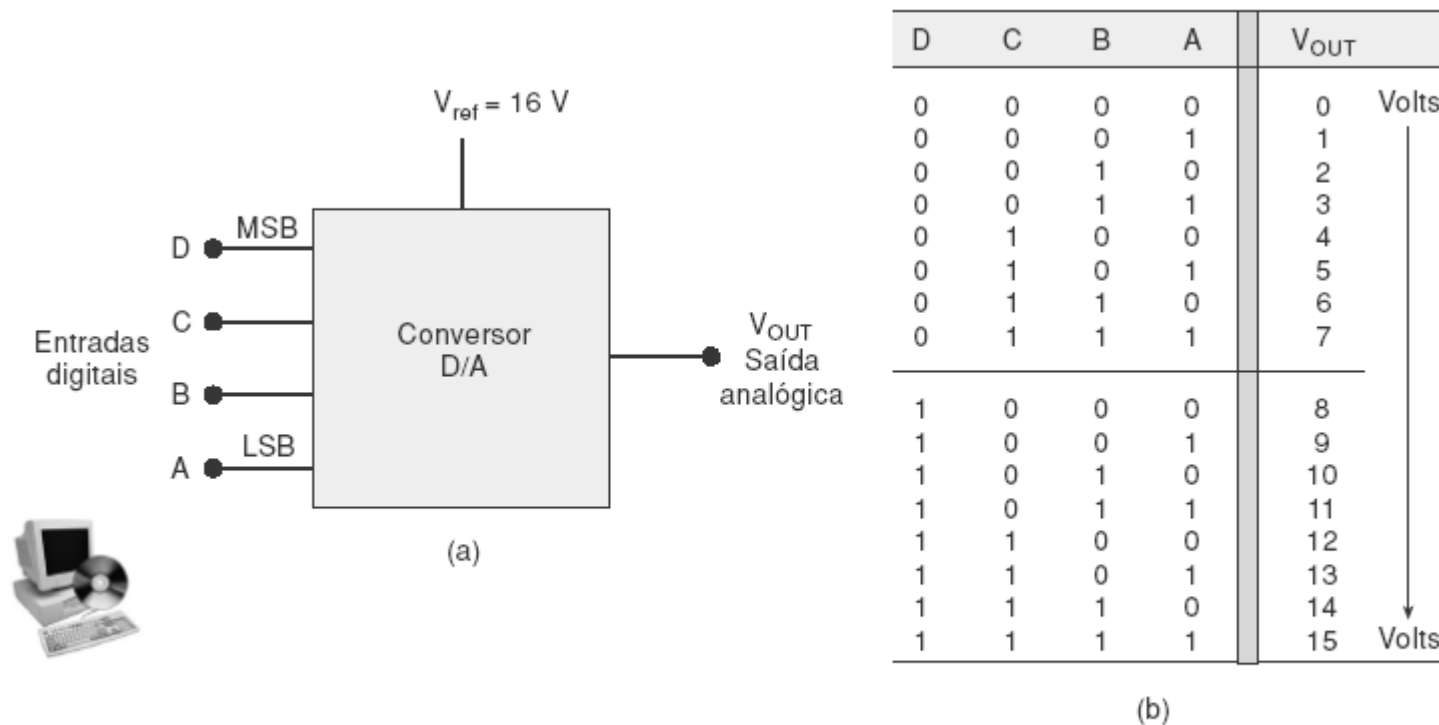


FIGURA 11.2
DAC de quatro bits com saída em tensão.

Revisão sobre Conversão A/D e D/A

Conversão D/A – Digital / Analógico

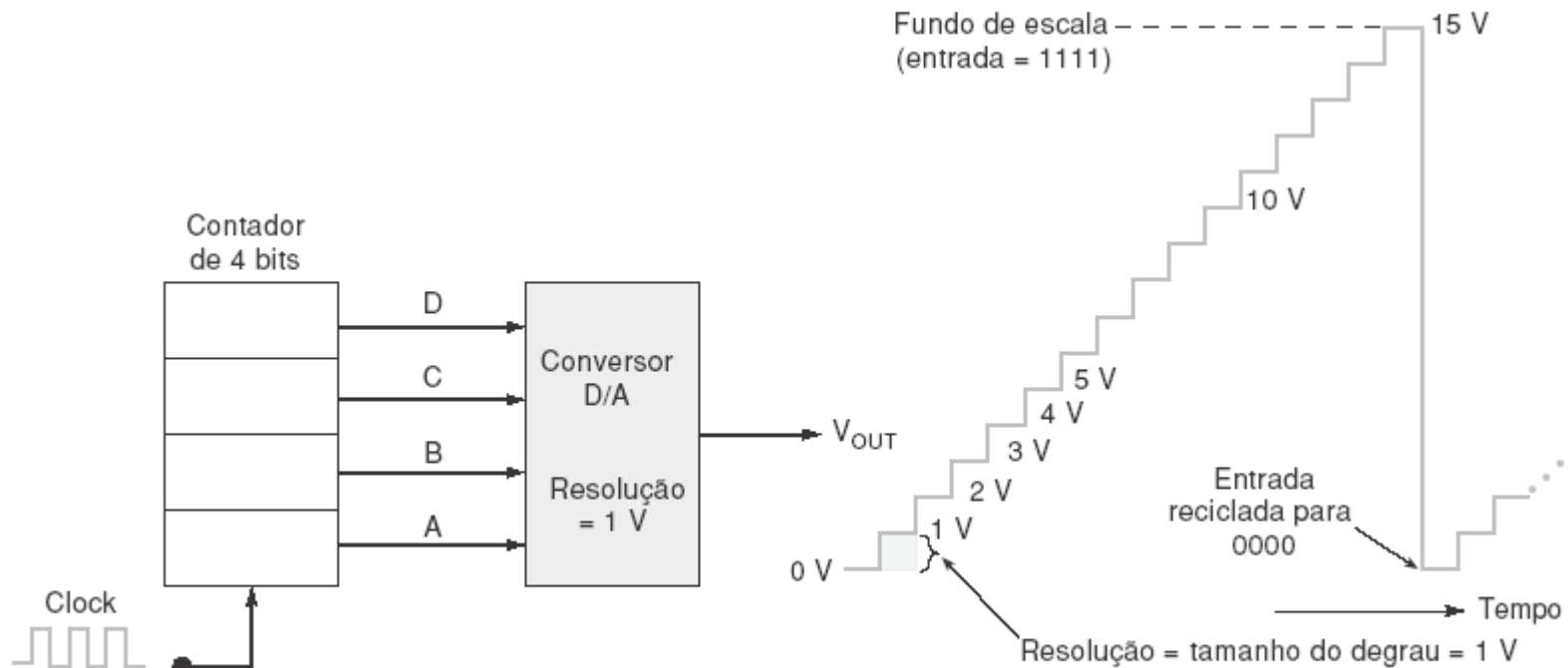


FIGURA 11.3

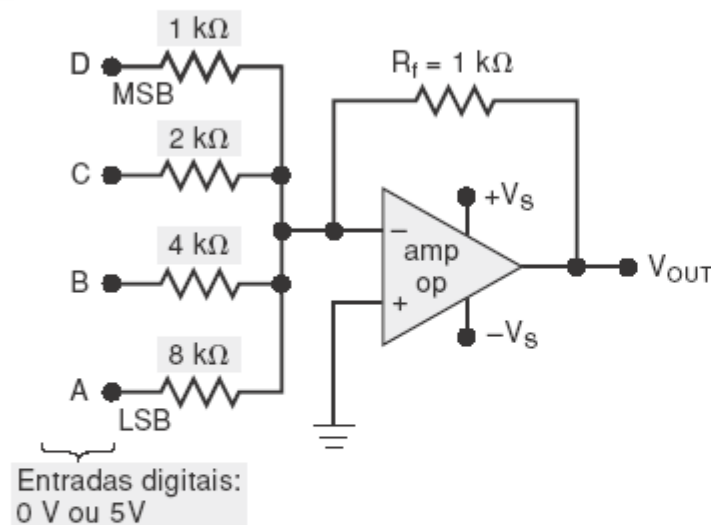
Formas de onda de saída de um DAC com as entradas sendo acionadas por um contador binário.

Revisão sobre Conversão A/D e D/A



INSTITUTO FEDERAL
SANTA CATARINA

Conversão D/A – Digital / Analógico



(a)

Código de entrada

D	C	B	A	V _{OUT} (volts)
0	0	0	0	0
0	0	0	1	-0,625 ← LSB
0	0	1	0	-1,250
0	0	1	1	-1,875
0	1	0	0	-2,500
0	1	0	1	-3,125
0	1	1	0	-3,750
0	1	1	1	-4,375
1	0	0	0	-5,000
1	0	0	1	-5,625
1	0	1	0	-6,250
1	0	1	1	-6,875
1	1	0	0	-7,500
1	1	0	1	-8,125
1	1	1	0	-8,750
1	1	1	1	-9,375 ← Fundo de escala

(b)

FIGURA 11.5

DAC simples usando um amplificador operacional na configuração amplificador somador com resistores com ponderação binária.

Revisão sobre Conversão A/D e D/A

Conversão D/A – Digital / Analógico

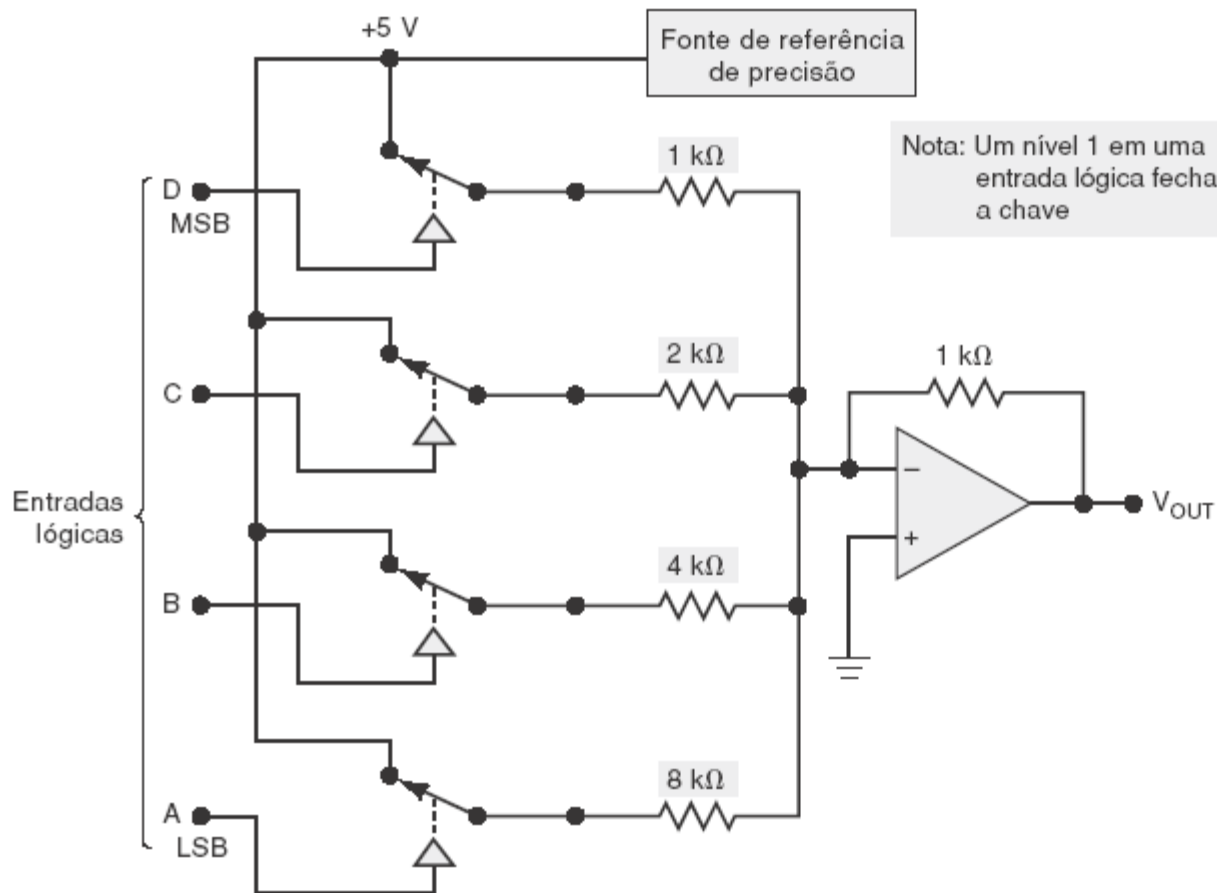


FIGURA 11.6
DAC de quatro bits
completo incluindo a
fonte de referência de
precisão.

Revisão sobre Conversão A/D e D/A

Conversão D/A – Digital / Analógico

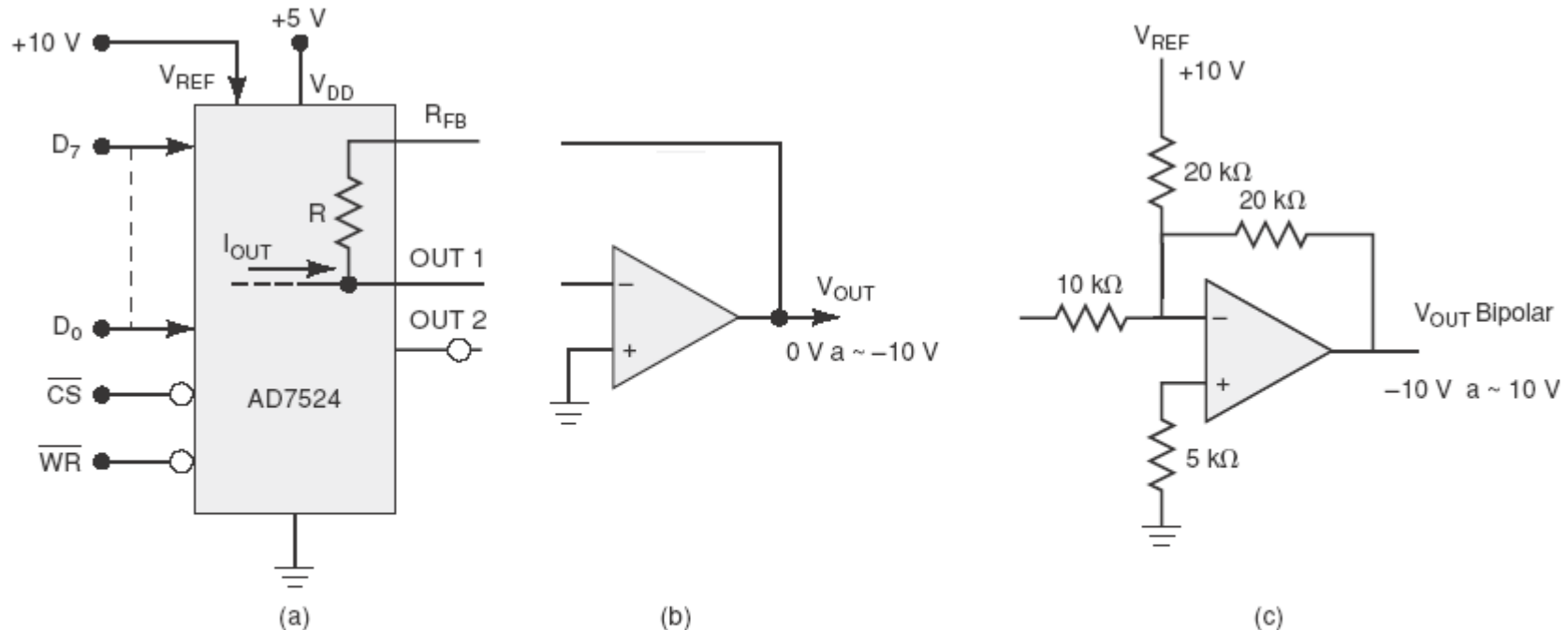


FIGURA 11.9

(a) DAC de oito bits AD7524 com entradas com latch; (b) Conversor amp-op de corrente para tensão fornece tensão de saída variando de 0 V a aproximadamente 10; (c) Circuito amp-op para gerar saída bipolar de -10 V a aproximadamente +10 V.

Revisão sobre Conversão A/D e D/A



INSTITUTO FEDERAL
SANTA CATARINA

Conversão D/A – Digital / Analógico

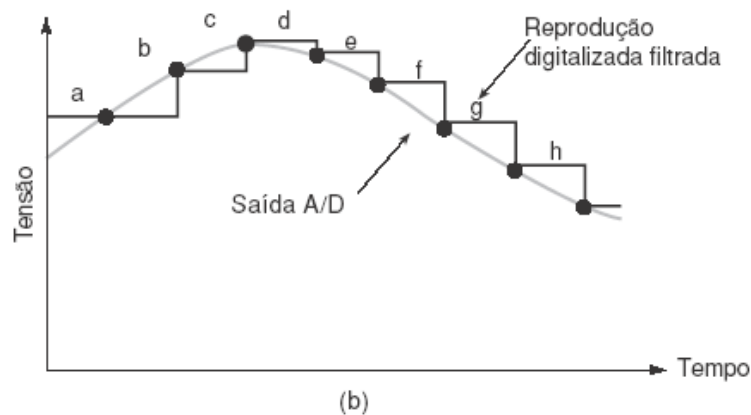
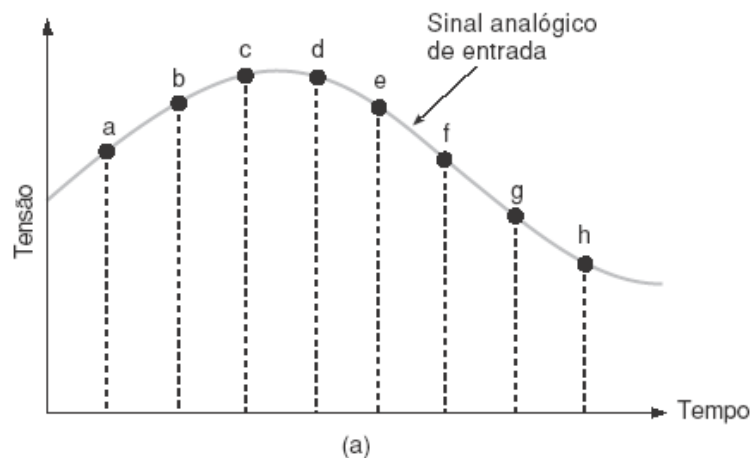


FIGURA 11.16

(a) Digitalizando um sinal analógico; (b) Reconstruindo o sinal analógico a partir dos dados digitais.

Revisão sobre Conversão A/D e D/A

Sistema Equivalentes

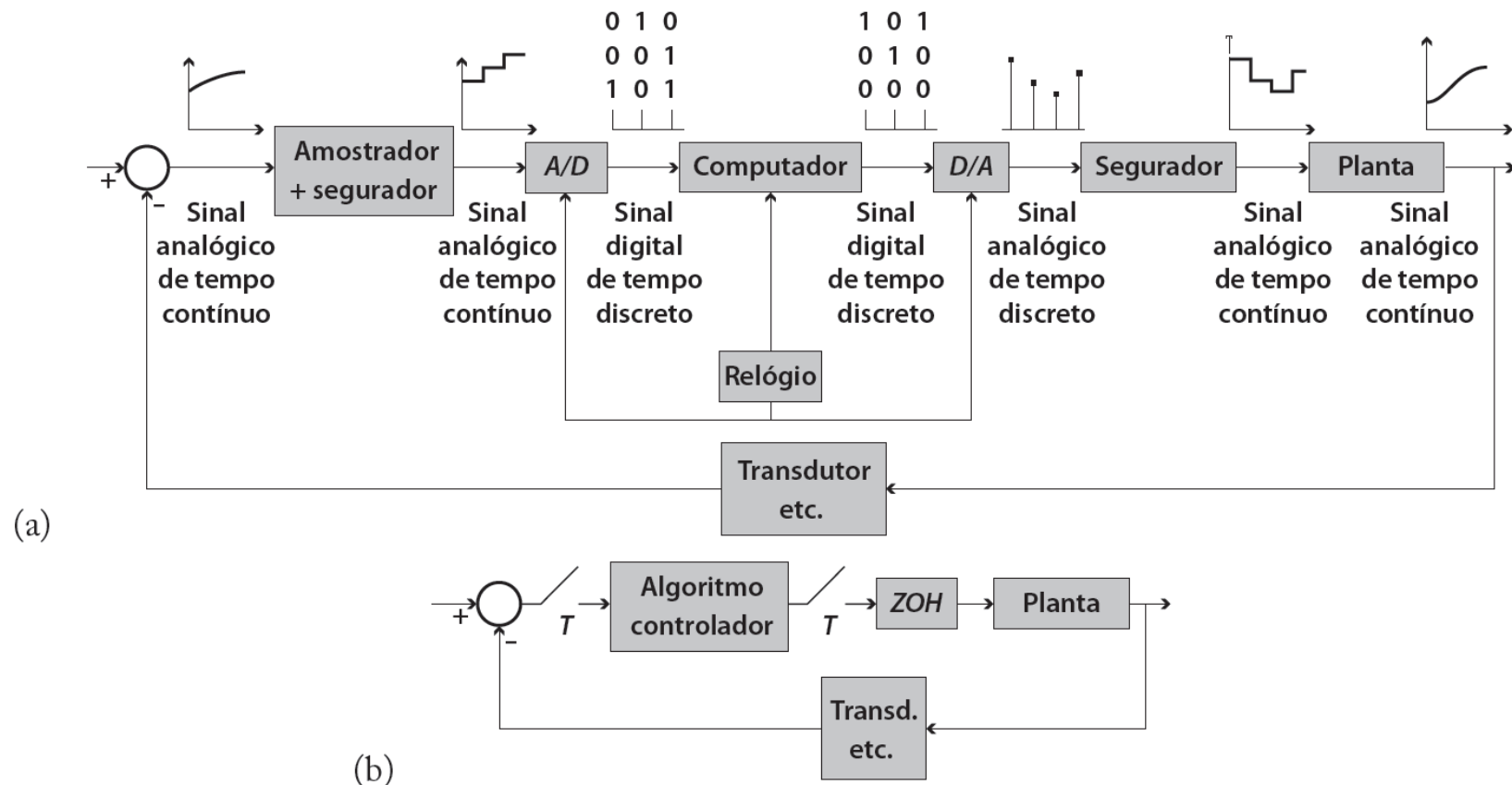
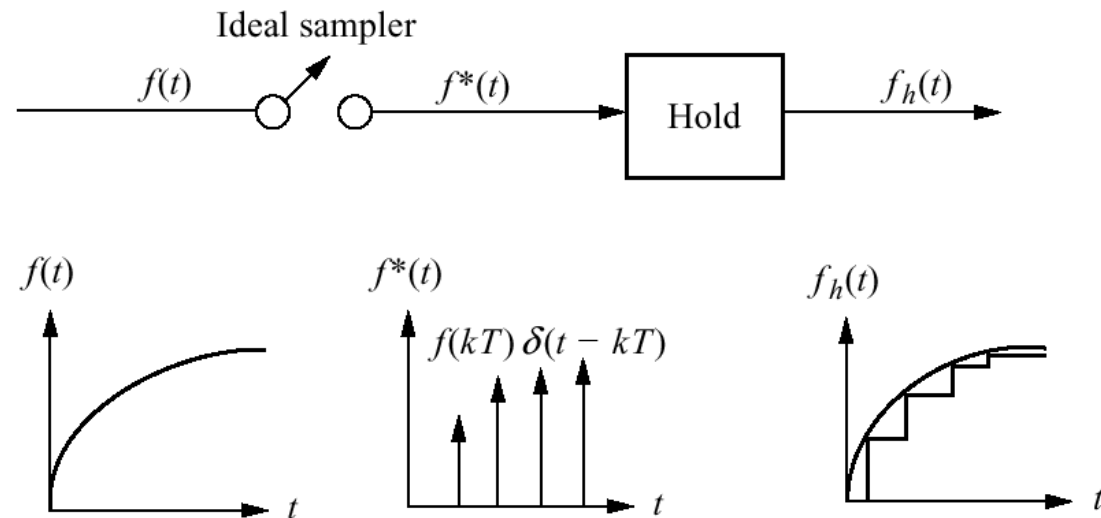


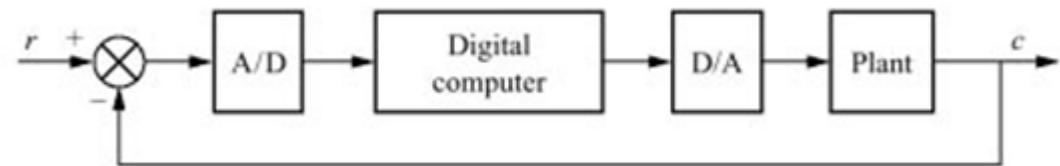
Figura 16.9

(a) – Diagrama detalhado, com indicação do processamento de sinais, de um sistema dotado de controlador digital.
(b) – Diagrama simplificado equivalente ao da Figura 16.9a.

Sample and Hold



Sistema de Controle Digital



Características:

- Clock
- Amostragem periódica do erro (saída)
- Cálculo da lei de controle (software)
- Saída convertida em um sinal de controle (ação de controle)

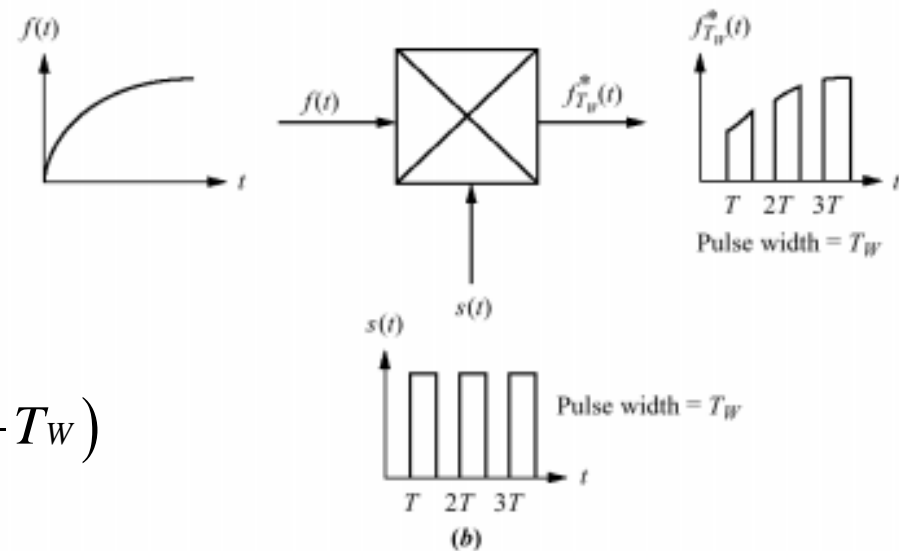
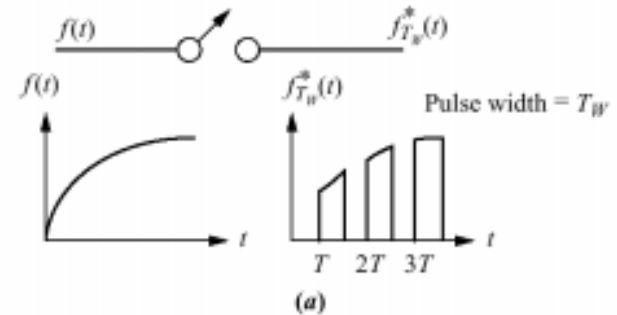
Amostragem:

Amostrador Ideal

$f_{TW}^*(t)$ → Função amostrada com periodicidade T e pulso de amostragem com largura T_W

$$f_{TW}^*(t) = f(t) \cdot s(t)$$

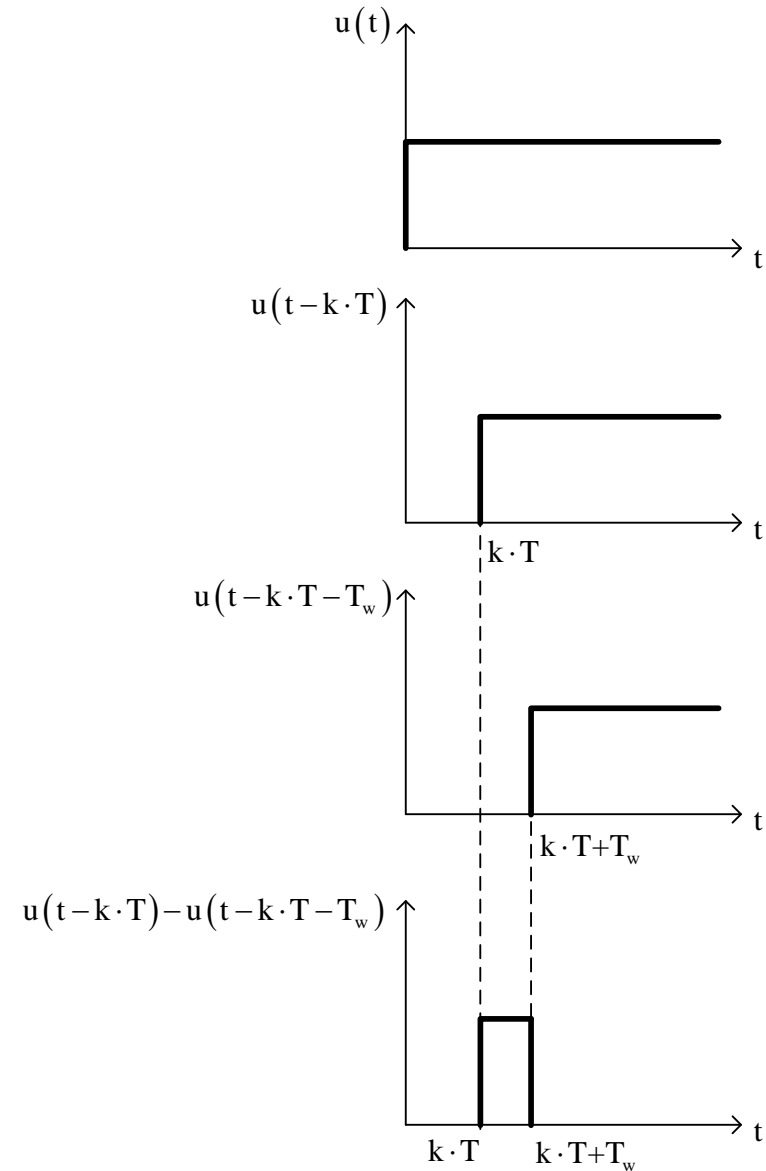
$$f_{TW}^*(t) = f(t) \cdot \sum_{-\infty}^{\infty} u(t - k \cdot T) - u(t - k \cdot T - T_W)$$



Modelagem de Sistemas Digitais

Função de amostragem:

$$s(t) = \sum_{-\infty}^{\infty} u(t - k \cdot T) - u(t - k \cdot T - T_w)$$



Modelagem de Sistemas Digitais



INSTITUTO FEDERAL
SANTA CATARINA

$$f_{Tw}^*(t) = f(t) \cdot \sum_{-\infty}^{\infty} u(t - k \cdot T) - u(t - k \cdot T - T_w)$$

Para T_w pequeno: $f(t) = f(k \cdot T) \rightarrow \text{cte}$

$$f_{Tw}^*(t) = \sum_{-\infty}^{\infty} f(k \cdot T) \cdot [u(t - k \cdot T) - u(t - k \cdot T - T_w)]$$

Aplicando Laplace:

$$F_{Tw}^*(s) = \sum_{-\infty}^{\infty} f(k \cdot T) \cdot \left[\frac{e^{-k \cdot T \cdot s}}{s} - \frac{e^{-k \cdot T \cdot s - T_w \cdot s}}{s} \right]$$

$$F_{Tw}^*(s) = \sum_{-\infty}^{\infty} f(k \cdot T) \cdot \left[\frac{1}{s} - \frac{e^{-T_w \cdot s}}{s} \right] \cdot e^{-k \cdot T \cdot s}$$

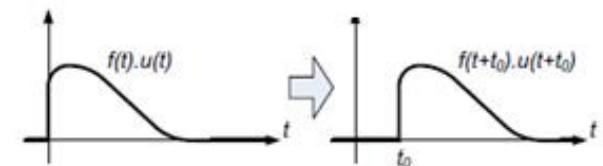
PARES DE TRANSFORMADAS

$f(t)$	$F(s)$
$u(t)$	$\frac{1}{s}$
$\delta(t)$	1

PROPRIEDADE

Translação no tempo

$$\mathcal{L}[f(t - t_0)u_s(t - t_0)] = e^{-t_0 s} F(s)$$



Modelagem de Sistemas Digitais



INSTITUTO FEDERAL
SANTA CATARINA

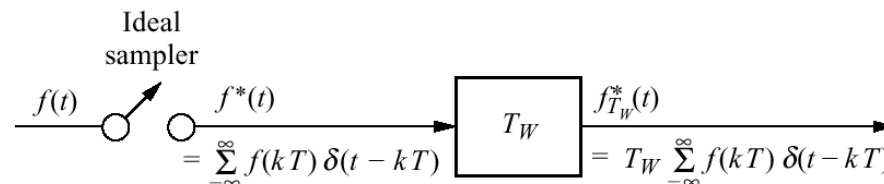
Série de Taylor:

$$e^x = 1 + x + \frac{(x)^2}{2!} + \frac{(x)^3}{3!} + \dots + \frac{(x)^{(n-1)}}{(n-1)!} + \dots$$

$$F_{TW}^*(s) = \sum_{-\infty}^{\infty} f(k \cdot T) \cdot \left[\frac{1}{s} - \left(\frac{1}{s} + \frac{-T_W \cdot s}{s} + \frac{(-T_W \cdot s)^2}{s} + \dots \right) \right] \cdot e^{-k \cdot T \cdot s}$$

$$F_{TW}^*(s) = \sum_{-\infty}^{\infty} f(k \cdot T) \cdot T_W \cdot e^{-k \cdot T \cdot s}$$

$$f_{TW}^*(t) = \sum_{-\infty}^{\infty} f(k \cdot T) \cdot T_W \cdot \delta(t - k \cdot T)$$

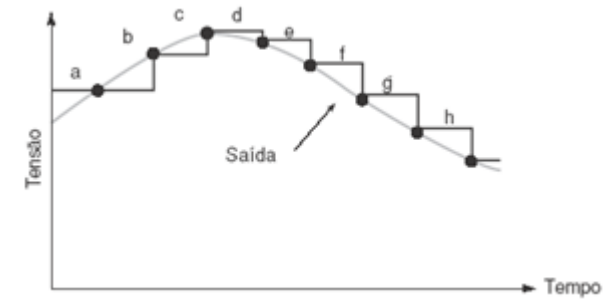


Ver: **OPPENHEIM, A. e SHAFER, R. Processamento em tempo discreto de sinais, 3a Edição, Pearson, 2013 – Capítulo 4.**

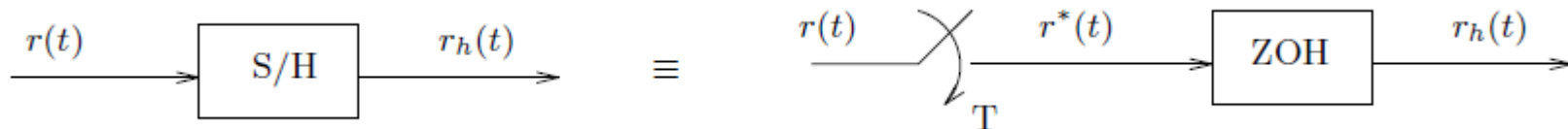
Segurador/Amostrador/Retentor de Ordem Zero: ZOH

$$zoh(t) = u(t) - u(t - T)$$

$$ZOH(s) = \mathcal{L}[zoh(t)] = \frac{1}{s} - \frac{e^{-sT}}{s} = \frac{1 - e^{-Ts}}{s}$$



Sample and Hold:



Modelagem de Sistemas Digitais



INSTITUTO FEDERAL
SANTA CATARINA

