

Macchine stati finiti (reti sequenziali)

- m input, n output, k bit di stato;
- due reti combinatorie (prossimo stato e valore di output) e un registro per lo stato;
- una trasizione per ogni fronte di salita del clock.

Le reti combinatorie devono avere un tempo di propagazione minore della durata del ciclo di clock ($\tau \leq \max\{t_{s'}, t_z\}$).

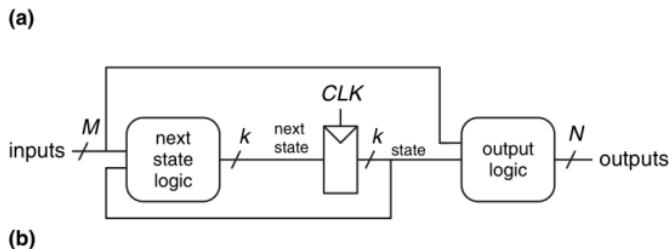
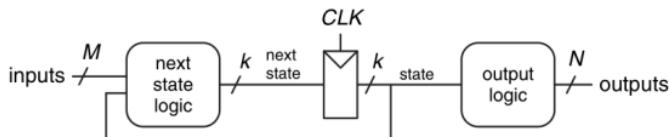


Figure 3.22 Finite state machines: (a) Moore machine, (b) Mealy machine