Multiprocesamiento y Arquitecturas Alternativas

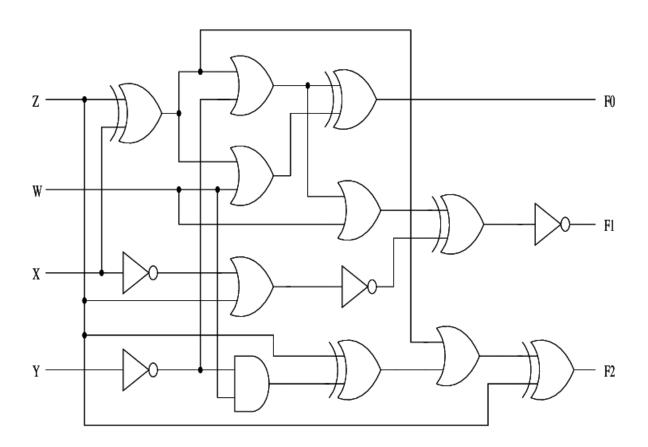
Tarea 1. Algebra booleana

Nombre: Luis Enrique Pérez Señalin.

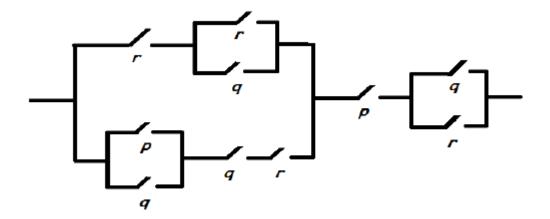
Ejercicios:

Efectuar los siguientes ejercicios de diagramas lógicos

- a) Obtenga la función F0.
- b) Obtenga la función F1.
- c) Obtenga la función F2.
- d) Reduzca cualquiera de las funciones obtenidas (F0, F1 o F2) colocando las leyes usadas en cada paso, luego de la reducción elabore la tabla de verdad, grafique el nuevo diagrama lógico y los 2 diagramas de circuitos (antes y luego de la reducción).



e) Obtenga la función resultante del diagrama de circuito adjunto, reduzca a su máxima expresión colocando las leyes empleadas, grafique ambos diagramas lógicos (antes y luego de la reducción) y el diagrama de circuitos luego de la reducción.



f) Compruebe la igualdad reduciendo la función, coloque las leyes utilizadas, grafique los dos diagramas lógicos y los dos diagramas de circuitos, antes y luego de la reducción.

$$AB + B\bar{C}\bar{D} + \bar{A}BC + \bar{C}D = B + \bar{C}D$$

g) Compruebe la igualdad reduciendo la función, coloque las leyes utilizadas, grafique los dos diagramas lógicos y los dos diagramas de circuitos, antes y luego de la reducción.

$$WY + \overline{W}Y\overline{Z} + WXZ + \overline{W}X\overline{Y} = WY + \overline{W}X\overline{Z} + \overline{X}Y\overline{Z} + X\overline{Y}Z$$

h) Reduzca la función, coloque las leyes utilizadas, grafique los dos diagramas lógicos y los dos diagramas de circuitos, antes y luego de la reducción.

$$ABC + ABD + ABE + ACD + ACE + (\overline{A + D + E}) + \overline{BCD} + \overline{BDE} + \overline{CDE}$$