串行 D/A 实验 实验报告

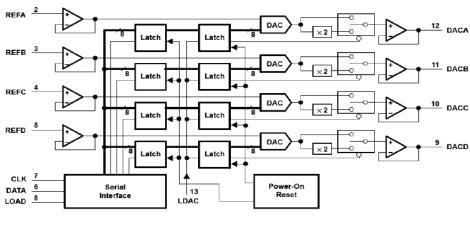
周小南 10300720071

一, 实验目的:

学习使用串行数模转换芯片 TLC5620 产生所需模拟电压波形。

二, 实验原理:

TLC5620 是美国德州仪器公司生产的 8 位带有高阻抗缓冲输入的 4 通道 D/A 转换芯片。可产生单调的、1 到 2 倍于基准电压和接地电压差值的输出。通常情况下 TLC5620 的供电电压为 5V,器件内部集成上电复位功能。通用微处理器通过 CLK、DATA、LOAD 和 LDAC 四根控制线可实现对该芯片的控制。器件的引脚和内部结构如图一所示。



图一

针脚	针脚符	针脚功能简介。	
号	号		
1	GND	输入工作电压地端。	
2~5	REFA~	4个参考电压输入端,其限定了模拟输出电压的最大值。	
	REFD		
6	DATA	串口界面的数字数据输入端。进行转化的数字信号是串行输入到	
		寄存器的,且每一位数据是在时钟信号的下降沿被读入的。	
7	CLK	串行时钟信号输入端。用于控制串行数据的输入。	
8	LOAD	串行界面数据装载控制端。当LDAC是低电平的时候,在LOAD信号	
		的下降沿,将输入的数字数据锁入输出门,并立即产生模拟电压	
		输出。	

9~	DACD~	4个模拟电压输出端。	
12	DACA		
13	LDAC	装载DAC控制端。当LDAC是高电平时,有数字信号写入的时候DAC输出不会被更新。只有LDAC信号由高电平下降为低电平时才会更新模拟输出。	
14	V _{DD}	输入工作电压正端。	

	A1	A0	DAC UPDATED	
	0	0	DACA	
	0	1	DACB	
	1	0	DACC	
	1	1	DACD	

TLC5620 共有四种工作时序,工作时序一的时序图如图二所示。当 LOAD 为高电平、LDAC 为低电平时,串行数据在 CLK 每一个下降沿由时钟同步送入 DATA 端口。一旦 8 位数据位都送入,LOAD 变为低脉冲电平,以

便把数据锁存至串行数据寄存器中。由于 LDAC 为低电平,锁存在串行数据寄存器中的数据自动锁存至所选择的 DAC 中,更新 DAC 输出。

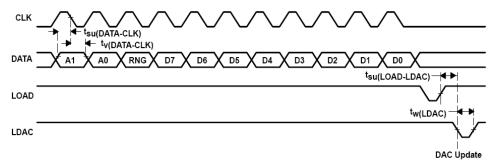


Figure 2. LDAC-Controlled Update

图二

工作时序二的时序图如图三所示。当 LOAD 为高电平、LDAC 为高电平时,串行数据在 CLK 每一个下降沿由时钟同步送入 DATA 端口。一旦 8 位数据位都送入,LOAD 变为低脉冲电平,以便把数据锁存至串行数据寄存器中。接着 LDAC 变为低脉冲电平,锁存在串行数据寄存器中的数据锁存至所选择的 DAC 中,更新 DAC 输出。

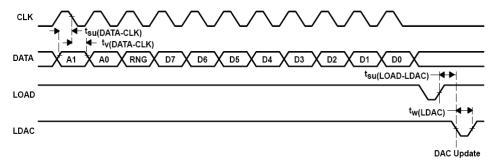


Figure 2. LDAC-Controlled Update

图三

工作时序三、四分别和工作时序一、二相似,只不过是将十一位的数据分为两次输出,在两次输入之间,CLK 要保持低电平。时序图如图四所示。

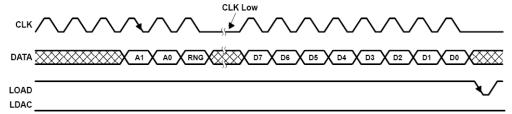


Figure 3. Load-Controlled Update Using 8-Bit Serial Word (LDAC = Low)

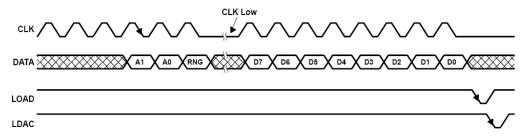


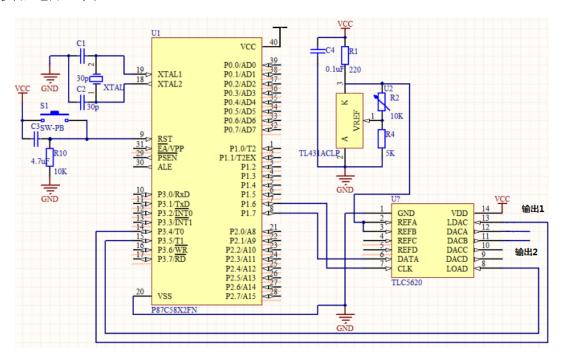
Figure 4. LDAC-Controlled Update Using 8-Bit Serial Word 图四 工作时序三、四时序波形图

三, 实验要求:

- 1.调节 B7 区的电位器 W3,使输出为 2.5V,作为 REF 电压。通过单片机 IO 口输入 10 组数据,测量 DA 的转换结果,并分析其精度。
- 2.使 DAC 的通道 1 产生梯形波、通道 2 产生方波,周期幅度均相同

四, 实验内容:

实验电原理图:



实验 1:

程序流程图:

主程序: DAC 转换子程序: 开始 DAC 子程序开始 发送通道信息(SEND 初始化堆栈和信号 CLK, DATA, LOAD, LDAC 子程序) 发送数据信息(SEND 子程序) 初始化第一个数据 LOAD 下降 设置通道 A,增益 1 倍 LDAC 下降 返回 调用 DAC 转换函数 SEND 子程序: SEND 子程序 更新输出数据 开始 CLK 电平置高 否 输出完毕? 最高位移入 DAT 是 最高位移入 DAT 结束

否

八位完毕?

返回

是

汇编程序代码:

SCLK BIT P1.6

SDAT BIT P1.7

LDAC BIT P3.4

LOAD BIT P3.5

VOUT DATA 30H

ORG 8000H

AJMP MAIN

ORG 8100H

MAIN:

MOV SP,#60H;堆栈初始化

NOP

CLR SCLK;时钟信号置低

CLR SDAT;数据端置低

SETB LOAD

SETB LDAC;LOAD 和 LDAC 置为高电平,无效状态

BEGIN:

MOV VOUT,#05H

MOV RO,#0BH;输出 10 次(含一次无效)

MOV R1,#00H

LP:

MOV R2,VOUT;设置输出的模拟电平

LCALL DACCONVERT

MOV A, VOUT

ADD A,#19H

MOV VOUT,A

DJNZ RO,LP;输出 10 个模拟电平数据

SJMP BEGIN

;以下是 DAC 转换子程序, R1 中参数为通道和输出倍数选择值, R2 中是待转换的;二进制码

DACCONVERT:

MOV A,R1;输出通道选择与倍数选择参数传递

CLR SCLK

MOV R7,#08H;待传递的数据为 8 位

LCALL SEND

MOV A,R2;待转换电平二进制码

MOV R7, #08H;数据位数为 8 位

LCALL SEND

CLR LOAD

SETB LOAD

CLR LDAC

SETB LDAC;分别在 LOAD、LDAC 产生负脉冲,给出加载与锁存信号

RET

;以下为 SEND 子程序,待发送数据应存在 A 中,待发送数据位数应存在 R7 中 SEND:

SETB SCLK

RLC A:利用大循环将 A 按位送入 DAC

MOV SDAT,C

CLR SCLK

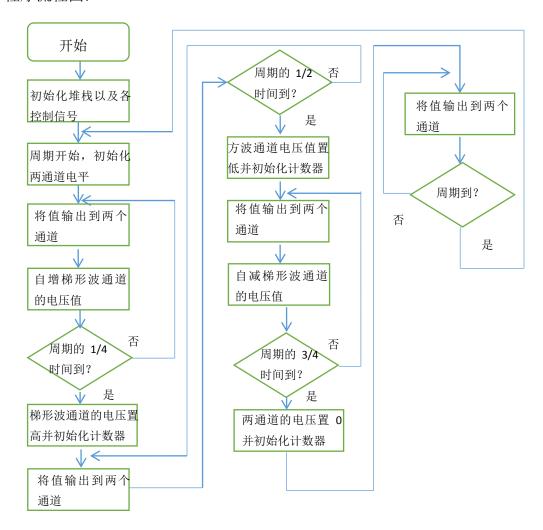
DJNZ R7,SEND

RET

END

实验 2:

程序流程图:



汇编程序代码:

SCLK BIT P1.6

SDAT BIT P1.7

LDAC BIT P3.4

LOAD BIT P3.5

VOUTA DATA 30H

VOUTB DATA 31H;定义两个信号的通道

ORG 0000H

AJMP MAIN

ORG 0100H

MAIN:

MOV SP,#60H;初始化堆栈

NOP

CLR SCLK

CLR SDAT

SETB LOAD

SETB LDAC;初始化控制信号

LOOP:;循环开始

MOV VOUTA,#0B0H

MOV VOUTB,#00H

MOV R4, #10H

L1: ;周期的前 1/4

LCALL VOUT

MOV A, VOUTB

ADD A,#0BH

MOV VOUTB,A

DJNZ R4, L1

MOV VOUTB,#0B0H

MOV R4, #10H

L2: ;周期的 1/4 到 1/2

LCALL VOUT

DJNZ R4,L2

MOV VOUTA,#00H

MOV R4,#10H

L3:;周期的 1/2 到 3/4

LCALL VOUT

MOV A, VOUTB

CLR C

SUBB A,#0BH

MOV VOUTB,A DJNZ R4,L3

MOV R4,#10H

L4:;周期的 3/4 到结束

LCALL VOUT

DJNZ R4,L4

LJMP LOOP;周期结束,开始下一个周期

VOUT:;通道 A 和通道 B 同时输出子程序

MOV R2, VOUTA

MOV R1,#01H

LCALL DACCONVERT;输出通道 A 倍率为 1

MOV R2, VOUTB

MOV R1,#03H

LCALL DACCONVERT;输出通道 B 倍率为 1

RET

;输出函数,调用前在 R1 和 R2 中保存相应的待输出值

DACCONVERT:

MOV A,R1;通道选择码

CLR SCLK

MOV R7,#08H;位数为八位

LCALL SEND;发送通道选择码

MOV A,R2;待输出电平二进制码

CLR SCLK

MOV R7,#08H;位数为八位

LCALL SEND;发送二进制码

CLR LOAD

SETB LOAD

CLR LDAC

SETB LDAC;给出加载和锁存信号

RET

SEND:;发送子程序,位数存储在R7中

SETB SCLK

RLC A; 右移一位,利用 C将 A按位移入 DAC

MOV SDAT,C

CLR SCLK

DJNZ R7,SEND

RET

END

五, 对预习报告的修改:

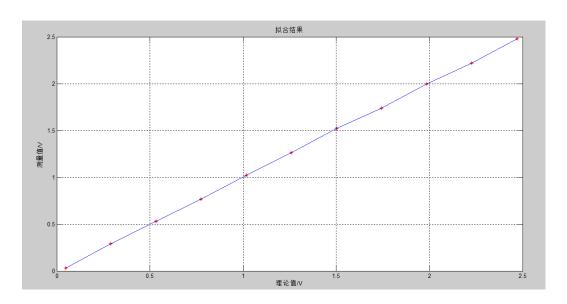
修改了实验 1 部分代码,使测量 10 个电压值更加方便。

六, 实验数据分析与总结:

1, Vref+=2.47V

测量序号	输出电平(十进 制)	理论电压输出 值(V)	实际电压测量 值(V)	误差(V)
1	5	0.048431373	0.032	-0.016431373
2	30	0.290588235	0.288	-0.002588235
3	55	0.532745098	0.533	0.000254902
4	80	0.774901961	0.766	-0.008901961
5	105	1.017058824	1.020	0.002941176
6	130	1.259215686	1.260	0.000784314
7	155	1.501372549	1.520	0.018627451
8	180	1.743529412	1.740	-0.003529412
9	205	1.985686275	2.000	0.014313725
10	230	2.227843137	2.220	-0.007843137
零点	255	2.47	2.480	0.01

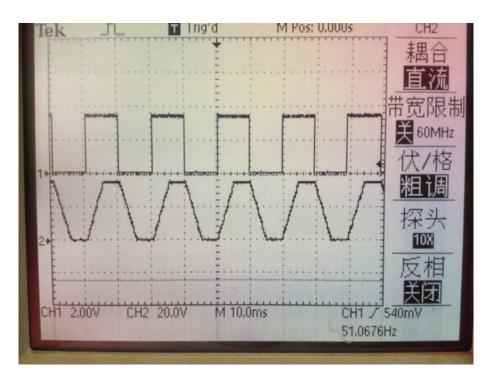
利用 matlab 将测量得到的数据进行拟合,得到如下直线:

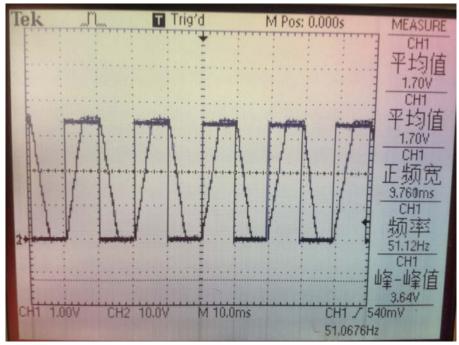


拟合得到的直线方程为: y=1.0067x-0.0078

在实验中 Vref+的电平值取为 2.47V,所以 D/A 转换的分辨率为 2.47/256=9.648mV。根据记录的数据可以看出,大部分情况下测量误差都要小于 D/A 的分辨率,在可接受的范围之内。利用测量得到的数据拟合出的直线方程为 y=1.0067x-0.0078 并非理想情况下的 y=x,这其中存在着一定的调零误差。另外示波器的测量误差也是一个重要的误差来源。因为利用 cursor 测量电压时由于波形的宽度要比光标宽出不少,并且还存在光标旋钮的精度问题。这一点在测量第一个值的时候体现的尤为明显。综上可以判断误差在可以接受的范围内,实现了预期的实验目的。

2,





信号频率: 51.12Hz

峰峰值: 3.64V

可以看出 D/A 生成的两个波形保持同步,并且幅度基本相等。根据程序代码可以推算出波形幅度的理论值为: 0xB0/256*2.47*2=176/256*2.47*2=3.39V。误差为6.8%。考虑到测量误差及调零误差,故结果在可接受的范围之内。与预期的实验结果相吻合。