

Informatica Industriale

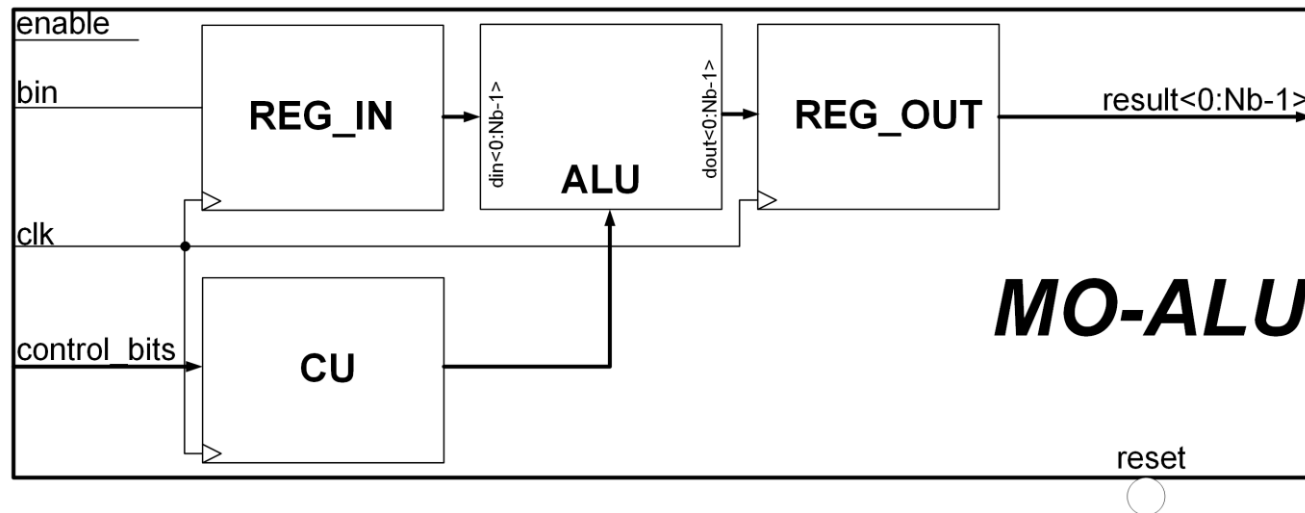
a.a. 2022/2023

Progetto VHDL

marcello.dematteis@unimib.it

Progetto VHDL – 1

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su due numeri A e B di Nb bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) Somma ($A+B$)
- 2) Complemento a 2 (C2) del numero A (o del numero B, a scelta)
- 3) Sottrazione ($A-B$, oppure $B-A$), dopo aver convertito il secondo operando in un numero intero negativo in C2

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A e B (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

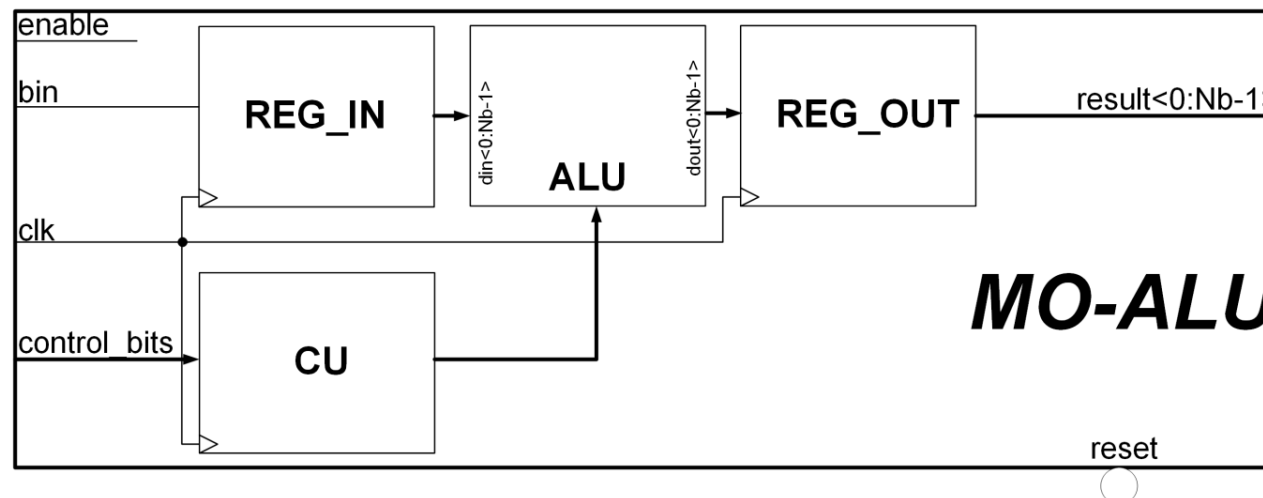
- un segnale di *reset* globale, asincrono e attivo basso, che azzerà il contenuto del registro REG_IN;
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - $RX \rightarrow \text{SOMMA} \rightarrow \text{C2} \rightarrow \text{RESET}$
 - $RX \rightarrow \text{SOTTRAZIONE} \rightarrow \text{RESET}$

Progetto VHDL – 2

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su due numeri A e B di Nb bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) Moltiplicazione per 2 di entrambi i numeri
- 2) Divisione per 2 di entrambi i numeri
- 3) Comparazione ($A > B$)

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A e B (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

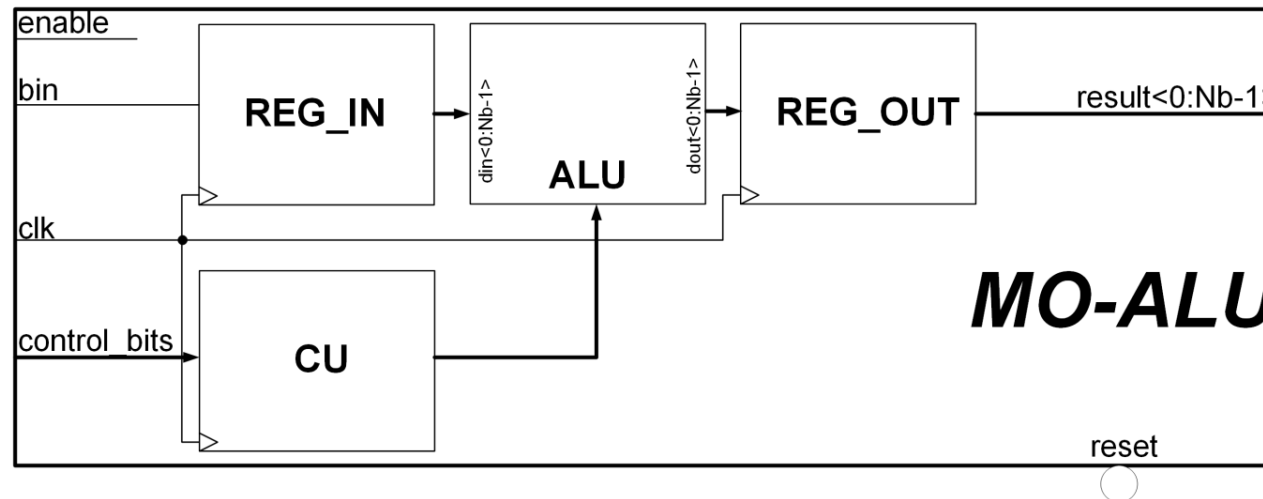
- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '1';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - RX → Moltiplicazione per 2 → RESET
 - RX → Divisione per 2 → RESET
 - RX → C2 → RESET

Progetto VHDL – 3

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su due numeri A e B di Nb bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) Media aritmetica tra A e B
- 2) ElevamentoAoB: elevamento a potenza di 2 di uno dei due numeri
- 3) ElevamentoAeB: elevamento a potenza di 2 di entrambi i numeri

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A e B (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

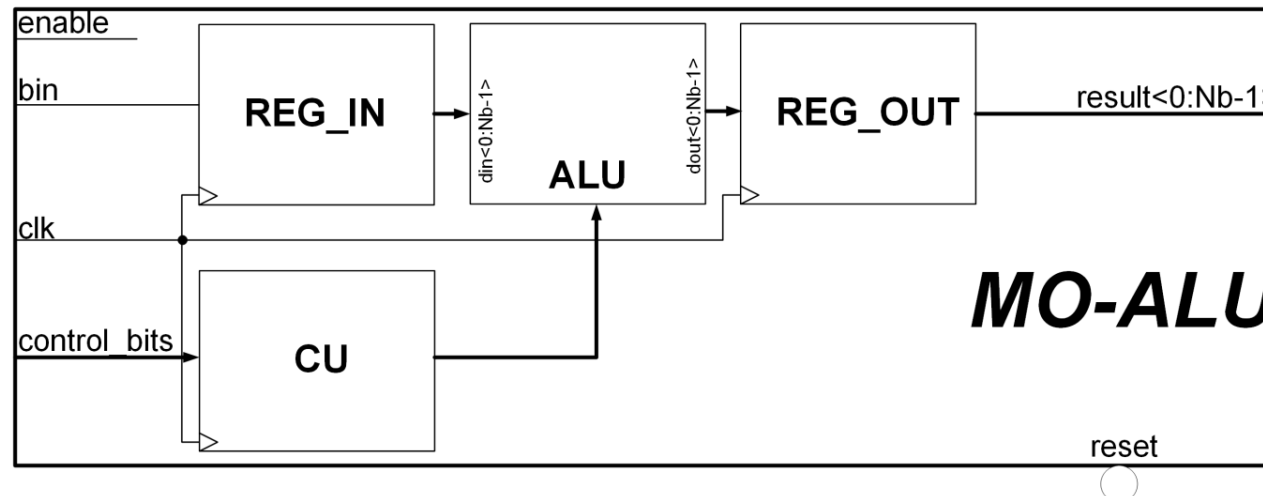
- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '1';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - RX → ElevamentoAoB → RESET
 - RX → ElevamentoAeB → RESET
 - RX → Media → RESET

Progetto VHDL – 4

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su tre numeri A, B e C di Nb bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) MediaABC: media aritmetica tra A, B e C
- 2) MediaAB: media aritmetica tra A e B

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A, B e C (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

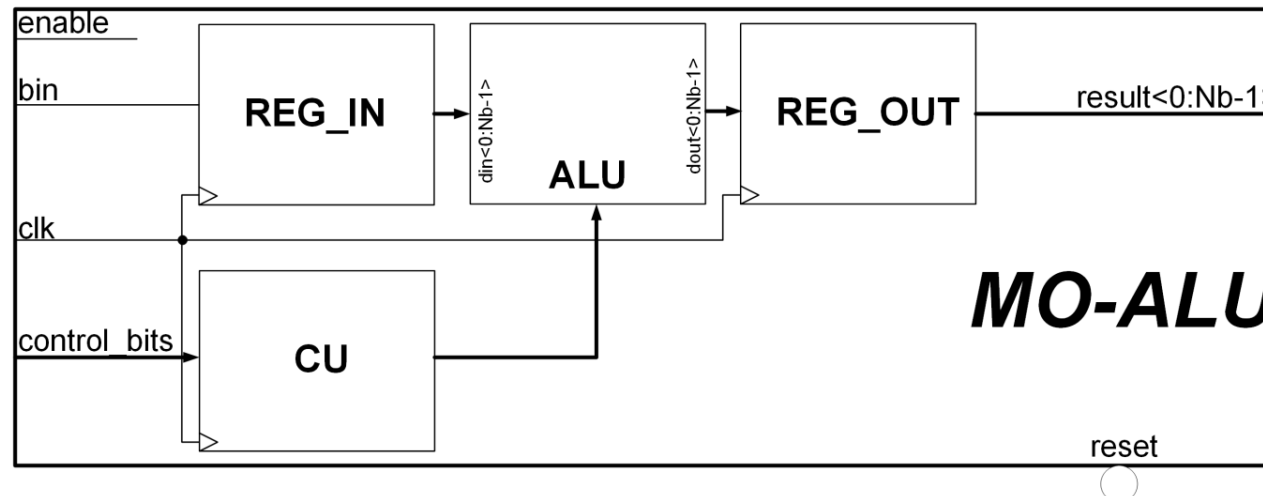
- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '1';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - RX → MediaABC → RESET
 - RX → MediaAB → RESET

Progetto VHDL – 5

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su tre numeri A, B e C di *Nb* bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

1) ComparazioneABC (operatore COMP): comparazione tra A, B e C, dove il risultato $Y = \text{COMP}(A,B,C) = A$ (se $A > B$ e $A > C$), $=B$ (se $B > A$ e $B > C$), $=C$ (se $C > A$ e $C > B$)

2) ComparazioneAB (operatore COMP): comparazione tra A e B, dove il risultato $Y = \text{COMP}(A,B) = A$ (se $A > B$), $=B$ (se $B > A$)

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A, B e C (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di *Mb* bits).

Il sistema MOALU è dotato di:

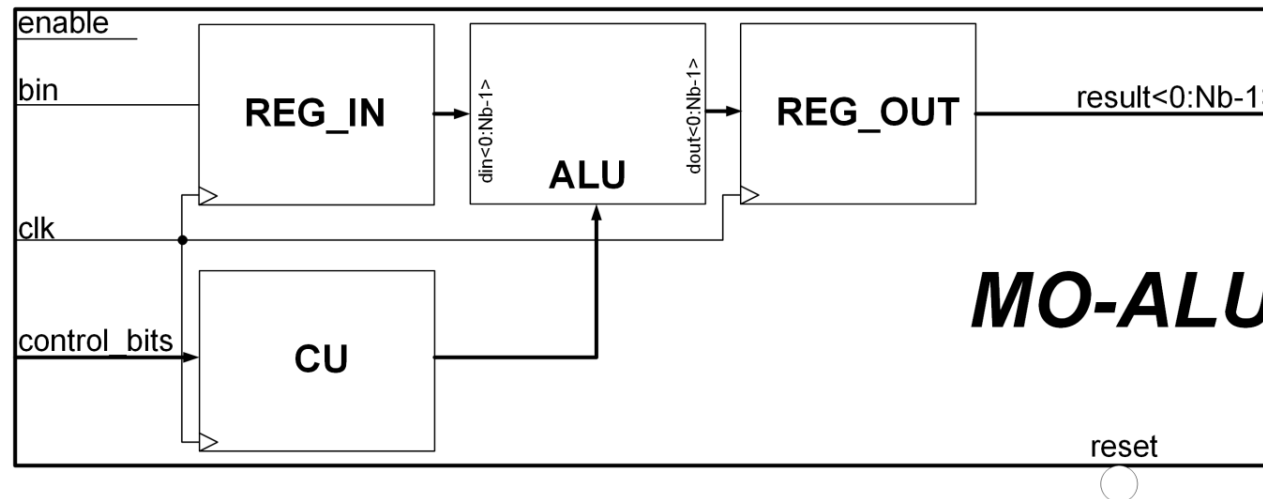
- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '0';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - $RX \rightarrow \text{ComparazioneABC} \rightarrow \text{RESET}$
 - $RX \rightarrow \text{ComparazioneAB} \rightarrow \text{RESET}$

Progetto VHDL – 6

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su due numeri A e B di *Nb* bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) Rivelatore di parità (operatore PAR): dove $Y = \text{PAR}(A, B) = A$ (se A è pari e B è dispari), $= B$ (se A è dispari e B è pari), $= \text{ERROR}$ (se A e B sono entrambi pari o dispari)
- 2) Moltiplicazione di A per 3 (Mx3)

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A e B (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

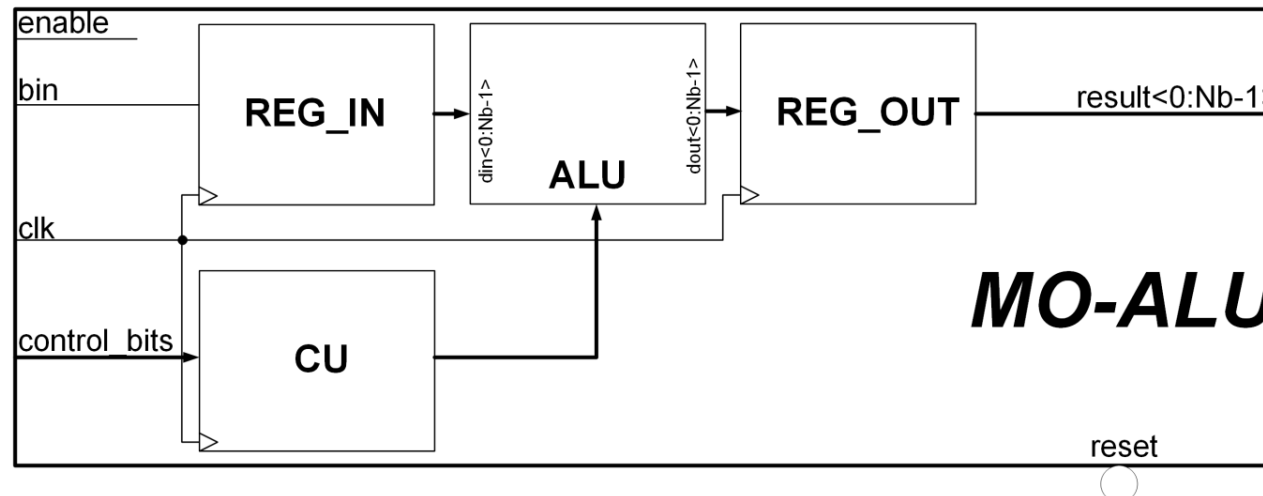
- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '0';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - RX → PAR → RESET
 - RX → Mx3 → RESET

Progetto VHDL – 7

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su due numeri A e B di *Nb* bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) Media Pesata di A e B (operatore MP): $Y = MP(A, B) = (0.5 * A + 2 * B) / 2$
- 2) Moltiplicazione di B per 4 (Mx4)

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A e B (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

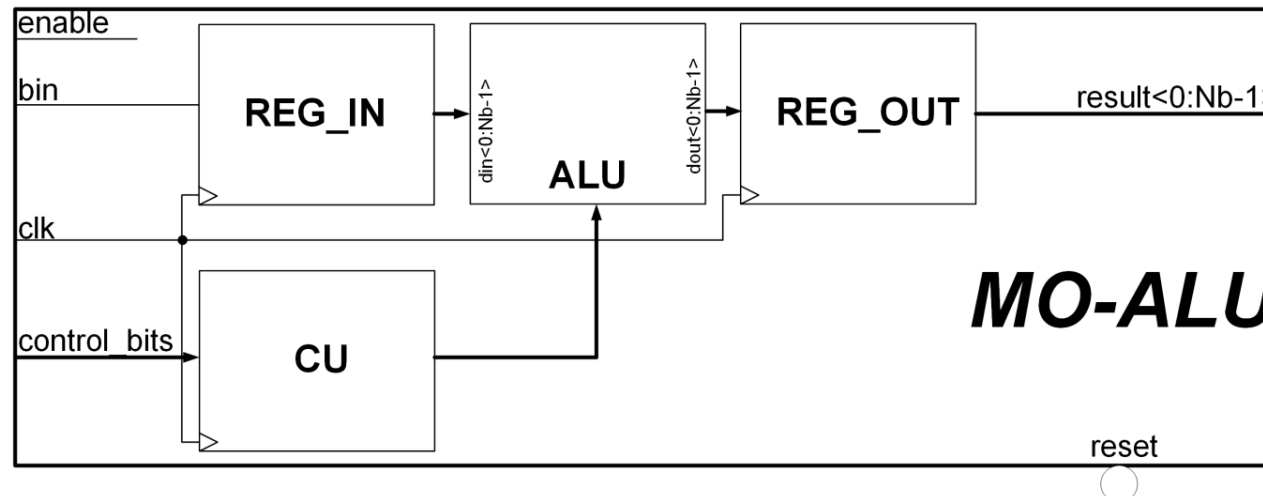
- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '0';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - RX → MP → RESET
 - RX → Mx4 → RESET

Progetto VHDL – 8

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su due numeri A e B di Nb bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) Somma di A e B
- 2) Sottrazione (A-B)
- 3) Moltiplicazione di A o B per 8 (Mx8)

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A e B (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

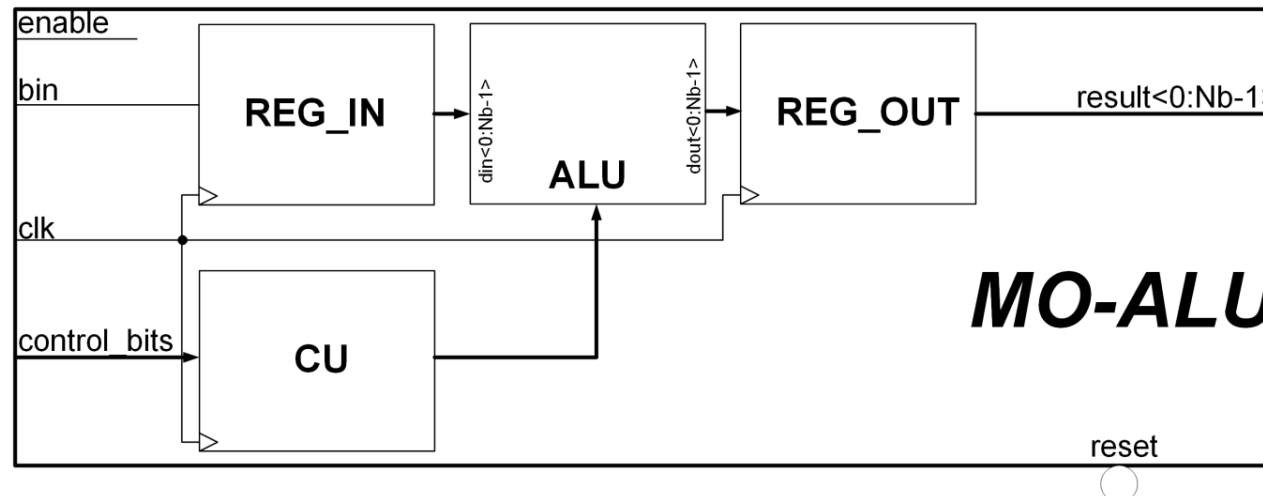
- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '0';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - RX → SOMMA → RESET
 - RX → SOTTRAZIONE → RESET
 - RX → Moltiplicazione → RESET

Progetto VHDL – 9

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su due numeri A e B di *Nb* bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) Media Pesata di A e B (operatore MP1): $Y = MP1(A, B) = (0.5 \cdot A + 2 \cdot B) / 2$
- 2) Media Pesata di A e B (operatore MP2): $Y = MP2(A, B) = (0.5 \cdot B + 2 \cdot A) / 2$

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A e B (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

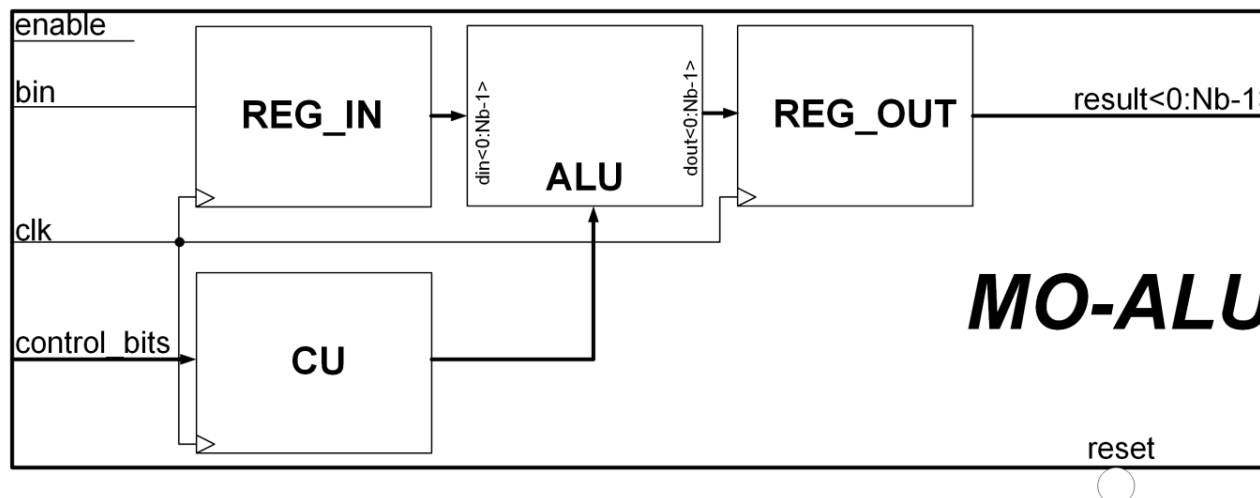
- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '0';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - RX → MP1 → RESET
 - RX → MP2 → RESET

Progetto VHDL – 10

Multi-Operation ALU (MOALU)



Il Sistema **Multi-Operation ALU (MOALU)** è composto da una unità centrale (logico-aritmetica, ALU) che esegue le seguenti operazioni su due numeri A, B, C e D di Nb bits (forniti dal bus di uscita (*din*) di un registro REG_IN):

- 1) SOMMA1 ($Y1=A+B$)
- 2) SOMMA2 ($Y2=C+D$)
- 3) MEDIA ARITMETICA ($Y=(Y1+Y2)/2$)

MOALU utilizza una interfaccia seriale per l'acquisizione sincrona (attraverso un'unica linea seriale (*bin*)) dei numeri A, B, C e D (che vengono poi salvati nel registro REG_IN).

Il risultato dell'operazione scelta viene salvato in un registro REG_OUT.

Il sistema opera attraverso una Finite-State-Machine (FSM) Control Unit (CU) regolata dal segnale *control_bits* (di Mb bits).

Il sistema MOALU è dotato di:

- un segnale di *reset* globale, asincrono e attivo basso, che inizializza il contenuto del registro REG_IN settando tutti i bit a '0';
- un segnale di *enable* attivo alto e sincrono.

Obiettivi:

- Disegnare il diagramma a stati della CU.
- Progettare lo schema a blocchi di MOALU e implementarlo in VHDL, eseguendo le seguenti simulazioni di transizione di stato:
 - RX → SOMMA1 → RESET
 - RX → SOMMA2 → RESET
 - RX → MEDIA ARITMETICA → RESET

Documentazione di Progetto

Multi-Operation ALU (MOALU)

Project Documentation (proposed Outline)

- Introduction
- Symbol (with ports and/ internal signals)
- Block Scheme
 - Detailed Block-Scheme
- Main Stages
- FSMs (>1?)
- Simulation Results
- Appendix: VHDL Code (Top View to be shown)