

UNIVERSIDAD DE BUENOS AIRES
FACULTAD DE INGENIERÍA
MAESTRÍA EN SISTEMAS EMBEBIDOS



MEMORIA DEL TRABAJO FINAL

**sAPI (simpleAPI): diseño e
implementación de una biblioteca para
sistematizar la programación de sistemas
embebidos**

Autor:
Esp. Ing. Eric Nicolás Pernia

Director:
MSc. Ing. Félix Gustavo Emilio Safar (UNQ)

Jurados:
Dr. Ing. Pablo Martín Gómez (UBA)
Mg. Ing. Pablo Oscar Ridolfi (UTN FRBA)
Ing. Juan Manuel Cruz (FIUBA,UTN-FRBA)

Este trabajo fue realizado en las Ciudad Autónoma de Buenos Aires, entre marzo de 2018 y diciembre de 2018.



*sAPI (simpleAPI): diseño e implementación de una biblioteca para sistematizar la programación de sistemas embebidos por Esp. Ing. Eric Nicolás Pernia se distribuye bajo una **Licencia Creative Commons Atribución-CompartirIgual 4.0 Internacional**. Para ver una copia de esta licencia, visita:*

<http://creativecommons.org/licenses/by-sa/4.0/>.

Resumen

En esta memoria se presenta el diseño de una biblioteca para la programación de sistemas embebidos portable entre plataformas de hardware y lenguajes de programación. Se realizó una implementación de referencia en lenguaje C para las plataformas del Proyecto CIAA. Se realizó un banco de pruebas de hardware, junto a la utilización de testeo unitario e integración continua para la validación.

Además de la biblioteca, se creó una herramienta de código abierto para desarrolladores que automatiza la implemetación de bibliotecas a partir de un modelo que las describe. De esta manera se facilita la futura ampliación de la biblioteca y su implementación en otras plataformas de hardware.

Agradecimientos

Agradecimientos personales. [OPCIONAL]

No olvidarse de agradecer al tutor.

No vale poner anti-agradecimientos (este trabajo fue posible a pesar de...)

Índice general

Resumen	III
1. Introducción General	1
1.1. Contexto y justificación	1
1.2. Motivación	2
1.3. Objetivos y alcance	3
1.3.1. Objetivos	3
1.3.2. Alcance	3
2. Introducción Específica	5
2.1. Antecedentes	5
2.2. Plataformas del Proyecto CIAA	7
2.2.1. CIAA-NXP	7
2.2.2. EDU-CIAA-NXP	8
2.2.3. PicoCIAA	9
2.2.4. CIAA-Z3R0	9
2.2.5. Material provisto por los fabricantes	10
2.3. Requerimientos	13
2.4. Planificación	13
3. Diseño	15
3.1. Descripción general	15
3.2. Modelo de plataforma de hardware	16
3.2.1. Componente	17
3.2.2. Modelo de SoC	17
3.2.3. Modelo de IP core	18
3.3. Módulos de biblioteca sAPI	19
3.3.1. Módulo de sAPI	19
3.3.2. Módulo DataTypes	20
3.3.3. Módulo GPIO	21
3.3.4. Módulo ADC	23
3.3.5. Módulo DAC	25
3.3.6. Módulo UART	26
3.3.7. Módulo SPI	29
3.3.8. Módulo I2C	29
3.3.9. Módulo RTC	29
3.3.10. Módulo Timer	30
3.3.11. Módulo Core	30
3.3.12. Módulo SoC	31
3.3.13. Módulo Board	31
3.4. Generador de sAPI en lenguaje C	31
3.4.1. Arquitectura de una aplicación en C que utiliza la biblioteca sAPI	33
3.4.2. Arquitectura de la biblioteca sAPI en C	33

3.4.3. Módulo de sAPI en lenguaje C	34
3.5. Verificación del modelo	34
3.6. Diseño de archivo de texto para la descripción de una plataforma de hardware	34
4. Implementación	35
4.1. Descripción general	35
4.2. Archivos de descripción de las paltaformas del proyecto CIAA	35
4.2.1. CIAA-NXP	35
4.2.2. EDU-CIAA-NXP	35
4.2.3. Pico-CIAA	35
4.2.4. CIAA-Z3R0	35
4.3. Generación automática de código fuente	35
4.3.1. Clasificación de módulos de hardware	35
4.4. Implementación del código C dependiente del hardware	35
4.5. Ejemplos de utilización	35
4.6. Documentación y difusión	36
4.6.1. Generación automática de manual de referencia de la API en base al modelo	36
4.6.2. Tutoriales de instalación y uso	36
4.6.3. Difusión a la comunidad del Proyecto CIAA y Embebidos	36
	32
5. Ensayos y Resultados	37
5.1. Testeo Unitario	37
5.2. Banco de pruebas de hardware	37
5.3. Integración continua	37
5.4. Utilización de la biblioteca para la enseñanza de programación de Sistemas Embebidos	37
6. Conclusiones	39
6.1. Trabajo realizado	39
6.2. Próximos pasos	42

Índice de figuras

2.1.	Evolución en el uso de material del Proyecto CIAA.	6
2.2.	Plataforma CIAA-NXP.	8
2.3.	Plataforma EDU-CIAA-NXP.	8
2.4.	Plataforma PicoCIAA.	9
2.5.	Plataforma CIAA-Z3R0.	10
3.1.	Diagrama del sistema diseñado.	15
3.2.	Diagrama de clases de <i>board</i>	16
3.3.	Diagrama de clases de componente.	17
3.4.	Diagrama de clases de SoC.	17
3.5.	Diagrama de clases de <i>IPcore</i>	18
3.6.	Biblioteca sAPI como capa de abstracción del hardware.	33
3.7.	Arquitectura de una aplicación que utiliza la biblioteca.	33

Índice de Tablas

2.1. Planificación del Trabajo Final.	14
---	----

Dedicado a... [OPCIONAL]

Capítulo 1

Introducción General

En este capítulo se presenta el contexto y justificación de este trabajo final, la motivación para llevarlo a cabo, sus objetivos y alcance.

1.1. Contexto y justificación

En la actualidad existe una enorme variedad de plataformas de sistemas embebidos en el mercado, y si bien todas cuentan con dispositivos programables con características similares y periféricos compatibles, se observa que a la hora de programarlas todas son distintas. En consecuencia, el profesional desarrollador de sistemas embebidos debe invertir mucho tiempo en aprender a programar cada nueva plataforma.

Estas diferencias se deben a que los fabricantes de los dispositivos y empresas asociadas poseen sus respectivas arquitecturas de hardware (tanto en núcleos de procesamiento, como en periféricos). Cada periférico exhibe externamente la funcionalidad esperada, pero su configuración y uso es diferente. Si bien esto da a los fabricantes la posibilidad de diferenciarse frente a la competencia y a los desarrolladores elegir el dispositivo programable que más se adecúe a un proyecto, también causa que el programador deba conocer en detalle la arquitectura en particular del dispositivo a la hora de utilizarlo.

Además, estas empresas en su mayoría se limitan a ofrecer información de bajo nivel para programar el hardware directamente (escribiendo registros), o bien, mediante sus propias bibliotecas escritas generalmente en lenguaje C, que están diseñadas con una gran dependencia de la arquitectura de hardware subyacente, es decir, carecen de abstracción del hardware.

Por otro lado, se están portando cada vez más lenguajes de programación a las plataformas de sistemas embebidos, que antes se reservaban para las computadoras de propósito general. Esto se debe a que las nuevas plataformas poseen cada vez más poder de procesamiento y memoria, a causa de la complejidad creciente de las aplicaciones deseadas. En consecuencia se utilizan lenguajes de programación más modernos, en parte por su mayor capacidad de abstracción, y en parte para estandarizar el lenguaje de programación de una aplicación en la que intervienen sistemas embebidos y computadoras de propósito general, siendo un ejemplo típico una aplicación de IoT¹.

¹Del inglés *Internet of Things*, es decir, Internet de las cosas, donde intervienen en una aplicación sistemas embebidos distribuidos, infraestructura de red y servidores.

Existen múltiples desarrollos de bibliotecas que logran una abstracción de hardware aceptable. Sin embargo, ninguna de estas se ha adoptado como estándar de facto en la industria y el alcance de las mismas se limita a cubrir plataformas de cierto ecosistema en el marco de una empresa o comunidad y soportan un único lenguaje de programación (en general C o C++).

Este trabajo final intenta contribuir a la resolución de esta problemática mediante la sistematización de la implementación de bibliotecas para sistemas embebidos. Para ello se presenta el diseño de una biblioteca para la programación de sistemas embebidos modelada independientemente del lenguaje de programación y arquitectura del hardware. Asimismo se realizaron herramientas de código abierto para desarrolladores que automatizan gran parte de la implementación de la biblioteca en una nueva plataforma en base a una descripción de la misma, así como la definición de nuevos módulos de bibliotecas. De esta manera se facilita la futura ampliación de la biblioteca y su implementación en diferentes plataformas de hardware.

Utilizando estas herramientas se realizó una implementación de referencia en lenguaje C para las plataformas del Proyecto CIAA² []. Para su validación, se realizó un banco de pruebas de hardware, junto a la utilización de testeo unitario e integración continua.

1.2. Motivación

Este trabajo es parte de un grupo de iniciativas realizadas por el autor (docente e investigador en la Universidad Nacional de Quilmes), para colaborar en el marco del Proyecto CIAA [], con el objetivo de facilitar el desarrollo y la enseñanza de Sistemas Embebidos en Argentina.

El proyecto CIAA nació en 2013 como una iniciativa conjunta entre el sector académico y el industrial, representados por la ACSE [] y CADIEEL [] respectivamente. Consiste en una comunidad argentina de desarrolladores de herramientas de software y hardware abierto y usuarios que desde sus inicios intenta impulsar el desarrollo tecnológico nacional proveyendo herramientas abiertas de software y hardware, para mejorar la situación industrial, darle visibilidad a la electrónica y generar cambios estructurales en la forma en que se generan, comparten y utilizan los conocimientos en Argentina.

Entre los principales logros del proyecto se destacan:

- Se creó una comunidad de desarrolladores de software y hardware abierto con participación de profesionales, docentes Universitarios, alumnos y docentes de escuelas Secundarias a nivel nacional.
- Se desarrollaron múltiples diseños de referencia de plataformas de hardware para sistemas embebidos. Estas plataformas fueron diseñadas para diferentes casos de uso, entre ellos: educativo, industrial, sistema críticos y alta capacidad de cómputo.
- Se logró la colaboración de empresas nacionales para la fabricación y comercialización de la mayoría de estas plataformas.

²Siglas de Computadora Industrial Abierta Argentina.

- Se crearon bibliotecas, *frameworks* y entornos de programación para las plataformas, contando con múltiples lenguajes de programación.
- En colaboración con universidades, se insertó la plataforma educativa EDU-CIAA-NXP en las universidades con carreras de electrónica o afines, a lo largo y a lo ancho del país. De esta forma se logró modernizar las herramientas que utilizan los alumnos en su aprendizaje, alcanzando el estado del arte.
- Se han dictado múltiples cursos para docentes y alumnos de escuelas secundarias, docentes y alumnos universitarios y público interesado.

El autor de este trabajo final cumple actualmente el rol de coordinador general del proyecto CIAA. Tanto en el trabajo realizado para la implementación de bibliotecas para diferentes plataformas en el marco de este proyecto, como en el trabajo profesional, ha notado problemática de falta de estandarización en las bibliotecas de sistemas embebidos detallada en la sección 1.1.

Se considera de importancia estratégica para el proyecto CIAA que todas las plataformas de hardware diseñadas en el marco del mismo se programen utilizando la misma biblioteca para permitir a la comunidad de usuarios reducir tiempos de aprendizaje y desarrollo.

Como el lenguaje más utilizado en la actualidad para programación de sistemas embebidos basados en microcontroladores continúa siendo el lenguaje C, se decide realizar la implementación de la biblioteca en este lenguaje.

1.3. Objetivos y alcance

En esta sección se definen los objetivos y el alcance del presente trabajo final.

1.3.1. Objetivos

El objetivo de este proyecto es diseñar e implementar una biblioteca de software para la programación de sistemas embebidos basados en microcontroladores con las siguientes características:

- Estar modelada independientemente de los lenguajes de programación.
- Definir una interfaz de programación de aplicaciones (API) sencilla que abstraiga los modos de uso más comunes de los periféricos típicos que hallados en cualquier microcontrolador del mercado.
- Ser totalmente portable entre diferentes arquitecturas de hardware sobre dónde se ejecuta, manteniendo una API uniforme a lo largo de las mismas, cumpliendo la función de capa de abstracción de hardware.
- Debe ser útil tanto para enseñanza de programación de sistemas embebidos como para uso a nivel industrial.

La implementación de referencia se realizará en lenguaje C para las plataformas del Proyecto CIAA.

1.3.2. Alcance

Este Trabajo Final incluye realización de:

- Diseño de la biblioteca, archivos de descripción de la biblioteca mediante diferentes diagramas y código independiente del lenguaje de programación.
- Implementación en lenguaje C de la biblioteca para las plataformas de hardware:
 - CIAA-NXP.
 - EDU-CIAA-NXP.
 - CIAA-Z3R0.
 - PicoCIAA.
- Manual de instalación de las herramientas para utilizar la biblioteca con las plataformas de hardware citadas.
- Manual de referencia de la biblioteca.
- Ejemplos de utilización.

Capítulo 2

Introducción Específica

En este capítulo se explican los detalles para comprender las decisiones de diseño adoptadas. Se describen los trabajos previos que se tomaron como fundamento para el diseño de la biblioteca, se presentan las plataformas sobre las cuales se elige realizar la implementación de la misma y los requerimientos de este trabajo, junto a la planificación para su cumplimiento.

2.1. Antecedentes

Los primeros pasos para la idea de la realización de este trabajo surgen del trabajo final de la Carrera de Especialización en Sistemas Embebidos de la Universidad de Buenos Aires (CESE FIUBA) [], realizado por el autor, titulado "Desarrollo de Firmware y Software para programar la CIAA en lenguaje JAVA con aplicación en entornos Industriales"[] presentado en diciembre de 2015, donde como parte del trabajo se implementó la programación de plataformas de sistemas embebidos en lenguaje Java [].

En ese trabajo se realizó, entre otras cosas, la implementación de una biblioteca para acceder a los periféricos de un microcontrolador en lenguaje Java. Para llevarlo a cabo se realizó la definición de clases que modelan los periféricos GPIO, ADC y UART y se implementó el acceso al hardware como métodos nativos de Java, escritos en lenguaje C. Por este motivo se debió realizar una implementación de la biblioteca también lenguaje C. Se implementó para las plataformas del proyecto CIAA EDU-CIAA-NXP [] y CIAA-NXP []. Esta biblioteca se nombró sAPI, siglas de *simple API* en alusión a que provee una API sencilla para la programación de microcontroladores.

A partir mazo de 2016 se decide utilizar la biblioteca como base para la enseñanza de la programación de periféricos de microcontroladores. A lo largo de ese año se extendió la biblioteca de C para la plataforma EDU-CIAA-NXP de forma considerable para explicar la utilización los periféricos típicos de microcontroladores, logrando excelentes resultados en aprendizaje por parte de los alumnos tanto de niveles avanzados como quienes dan sus primeros pasos en el aprendizaje de programación de microcontroladores.

Además, la biblioteca sAPI en lenguaje C para la EDU-CIAA-NXP se puso a disposición de cualquier persona ya que se encuentra publicada de forma libre y gratuita por internet bajo una licencia BSD modificada [] en el sitio de github del autor [].

Finalmente, en diciembre de 2016 se decide utilizar la biblioteca sAPI realizada en lenguaje C como biblioteca estándar para las plataformas del proyecto CIAA, distribuyéndola como parte del *framework*¹ "Firmware v2" []. Este *framework* combinó la biblioteca sAPI con *framework* "Workspace"[], desarrollado por Pablo Ridolfi.

Esta plataforma ha sido adoptada por una gran cantidad de usuarios. Una prueba de esto es la encuesta realizada en octubre de 2018, titulada "Tecnologías usadas en los Trabajos Finales del Posgrado en Sistemas Embebidos: 2015-2018"[] donde en la sección 27, "*Uso de material del Proyecto CIAA en los trabajos finales*" se observa que alrededor de la mitad de los trabajos finales de la CESE/MSE utilizaron material generado en el marco del Proyecto CIAA. Y en particular, a partir de 2017 se produjo un cambio de tendencia y más del 60 % de los trabajos finales utilizaron material del Proyecto CIAA. Este cambio en la tendencia se observa que comienza en 2016 con la publicación de firmware v2 como se muestra en la gráfica de la figura 2.1, extraída de dicho artículo.



FIGURA 2.1: Evolución en el uso de material del Proyecto CIAA.

A principios de 2017, el autor llevó a cabo una profunda revisión y mejora de la biblioteca de C con el objetivo de extenderla a las demás plataformas del proyecto CIAA. Ese trabajo fue compilado en un artículo y publicado en el Congreso Argentino de Sistemas Embebidos (CASE) [] en agosto de 2017. Es un antecedente fundamental para la realización del presente trabajo final porque se realizó un estudio exhaustivo de las bibliotecas existentes en el mercado dando como resultado los siguientes puntos a considerar en el diseño de una biblioteca de C para la programación de sistemas embebidos:

- Extensión de la definición de la API.
- Dependencia del hardware.
- Nivel de abstracción.

¹En el desarrollo de software, un *framework* es una estructura conceptual y tecnológica de asistencia definida, normalmente, con artefactos o módulos concretos de software, que sirve de base para la organización y desarrollo de software []. En este caso concreto se compone de bibliotecas de código C y makefiles para su compilación permitiendo organizar proyectos de software en lenguaje C.

- Complejidad de aprendizaje y uso.
- Periféricos y modos soportados.
- Escalabilidad.

Parte de este rediseño se aplicó a la biblioteca sAPI en lenguaje C para la EDU-CIAA-NXP.

En 2017 el autor desarrolló una plataforma más económica que la EDU-CIAA-NXP, nombrada "CIAA-Z3R0" [], que la empresa Asembli [] sacó al mercado en noviembre. En diciembre el autor publicó la primera versión de la biblioteca sAPI en lenguaje C para esta plataforma dándole soporte a algunos periféricos de la misma.

Tomando la experiencia adquirida a lo largo de estos años, el autor presenta en esta memoria de trabajo final un diseño mejorado para la biblioteca, ampliando el mismo e independizándolo del lenguaje de programación. Asimismo, teniendo en cuenta las tareas repetitivas que requieren la implementación de una biblioteca para diferentes plataformas de sistemas embebidos se decide desarrollar herramientas para automatizar el proceso donde resulta posible.

2.2. Plataformas del Proyecto CIAA

Todos los desarrollos de hardware realizados en el marco del proyecto CIAA han sido publicados con licencia BSD de tres cláusulas con el espíritu de que sean utilizadas como base tanto para diseños abiertos como para diseños cerrados. Los mismos pueden descargarse del repositorio oficial del proyecto CIAA nombrado "CIAA Hardware" [].

Las plataformas sobre las cuales se decide realizar el presente trabajo son aquellas que han logrado pasar de la fase de prototipo y se pueden hallar como producto en el mercado. Cabe destacar que el proyecto CIAA no se beneficia económicamente de la venta de plataformas.

2.2.1. CIAA-NXP

La plataforma CIAA-NXP (figura 2.2) fue la primer paltaforma desarrollada en el marco del proyecto CIAA. Consiste en una computadora para uso industrial basada en el microcontrolador NXP LPC4337 JDB144 [] *dual-core* asimétrico, formado por un procesador Cortex-M4F y un Cortex-M0 (ambos de 32 bits), que corren con una frecuencia de sistema máxima de 204MHz; con 1 MB de memoria Flash y 136 KB de memoria SRAM.

Sus características destacables son:

- Interfaces de entrada/salida: 8 entradas digitales (opto-aisladas 24VDC), 4 entradas analógicas (0-10V/4-20mA), 4 salidas digitales Open-Drain (24VDC), 4 salidas digitales a relé DPDT y 1 salida analógica (0-10V/4-20mA).
- Interfaces de comunicación: 1 Ethernet, 2 USB On-The-Go, 1 RS232, 1 RS485, 1 CAN, 1 SPI, 1 I2C.

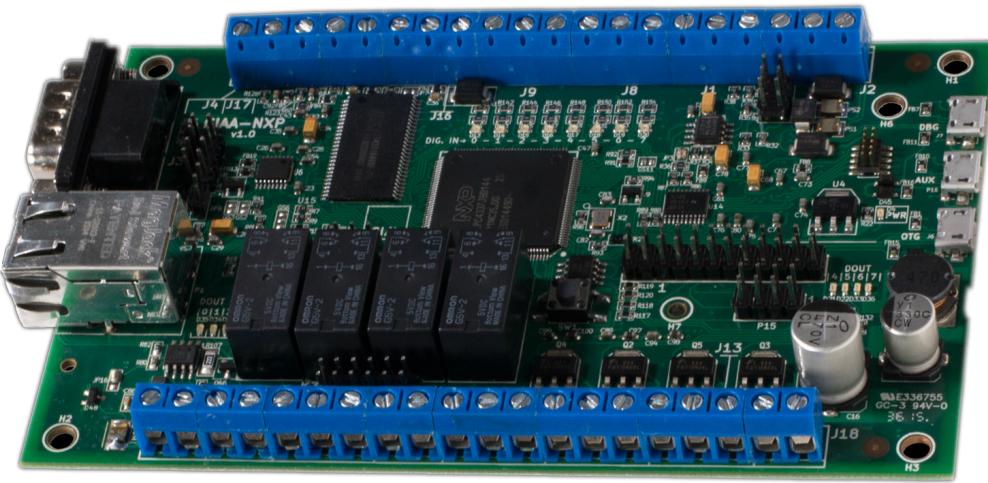


FIGURA 2.2: Plataforma CIAA-NXP.

- Uso de Linux: Posee memorias RAM y Flash externas que posibilitan ejecutar Linux sobre esta plataforma. Existe un *port* de Linux para la misma que puede hallarse en [1].
- Incluye *debugger*: Esta plataforma incluye el circuito que permite depuración en tiempo real del programa que corre en la plataforma desde la PC. Se basa en el chip FTDI FT2232H [2].

2.2.2. EDU-CIAA-NXP

En base al diseño de la CIAA-NXP los integrantes del proyecto CIAA realizan una versión educativa sin las interfaces y protecciones industriales, nombrada EDU-CIAA-NXP (figura 2.3).

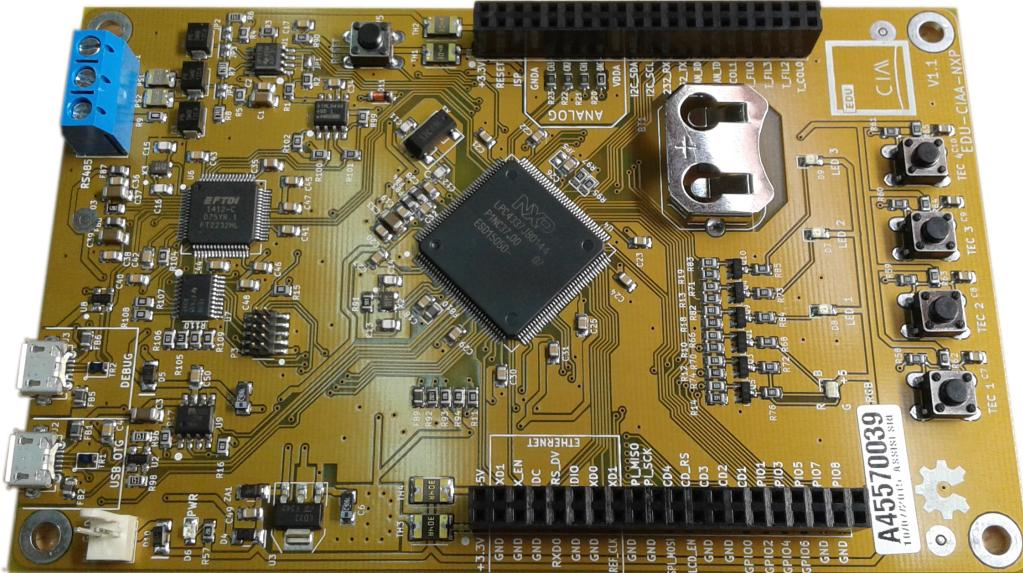


FIGURA 2.3: Plataforma EDU-CIAA-NXP.

Utiliza el mismo microcontrolador que la CIAA-NXP, circuito de depuración, interfaz RS-485 y posee 1 USB OTG.

Los pines no utilizados por las interfaces anteriores se disponen en los conectores P1 y P2. En ellos incluye todos los periféricos típicos que podemos encontrar en los microcontroladores disponibles en el mercado (GPIO, ADC, DAC, TIMER, UART, SPI, I2C, etc.). Además posee 1 LED RGB, 3 LEDs y 4 pulsadores.

2.2.3. PicoCIAA

La PicoCIAA [] (figura 2.4) es una placa en formato mini PCI Express, pensada para ser utilizada como un módulo de cómputo y/o adquisición en una plataforma mayor.

Se basa en el microcontrolador NXP LPC54102J512BD64 [], otro microcontrolador *dual-core* asimétrico formado por un procesador Cortex-M4F y un Cortex-M0+ (ambos de 32 bits), que corren con una frecuencia de sistema máxima de 100 MHz; con 512 KB de memoria Flash y 104 KB de SRAM .

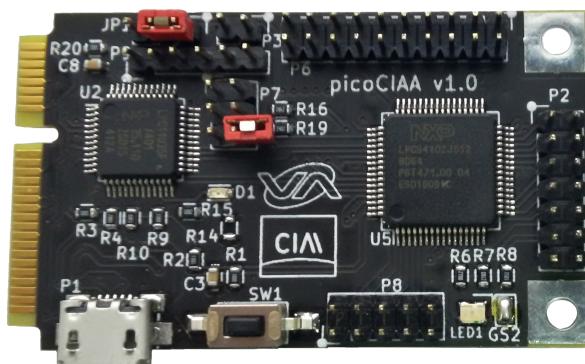


FIGURA 2.4: Plataforma PicoCIAA.

Incluye circuito de depuración USB vía un microcontrolador NXP LPC11U35 [] programable.

Posee diversos puertos de comunicación, entre ellos USB, mini PCI Express, UART, SPI, I2C y soporte para PWM y entradas y salidas digitales de propósito general. Su tamaño reducido (51 x 30 mm) es ideal en Single Board Computers.

2.2.4. CIAA-Z3R0

La CIAA-Z3R0 se diseñó para ser la plataforma más económica del proyecto CIAA. Esta plataforma es ideal para aplicaciones de bajo consumo (como sensores de IoT) y proyectos de robótica educativa. Está diseñada para ser utilizada como componente en un diseño mayor debido a su tamaño (19.8 x 51.8 mm), soldada a través de su borde de agujeros para montaje *castellated*[], o bien, conectándola mediante tiras de pines.

Posee la mayoría de los periféricos que se encuentran en la EDU-CIAA-NXP pero utiliza un microcontrolador siete veces más económico que esta última, de la empresa Silicon Labs, modelo EFM32HG322F64 (QFP48) [] con núcleo ARM Cortex-M0+ a una frecuencia máxima de 25 MHz; 64 KB de memoria Flash y 8 KB de memoria SRAM, que es suficiente para que un alumno entre en el mundo de los microcontroladores modernos de 32 bits.

El *debugger* se debe comprar por separado, sin embargo, mediante un único dispositivo de depuración se pueden programar muchas plataformas CIAA-Z3R0.

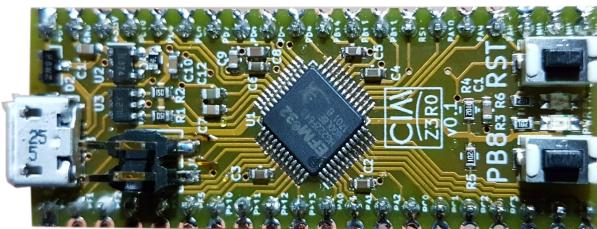


FIGURA 2.5: Plataforma CIAA-Z3R0.

2.2.5. Material provisto por los fabricantes

De las secciones anteriores, se advierte que las cuatro plataformas de hardware presentadas poseen núcleos de procesamiento diseñados por la empresa ARM [] los cuales son licenciados a diversos fabricantes.

ARM ofrece manuales acerca de sus núcleos de procesamiento y diversas bibliotecas para su programación.

Además, tres de estas paltformas poseen microcontroladores fabricados por la empresa NXP (CIAA-NXP, EDU-CIAA-NXP con LPC4337 y PicoCIAA con LPC5410) y una por Silicon Labs (EFM32HG).

Tanto NXP como Silicon Labs ofrecen hojas de datos, manuales del sistema y notas de aplicación y bibliotecas para sus microcontroladores.

Se exponen a continuación las principales bibliotecas provistas por las empresas ARM, NXP y Silicon Labs para estos microcontroladores.

CMSIS de ARM

CMSIS son las siglas de "Cortex Microcontroller Software Interface Standard", es decir, interfaz de software para microcontroladores Cortex. Mediante este conjunto de bibliotecas, la empresa ARM intenta estandarizar cómo se programan los microcontroladores que ofrecen las empresas proveedores de silicio licenciantes de sus núcleos de procesamiento Cortex-M. CMSIS se desarrolla públicamente en GitHub.

Las principales bibliotecas que posee están realizadas en su mayoría lenguaje C y son:

- CMSIS-CORE: define el arranque del sistema y acceso periféricos.
 - CMSIS-RTOS: es una API de abstracción del RTOS² que permite capas de software coherentes con componentes de *middleware*³ y bibliotecas de bajo nivel.
 - CMSIS-DSP: es una colección de funciones de procesamiento de señales digitales, optimizada para núcleos de procesamiento Cortex-M.
 - CMSIS-Driver: interfaces genéricas de periféricos para *middleware* y código de aplicación.

²Siglas en inglés de Sistema Operativo de Tiempo Real.

³Middleware son bibliotecas que asisten a una aplicación, por ejemplo, biblioteca para manejo de sistema de archivos y stacks de protocolos.

Además provee las siguientes herramientas:

- CMSIS-Pack: define la estructura de un paquete de software que contiene componentes de software. Los componentes del software son fácilmente seleccionables, y se resaltan las dependencias de otros paquetes.
- CMSIS-SVD: son archivos que habilitan vistas detalladas a los periféricos del dispositivo, que muestran el estado actual de cada registro, y aseguran que la vista del depurador coincida con la implementación real de los periféricos del dispositivo.
- CMSIS-DAP: una interfaz estandarizada para el puerto de acceso de depuración de Cortex (DAP) y es utilizada por muchos kits de desarrollo, siendo compatible con varios dispositivos de hardware para depuración.
- CMSIS-NN: es una colección de núcleos de redes neuronales eficientes desarrollada para maximizar el rendimiento y minimizar la huella de memoria de las redes neuronales para núcleos Cortex-M.

Para los tres microcontroladores de este trabajo existe soporte completo para la capa Core, incluyendo el núcleo de procesamiento y los drivers de periféricos.

Mbed de ARM

Mbed es una plataforma de drivers y sistema operativo para prototipado rápido, enfocada en dispositivos IoT basados en microcontroladores ARM. Es un proyecto de código abierto, también disponible en [github](#) [], desarrollado colaborativamente por ARM y sus socios tecnológicos.

Provee abstracción del hardware pero se limita a plataformas del ecosistema ARM. A diferencia de CMSIS, en este caso se provee soporte para plataformas de hardware completas en lugar de solamente ocuparse del microcontrolador. De esta forma muchas empresas añaden soporte a mbed a sus kit de desarrollo con microcontroladores ARM Cortex-M.

Existen kits de desarrollo que contienen los microcontroladores LPC4337 y EFM32 HG322 con soporte de mbed, los cuales son LPCXpresso4337 [] y EFM32 USB-enabled Happy Gecko [] respectivamente. Para el LPC54102 no existe un kit de desarrollo soportado por mbed, pero existe el kit LPCXpresso54114 [] que posee un microcontrolador de la misma familia.

Las plataformas soportadas por Mbed se programan mediante un entorno de desarrollo on line. Las diferentes bibliotecas para microcontroladores provistas en el marco de mbed están escritas en su mayoría en lenguaje C++.

LPCOpen y MCUXpresso de NXP

NXP provee para su línea de microcontroladores LPC las bibliotecas LPCOpen [], que incluyen drivers para sus microcontroladores, bibliotecas *middleware* de terceros y programas de ejemplo.

Se puede descargar de forma gratuita de la web de NXP sin registrarse.

LPCOpen se compone de:

- Biblioteca de drivers, que se divide en dos capas: una capa de drivers de *chip* que contiene controladores optimizados para un dispositivo o familia específica, y una capa *board* que contiene funciones específicas de un dado kit de desarrollo.
- *Middleware*. Esta capa incluye: la biblioteca de objetos gráficos emWin, biblioteca de gráficos SWIM, stack de redes de código abierto LWIP y bibliotecas USB (*device* y *host*).
- Uso de LPCOpen junto a un RTOS: Incluye ejemplos para utilizar LPCOpen con FreeRTOS.
- Ejemplos: incluye un extenso conjunto de ejemplos diseñados para ilustrar cómo usar las funciones de la biblioteca del controlador central y el *middleware*.

Para la inicialización del sistema utiliza la parte de CMSIS Core que inicializa cada uno de sus núcleos de procesamiento.

Si bien contiene ejemplos para comenzar a utilizar los microcontroladores LPC, sus drivers de periféricos están relacionados directamente con su arquitectura de hardware y proveen una muy baja abstracción de la misma. Además, tiene código duplicado de las bibliotecas de periféricos para cada núcleo de procesamiento de un mismo microcontrolador restándole mantenibilidad.

MCUXpresso de NXP es la evolución de LPCOpen luego de que NXP adquiera a Freescale, agregando soporte a las líneas de microcontroladores Kinetis [] e i.MX RT []. Requiere registrarse para tener acceso a la misma. Posee soporte únicamente para el microcontrolador LPC54102 de este trabajo.

Bibliotecas de Silicon Labs

Para el microcontrolador EFM32HG322 Silicon Labs ofrece las siguientes bibliotecas []:

- Drivers CMSIS-CORE para EFM32 Happy Gecko.
- Biblioteca de periféricos EMLIB, que provee soporte de bajo nivel para periféricos proporcionando una API unificada para todos los MCU y SoC EFM32, EZR32 y EFR32 de Silicon Labs.
- Biblioteca EMDRV, conjunto de drivers de alto rendimiento energético específicos para periféricos en chip EFM32, EZR32 y EFR32. Los controladores suelen estar basados en DMA y utilizan todas las funciones disponibles de bajo consumo. La API ofrece funciones síncronas y asíncronas para la mayoría de estos drivers. Además son totalmente reentrantes y basadas en callbacks.
- *Platform Middleware*: se compone de una biblioteca de sensado capacitivo (CSLIB), una biblioteca gráfica (GLIB, stack USB device para dispositivos Gecko y biblioteca de interfaz USBXpress).
- *Board Support Package*: El BSP proporciona una API para controladores de una cierta plataforma, incluyendo control de E/S para botones, LED y funcionalidades de trace los kits de desarrollo de EFM32, EZR32 y EFR32.

- Drivers para componentes de los kits de desarrollo: incluye pantallas, sensores y memorias.
- Programas de ejemplo.

2.3. Requerimientos

Los requerimientos se establecieron en base a los objetivos expuestos en la sección 1.3, reuniones con desarrolladores del Proyecto CIAA y el director del presente trabajo. Además se tuvieron en cuenta las opiniones de alumnos de grado de UNQ, posgrado de FIUBA y cursos CAPSE. Estos son:

1. Fecha de finalización: 19/11/2018.
2. Diseño de la biblioteca.
 - a) Realizar un diseño independiente del hardware y lenguaje de programación, teniendo en cuenta los conceptos familiares al programador de Sistemas Embebidos.
 - b) Debe estar modelada con objetos y contar con una descripción mediante diagramas UML.
 - c) Debe modelar al menos: CORE, GPIO, ADC, DAC, TIMER, RTC, UART, SPI e I2C.
3. Implementación de la biblioteca.
 - a) Utilizar un sistema de control de versiones con repositorios on line.
 - b) Programar en lenguaje C la biblioteca para cada plataforma de hardware particular utilizando como plantilla los archivos generados.
 - c) Desarrollar ejemplos de utilización para las diferentes plataformas.
4. Documentación y difusión.
 - a) Confeccionar un manual de referencia de la API de la biblioteca.
 - b) Desarrollar un tutorial de instalación de las herramientas para utilizar la biblioteca con las plataformas de hardware citadas.
 - c) Publicación on line del código fuente.
 - d) Informar a la comunidad del Proyecto CIAA y a la comunidad de programadores de Sistemas Embebidos.

2.4. Planificación

En la tabla 2.1 se resume la planificación del trabajo. En la misma se pueden observar cada una de las tareas planificadas, junto a su duración, fecha de inicio y fecha de finalización estimadas.

EDT	Duración	Inicio	Fin
1	48horas	03/05/2018	17/05/2018
1.1	24horas	03/05/2018	10/05/2018
1.2	24horas	10/05/2018	17/05/2018
2	35.5días	17/05/2018	16/08/2018
2.1	22días	17/05/2018	12/07/2018
2.1.1	16horas	17/05/2018	22/05/2018
2.1.2	24horas	22/05/2018	29/05/2018
2.1.3	22horas	31/05/2018	05/06/2018
2.1.4	40horas	07/06/2018	19/06/2018
2.1.5	6horas	19/06/2018	21/06/2018
2.1.6	16horas	21/06/2018	26/06/2018
2.1.7	24horas	26/06/2018	03/07/2018
2.1.8	28horas	03/07/2018	12/07/2018
2.2	28horas	12/07/2018	21/07/2018
2.3	16horas	21/07/2018	26/07/2018
2.4	16horas	26/07/2018	31/07/2018
2.5	12horas	31/07/2018	04/08/2018
2.6	8horas	04/08/2018	07/08/2018
2.7	24horas	07/08/2018	14/08/2018
2.8	4horas	14/08/2018	16/08/2018
3	20.25días	16/08/2018	06/10/2018
3.1	2días	16/08/2018	21/08/2018
3.1.1	4horas	16/08/2018	16/08/2018
3.1.2	4horas	16/08/2018	18/08/2018
3.1.3	4horas	18/08/2018	21/08/2018
3.1.4	4horas	21/08/2018	21/08/2018
3.2	24horas	21/08/2018	28/08/2018
3.3	14.25días	28/08/2018	04/10/2018
3.3.1	40horas	28/08/2018	11/09/2018
3.3.2	36horas	11/09/2018	20/09/2018
3.3.3	38horas	20/09/2018	04/10/2018
3.4	8horas	04/10/2018	06/10/2018
4	3.75días	06/10/2018	16/10/2018
4.1	30horas	06/10/2018	16/10/2018
5	10días	16/10/2018	10/11/2018
5.1	40horas	16/10/2018	30/10/2018
5.2	12horas	30/10/2018	01/11/2018
5.3	16horas	01/11/2018	06/11/2018
5.4	4horas	06/11/2018	08/11/2018
5.5	1hora	08/11/2018	08/11/2018
5.6	3horas	08/11/2018	08/11/2018
5.7	4horas	08/11/2018	10/11/2018

TABLA 2.1: Planificación del Trabajo Final.

Capítulo 3

Diseño

En este capítulo se presenta el diseño de la biblioteca sAPI con un enfoque *top-down*. Se exponen los principios de diseño adoptados, la descripción de una aplicación donde se utiliza la biblioteca, la arquitectura general de la biblioteca, el modelo abstracto de un módulo de biblioteca, el diseño de los módulos de biblioteca de una plataforma de hardware genérica, su verificación y un diseño de archivo de texto para la descripción de una cierta plataforma concreta.

3.1. Descripción general

El sistema propuesto para la creación de bibliotecas de software para la programación de plataformas de hardware se ilustra en la figura 3.1.

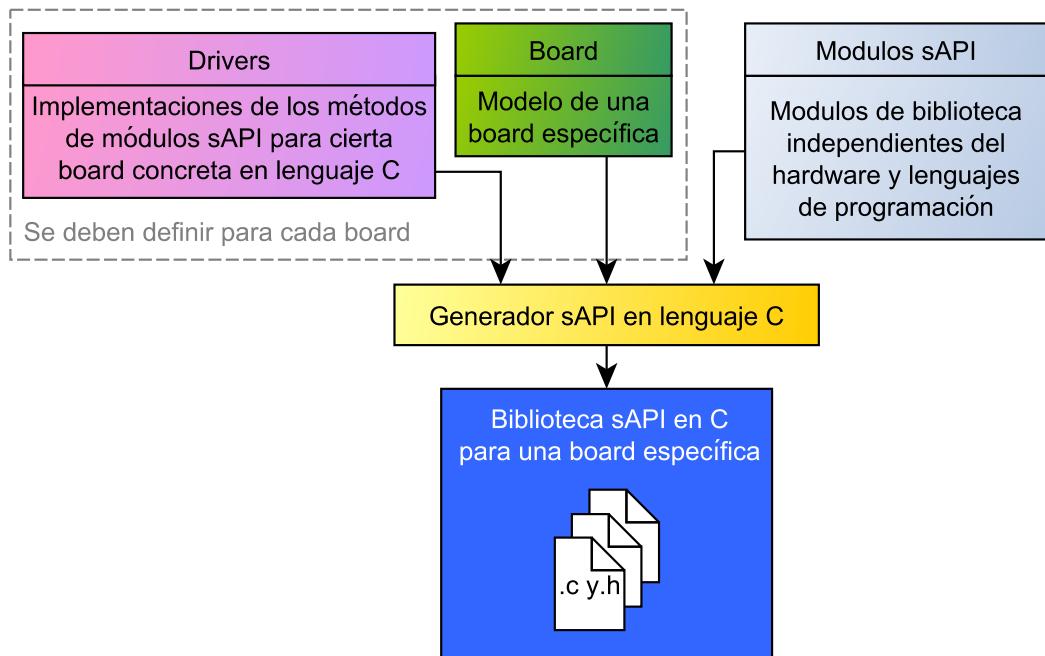


FIGURA 3.1: Diagrama del sistema diseñado.

Se diseñó un modelo de plataforma de hardware (en adelante *board* por sus siglas en inglés). Este modelo describe una plataforma de hardware completa y se debe instanciar para cada nueva plataforma de hardware.

Por otra parte, se desarrollaron módulos de biblioteca (en adelante módulos sAPI) independientes del hardware y lenguajes de programación. Estos definen propiedades y métodos describen las propiedades y métodos de cada uno de los periféricos de un cierto SoC, definiendo entonces, la API de la biblioteca.

Además, se debe proveer la implementación de cada uno de los métodos de los módulos sAPI (en adelante *drivers*). Estos *drivers* deben estar escritos en un cierto lenguaje de programación y son dependientes de la arquitectura del hardware.

También, se diseñó un generador de biblioteca sAPI. Este generador se debe definir para cada lenguaje de programación. Para este trabajo final se desarrolló solamente el generador de lenguaje C, sin embargo, el mismo se realizó de forma modular para que pueda ser fácilmente adaptado a otros lenguajes.

Mediante el generador de C, utilizando una instancia de *board* y *drivers* específicos, junto con los módulos sAPI, se genera entonces una biblioteca sAPI en lenguaje C para una plataforma particular.

En las siguientes secciones se detalla el diseño de cada una de las entidades descritas. Las mismas se modelaron utilizaron los conceptos del paradigma de la programación orientada a objetos, que son especialmente útiles para describir módulos de software que encapsulan funcionalidad. Estos se describen mediante diagramas UML de clases de forma independiente del lenguaje de programación.

3.2. Modelo de plataforma de hardware

En la figura 3.2 se muestra el diagrama que describe una *board* y las partes que la componen.

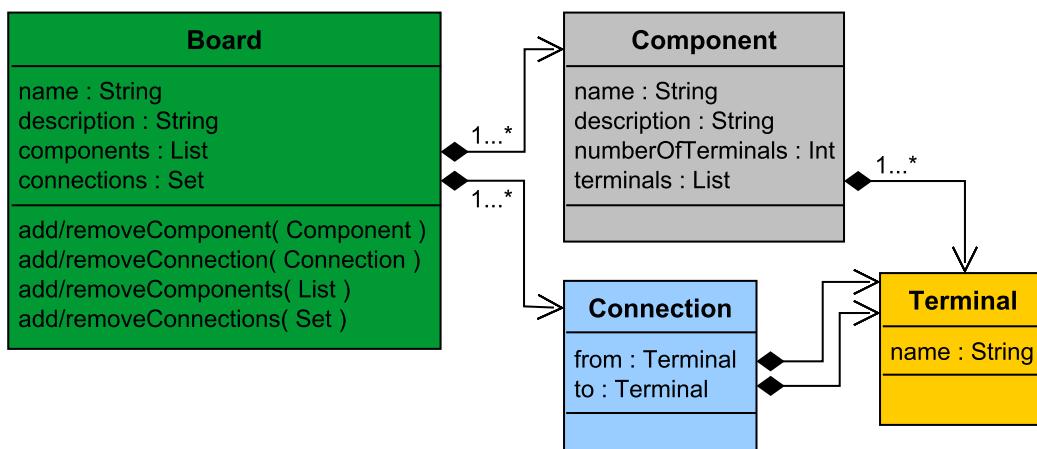


FIGURA 3.2: Diagrama de clases de *board*.

Estas partes son:

- Componente: representa los componentes dentro de cierta placa, por ejemplo, circuitos integrados, botones, leds, conectores, etc.
- Terminal: describe un terminal de conexión que posee cada componente.
- Conexión: modela el mapa de conexiones entre componentes. Cada conexión se compone de los dos terminales conectados.

3.2.1. Componente

Un componente incluye nombre, documentación, una lista de terminales de conexión y la cantidad de terminales. En la figura 3.3 se expone el diagrama de clases. Existen los siguientes tipos de componentes:

- *SystemOnChip*: modela un sistema completo en un chip.
- Componente con driver: modela a componentes que necesitan un driver, por ejemplo, LEDs, botones, sensores y memorias montados en la placa.
- Conector: representa los conectores físicos de la placa, como ser, tira de pines, borneras, etc. Su importancia en el modelo radica en la descripción de a qué terminales del SoC se conectan cada uno.

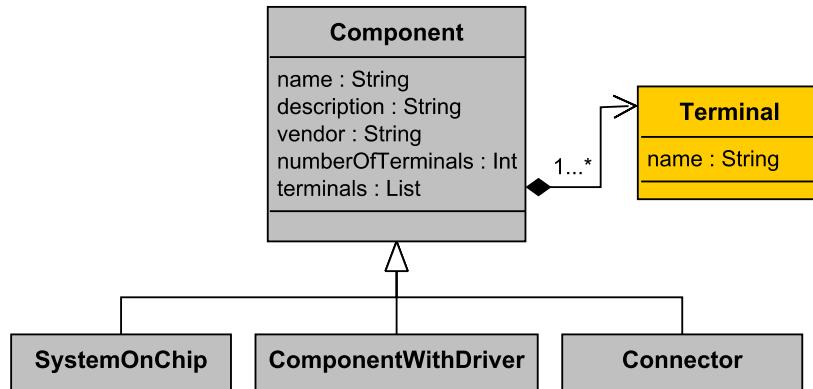


FIGURA 3.3: Diagrama de clases de componente.

3.2.2. Modelo de SoC

Un SoC describe un sistema completo dentro de un chip. Este término se utiliza para describir tanto microcontroladores (que incluyen núcleos de procesamiento, memorias y diversos periféricos), como sistemas que incluyen además lógica programable (FPGA) o módulos analógicos de radiofrecuencia complejos como ser Bluetooth y Wi-Fi.

En la figura 3.4 se muestra el modelo de SoC, el cual se compone de núcleos de procesamiento (*Core*), periféricos (*Peripheral*) y memorias (*Memory*).

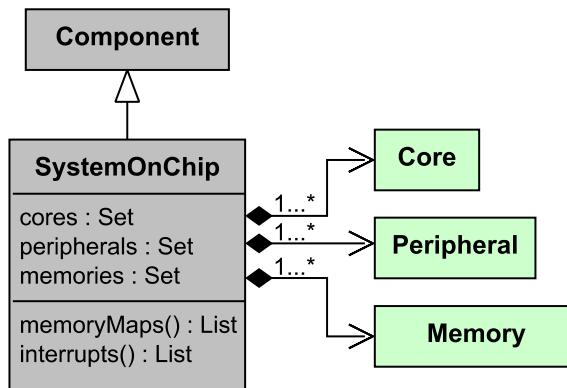


FIGURA 3.4: Diagrama de clases de SoC.

3.2.3. Modelo de IP core

Para modelar núcleos de procesamiento, periféricos y memorias se utiliza el concepto de *IP core*. Un núcleo de propiedad intelectual es un bloque de lógica o datos reutilizable, para definir un diseño de hardware de forma abstracta. Normalmente se utilizan en electrónica como componentes en un diseño de hardware ya sea en una FPGA o ASIC. Define una interfaz de señales y comportamiento interno.

En la figura 3.5 se muestra el modelo de *IPCore* y sus relaciones.

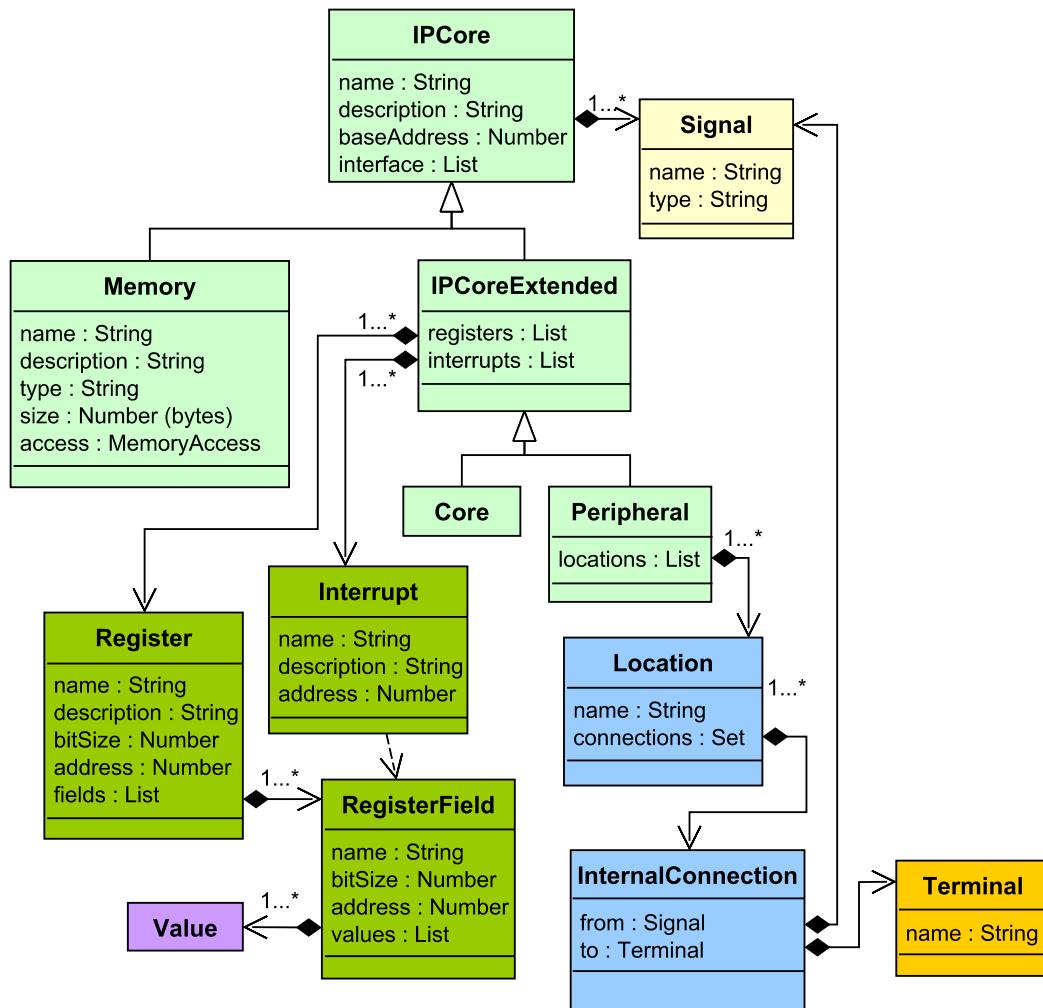


FIGURA 3.5: Diagrama de clases de *IPcore*.

Un *IPCore* define una dirección base, que se utiliza para localizarlo en el mapa de memoria. También define una interfaz que se compone de una lista ordenada de señales.

Las clases *Memory* e *IPCoreExtended* heredan de la clase *IPCore* agregándole funcionalidades particulares.

Memory modela una memoria interna del SoC, por ejemplo, RAM o Flash. Tiene las propiedades: tipo de memoria, tamaño en bytes y tipo de acceso permitido (lectura, lectura/escritura).

IPCoreExtended contiene registros e interrupciones. Los registros se modelan tanto para fines de documentación, como para poder realizar *tests* sobre valores de los

mismos. Las interrupciones son necesarias para conocer cuales tenemos disponibles físicamente y a qué evento responden. De la clase *IPCoreExtended* heredan *Core* y *Peripheral*. La primera modela un núcleo de procesamiento y la segunda un periférico.

Peripheral contiene una lista ordenada de *Locations* (ubicaciones). Una ubicación define un conjunto de conexiones entre señales del periférico y terminales del SoC. Esto permite modelar las posibles configuraciones de pines de un dado periférico.

3.3. Módulos de biblioteca sAPI

Se utilizan las siguientes premisas para guiar el diseño de los módulos de la biblioteca sAPI:

- Utilización de nombres sencillos para facilitar el aprendizaje y uso.
- Mantener baja la extensión de la definición de la API.
- Dar soporte a la programación de núcleos de procesamiento y periféricos, utilizando los modos más comunes de funcionamiento de los mismos, con un nivel de abstracción suficiente para independizarse del hardware, pero manteniendo la identidad y conceptos de cada cada periférico.
- Debe especificar las dependencias entre módulos de la biblioteca, y el uso de recursos físicos en cada implementación particular.

3.3.1. Módulo de sAPI

Cada módulo de biblioteca sAPI define:

- Nombre del módulo.
- Descripción. Se utiliza para la generación de documentación.
- Versión del módulo. Se utiliza versionado semántico [].
- Autor del módulo. Se debe completar nombres, apellidos y dirección de correo electrónico del autor.
- Licencia. Se puede completar con el texto completo de la licencia del módulo o un enlace a la misma. Los módulos sAPI utilizan la licencia de código abierto *BSD-3clause* [].
- Dependencias. Una lista de los módulos de sAPI de los cuales depende el módulo actual. Se puede además exigir que la dependencia sea a una versión específica, a partir de una versión mínima o hasta cierta versión máxima.

Además, define un conjunto de tipos de datos, constantes, propiedades y métodos.

En los módulos de sAPI se encuentran las siguientes categorías de propiedades (o atributos):

- Configuración: corresponde a las propiedades para la configuración de modos de funcionamiento de un módulo. Por ejemplo, *power*, *clockSource*, etc.

- Valor: un cierto valor que se puede leer o escribir en un módulo.
- Eventos: representa los eventos que controla el módulo.

Todos los módulos poseen los siguientes métodos:

- *init* (inicialización): es un método para inicializar el módulo. Permite establecer múltiples parámetros de configuración.
- *read* (leer): permite leer el valor característico del módulo.
- *write* (escribir): permite escribir un valor característico del módulo.
- *deInit* (restablecer configuración): es un método para restablecer el módulo a la configuración por defecto.
- *interrupt*: es un método para habilitar/deshabilitar interrupciones del módulo.
- *getters* y *setters* de cada propiedad.

Se destaca que en los lenguajes no orientados a objetos en lugar de métodos se tiene funciones y, por lo tanto, se deberá agregar en cada una el parámetro *this* que corresponde a una referencia al objeto sobre el cual se ejecuta el método.

3.3.2. Módulo DataTypes

Define constantes y tipos de datos primitivos, debido a eso todos los demás módulos de la biblioteca sAPI dependen de este módulo.

Constantes:

- Estados lógicos: *TRUE* y *FALSE*.
- Estados funcionales: *ON* y *OFF*.
- Estados eléctricos: *HIGH* y *LOW*.
- Estados de habilitación: *ENABLE* y *DISABLE*.

Tipos de datos primitivos:

- Booleano: *bool_t*. Cualquiera de las constantes definidas previamente se considera un valor booleano válido, además de 0 y !0 (cualquier valor distinto de 0).
- Enteros con signo, tienen un rango de valores de $-2^{(N-1)}$ a $2^{(N-1)} - 1$, (donde N = número de bits) y formato complemento a 2. Estos son: *int8_t*, *int16_t*, *int32_t* e *int64_t*.
- Enteros sin signo, con rango de valores de 0 a $2^N - 1$. Estos son: *uint8_t* (*byte_t*), *uint16_t* (*word_t*), *uint32_t* (*lword_t*) y *uint64_t* (*dword_t*).
- Floatantes: representa valores con punto flotante IEEE-754. Estos son *float32_t* y *float64_t*.

Tipos de datos para temporización:

- *Time_ms_t*, representa un lapso de tiempo (duración) en milisegundos (se almacena internamente como *uint64_t*).

- *Time_ns_t*, representa un lapso de tiempo en nanosegundos (se almacena internamente como *uint64_t*).
- *TimeOfDay_t*, representa un valor de tiempo absoluto en horas, minutos, segundos y milisegundos. El rango es de 00 : 00 : 00,000 a 23 : 59 : 59,999.
- *Date_t*, representa una fecha (año, mes y día).
- *DateAndTime_t*, que contiene ambos valores anteriores.

Tipo de datos para manejo de eventos:

- *Callback*: *Callback_t*. Representa a una función a llamar en respuesta a un evento.
- Parámetros de *Callback*: *CallbackParams_t*. Representa los parámetros de una función a llamar en respuesta a un evento.

Tipo de datos para manejo de cadenas de caracteres:

- *String_t*.

3.3.3. Módulo GPIO

El módulo GPIO modela tanto un único pin de entrada/salida de propósito general (pin), así como a un conjunto de pines (puerto).

Propiedades de pin

- *mode*, del tipo *PinMode_t*, cuyos valores posibles son: *DISABLE* (deshabilitado), *INPUT* (pin configurado como entrada) y *OUTPUT* u *OUTPUT_PUSH_PULL* (pin configurado como salida, modo *push-pull*), *OUTPUT_OPEN_DRAIN* (pin como salida, en modo drenador abierto).
- *pull*, del tipo *PinPull_t* cuyos valores posibles son: *NONE* (modo por defecto, pin flotante), *PULL_UP* (con resistencia de *pull-up*), *PULL_DOWN* (con resistencia de *pull-down*), *PULL_BOTH* (con ambas resistencias).
- *value*, del tipo *bool_t*. Representa el valor a escribir o leer de un pin.

Métodos de pin

Los métodos básicos de configuración y uso de un pin son:

- `init(PinMode_t mode | PinPull_t pull)`
- `read() : bool_t`
- `write(bool_t value)`
- `deInit()`

Notar que los parámetros de configuración del método *init()* se acumulan mediante el operador "|". El parámetro *mode* es requerido mientras que el parámetro *pull* es opcional.

Contiene además el método *toggle()* intercambia el valor del pin si el mismo está configurado como salida.:

- `toggle()`

Para establecer una interrupción en un pin ante cierto evento define los métodos:

- `eventCallbackSet(PinEvent_t evt, Callback_t c)`
- `eventCallbackClear(PinEvent_t evt)`
- `interrupt(bool_t enable) : PinStatus_t`

`eventCallbackSet()` establece el evento ante el cual se interrumpe, junto a una función de `callback` que se ejecutará ante su ocurrencia. `eventCallbackClear()` permite remover el `callback`. Los posibles eventos son: `HIGH_LEVEL` (interrupción por nivel alto), `LOW_LEVEL` (interrupción por nivel bajo), `RISING_EDGE` (interrupción por flanco ascendente), `FALLING_EDGE` (interrupción por flanco descendente) y `BOTH_EDGE` (interrupción por flanco ascendente y descendente).

`interrupt()` permite habilitar o deshabilitar la interrupción de hardware del pin ante la ocurrencia del evento. Según la plataforma particular existe la posibilidad de que soporten interrupción algunos pines fijos, o que exista una cierta cantidad de interrupciones de pin y se pueda elegir a qué pines se le asignan, es por eso que el método `interrupt()` retorna un valor del tipo `PinStatus_t`. Este tipo de datos define los valores `STATUS_OK`, si pudo configurar la interrupción, `ERROR_NOT_SUPPORT`, si el pin no soporta capacidad de interrupción, y `ERROR_NO_MORE_AVAILABLE`, si ya se configuraron todas las interrupciones de hardware disponibles.

Propiedad de puerto

`value`, del tipo `uitn32_t`. Representa el valor a escribir o leer en un puerto.

Métodos de puerto

Para la configuración y uso de un puerto se definen los métodos básicos:

- `init(List_t config)`
- `read() : uint32_t`
- `write(uint32_t value)`
- `deInit()`

El método `init()` de puerto requiere una lista de configuraciones. Los métodos `read()` y `write()` permiten leer y escribir el puerto completo.

Se agregan además los métodos:

- `pins() : List_t`
- `set(uint32_t mask)`
- `reset(uint32_t mask)`

El método `pins()`, devuelve una lista de pines que componen el puerto, y los métodos `set()` y `reset()` que permiten escribir el puerto afectado por una máscara de bits que se le pasa como parámetro.

3.3.4. Módulo ADC

El módulo ADC modela un periférico Conversor Analógico-Digital. Este periférico contiene varios canales de conversión multiplexados los cuales se pueden configurar individualmente como entradas analógicas.

Propiedades de ADC

- *conversionRate*, del tipo *uint32_t*, representa la tasa de conversión en Hertz. Los valores posibles dependen de cada plataforma. Se pueden utilizar alternativamente los valores genéricos: *LOW*, *MEDIUM*, *HIGH* y *VERY_HIGH*.
- *conversionMode*, del tipo *AdcConvMode_t*, con valores: *SINGLE* (activado por software desde el programa de usuario), *CONTINUOUS* (conversion periódica disparada por hardware a tasa *conversionRate*).
- *voltageReferece*, del tipo *AdcVRef_t* cuyos valores posibles son: *VCC*, *INTERNAL* y *EXTERNAL*.
- *resolution*, del tipo *AdcRes_t*, cuyos valores también dependen de la plataforma pero se pueden utilizar en su lugar los valores genéricos.
- *channelsMode*, del tipo *AdcChannelsMode_t*, con valores: *SIGLE* y *DIFFERENTIAL*.
- *location*, del tipo *Location_t*. Son las posibles ubicaciones del periférico con respecto a pines físicos del SoC. Si bien dependen de la arquitectura, se definen los valores genéricos *LOCATION0* a *LOCATION7* para cada plataforma.

Métodos de ADC

Inicialización y restablecimiento de un periférico ADC:

- `init(uint32_t conversionRate |
 conversionMode |
 voltageReferece |
 resolution |
 channelsMode |
 location
)`
- `deInit()`

Todos los parámetros del método *init()* son opcionales y si no se aplican se inicializa por defecto con:

- *conversionRate* = *VERY_HIGH*
- *voltageReferece* = *VCC*
- *conversionMode* = *SINGLE*
- *resolution* = *VERY_HIGH*
- *channelMode* = *SINGLE*
- *location* = *LOCATION0*

Habilitación/deshabilitación de un canal particular del ADC (configuración de una entrada analógica):

- `channel(AdcChannel_t channel, bool_t enable)`

Para conocer los canales disponibles de un ADC existe el método `channelsGet()` que devuelve la lista de canales del ADC. Esta lista se reduce a la mitad si el modo `channelsMode` es `DIFFERENTIAL`)

- `channelsGet() : List_t`

Si el ADC tiene configurado `conversionMode = CONTINUOUS` muestrea automáticamente los canales habilitados. El método `startConversion()` comienza el muestreo automático, para parar el muestreo se utiliza `stopConversion()`. Si en cambio `conversionMode = SINGLE`, la lectura se debe lanzar mediante el método `startConversion()` que recibe un canal como parámetro. Una conversión se puede abortar con `stopConversion()`.

- `startConversion(AdcChannel_t channel)`
- `stopConversion()`

Existen 2 formas de leer los valores convertidos del ADC, por encuesta, o por interrupción. En el primer caso se debe chequear si finalizó la conversión con el método `conversionStatus()`, que retorna un valor del tipo `AdcConvStatus_t`. Si se realizó la conversión correctamente se puede leer el valor convertido con el método `read()`.

- `conversionStatus() : AdcConvStatus_t`
- `read() : uint32_t`

Los valores posibles de `AdcConvStatus_t` son:

- `CONVERTING`
- `CONVERSION_COMPLETE`
- `CONVERSION_COMPLETE_OVERRUN`
- `CONVERSION_ADC_ERROR`
- `CONVERSION_TIMEOUT`

Para leer un canal por interrupción se debe primero establecer una función de `callback` al evento `CONVERSION_COMPLETE` y otra al evento `CONVERSION_ERROR` y luego activar la interrupción del periférico. Esto se realiza con los métodos:

- `eventCallbackSet(ChannelEvent_t evt, Callback_t c)`
- `eventCallbackClear(ChannelEvent_t evt)`
- `interrupt(bool_t enable)`

Al completar la conversión se ejecutará una de las dos funciones.

Métodos de Canal de ADC

Como alternativa, existen métodos que aplican a cierto canal de ADC y proveen un mayor nivel de abstracción:

- `read() : uint32_t`
- `readSync(uint32_t data,
 Time_ms_t timeout
) : AdcConvStatus_t`
- `readAsync(Callback_t sucess,
 Callback_t error
)`

)

Tanto *read()* como *readSync()* realizan una lectura bloqueante, en consecuencia, es necesario establecer un tiempo de *time out* para que no bloquee indefinidamente. *read()* en fija automáticamente el *timeout* al doble del *conversionRate*, siempre retorna un valor, que a veces puede ser inválido. *readSync()* devuelve el estado de conversión, para que el usuario chequee si valor convertido es válido, en ese caso lo carga en la variable *data* que recibe como parámetro.

readAsync() realiza una lectura no bloqueante. Recibe como parámetros dos funciones de *callback*, una que lanza en caso de conversión exitosa (si esto ocurre le pasa como parámetro el valor convertido) y otra en caso de error (le pasa el estado de conversión).

Este módulo no define método *write()*.

3.3.5. Módulo DAC

El módulo DAC modela un periférico Conversor Digital-Analógico. Este periférico comparte muchas características con el ADC, contando también con uno o más canales de conversión, los cuales se pueden configurar individualmente como salidas analógicas.

Propiedades de DAC

- *conversionRate*, del tipo *uint32_t*, representa la tasa de conversión en Hertz.
- *conversionMode*, del tipo *DacConvMode_t*.
- *voltageReferece*, del tipo *DacVRef_t*.
- *resolution*, del tipo *DacRes_t*.
- *location*, del tipo *DaLocation_t*.

Métodos de DAC

Inicialización y restablecimiento de un periférico DAC:

- `init(uint32_t conversionRate |
conversionMode |
voltageReferece |
resolution |
location
)`
- `deInit()`

Todos los parámetros del método *init()* son opcionales y si no se aplican se inicializa por defecto con:

- `conversionRate = VERY_HIGH`
- `voltageReferece = VCC`
- `conversionMode = SINGLE`
- `resolution = VERY_HIGH`
- `location = LOCATION0`

El resto de la API también es muy similar a la del ADC con la diferencia que en lugar de métodos para leer (no define el método `read()`) define métodos para escribir el DAC:

- `channel(DacChannel_t channel, bool_t enable)`
- `channelsGet() : List_t`
- `write(uint32_t value)`
- `startConversion(DacChannel_t channel)`
- `stopConversion()`
- `conversionStatus() : DacConvStatus_t`
- `eventCallbackSet(ChannelEvent_t evt, Callback_t c)`
- `eventCallbackClear(ChannelEvent_t evt)`
- `interrupt(bool_t enable)`

Métodos de Canal de DAC

- `write(uint32_t value)`
- `writeSync(uint32_t value, Time_ms_t timeout) : DacConvStatus_t`
- `writeAsync(uint32_t value,
 Callback_t sucess,
 Callback_t error)`

Se agrega el conjunto de métodos para la generación de señales:

- `waveGenSet(Array_t samples, Time_ms_t periodicity)`
- `waveGenStart()`
- `waveGenStop()`

3.3.6. Módulo UART

El módulo UART modela un periférico de comunicación serie transmisor/receptor asincrónico universal.

Propiedades de UART

- *baudRate*, del tipo `uint32_t`, tasa de baudios. Depende de la arquitectura pero en general se permiten: 1200, 2400, 4800, 9600, 19200, 38400, 57600 o 115200.
- *dataBits*, del tipo `UartDataBits_t`, que puede tomar los valores `DATABITS_5`, `DATABITS_6`, `DATABITS_7`, `DATABITS_8`. o `DATABITS_9`
- *parity*, del tipo `UartParity_t`, con valores posibles `NONE`, `EVEN` o `ODD`.
- *stopBits*, del tipo `UartStopBits_t`, con valores `STOPBITS_1`, `STOPBITS_2` o `STOPBITS_1_5`.
- *flowControl*, del tipo `UartFlowCtrl_t`, cuyos valores posibles son `NONE`, `CTS`, `RTS` o `RTS_CTS`.
- *enableTransmitter*, del tipo `bool_t`, se utiliza para habilitar/deshabilitar el transmisor de la UART.
- *enableReceiver*, del tipo `bool_t`, permite habilitar/deshabilitar el receptor de la UART.

- *location*, del tipo *Location_t*.
- *transmitValue*, del tipo *uint8_t*. Representa el valor a transmitir.
- *receiveValue*, del tipo *uint8_t*. Representa el último valor recibido.

Métodos de UART

Inicialización y restablecimiento de un periférico UART:

- `init(uint32_t baudRate |
 dataBits |
 parity |
 stopBits |
 flowControl |
 enableTransmitter |
 bool_t enableReceiver |
 location
)
• deInit()`

Todos los parámetros del método *init()* son opcionales. Los valores por defecto son:

- `baudRate = 9600`
- `dataBits = DATABITS_8`
- `parity = NONE`
- `stopBits = STOPBITS_1`
- `flowControl = NONE`
- `location = LOCATION0`
- `enableTransmitter = TRUE`
- `enableReceiver = TRUE`

Se puede transmitir o recibir un byte usando el módulo UART tanto por encuesta como por interrupción. Para ello se utilizan las siguientes funciones:

- `transmitterStatus() : UartStatus_t`
- `send(uint8_t value)`
- `receiverStatus() : UartStatus_t`
- `receive() : uint8_t`
- `eventCallbackSet(ChannelEvent_t evt, Callback_t c)`
- `eventCallbackClear(ChannelEvent_t evt)`
- `interrupt(bool_t enable)`

Los posibles valores de *UartStatus_t* son:

- `TRANSMIT_COMPLETE`
- `RECEIVE_COMPLETE`
- `TRANSMIT_DATA_OVERRUN`
- `RECEIVE_FRAME_ERROR`
- `RECEIVE_DATA_OVERRUN`
- `RECEIVE_PARITY_ERROR`
- `TRANSMIT_TIMEOUT`
- `RECEIVE_TIMEOUT`

Y los posibles eventos:

- TRANSMIT_COMPLETE
- RECEIVE_COMPLETE
- TRANSMIT_ERROR
- RECEIVE_ERROR

Existe además el método `sendBreak()` que envía una *break condition* al bus. Esto significa que mantiene la línea de transmisión en nivel bajo durante un tiempo mayor al requerido para enviar un carácter.

- `sendBreak()`

Métodos de UART de alto nivel

Métodos de lectura y escritura de byte:

- `readByte() : uint8_t`
- `readByteSync(uint8_t value,
 Time_ms_t timeout
) : UartStatus_t`
- `readByteAsync(Callback_t sucess,
 Callback_t error
)`
- `writeByte(uint8_t value)`
- `writeByteSync(uint8_t value,
 Time_ms_t timeout
) : UartStatus_t`
- `writeByteAsync(uint8_t value,
 Callback_t sucess,
 Callback_t error
)`

Métodos de lectura y escritura de *String*:

- `readString(String_t data,
 String_t terminator
)`
- `readStringSync(String_t data,
 String_t terminator,
 Time_ms_t timeout
) : UartStatus_t`
- `readStringAsync(String_t data,
 String_t terminator,
 Callback_t sucess,
 Callback_t error
)`
- `writeString(String_t data)`
- `writeStringSync(String_t data,
 Time_ms_t timeout
) : UartStatus_t`
- `writeStringAsync(String_t value,
 Callback_t sucess,
 Callback_t error
)`

```
Callback_t error )
```

Métodos de lectura y escritura de vector de bytes:

- `readByteArray(ByteArray_t data,
 uint32_t dataSize
)`
- `readByteArraySync(ByteArray_t data,
 uint32_t dataSize,
 Time_ms_t timeout
) : UartStatus_t`
- `writeByteArrayAsync(ByteArray_t data,
 uint32_t dataSize,
 Callback_t sucess,
 Callback_t error
)`
- `writeByteArray(ByteArray_t data,
 uint32_t dataSize
)`
- `writeByteArraySync(ByteArray_t data,
 uint32_t dataSize,
 Time_ms_t timeout
) : UartStatus_t`
- `writeByteArrayAsync(ByteArray_t data,
 uint32_t dataSize,
 Callback_t sucess,
 Callback_t error
)`

En todos los métodos de lectura se le pasa como primer parámetro la variable donde escribirá el, o los, datos recibidos. En la lectura de *String* se le debe pasar un parámetro *terminator* que es un *String* que indica como debe ser el fin de cadena a buscar. Cuando se lee un *Byte Array* almacena la cantidad de datos leídos en la variable *dataSize* que se le pasa como parámetro.

3.3.7. Módulo SPI

SPI: modela un periférico de comunicación serie SPI.

Events: SPI Transfer complete

Evento interrupción de SPI: TRANSFER_COMPLETE

3.3.8. Módulo I2C

I2C: modela un periférico de comunicación serie I2C.

Events: I2C

3.3.9. Módulo RTC

El módulo RTC modela un periférico Reloj de Tiempo Real.

Propiedades de RTC

- *dateAndTime*, contiene la fecha/hora actual, del tipo *DateAndTime_t*.
- *alarm*, establece la fecha/hora para un evento de alarma, del tipo *DateAndTime_t*.
- *interval*, establece la fecha/hora para un evento periódico, del tipo *Time_ms_t*.

Métodos de RTC

Inicialización y restablecimiento de un periférico RTC:

- `init(DateAndTime_t absTime |)`
- `deinit()`

El parámetro *absTime* establece la fecha/hora actual. La lectura del RTC se realiza con el método *read()*, que retorna la fecha/hora actual. Para cambiar la fecha/hora se utiliza el método *write()*:

- `read() : DateAndTime_t`
- `write(DateAndTime_t absTime)`

Para establecer una interrupción en un RTC ante cierto evento define los métodos:

- `interrupt(bool_t enable)`
- `eventCallbackSet(ChannelEvent_t evt, Callback_t c)`
- `eventCallbackClear(ChannelEvent_t evt)`

Los eventos posibles son: *ALARM*, que genera una interrupción cuando se cumple cierto valor absoluto de fecha/hora, y *PERIODIC*, que interrumpe de forma periódica cada cierto lapso de tiempo.

3.3.10. Módulo Timer

Duración: TIME.

323 Mazidi

TIMER: modela un periférico Timer/Counter.

Time/Counterl Capture Event OOOC Time/Counterl Compare Match A OOOE
Time/Counterl Compare Match B 001 0 Time/Counterl Overflow 001 2

Tick_t, representa un valor de conteo de un lapso de tiempo adimensional lapso de tiempo en ticks (se almacena internamente como *uint64_t*).

Como evento posible se define: *CONVERSION_COMPLETE* que genera una interrupción cuando se completa la conversión. El método *interrupt()* habilita o deshabilita todas las interrupciones del periférico.

3.3.11. Módulo Core

Events: Reset

`sleep(UntilNextInterrupt)? sleep(UntilGPIOPinIsHigh)`

3.3.12. Módulo SoC

3.3.13. Módulo Board

3.4. Generador de sAPI en lenguaje C

Cada uno de los módulos contiene un conjunto de propiedades que se agrupan en una estructura asociada al módulo. Esto se define en un tipo de datos de la forma:

```

1 | typedef struct {
2 |     <type> property1;
3 |     <type> property2;
4 |     ...
5 | } <module>_t;
```

Esta estructura es el área donde se encuentra mapeado mòdulo y no es accesible desde el API pública más allá de como un índice con nombre. Se define entonces un tipo enumerado asociado al nombre del módulo para acceder por nombre al mismo (en los periféricos físicos, por ejemplo, I2C0, SPI1, UART4, etc.). Este tipo es de la forma:

```

1 | typedef enum {
2 |     <MODULE0>,
3 |     <MODULE1>,
4 |     ...
5 | } <module>_t;
```

Propiedades típicas de un periférico físico:

configParamName: Un valor de configuración del periférico. power: Encender o apagar el mismo. value: Valor a leer o escribir. eventName: Un evento asociado al periférico (interrupción u otro). eventNameCallback: Una estructura con el puntero a función y el puntero al parámetro que le pueda pasar el usuario a dicha función. (interrupción u otro).

Finalmente se define un conjunto de métodos de acceso a cada módulo, entre ellos:

Iniciar el módulo (enciende el módulo de ser necesario y lo inicializa con la configuración más típica utilizada):

```

1 | <module>Init (
2 |     <MODULEi>,
3 |     <mostCommonPropertyValue> |
4 |     <MODIFY_FLAG1> | ... |
5 |     <MODIFY_FLAGn>
6 | );
```

Asignar valor de una propiedad:

```

1 void main (void) {
2     int a = 9;
3 }
4
5 <module><PropertyName>Set (
6     <MODULEi>,
7     <PropertyValue> |
8     MODIFY_FLAG1 |
9     MODIFY_FLAG2(value) | ... |
10    MODIFY_FLAGn
11 );

```

Obtener valor de una propiedad:

```

1 void main (void) {
2     int a = 9;
3 }
4
5 <PropertyValue> = <module><PropertyName>Get( <MODULEi> );

```

```

1 <PropertyValue> = <module><PropertyName>Get( <MODULEi> );
2
3
4 class Point {
5     constructor( args = {} ) {
6         ( { x: this.x = 0, y: this.y = 0 } = args );
7     }
8
9     toString () {
10        return '(' + this.x + ', ' + this.y + ')';
11    }
12 }
13
14 let p1 = new Point( { x: 10, y: 20 } );
15 let p2 = new Point();
16 let p3 = new Point( { y: 10 } );
17
18 // Output p1:
19 //p1.toString(); // (10, 20)
20
21 // Output p2:
22 //p2.toString(); // (0, 0)
23
24 // Output p2:
25 p3.toString(); // (0, 0)

```

3.4.1. Arquitectura de una aplicación en C que utiliza la biblioteca

La biblioteca debe aislar la aplicación de usuario del hardware subyacente formando una capa de abstracción del hardware. De esta manera, una aplicación que utiliza la biblioteca contiene al menos las capas de software descriptas en la figura 3.6.



FIGURA 3.6: Biblioteca sAPI como capa de abstracción del hardware.

Según la implementación de la biblioteca para una plataforma de hardware particular, se puede aprovechar bibliotecas de drivers existentes provistas por el fabricante para su interfaz con el hardware. Además, en una aplicación de embebidos típica, se combinará con un sistema operativo de tiempo real, *stracks* y *middleware* resultando en las capas de software de la figura 3.7.

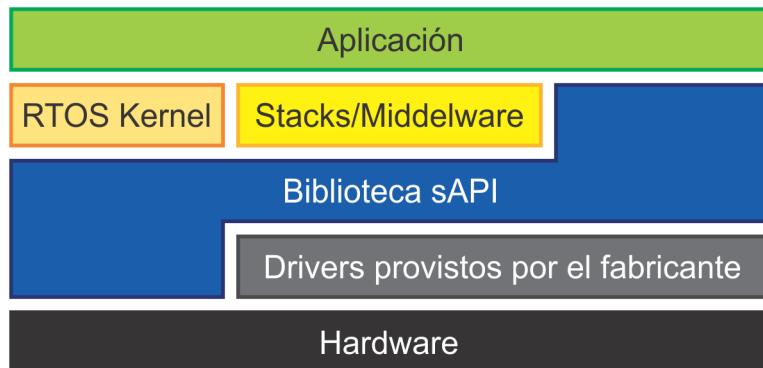


FIGURA 3.7: Arquitectura de una aplicación que utiliza la biblioteca.

3.4.2. Arquitectura de la biblioteca sAPI en C

La biblioteca sAPI modela todo el hardware que necesita acceder tanto la aplicación de usuario como las otras capas superiores de software. Utiliza un diseño modular que facilita la reutilización de sus partes. Estos módulos pueden agruparse en:

- Plataforma de hardware (en adelante *board*): son los módulos que describen cierta placa de sistema embebido completa.
- Periféricos externos conectados a la *board*: son los módulos que modelan, por ejemplo, un chip conectado al I2C o al SPI.
- Módulos abstractos: representan módulos que agregan un mayor nivel de abstracción, los cuales permiten realizar tareas más avanzadas como, por ejemplo, buffers.

Los periféricos externos y módulos abstractos utilizan los módulos en el grupo *board* y en consecuencia no dependen del hardware subyacente.

3.4.3. Módulo de sAPI en lenguaje C

sdfsd fds fdsfds fds f

3.5. Verificación del modelo

Revisión de modelo por pares.

3.6. Diseño de archivo de texto para la descripción de una plataforma de hardware

Capítulo 4

Implementación

4.1. Descripción general

4.2. Archivos de descripción de las paltaformas del proyecto CIAA

4.2.1. CIAA-NXP

4.2.2. EDU-CIAA-NXP

4.2.3. Pico-CIAA

4.2.4. CIAA-Z3R0

4.3. Generación automática de código fuente

Generación de código en lenguaje C independiente del hardware.

4.3.1. Clasificación de módulos de hardware

Modulos instanciables modulos fijos.

Periféricos virtuales: estos corresponden a periféricos que no contiene el MCU o SoC de la plataforma pero se pueden implementar por software para suplirlos, por ejemplo, un I2C implementado por software que para funcionar utiliza GPIOs.

4.4. Implementación del código C dependiente del hardware

4.5. Ejemplos de utilización

En esta sección se exponen los ejemplos de uso de la biblioteca realizados y los criterios para realizarlos independientes de las plataformas de hardware.

4.6. Documentación y difusión

- 4.6.1. Generación automática de manual de referencia de la API en base al modelo**
- 4.6.2. Tutoriales de instalación y uso**
- 4.6.3. Difusión a la comunidad del Proyecto CIAA y Embebidos³²**

Capítulo 5

Ensayos y Resultados

Pruebas funcionales del hardware: La idea de esta sección es explicar cómo se hicieron los ensayos, qué resultados se obtuvieron y analizarlos.

5.1. Testeo Unitario

5.2. Banco de pruebas de hardware

5.3. Integración continua

5.4. Utilización de la biblioteca para la enseñanza de programación de Sistemas Embebidos

CASOS DE USO (Paper sAPI)

Desde la primer versión de la biblioteca sAPI realizada en el marco del proyecto de Java[] en 2015 se ha utilizado como ejemplo de capa de abstracción de hardware en las asignaturas dictadas por el autor. Estas asignaturas son: el curso de posgrado “Programación de microprocesadores”[] de la Carrera Especialización en Sistemas Embebidos (CESE[]) de la FI-UBA. Donde el autor se ha desempeñado como docente a cargo del curso durante tres ediciones, y la asignatura “Sistemas Digitales” de la carrera Ingeniería en Automatización y Control Industrial (IACI[]) de la Universidad Nacional de Quilmes (UNQ) donde el autor se desempeña en la actualidad como instructor.

A partir de 2016 se decide utilizar la biblioteca como en el marco de los Cursos Abiertos de Programación de Sistemas Embebidos (CAPSE[]) organizados por la ACSE[]. De esta forma se ha extendido la biblioteca de forma considerable para explicar la utilización de todos los periféricos típicos de microcontroladores con excelentes resultados en cuanto a aprendizaje por parte de los alumnos tanto de niveles avanzados como quienes dan sus primeros pasos en el aprendizaje de programación de microcontroladores. Además, la biblioteca sAPI se puso a disposición de cualquier persona ya que se encuentra publicada de forma libre y gratuita por internet bajo una licencia BSD modificada[] en el sitio de github del autor[] y ha sido adoptada por una gran cantidad de usuarios.

Finalmente, en diciembre de 2016 se decide utilizar la biblioteca como biblioteca estándar para las plataformas del Proyecto CIAA. Esto llevó a una profunda revisión y mejora de la misma y todavía se está trabajando en la actualidad.

CASOS DE USO (paper tools)

Estas herramientas se han utilizado en múltiples, entre ellos, el curso "Sistemas digitales" de la carrera Ingeniería en Automatización y Control Industrial en la UNQ, donde el autor actualmente se desempeña como Profesor Instructor desde 2014. El plan de estudio de este curso incluye programación avanzada en lenguaje C para microcontroladores, con temas tales como modularización de código, máquinas de estado finito, sistemas operativos en tiempo real que usan programación cooperativa y apropiativa en microcontroladores; el curso de posgrado "Programación de microprocesadores" dentro de la CESE de FI-UBA donde el autor ha sido profesor a cargo de tres ediciones. Este curso incluye: programación básica de microcontroladores en lenguaje C, modularización, máquinas de estados finitos. También en cursos organizados por ACSE []. En estos cursos las herramientas junto con la secuencia didáctica propuesta fueron intensamente utilizadas, mejorando esta secuencia entre el autor y Pablo Gómez. En los cursos de ACSE se distinguen dos grupos, Cursos Abiertos de Programación de Sistemas Embebidos"(CAPSE), orientados a cualquier persona interesada en aprender la programación de Sistemas Embebidos; y cursos impartidos al Instituto Nacional de Escuelas Técnicas"(INET) [], enfocados en la capacitación de docentes de Escuelas Técnicas Secundarias, para posteriormente poder retransmitir a sus alumnos en todo el país. En ambos casos, se han observado muy buenos resultados de aprendizaje. En el caso de los cursos CAPSE, se impartieron cuatro cohortes entre 2016 y 2017; en la primera cohorte, el 46 % de los estudiantes completaron todos los niveles con un promedio de 67 % de índice de aprobación por nivel; mientras que en la cuarta cohorte, el 73 % completó todos los niveles, con una tasa de aprobación promedio de 81 % por nivel. En el caso de los cursos INET, con dos cohortes en 2017, el 68 % de los estudiantes completaron todos los niveles, con una tasa promedio de aprobación del 74 % por nivel. Además, después de completar sus estudios, algunos de estos estudiantes se inscribieron posteriormente en la CESE FI-UBA para continuar profundizando su aprendizaje. Además, se han realizado varios talleres en escuelas secundarias y universidades de todo el país. Vale la pena mencionar los múltiples tutoriales y workshop en el "Simposio Argentino de Sistemas Embebidos"(SASE) []. Todas estas herramientas son de código abierto, publicadas de forma gratuita en la cuenta web de github del Proyecto CIAA y han sido adoptadas por un número importante de usuarios y docentes.

Capítulo 6

Conclusiones

6.1. Trabajo realizado

La idea de esta sección es resaltar cuáles son los principales aportes del trabajo realizado y cómo se podría continuar. Debe ser especialmente breve y concisa. Es buena idea usar un listado para enumerar los logros obtenidos.

En el presente Trabajo Final se ha logrado obtener un entorno de desarrollo para aplicaciones Java SCJ sobre las plataformas CIAA-NXP y EDU-CIAA-NXP, que además de ser software libre, cubre las necesidades planteadas, tanto al ofrecer programación orientada a objetos, así como funcionalidades de tiempo real para entornos industriales, sobre sistemas embebidos.

Como subproducto, se obtiene además una biblioteca con una API sencilla para el manejo de periféricos de las plataformas CIAA-NXP y EDU-CIAA-NXP, que puede utilizarse en aplicaciones Java, o directamente en lenguaje C, debido a su diseño como módulo de Firmware de la CIAA. Se ha tenido especial cuidado en el diseño de esta biblioteca para que la misma sea lo más genérica posible logrando que además se comporte como una HAL.

El desarrollo de este Trabajo Final demandó la articulación de conocimientos adquiridos a lo largo de la Carrera de Especialización en Sistemas Embebidos, en especial las asignaturas:

- **Arquitectura de microprocesadores.** De esta asignatura se emplean los conocimientos adquiridos sobre la arquitectura ARM Cortex M necesarios para implementar en lenguaje *assembler* las funciones que realizan el cambio de contexto, necesarias para que funcione el concepto de Proceso SCJ.
- **Programación de microprocesadores.** De esta asignatura se aprovecha la experiencia sobre lenguaje C para microcontroladores de 32 bits y el manejo de sus periféricos. Fue de especial importancia, debido a que; a excepción de unas pocas, todas las funciones para portar HVM a la CIAA debían realizarse en lenguaje C. Este lenguaje también se utilizó en la creación de la API para el manejo de periféricos.
- **Ingeniería de software en sistemas embebidos.** Se aplican las metodologías de trabajo, provenientes de la ingeniería de software, que aportan calidad y eficiencia al desarrollo. En particular, el diseño iterativo, manejo de repositorios de software y diseño modular en capas.

- **Gestión de Proyectos en Ingeniería.** Durante ésta se desarrolló el Plan de Proyecto del Trabajo Final, permitiendo desde un principio tener una clara planificación del trabajo a realizar.
- **Sistemas Operativos de Propósito General.** Se usan los conocimientos adquiridos sobre Linux para probar las herramientas desarrolladas sobre este sistema operativo.
- **Sistemas Operativos de Tiempo Real (I y II).** De estas asignaturas se aplica el conocimiento obtenido sobre planificadores de tareas expropiativos y la manera en que trabajan. Esto ha sido muy importante para la realización de este Trabajo Final. También la creación de módulos de Firmware para la CIAA.
- **Desarrollo de Sistemas Embebidos en Android.** La plataforma Android es un claro caso de éxito de programación en Java de sistemas embebidos (aunque no sea para aplicaciones industriales). Si bien se contaba con experiencia en programación orientada a objetos en otros lenguajes, esta asignatura fue para el autor el primer acercamiento a dicho lenguaje. En consecuencia, mucho de lo aprendido colaboró en la decisión de llevar a cabo este trabajo.
- **Diseño de Sistemas Críticos.** Los conceptos de esta materia contribuyeron a comprender, inmediatamente, las importantes implicancias de poder programar aplicaciones SCJ en sistemas embebidos para aplicaciones industriales.

También, se han adquirido aprendizajes en las temáticas:

- Programación de aplicaciones en lenguaje Java.
- Especificaciones de Java, entre ellas, RTSJ y SCJ.
- Programación de aplicaciones SCJ.
- Experiencia en implementación de cambio de contexto, procesos y planificadores.
- Máquinas Virtuales de Java para sistemas embebidos y su funcionamiento interno.
- Desarrollo de una biblioteca Java para manejo de periféricos en sistemas embebidos. Conexión con bibliotecas nativas en lenguaje C.

Por lo tanto, se llega a la conclusión que los objetivos planteados al comenzar el trabajo han sido alcanzados satisfactoriamente, y además, se obtienen conocimientos muy importantes para la formación profesional del autor.

CONCLUSIONES Y TRABAJOS FUTUROS (paper sAPI)

En base a los resultados obtenidos al utilizar la biblioteca en el dictado de diferentes cursos, asignaturas de diferentes niveles en la enseñanza, y la aceptación de múltiples programadores para sus proyectos personales, se cree que se ha logrado diseñar una biblioteca que permite la programación en lenguaje C de forma sencilla en plataformas embebidas basadas en microcontrolador sin la necesidad de conocer en detalle la arquitectura particular de cada uno de ellos. En particular, para

programadores experimentados la biblioteca sAPI logra agilizar el desarrollo de aplicaciones mediante su directa utilización, extender o reconfigurar la misma de acuerdo a sus necesidades; o bien, tomarla como base para entender la programación de una plataforma particular revisando su código fuente. En el campo de la enseñanza de la programación de sistemas embebidos, permite concentrar los esfuerzos de los estudiantes novatos en entender la programación aplicaciones sobre sistemas embebidos en general, en lugar de una aprender la programación de una única plataforma particular, logrando que se entiendan los conceptos más importantes independientemente del hardware subyacente. Luego, con el avance de la formación un alumno puede entender como está realizada la biblioteca para una plataforma en particular y tomarla como un ejemplo de capa de abstracción de hardware. De esta manera se hace hincapié en todo momento en el hecho fundamental de diseñar aplicaciones independientes del hardware debido a la velocidad de cambio de estos dispositivos en el mercado.

Aún se continúa portando la biblioteca a otros micro-controladores y mejorando su definición. Se prevé concluir para finales del presente año 2017 la implementación completa de biblioteca para las plataformas:

CIAA-NXP. Pico-CIAA CIAA-PIC.

Se desea además trabajar en el futuro cercano en el desarrollo de un simulador capaz de ejecutar un programa en C realizado con la biblioteca sAPI sobre una placa virtual en la PC para facilitar la enseñanza de la programación sin disponer de la plataforma física.

CONCLUSIONES Y TRABAJO A FUTURO (paper tools)

En base a los resultados obtenidos al utilizar la secuencia didáctica con las herramientas propuestas para enseñar programación de Sistemas Embebidos a lo largo de los cursos se cree que el enfoque utilizado es correcto y que el desarrollo y selección de las herramientas ha colaborado enormemente para lograr el objetivo que estudiantes sin experiencia previa, aprendan a programar Sistemas Embebidos desde lo más sencillo hasta utilizar las herramientas profesionales.

El diseño de los cursos ha permitido que los estudiantes concentren sus esfuerzos en entender cómo se realizan aplicaciones con Sistemas Embebidos, en lugar de aprender la programación de una única plataforma particular, lo que hace posible comprender los conceptos importantes independientemente del hardware subyacente. Una vez adquiridas las nociones propuestas, el estudiante puede seguir profundizando sus conocimientos. De esta forma, se enfatiza en todo momento el hecho fundamental de diseñar aplicaciones independientes del hardware, un beneficio real dada la velocidad de cambio de los dispositivos en el mercado actual.

Aún existe mucho trabajo por delante para continuar mejorando las herramientas, como el desarrollo de un simulador que permita virtualizar las plataformas de hardware, para tener la capacidad de ejecutar un programa escrito en C utilizando la biblioteca sAPI, dentro de la PC, para facilitar la enseñanza de la programación sin necesidad de una plataforma física del microcontrolador.

6.2. Próximos pasos

Acá se indica cómo se podría continuar el trabajo más adelante.

Trabajo a futuro

Como labor a futuro, pueden realizarse las siguientes tareas:

Trabajo a futuro: CMSIS SVD ==>Sacar info del soc para formar mi json Netlist de Kicad ==>sacar info de board para formar mi json

AGRADECIMIENTOS (paper tools)

A Mg. Ing. Félix Safar, director del Programa de Investigación en el que participo en UNQ, y el departamento de ciencia y tecnología, dirigido por Dr. Alejandra Zinni por el apoyo al Programa de investigación.

A Dr. Ing. Ariel Lutemberg, Dr. Ing. Pablo Gómez, Ing. José Juarez y otros docentes que confiaron en el criterio del autor, colaborando activamente en el uso de las herramientas y metodología propuestas.

A Martín Ribleotta que ha sido un invaluable colaborador tanto en diseño como en la implementación de las herramientas.

A Leandro Lanzieri Rodriguez por su colaboración en el Proyecto CIAA con el desarrollo de CIAABOT IDE.

A la comunidad del proyecto CIAA que ha adoptado estas herramientas con gran entusiasmo, motivando al autor a continuar con la mejora continua de las mismas.

AGRADECIMIENTOS (paper sAPI) A Martín Ribeotta cuya experiencia ha sido y continúa siendo un aporte fundamental durante la revisión actual de la biblioteca.

Al Dr. Ing. Ariel Lutemberg y al Dr. Ing. Pablo Gómez quienes confiaron en utilizar la misma para los CAPSE[].

A los coordinadores del Proyecto CIAA[] para quienes han decidido utilizarla como biblioteca estándar para sus plataformas, en especial, al coordinador general Esp. Ing. Pablo Ridolfi.

A los alumnos de la CESE (FI-UBA)[], IACI (UNQ)[] y los CAPSE para los cuales se fue desarrollando la biblioteca y recibieron muy entusiasmados impulsando el desarrollo.

Finalmente, al Ing. Leonardo Gassman que ideó el nombre de la biblioteca durante el proyecto de Java[].