UNIVERSIDADE FEDERAL DA PARAÍBA CENTRO DE INFORMÁTICA - CI CURSO ENGENHARIA DE COMPUTAÇÃO

EPITÁCIO PESSOA DE BRITO NETO 11506856

RELATÓRIO DE MICROELETRÔNICA – PARTE 1

JOÃO PESSOA 2020

UNIVERSIDADE FEDERAL DA PARAÍBA CENTRO DE INFORMÁTICA - CI CURSO ENGENHARIA DE COMPUTAÇÃO

EPITÁCIO PESSOA DE BRITO NETO 11506856

RELATÓRIO DE MICROELETRÔNICA – PARTE 1

Relatório referente à disciplina de Introdução à Microeletrônica do Ensino Superior da Universidade Federal da Paraíba (UFPB) como requisito parcial da avaliação semestral.

Professor: Antonio Carlos Cavalcanti

Hugo Leonardo Davi de Souza Cavalcante

JOÃO PESSOA

RELATÓRIO DE MICROELETRÔNICA – PARTE 1

O objetivo principal deste projeto é a aplicação teórica dos estudos feitos na disciplina de Introdução à Microeletrônica ministrada pelos professores Antonio Carlos e Hugo Leonardo, ofertada pela Universidade Federal da Paraíba (UFPB), para fins didáticos e avaliação do aprendizado durante o percurso da disciplina. Especificamente, este relatório se tratará de aplicações práticas, simulações, desenhos e análises na construção de tecnologias CMOS.

Buscamos, com este relatório, um entendimento sucinto das atividades realizadas em sala, provendo informações do que utilizamos para realizar nossas simulações e dados tanto da listagem de grandezas e componentes utilizados junto com seus respectivos valores.

1 Introdução

Este relatório se remete à, basicamente, aplicações das teorias e análises de técnicas de construção e interpretação de hardwares ministradas nas aulas dos professores Antonio Carlos e Hugo Leonardo. Neste, aprenderemos construção de modelos, esquemáticos via Graal, criação e conversão para linguagem SPICE, simulação e análise de grandezas dos circuitos construídos via SpiceOpus.

2 Análise de um circuito RC

```
CircuitoRC.cir ×
 1.include resistor1.spi
 2 .include resistor2.spi
 3 .include capacitor1.spi
 4 .include capacitor2.spi
 5
 6 x1 11 21 resistor1
 7 x2 10 22 resistor1
 8 x3 10 23 capacitor1
 9 x4 10 24 capacitor1
10 x5 21 30 capacitor1
11 x6 22 30 capacitor2
12 x7 23 30 resistor1
13 x8 24 30 resistor2
15 V1 10 30 pulse(0 5 0 1ns 1ns 10ms 20ms)
17 V21 10 11 0v
18 V2 30 0 0v
20 .tran 0.0001ms 20ms
21
22 .end
```

Figura 1: Trecho do arquivo utilizado para simulação do circuito RC.

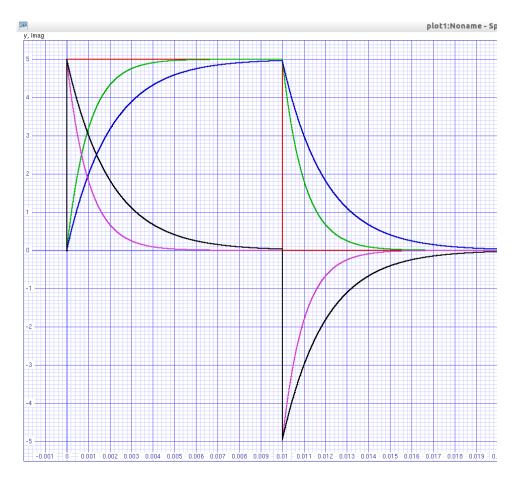


Figura 2: Resultado da simulação do circuito RC.

Tabela 1: Listagem das componentes e suas cores correspondentes.

Componente	Cor
V(21)	Verde
V(22)	Azul
V(23)	Roxo
V(24)	Preto

Em seguida, temos uma tabela auxiliar para representar os valores dos percentuais utilizados na análise do circuito:

Tabela 2: Listagem dos valores específicos para a análise do circuito, de acordo com seu percentual.

Percentual	Valor(V)
100%	5
90%	4,5
63,2%	3,16
50%	2,5
37,8%	1,89
10%	0,5

2.1 Tempo de subida e tempo de descida

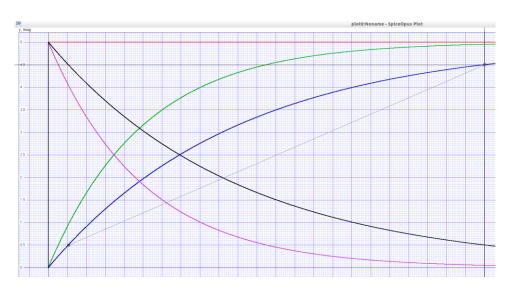


Figura 3: Tempo de subida da curva azul.

Figura 4: Resultado do tempo de subida da curva azul.

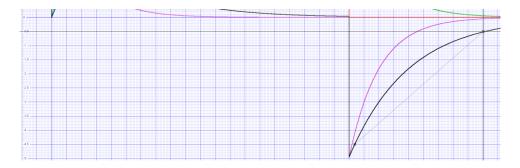


Figura 5: Tempo de subida da curva preta.

Figura 6: Resultado do tempo de subida da curva preta.

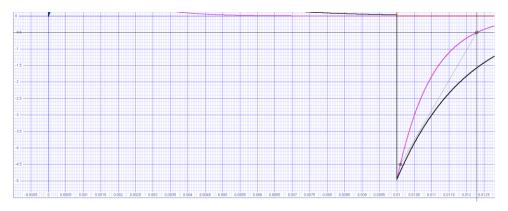


Figura 7: Tempo de subida da curva roxa.

Press <space> to identify nearest curve. x-y grid displaying real vs default.

Figura 8: Resultado do tempo de subida da curva roxa.

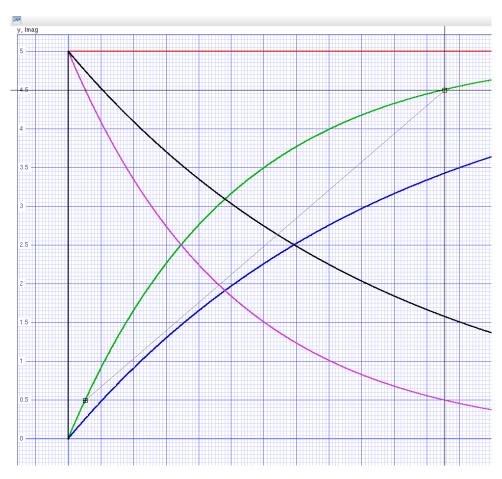


Figura 9: Tempo de subida da curva verde.

Press <space> to identify nearest curve. x-y grid displaying real vs default.

Figura 10: Resultado do tempo de subida da curva verde.

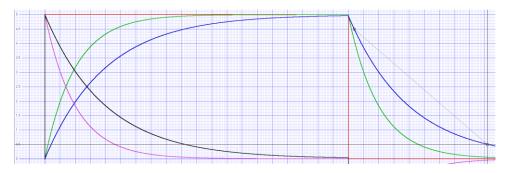


Figura 11: Tempo de descida da curva azul.

Press <space> to identify nearest curve.

x-y grid displaying real vs default.

Figura 12: Resultado do tempo de descida da curva azul.

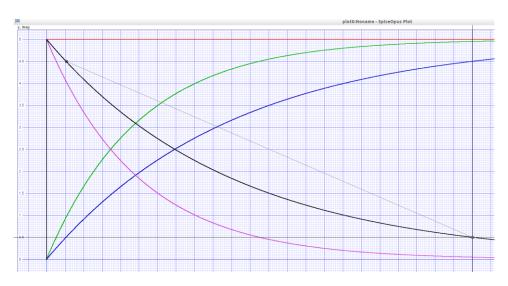


Figura 13: Tempo de descida da curva preta.

Press <space> to identify nearest curve.

x-y grid displaying real vs default.

Figura 14: Resultado do tempo de descida da curva preta.

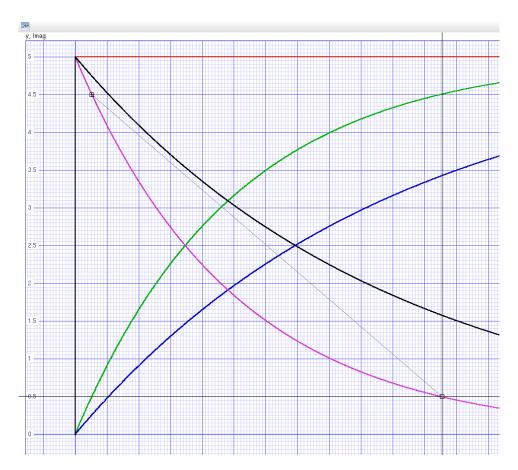


Figura 15: Tempo de descida da curva roxa.

Figura 16: Resultado do tempo de descida da curva roxa.

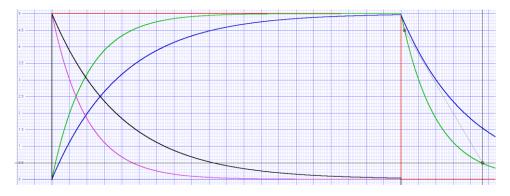


Figura 17: Tempo de descida da curva verde.

Press <space> to identify nearest curve. x-y grid displaying real vs default.

Figura 18: Resultado do tempo de descida da curva verde.

2.2 Cálculo do TAU



Figura 19: Figura de análise para o cálculo do TAU na subida da curva azul.

Figura 20: Resultado da análise para o cálculo do TAU na subida da curva azul.

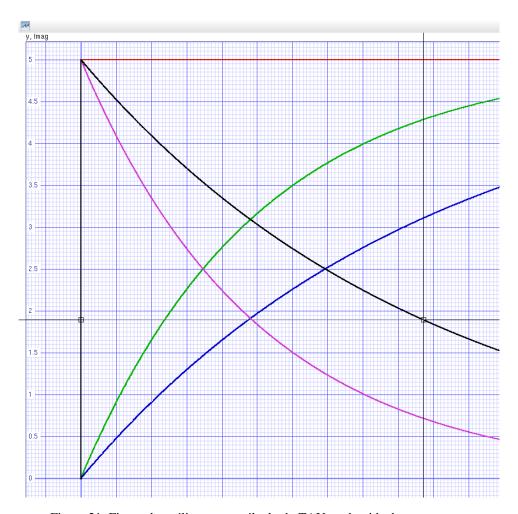


Figura 21: Figura de análise para o cálculo do TAU na descida da curva preta.

Figura 22: Resultado da análise para o cálculo do TAU na descida da curva preta.

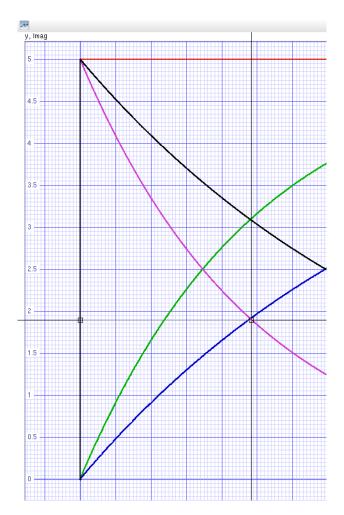


Figura 23: Figura de análise para o cálculo do TAU na descida da curva roxa.

Figura 24: Resultado da análise para o cálculo do TAU na descida da curva roxa.

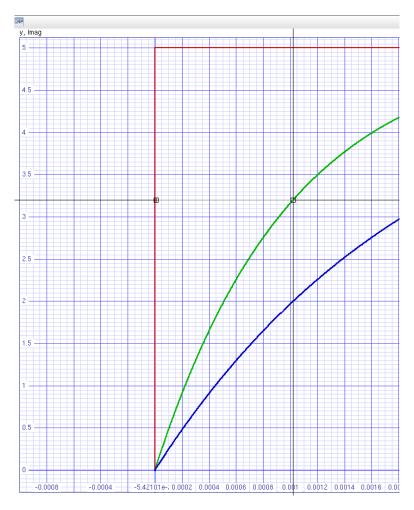


Figura 25: Figura de análise para o cálculo do TAU na subida da curva verde.

Press <space> to identify nearest curve. x-y grid displaying real vs default.

 $\begin{aligned} & \mathsf{Marker:} \times = 8.012595032139782e - 06 & \mathsf{y} = 3.200248677914883e + 00 \\ & \mathsf{Cursor:} \times = 1.016025190064281e - 03 & \mathsf{y} = 3.200248677914883e + 00 \\ & \mathsf{Delta:} : \mathsf{dx} = 1.008012595032141e - 03 & \mathsf{dy} = 0.000000000000000e + 00 \end{aligned}$

Figura 26: Resultado da análise para o cálculo do TAU na subida da curva verde.

2.3 Cálculo com diodos

Figura 27: Trecho do arquivo utilizado para simulação do diodo.

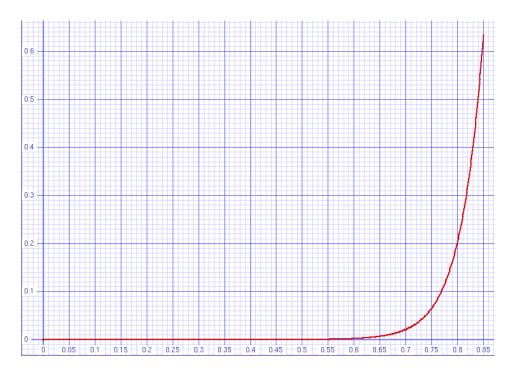


Figura 28: Gráfico do diodo em polarização direta.

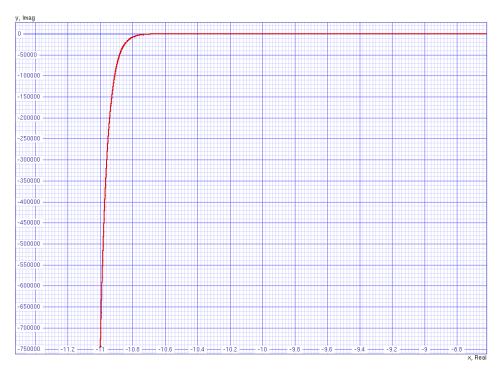


Figura 29: Gráfico do diodo em polarização reversa.

3 Diagramas de palitos

3.1 Inversor

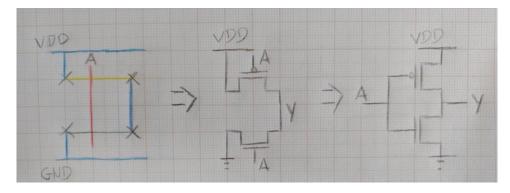


Figura 30: Desenhos das transições de modelos de um inversor.

Tabela 3: Tabela verdade do inversor.

A	Y
0	1
1	0

3.2 NAND2

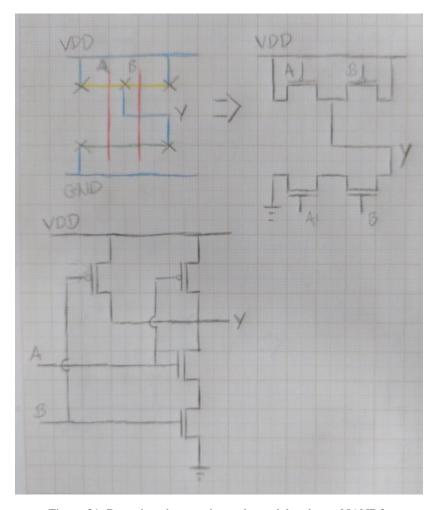


Figura 31: Desenhos das transições de modelos de um NAND2.

Tabela 4: Tabela verdade do NAND2.

A	В	Y
0	0	1
0	1	1
1	0	1
1	1	0

3.3 NAND3

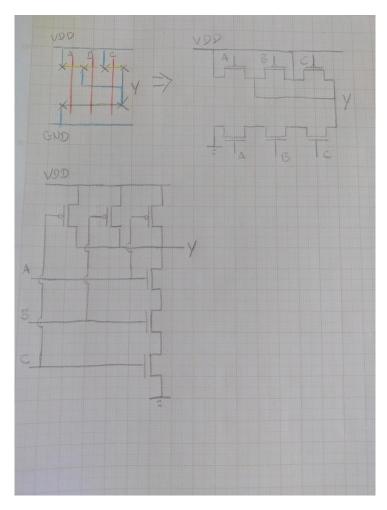


Figura 32: Desenhos das transições de modelos de um NAND3.

Tabela 5: Tabela verdade do NAND3.

A	В	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

3.4 NOR2

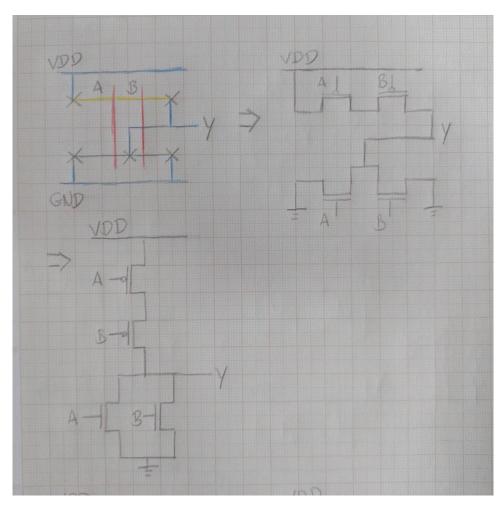


Figura 33: Desenhos das transições de modelos de um NOR2.

Tabela 6: Tabela verdade do NOR2.

A	В	Y
0	0	1
0	1	0
1	0	0
1	1	0

3.5 NOR3

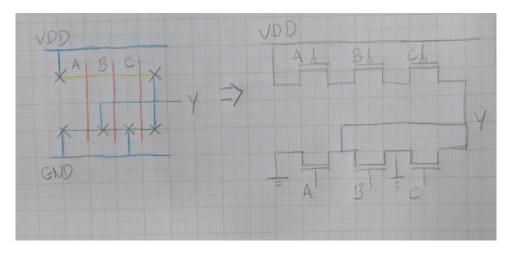


Figura 34: Desenhos das transições de modelos de um NOR3.

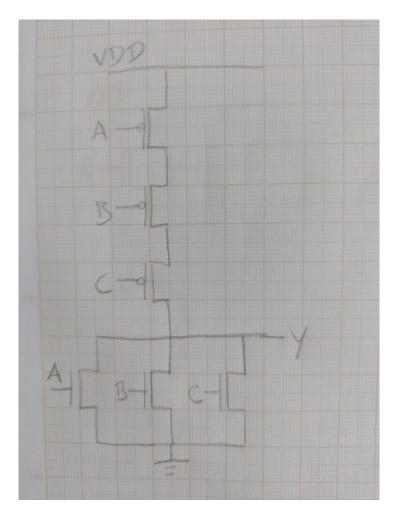


Figura 35: Continuação dos desenhos de transição do modelo NOR3.

Tabela 7: Tabela verdade do NOR3.

A	В	С	Y
0	0	0	1
0	0	1	0

0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

3.6 AOI

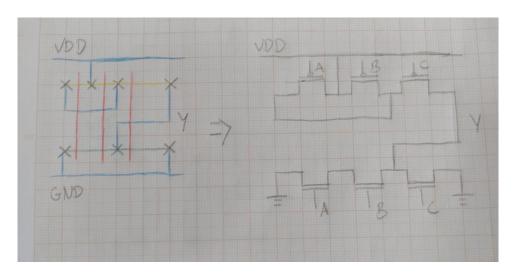


Figura 36: Desenhos das transições de modelos de um AOI.

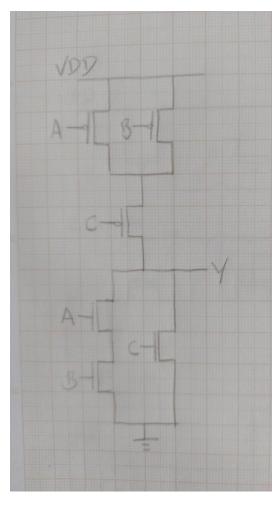


Figura 37: Continuação dos desenhos de transição do modelo AOI.

Tabela 8: Tabela verdade do AOI.

A	В	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

3.7 Latch D

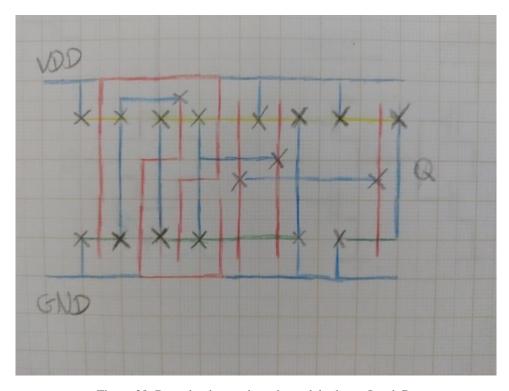


Figura 38: Desenho da transição de modelo de um Latch D.

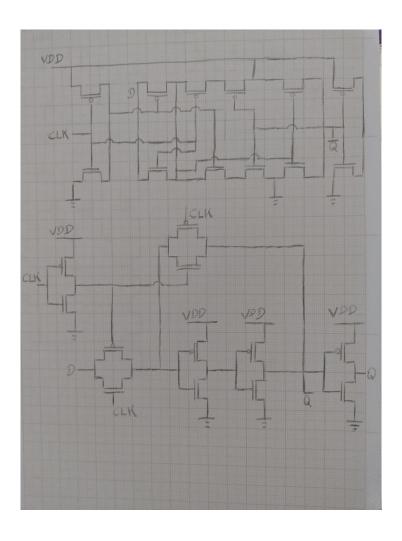


Figura 39: Continuação dos desenhos de transição do modelo Latch D.

Tabela 9: Tabela verdade do Latch D

CLK	D	Q
0	0	Estado anterior
0	1	Estado anterior
1	0	0
1	1	1

4 Margem de ruído

4.1 Criação do inversor equilibrado

Foram construídos alguns esquemáticos de inversores via Graal e, também, simulados via SpiceOpus, de forma que consigamos construir um inversor equilibrado, ou seja, um inversor que fique em equilíbrio no valor 9, que pode ser visto na figura 42 e 43. Por enquanto, temos o seguinte esquemático resultante:

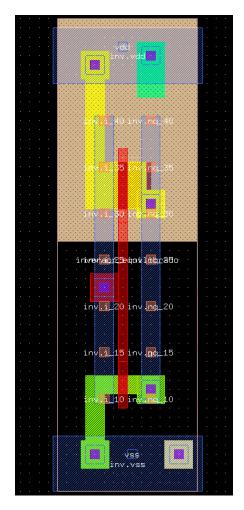


Figura 40: Representação do inversor equilibrado criado no Graal, criado após modelos anteriores.

```
1
2 .include inversor 1.spi
 3 .include inversor 2.spi
 4 .include inversor 3.spi
 5 .include inversor 4.spi
 6 .include inversor 5.spi
 8 * INTERF a vdd vss y
10 X1 10 20 30 40 inversor 1
11 X2 10 20
           30 41
12 X3 10 20 30 42 inversor 3
13 X4 10 20 30 43 inversor 4
14 X5 10 20 30 44 inversor 5
15
16 V1 10 30 0v DC
17 V2 30 0 0V DC
18 V3 20 30 1.8V DC
19
20 .model tp pmos level = 54
21 .model tn nmos level = 54
22
23 *.tran
24 .dc V1 0 1.8 .001
25 .end
```

Figura 41: Código de teste para análise dos inversores criados no Graal, até a obtenção do inversor equilibrado.

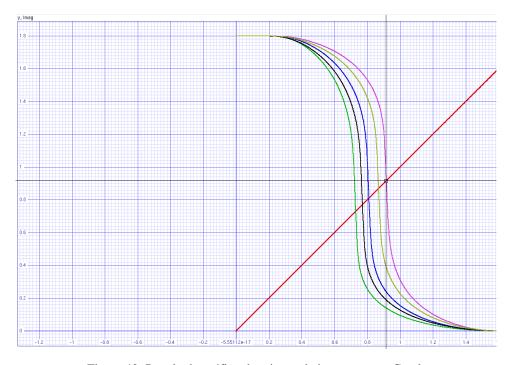


Figura 42: Resultado gráfico da criação de inversores no Graal.

```
Press <space> to identify nearest curve.
x-y grid displaying real vs default.
Cursor: x =9.130176476286088e-01 y =9.165789473683764e-01
```

Figura 43: Resultado obtido pelo inversor equilibrado durante a simulação.

4.2 Margem de ruído do inversor equilibrado

Tabela 10: Listagem das tensões encontradas na análise do inversor equilibrado e seus respectivos valores.

Tensões	Valores
Voh	1,629V
Vih	0,716V
Vol	0,151
Vih	1,123

Assim, temos:

$$NML = Vil - Vol = 0,565$$

 $NMH = Voh - Vih = 0,506$

4.3 Análise do inversor equilibrado

Figura 44: Código para analisar o inversor equilibrado recebendo um pulso de entrada.

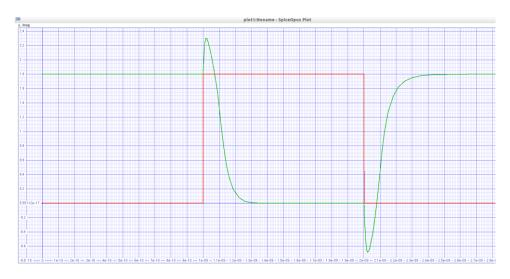


Figura 45: Gráfico de resposta ao pulso de um inversor equilibrado.

Tabela 11: Listagem dos valores específicos para a análise do circuito, de acordo com seu percentual.

Percentual	Valor(V)	
100%	1,8	
90%	1,62	
63,2%	1,1376	
50%	0,9	
37,8%	0,6804	
10%	0,18	

4.3.1 Tempo de subida e tempo de descida

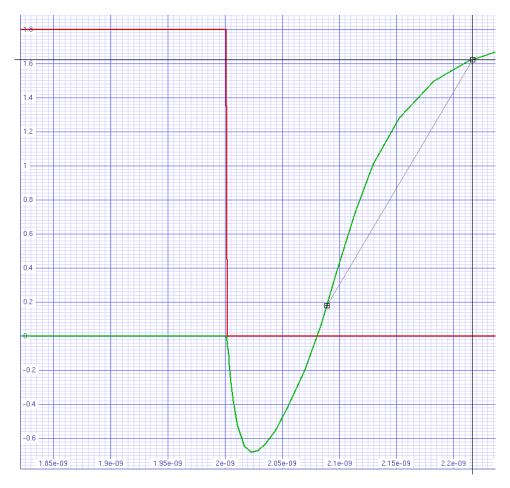


Figura 46: Figura de análise para o tempo de subida do inversor.

```
Press <space> to identify nearest curve. x-y grid displaying real vs default.
```

Figura 47: Resultado da análise para o tempo de subida do inversor.

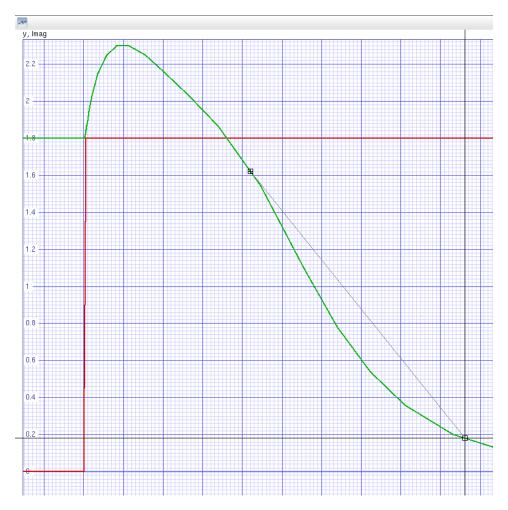


Figura 48: Figura de análise para o tempo de descida do inversor.

Delta: dx=1.082870582169189e-10 dy=-1.440540212592633e+00

Figura 49: Resultado da análise para o tempo de descida do inversor.

4.3.2 Tempo de propagação Low-High e High-Low



Figura 50: Figura de análise para o tempo de propagação High-Low do inversor.

Figura 51: Resultado da análise para o tempo de propagação High-Low do inversor.

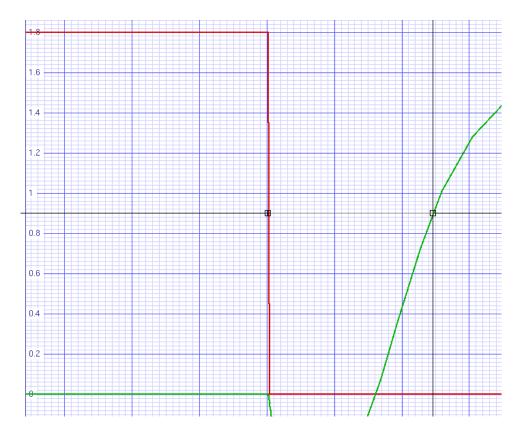


Figura 52: Figura de análise para o tempo de propagação Low-High do inversor.

Press <space> to identify nearest curve.

x-y grid displaying real vs default.

Figura 53: Resultado da análise para o tempo de propagação Low-High do inversor.

4.3.3 Cálculo do TAU

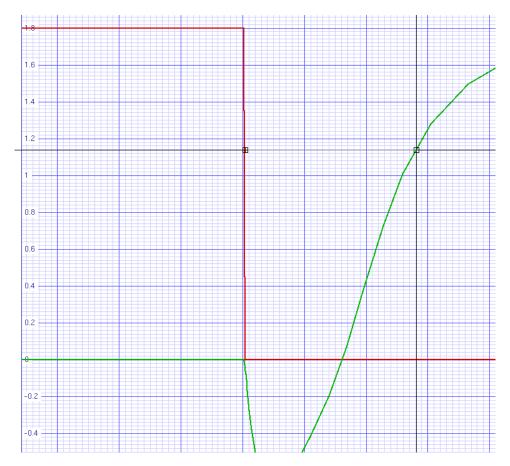


Figura 54: Figura de análise para o cálculo do TAU na subida do inversor.

Figura 55: Resultado da análise para o cálculo do TAU na subida do inversor.



Figura 56: Figura de análise para o cálculo do TAU na descida do inversor.

Figura 57: Resultado da análise para o cálculo do TAU na descida do inversor.

4.3.4 Análise da netlist e cálculo do RonP e RonN

Ao analisarmos a netlist resultante do inversor equilibrado, podemos encontrar os seguintes valores:

Tabela 12: Listagem das capacitâncias parasitas encontradas na netlist do inversor e seus respectivos valores.

Capacitor	Capacitância (fF)
C4_32 (entre a entrada e o GND)	0,42
C4_21 (entre a entrada e o GND)	2,17
C1_41 (entre o GND e a saída)	2,24
C1_52 (entre o GND e a saída)	0,56

Dados os TAU(subida) = 0,1386ns e TAU(descida) = 0,1347ns (achados por meio das simulações feitas anteriormente), temos:

$$RonP = 49,5k \ ohms$$

 $RonN = 48,1k \ ohms$

4.4 Regeneração de três inversores equilibrados em série

Dado os valores de Vil e Vih encontrados anteriormente e listados na tabela 10, alteramos o valor DC para o intervalo [Vil,Vih]. Portanto, temos:

```
1
2 .include inv3_s.spi
3 * INTERF a vdd vss y1 y2 y3
4
5 X1 10 40 30 20 21 22 inv3_s
6 V1 10 30 dc 0.0V
7 *RL 20 30 1000k
8 Vdd 40 30 1.8V
9 Vss 30 0 0.0V
10
11 .model tp pmos level = 54
12 .model tn nmos level = 54
13
14 *.dc V1 0 1.8 0.001
15 .dc V1 0.716 1.123 0.001
16 .end
```

Figura 58: Código de simulação para analisar a regeneração de três inversores equilibrados em série.

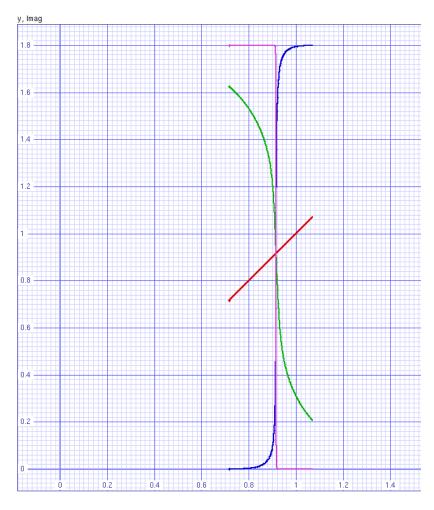


Figura 59: Gráfico em aspect ratio 1:1 da regeneração dos três inversores em série.

4.5 Regeneração dinâmica de três inversores em série

Ainda utilizando os valores de Vil e Vih encontrados e listados na tabela 10, alteramos o intervalo do pulso para [Vil, Vih], de forma a analisar a regeneração dinâmica dos inversores. Portanto, temos:

```
1
2 .include inv3_s.spi
3
4 * a vdd vss y1 y2 y3
5 X1 10 40 30 20 21 22 inv3_s
6
7 Vdd 40 30 1.8V
8 Vss 30 0 0.0V
9 V1 10 30 pulse(0.716V 1.123V 0 1ps 1ps 4ns 8ns)
10
11 .model tp pmos level = 54
12 .model tn nmos level = 54
13
14 .tran 0.1n 16n
15
16 .end
```

Figura 60: Código de simulação para análise da regeneração dinâmica de três inversores em série.

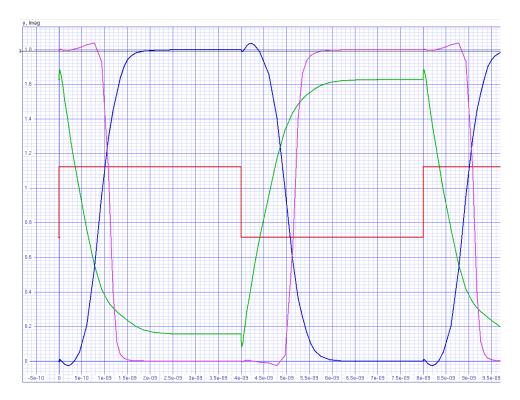


Figura 61: Gráfico resultante da simulação de análise de regeneração dinâmica para três inversores em série.

Tabela 13: Listagem das componentes e suas cores correspondentes.

Componente	Cor
V(20)	Verde
V(21)	Azul
V(22)	Roxo

Tabela 14: Listagem dos valores específicos para a análise do circuito, de acordo com seu percentual.

Percentual	Valor(V)	
100%	0,407	_
90%	0,3663	
63,2%	0,257	
50%	0,2035	
37,8%	0,154	
10%	0,04	

4.5.1 Tempo de subida e tempo de descida

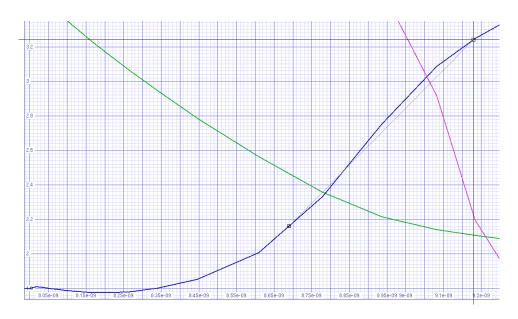


Figura 62: Gráfico do tempo de subida da curva azul.

Press <space> to identify nearest curve. x-y grid displaying real vs default.

Figura 63: Resultado da análise para o cálculo do tempo de subida da curva azul.



Figura 64: Gráfico do tempo de subida da curva roxa.

```
Press <space> to identify nearest curve.
```

x-y grid displaying real vs default.

Figura 65: Resultado da análise para o tempo de subida da curva roxa.

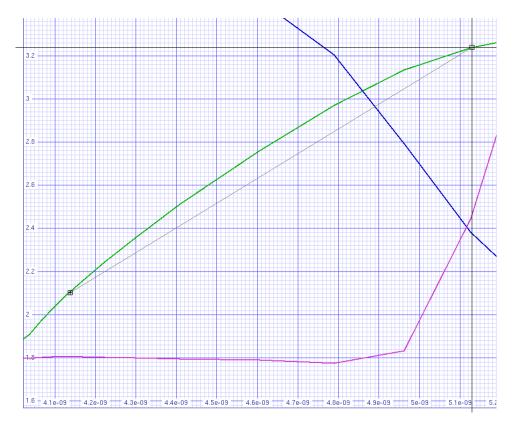


Figura 66: Gráfico do tempo de subida da curva verde.

Figura 67: Resultado da análise para o tempo de subida da curva verde.

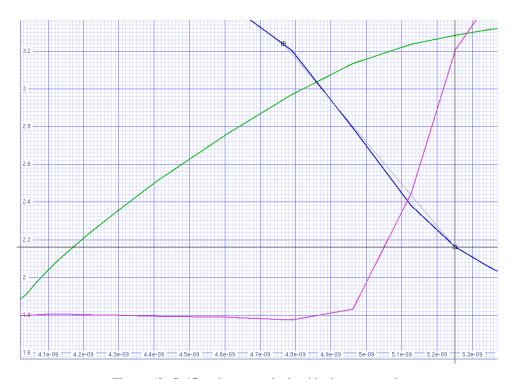


Figura 68: Gráfico do tempo de descida da curva azul.

Figura 69: Resultado da análise para o cálculo do tempo de descida da curva azul.

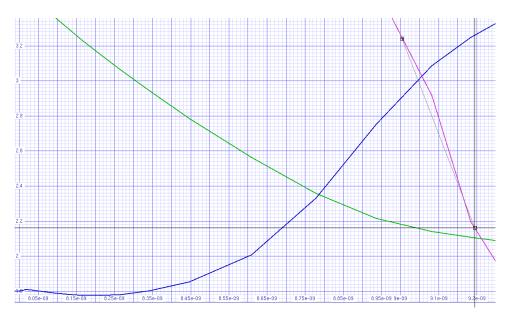


Figura 70: Gráfico do tempo de descida da curva roxa.

Figura 71: Resultado da análise para o cálculo do tempo de descida da curva roxa.

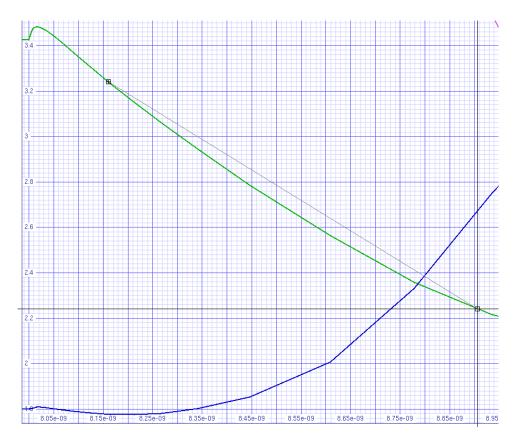


Figura 72: Gráfico do tempo de descida da curva verde.

Press <space> to identify nearest curve. x-y grid displaying real vs default.

Figura 73: Resultado da análise para o cálculo do t empo de descida da curva verde.

4.5.2 Tempos de propagação Low-High e High-Low

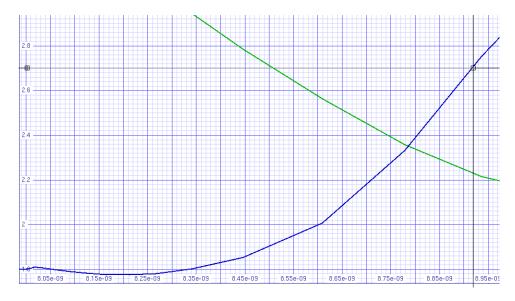


Figura 74: Gráfico da curva Low-High da curva azul.

Figura 75: Resultado da análise para o cálculo do tempo de propagação Low-High da curva azul.

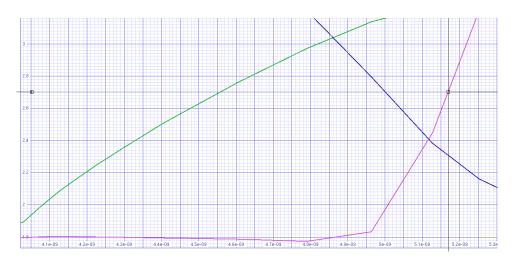


Figura 76: Gráfico da curva Low-High da curva roxa.

Press <space> to identify nearest curve.

x-y grid displaying real vs default.

Figura 77: Resultado da análise para o cálculo do tempo de propagação Low-High da curva roxa.

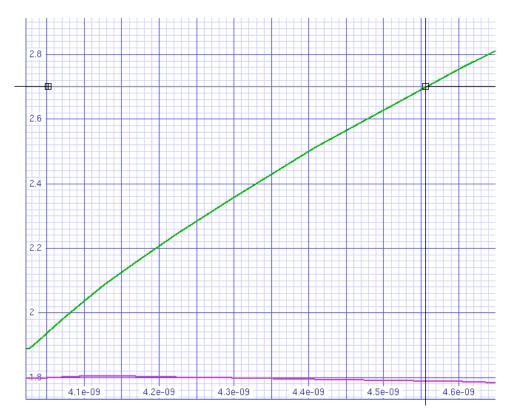


Figura 78: Gráfico da curva Low-High da curva verde.

Press <space> to identify nearest curve. x-y grid displaying real vs default. Marker: x =4.051702090194562e-09 y =2.701374715087576e+00

Cursor: x =4.555862848727339e-09 y =2.701374715087576e+00
Delta: dx=5.041607585327773e-10 dy=0.0000000000000000e+00

Figura 79: Resultado da análise para o cálculo do tempo de propagação Low-High da curva verde.

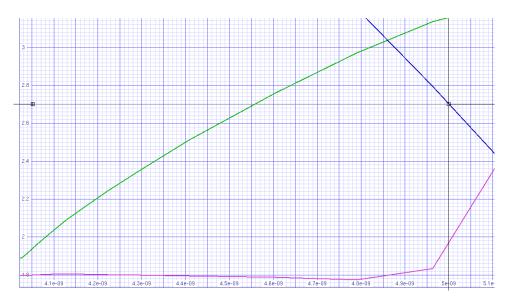


Figura 80: Gráfico da curva High-Low da curva azul.

Figura 81: Resultado da análise para o cálculo do tempo de propagação High-Low da curva azul.



Figura 82: Gráfico da curva High-Low da curva roxa.

Press <space> to identify nearest curve.

x-y grid displaying real vs default.

 $\begin{array}{lll} \text{Marker:} \times = 8.002098198450951e-09 & y = 2.701264338820105e+00 \\ \text{Cursor:} \times = 9.112215703967317e-09 & y = 2.701264338820105e+00 \\ \text{Delta:} \text{dx} = 1.110117505516366e-09 & dy = 0.0000000000000000e+00 \\ \end{array}$

Figura 83: Resultado da análise para o cálculo do tempo de propagação High-Low da curva roxa.

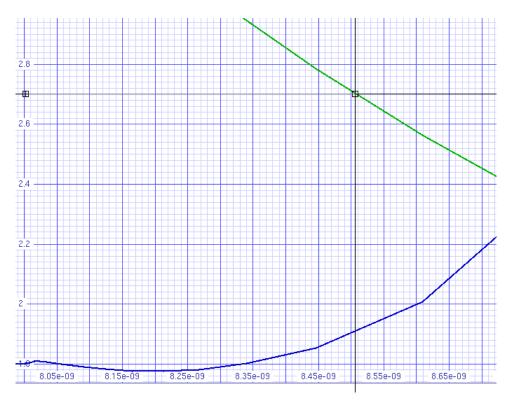


Figura 84: Gráfico da curva High-Low da curva verde.

```
Press <space> to identify nearest curve.
x-y grid displaying real vs default.
```

Figura 85: Resultado da análise para o cálculo do tempo de propagação High-Low da curva verde.

5 Fan out of Four (FO4)

5.1 Esboço do FO4

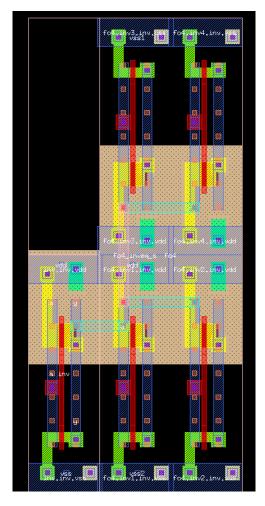


Figura 86: FO4 feito a partir de inversores equilibrados, no programa Graal.

5.2 FO4 x inversor equilibrado

```
1
 2 .include inversor equilibrado.spi
 3 .include fo4 serie eq.spi
 5 * INTERF a vdd vss y
 6 * INTERF a vdd vss1 vss2 y
 8 X1 10 40 30 20 inversor equilibrado
9 X2 10 40 30 30 21 fo4_serie_eq
10
11 V1 10 30 pulse(0V 1.8V 2ns 1ps 1ps 4ns 8ns)
12 Vdd 40 30 1.8V
13 Vss 30 0 0.0V
14
15 .model tp pmos level = 54
16 \cdot model \ tn \ nmos \ level = 54
17
18 .tran 0.001ns 16ns
19
20 .end
```

Figura 87: Código para simular o inversor equilibrado x FO4.

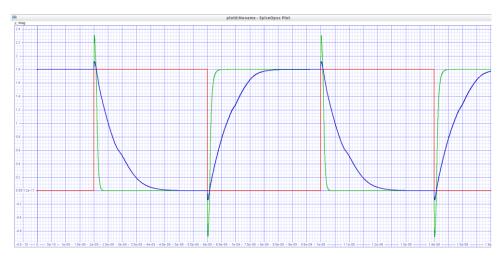


Figura 88: Gráfico resultante do código anterior, representando o inversor equilibrado (verde) x FO4 (azul).

Tabela 15: Listagem dos valores específicos para a análise do circuito, de acordo com seu percentual.

Percentual	Valor(V)	
100%	1,8	
90%	1,62	
63,2%	1,1376	
50%	0,9	
37,8%	0,6804	
10%	0,18	

Tabela 16: Valores encontrados na análise do FO4 x Inversor equilibrado.

Inversor Equilibrado

High Low: 0,122ns Low High: 0,1185ns Tempo de subida: 0,1249ns Tempo de descida: 0,107ns TAU de subida: 0,1361ns TAU de descida: 0,1329ns

FO4-equilibrado

High Low: 0,577ns Low High: 0,5989ns Tempo de subida: 1,292ns Tempo de descida: 1,355ns TAU de subida: 0,8071ns TAU de descida: 0,7615ns

5.3 Inversor gordo

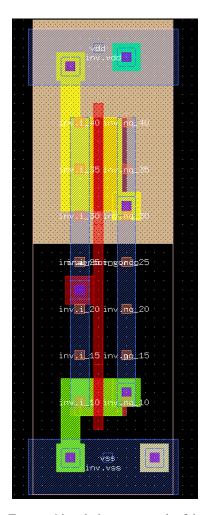


Figura 89: Esquemático do inversor gordo, feito no Graal.

5.3.1 Análise da netlist e cálculo do RonP e RonN

Ao analisarmos a netlist resultante do inversor gordo, podemos encontrar os seguintes valores:

Tabela 17: Listagem das capacitâncias parasitas encontradas na netlist do inversor gordo e seus respectivos valores.

Capacitor	Capacitância (fF)
C4_21 (entre a entrada e o GND)	2,17
C4_32 (entre a entrada e o GND)	0,42
C2_41 (entre o GND e a saída)	2,24
C2_52 (entre o GND e a saída)	0,56

Dados TAU(subida) = 0,1831ns e TAU(descida) = 0,1431ns, temos:

$$RonP = 65,39k \ ohms$$

 $RonN = 51,1k \ ohms$

5.4 Inversor gordo x Inversor normal

```
1
2 .include inversor_gordo.spi
3 .include inversor_equilibrado.spi
4
5 * a vdd vss y
6 X1 20 10 30 40 inversor_equilibrado
7 X2 20 10 30 41 inversor_gordo
8
9 V1 10 30 1.8V DC
10 V2 30 0 0V DC
11 V3 20 30 pulse(0V 1.8V 2ns 1ps 1ps 2ns 4ns)
12
13 .model tp pmos level = 54
14 .model tn nmos level = 54
15
16 .tran 0.001ns 8ns
17
18 .end
```

Figura 90: Código para simulação e análise do inversor gordo x inversor normal.

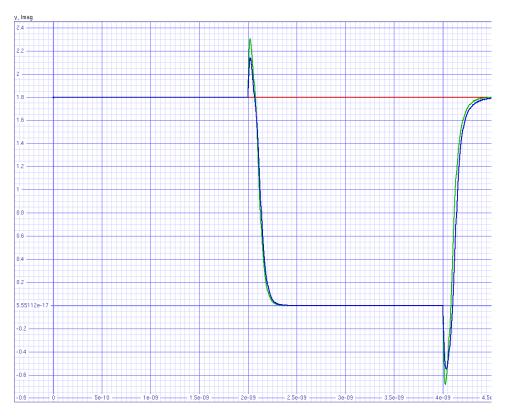


Figura 91: Gráfico resultante da simulação do inversor gordo (azul) x inversor normal (verde).

5.5 FO4-gordo

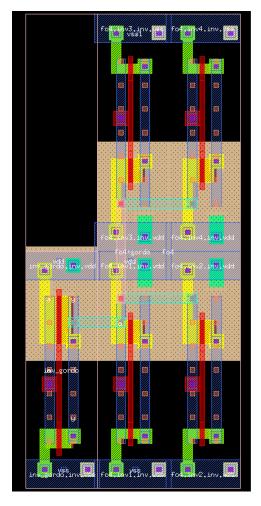


Figura 92: FO4 feito a partir de um inversor gordo e 4 inversores equilibrados em paralelo.

5.6 FO4-gordo x FO4-normal x Inversor normal

```
1
2 .include inversor equilibrado.spi
3 .include fo4+gordo.spi
4 .include fo4 serie eq.spi
5
6 * INTERF a vdd vss y
 7 * INTERF a vdd vss vss1 y
8 * INTERF a vdd vss1 vss2 y
9
10 X1 10 40 30 20 inversor equilibrado
11 X2 10 40 30 30 21 fo4+gordo
12 X3 10 40 30 30 22 fo4 serie eq
13
14 V1 10 30 pulse(0V 1.8V 2ns 1ps 1ps 4ns 8ns)
15 Vdd 40 30 1.8V
16 Vss 30 0 0.0V
17
18 .model tp pmos level = 54
19 .model tn nmos level = 54
21 .tran 0.001ns 16ns
22
23 .end
```

Figura 93: Código para simular o comportamento gráfico do inversor normal x FO4-normal x FO4-gordo.

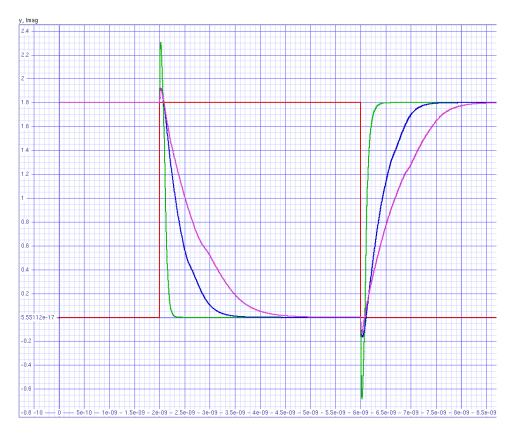


Figura 94: Representação gráfica do código anterior, mostrando o inversor normal x FO4-normal x FO4-gordo.

Tabela 18: Listagem das componentes e suas cores correspondentes.

Componente	Cor
V(20) (inversor equilibrado)	Verde
V(21) (FO4-gordo)	Azul
V(22) (FO4-normal)	Roxo

Tabela 19: Valores encontrados na análise do Inversor normal x FO4-normal x FO4-gordo.

Inversor Normal	FO4-normal	FO4-gordo
High Low: 0,11358ns	High-Low: 0,5754ns	High-Low: 0,3407ns
Low-High: 0,1212ns	Low-High: 0,606ns	Low-High: 0,3914ns
Tempo de subida: 0,1271ns	Tempo de subida: 1,311ns	Tempo de subida: 0,7451ns
Tempo de descida: 0,104ns	Tempo de descida: 1,361ns	Tempo de descida: 0,7435ns
TAU de subida: 0,1589ns	TAU de subida: 1,108ns	TAU de subida: 0,6656ns
TAU de descida: 0,1332ns	TAU de descida: 0,7664ns	TAU de descida: 0,4415ns

5.7 FO4 com dois inversores em paralelo na alimentação

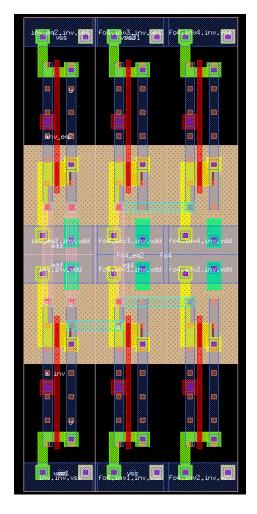


Figura 95: FO4 feito a partir de dois inversores em paralelo na alimentação de 4 inversores em paralelo.

```
1
2 .include inversor equilibrado.spi
3 .include fo4+gordo.spi
4 .include fo4 serie eq.spi
5 .include fo4 eq2.spi
7 * INTERF a vdd vss y
8 * INTERF a vdd vss vss1 y
9 * INTERF a vdd vss1 vss2 y
10 * INTERF a vdd vss1 vss2 y
11
12 X1 10 40 30 20 inversor equilibrado
13 X2 10 40 30 30 21 fo4+gordo
14 X3 10 40 30 30 22 fo4 serie eq
15 X4 10 40 30 30 23 fo4 eq2
16
17 V1 10 30 pulse(0V 1.8V 2ns 1ps 1ps 4ns 8ns)
18 Vdd 40 30 1.8V
19 Vss 30 0 0.0V
20
21 .model tp pmos level = 54
22 .model tn nmos level = 54
24 .tran 0.001ns 16ns
25
26 .end
```

Figura 96: Código para simular o comportamento gráfico do inversor normal x FO4-normal x FO4-gordo x FO4-2 inversores equilibrados.

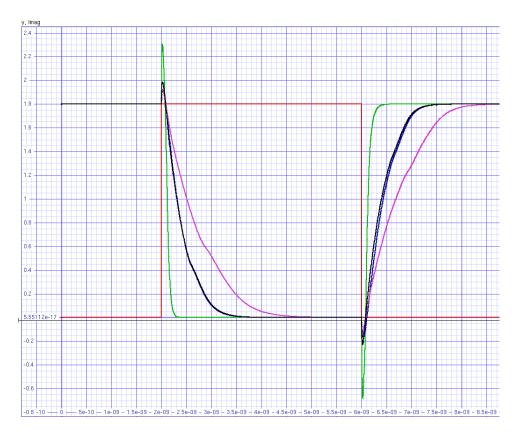


Figura 97: Representação gráfica do código anterior, mostrando o inversor normal x FO4-normal x FO4-gordo x FO4-2 inversores equilibrados.

Tabela 20: Listagem das componentes e suas cores correspondentes.

Componente	Cor
V(20) (inversor equilibrado)	Verde
V(21) (FO4-gordo)	Azul
V(22) (FO4-normal)	Roxo
V(23) (FO4-2 inversores equilibrados)	Preto

Como podemos notar na figura 97, o FO4-2 inversores em paralelo praticamente se sobrepõe no comportamento do FO4-gordo, então, podemos estabelecer que existe uma equivalência entre um FO4-2 inversores em paralelo com um FO4 com um inversor gordo.

6 NAND-2

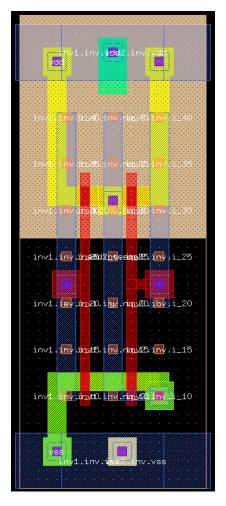


Figura 98: NAND-2 feito a partir de dois inversores.

6.1 NAND-2 equilibrado

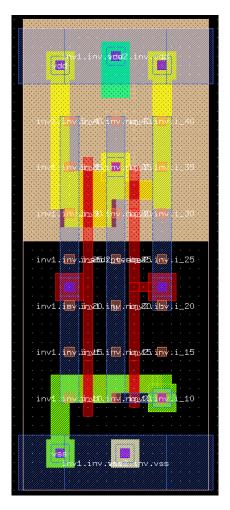


Figura 99: NAND-2 equilibrado, após a alteração e simulação do NAND-2 base.

6.2 Resposta DC

```
1
2 .include nand2_teste4.spi
3
4 * INTERF a b vdd vss y
5
6 X1 10 11 40 30 20 nand2_teste4
7
8 V1 10 30 dc 0.0V
9 V2 11 30 dc 1.8V
10 Vdd 40 30 1.8V
11 Vss 30 0 0.0V
12
13 .model tp pmos level = 54
14 .model tn nmos level = 54
15
16 .dc V1 0 1.8 0.001
17 .end
18
```

Figura 100: Código para simulação e análise do NAND-2.

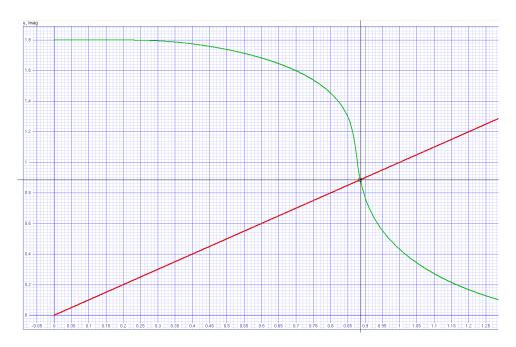


Figura 101: Gráfico que representa a resposta DC do NAND-2 equilibrado.

```
Press <space> to identify nearest curve.
x-y grid displaying real vs default.
Cursor: x =8.858346581875562e-01  y =8.857894736841674e-01
```

Figura 102: Resultado da análise de equilíbrio para o NAND-2.

6.3 Resposta dinâmica do NAND-2

```
1
2 .include nand2_teste4|.spi
3
4 * INTERF a b vdd vss y
5
6 X1 10 11 40 30 20 nand2_teste4
7
8 V1 10 30 pulse(0 1.8V 3ns 1ps 1ps 4ns 8ns)
9 V2 11 30 pulse(0 1.8V 1ns 1ps 1ps 2ns 5ns)
10 Vdd 40 30 1.8V
11 Vss 30 0 0.0V
12
13 .model tp pmos level = 54
14 .model tn nmos level = 54
15
16 .tran 0.001ns 20ns
17 .end
18
```

Figura 103: Código para simulação e análise dinâmica do NAND-2.



Figura 104: Gráfico que representa a simulação do NAND-2 dinamicamente.

Tabela 21: Listagem das componentes e suas respectivas cores durante a simulação.

Componente	Cor
V(10) (Fonte V1)	Vermelho
V(11) (Fonte V2)	Verde
V(20) (NAND-2)	Azul

Tabela 22: Tabela de orientação dos percentuais usados para análise e o valor correspondente em relação à saída deslocada.

Percentual	Valor normal(V)	Valor deslocado(V)
90%	1,62	5,62
63,2%	1,1376	5,1376
50%	0,9	4,9
37,8%	0,6804	4,6804
10%	0,18	4,18

6.3.1 Tempos de propagação Low-High e High-Low

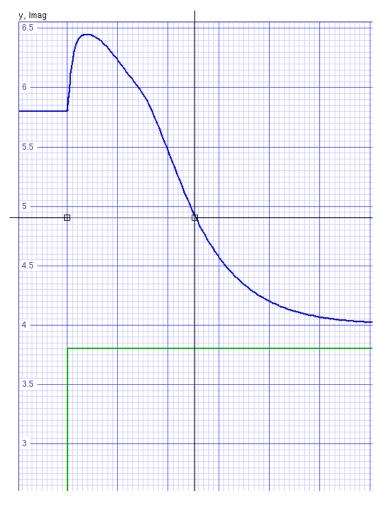


Figura 105: Figura representando o High-Low Verde.

Press <space> to identify nearest curve. x-y grid displaying real vs default.

Figura 106: Resultado da análise do High-Low Verde.



Figura 107: Figura representando o High-Low Vermelho.

Figura 108: Resultado da análise do High-Low Vermelho.

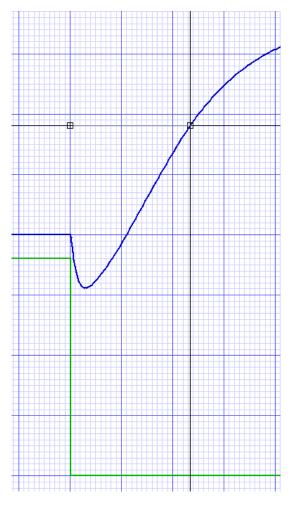


Figura 109: Figura representando o Low-High Verde.

Figura 110: Resultado da análise do Low-High Verde.

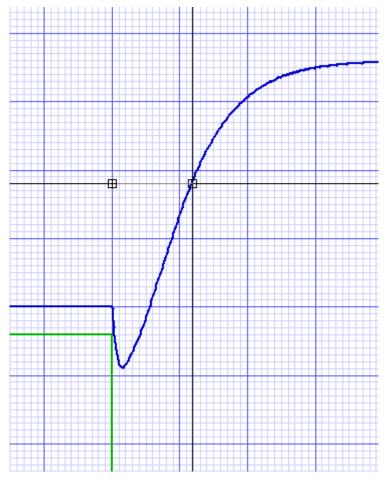


Figura 111: Figura representando o Low-High Vermelho.

Figura 112: Resultado da análise do Low-High Vermelho.

6.3.2 Tempos de subida e descida

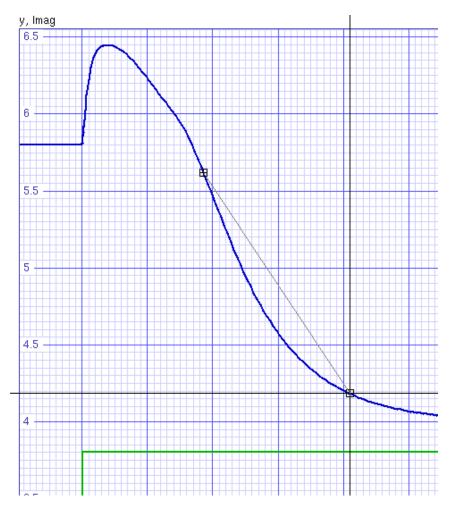


Figura 113: Figura representando o tempo de descida Verde.

Press <space> to identify nearest curve.

x-y grid displaying real vs default.

Figura 114: Resultado da análise do tempo de descida Verde.

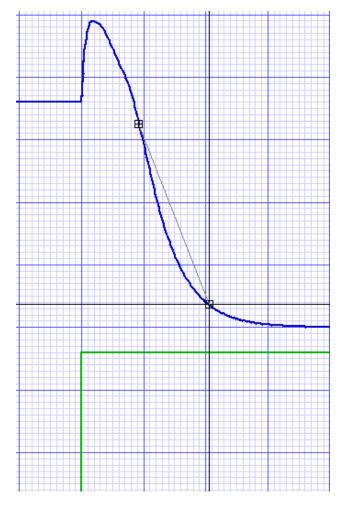


Figura 115: Figura representando o tempo de descida Vermelho.

Press <space> to identify nearest curve.

x-y grid displaying real vs default.

Figura 116: Resultado da análise do tempo de descida Vermelho.

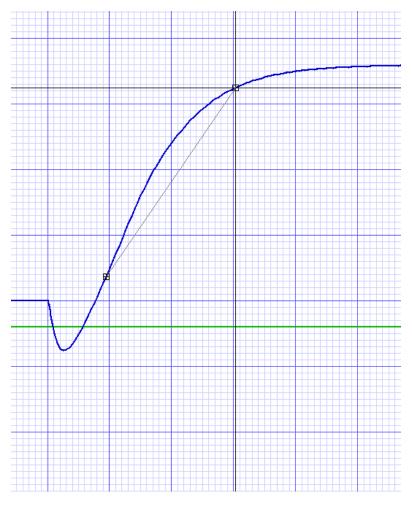


Figura 117: Figura representando o tempo de subida Verde.

Figura 118: Resultado da análise do tempo de subida Verde.

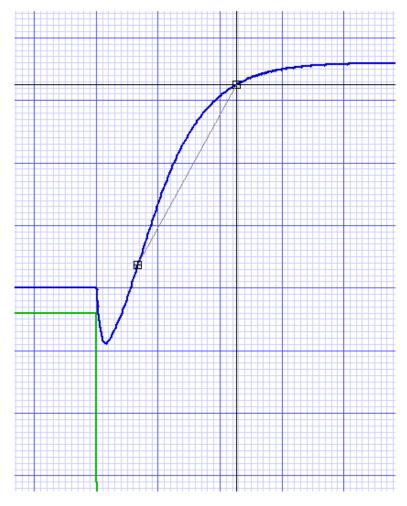


Figura 119: Figura representando o tempo de subida Vermelho.

Figura 120: Resultado da análise do tempo de subida Vermelho.

6.3.3 Cálculo do TAU

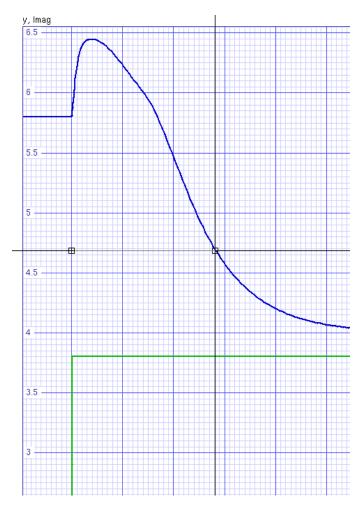


Figura 121: Figura representando o TAU descida Verde.

Press <space> to identify nearest curve.

x-y grid displaying real vs default.

Figura 122: Resultado da análise do TAU descida Verde.

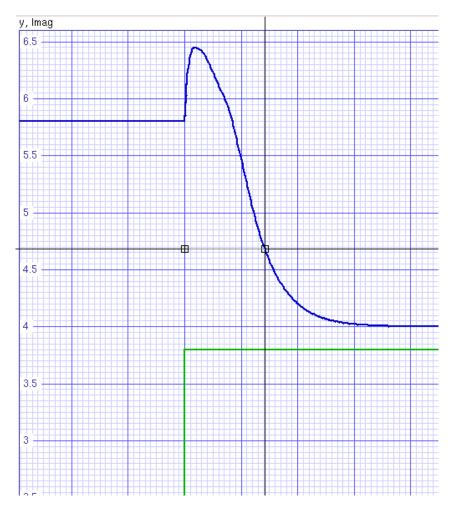


Figura 123: Figura representando o TAU descida Vermelho.

Figura 124: Resultado da análise do TAU descida Vermelho.

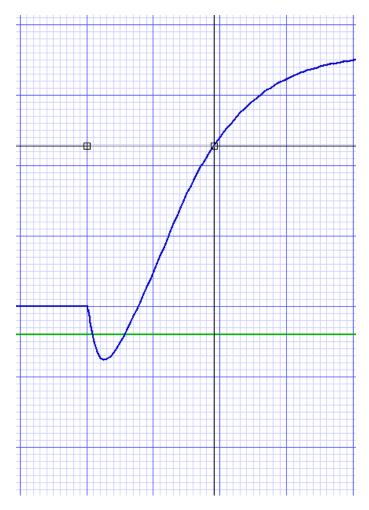


Figura 125: Figura representando o TAU subida Verde.

Figura 126: Resultado da análise do TAU subida Verde.



Figura 127: Figura representando o TAU subida Vermelho.

Marker: x = 1.300046394472655e-08 y = 5.136162521414324e+00 Cursor: x = 1.327569494117703e-08 y = 5.136162521414324e+00 Delta: dx=2.752309964504853e-10 dy=0.000000000000000e+00

Figura 128: Resultado da análise do TAU subida Vermelho.

7 Conclusão

Com este relatório, aprendemos a utilizar e criar linguagens SPICE, tanto para construção de circuitos como para simulação dos mesmos por meio do SpiceOpus. Aprendemos, também, a construção e criação de diagramas para representarmos os circuitos trabalhados, bem como transitar de um diagrama a partir de outro.

Com os recursos aprendidos, pudemos aprender a analisar circuitos que construímos, como seu tempo de propagação Low-High e High-Low; tempo de subida e tempo de descida; cálculo do TAU de subida e TAU de descida, também presentes neste relatório. Aprendemos a demonstrar polarizações direta e reversa para diodos, criação de circuitos por meio do programa Graal, bem como as regras de desenho e utilização dos materiais apropriados durante

a construção; transformar o circuito desenhado via Graal em linguagem SPICE por meio do Cougar.

Com isso, pudemos criar versões diferentes de desenhos de inversores, de forma a conseguirmos construir um inversor que seja equilibrado. Conseguimos identificar as capacitâncias parasitas dentro da netlist de nossos circuitos, de forma que pudemos calcular RonP e RoN, assim como pudemos retirar os valores de Vil, Vih, Vol e Voh a partir da análise gráfica no SpiceOpus, assim, conseguimos calcular NML e NMH.

Adicionalmente, com os valores de Vil, Vih e Voh, pudemos simular a regeneração normal e dinâmica de inversores em série e estudar seu comportamento. Também foi bem sucedida a criação de um circuito FO4, a partir dos inversores equilibrados. A partir da criação do inversor gordo, onde dobramos a largura dos transistores P e N do inversor equilibrado, analisamos e trocamos o inversor equilibrado do FO4-normal, criando, assim, um FO4-gordo. Por fim, durante a construção do FO4-2 inversores em paralelo de entrada, demonstramos, por meio de simulações, as diferenças das construções comparadas com as outras, ou seja, Inversor normal x Inversor gordo x FO4-normal x FO4-gordo x FO4-2 inversores em paralelo.