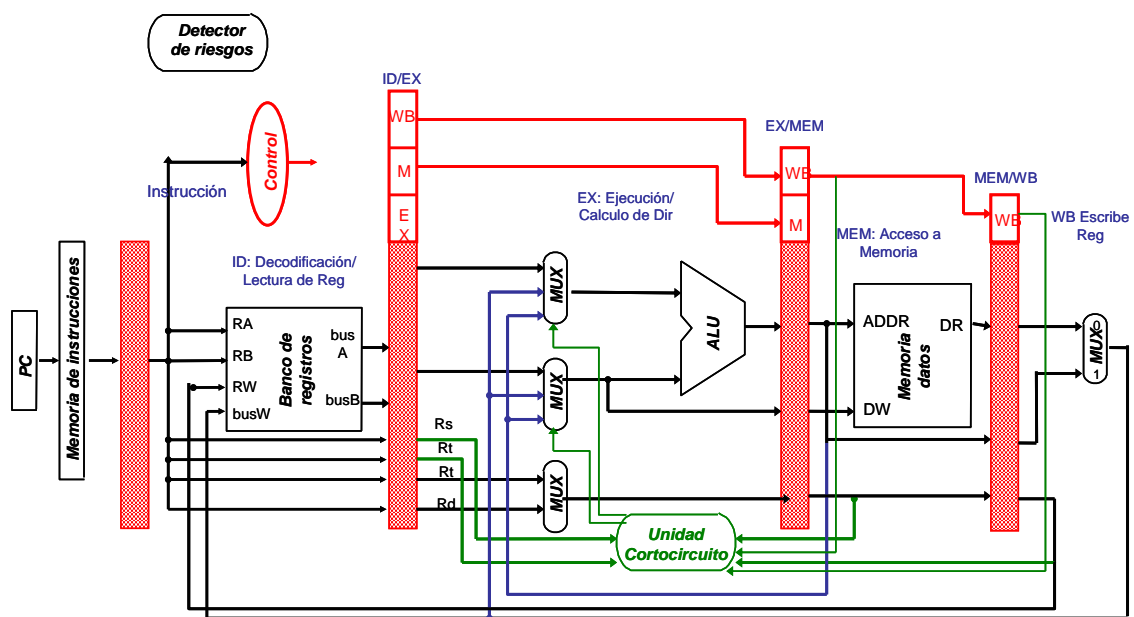


Arquitectura e Ingeniería de Computadores

Examen final (12/09/2006). Teoría.

Preguntas correspondientes al Primer Cuatrimestre

1. Explique cómo funciona el hardware "detector de riesgos" que es preciso incluir en la etapa de decodificación del DLX básico para detectar y tratar correctamente las situaciones de riesgo LDE, cuando la instrucción que provoca el riesgo es un LOAD. Teniendo en cuenta la figura, complete todas las conexiones necesarias del "detector de riesgos" con el resto de la máquina y explique la función de cada una de ellas. (Puntuación: 1,25 puntos)



2. Responda a las siguientes cuestiones sobre predicción de saltos:

a) Supongamos un predictor de dos niveles (m,n). Con este predictor, cuando se ejecuta una instrucción de salto, ¿cómo se realiza la predicción del comportamiento de ese salto? (0,5 puntos)

b) Explique razonadamente cuál sería el número de bits necesarios para implementar la tabla de historia de saltos en un predictor de dos niveles (3,3) de 2K entradas. (0,25 puntos)

c) Explique brevemente en qué consiste un predictor híbrido y dibuje su esquema básico de funcionamiento. (0,5 puntos)

Problema correspondiente al Primer Cuatrimestre

Considerar una memoria principal de 16M bytes direccionable en bytes a la que se dota de una memoria cache de 4K bytes, líneas de 256 bytes, prebúsqueda bajo fallo (en caso de fallo se trae el bloque que lo provoca y el siguiente) y algoritmo de reemplazo FIFO.

Sea la secuencia de acceso a memoria principal dada por las siguientes direcciones: 0023FAh, 0014A2h, 003F02h, 0040B1h, 005572h, 0023AAh.

Mostrar la evolución del directorio cache indicando los fallos y las prebúsquedas que se producen para:

- a) una organización directa
- b) asociativa de 4 vías

Representar la evolución de la cache en las siguientes tablas. Cada columna representa el directorio cache para cada una de las referencias a memoria, excepto la primera columna que indica el marco de bloque o el conjunto. En cada casilla indicar el valor de la información de directorio y un símbolo indicando fallo, prebúsqueda y acierto. El símbolo “*” indica fallo, “-” prebúsqueda y “+” acierto.

Dirección	0023FAh	0014A2h	003F02h	0040B1h	005572h	0023AAh
0						
1						
2						
3						
4						
5						
6						
7						
8						
9						
10						
11						
12						
13						
14						
15						

Dirección	0023FAh	0014A2h	003F02h	0040B1h	005572h	0023AAh
0						
1						
2						
3						

Solución:

- a) Como la memoria principal es de 16 Mb = 2^{24} --> necesitamos 24 bits para construir la dirección. Como las líneas son de 256 bytes --> 8 bits para determinar la palabra dentro de la línea. Tenemos en total 16 líneas --> 4 bits

Dirección	0023FAh	0014A2h	003F02h	0040B1h	005572h	0023AAh
0			4-	4+	4	4
1						
2						
3	2*	2	2	2	2	2+
4	2-	1*	1	1	1	1
5		1-	1	1	5*	5
6					5-	5
7						
8						
9						
10						
11						
12						
13						
14						
15			3*	3	3	3

- b) Necesitamos 2 bits para determinar el conjunto:

Dirección	0023FAh	0014A2h	003F02h	0040B1h	005572h	0023AAh
0	0010 01-	0010 01	0010 01	0010 01	0010 01	0010 01
		0001 01*	0001 01	0001 01	0001 01	0001 01
			0100 00-	0100 00+	0100 00	0100 00
1		0001 01-	0001 01	0001 01	0001 01	0001 01
					0101 01*	0101 01
2					0101 01-	0101 01
3	0010 00*	0010 00	0010 00	0010 00	0010 00	0010 00+
			0011 11*	0011 11	0011 11	0011 11