

Ingeniería Superior de Informática. Curso 3º.
Ampliación de Estructura de Computadores.
Examen Final. TEORIA.
23 de Junio de 2006

1. Comparar los retardos de operación para las siguientes configuraciones de sumadores de 16 bits, formadas por grupos de sumadores que emplean propagación de arrastre internamente y se interconectan entre sí mediante la técnica de puenteo de arrastres :
 - a. Caso 1: tres grupos de 2, 12 y 2 bits
 - b. Caso 2: cuatro grupos de 4 bits cada uno
 - c. Caso 3: cuatro grupos de 4, 6, 4 y 2 bits.
 - d. Caso 4; cinco grupos de 2, 3, 6, 3 y 2 bits

R1.

Caso 1:

Caso 2:

Caso 3:

Caso 4:

2. El valor del seno/coseno de un ángulo dado se puede obtener aplicando el método CORDIC. Una peculiaridad de este método es que aunque funciona por aproximaciones iterativas al ángulo pedido el número de pasos aplicados es fijo sea cuál sea el valor del ángulo. ¿Por qué? Justifica la respuesta e indica cuánto vale ese número.

R2.

3. Dada la ruta y unidad de control segmentada estudiada durante el curso y considerando la instrucción de bifurcación en 4 ciclos:

- a. Esquematizar las conexiones de anticipación de datos y mostrar las ecuaciones lógicas de control.
- b. Escribir la lógica de detección de riesgos.

R3.

Anticipación de datos

Detección de riesgos

Ingeniería Superior de Informática. Curso 3º.
Ampliación de Estructura de Computadores.
Examen Final. TEORIA.
23 de Junio de 2006

4. Tenemos un programa con 10^3 instrucciones de la forma “**lw, add, lw, add,...**” La instrucción **add** depende (y solo depende) de la instrucción **lw** que le precede; igualmente, la instrucción **lw** depende (y solo depende) de la instrucción **add** que le precede. Si el programa se ejecuta en la ruta segmentada estudiada durante el curso.
- ¿Cuál será el CPI efectivo, si se aplicase anticipación de datos?
 - ¿Cuál será el CPI efectivo, si NO se aplicase anticipación de datos?
 - ¿Y si, sustituimos las instrucciones **add** por instrucciones **sw**, con anticipación de datos?

R4.

a)

b)

c)

5. El estándar de representación de coma flotante IEEE754 reserva determinadas codificaciones a las que da un significado especial. Coméntalas

R5.

Codificación

Significado

Ingeniería Superior de Informática. Curso 3º.
Ampliación de Estructura de Computadores.
Examen Final. PROBLEMAS.
23 de Junio de 2006

Nombre: _____

DNI: _____

1. Considerar la ruta de datos MIPS multi-ciclo estudiada durante el curso. Queremos incorporar al repertorio básico una nueva instrucción, la instrucción TSET (test-and-set) que utiliza un formato inmediato y que en ensamblador escribimos así:

TSET R2, offset(R1)

El comportamiento de la instrucción es: el contenido de la posición de memoria R1+offset lo copia a R2 y a continuación introduce en esa misma posición de memoria el valor constante "1"

- a) Modificar la ruta de datos si es preciso y rediseñar la unidad de control para que contemple esta nueva instrucción. Mostrar el diagrama de estados **optimizado**.
 - b) Si esta instrucción TSET la incluimos en el diseño MIPS segmentado qué tipo de riesgos aparecerán, en qué situaciones y cómo se resolverían.
2. Restar los siguientes pares de números (A-B) representados en coma flotante según el estándar IEEE 754 reducido visto en clase (1 bit de signo, 4 bits de exponente y 6 bits de mantisa), **detallando** cada uno de los pasos necesarios para obtener el resultado normalizado y redondeado al más cercano.

a) A=01011010101

B=01110110010

b) A=01000010100

B=01000011110