



هدف از این تمرین کامپیوتری پیاده‌سازی Pipeline پردازنده‌ی RISC-V با مجموعه دستورات زیر است:

- R-Type: add, sub, and, or, slt
- I-Type: lw, addi, ori, slti, jalr
- S-Type: sw
- J-Type: jal
- B-Type: beq, bne
- U-Type: lui

مشابه طراحی که در کلاس درس انجام شد، مدارهای لازم برای تشخیص و برطرف کردن مخاطره‌ها (Hazard) را در طرح خود بگنجانید.

برای تست پردازنده‌ی خود، یک برنامه بنویسید که بزرگترین عنصر یک آرایه‌ی ۲۰ عنصری از اعداد بدون علامت ۳۲ بیتی و اندیس آن را پیدا کند.

### روش ارزیابی:

- پیاده‌سازی پردازنده ۱۰۰ نمره دارد
  - ۲۵ نمره طراحی مسیر داده و واحد کنترل (به همراه کد وریلاگ باید بارگذاری شود)
  - ۱۵ نمره روش کدینگ (هر مرحله از پایپ‌لاین به صورت ساختاری نوشته شود)
  - ۴۰ نمره صحت طراحی با برنامه‌ی طراحی شده توسط شما
  - ۲۰ نمره صحت طراحی با برنامه‌ی طراحی شده توسط دستیاران آموزشی