

بسمه تعالی



گزارش کار چهارم آزمایشگاه معماری کامپیوتر

مبدل دهنده به دودوئی

استاد

دکتر حمید سربازی آزاد

اعضای گروه

سید آرین علوی رضوی راوری ۴۰۰۱۰۹۷۹۲

محمد عرفان سلیمان ۴۰۰۱۰۵۰۱۴

آرش ضیایی رازبان ۴۰۰۱۰۵۱۰۹

سیده فاطمه موسوی ۴۰۰۱۰۵۲۵۲

دانشگاه صنعتی شریف

تابستان ۱۴۰۲

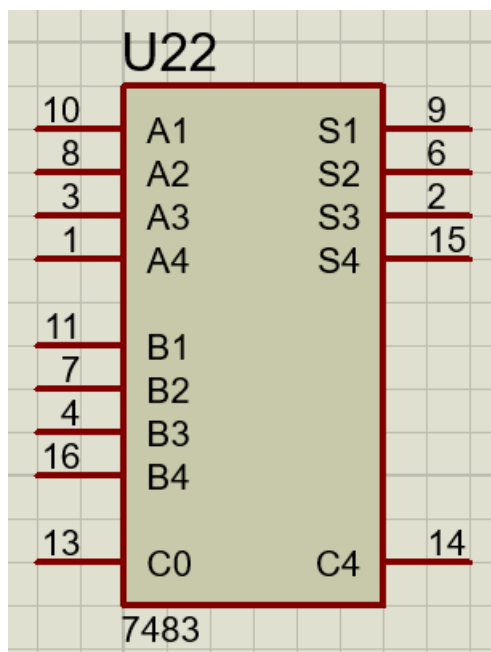
فهرست

3.....	مقدمه
3.....	قطعات استفاده شده در آزمایش
4.....	شرح آزمایش
6.....	تست خروجی مدار
8.....	نتیجه و بحث
8.....	منابع و مراجع

مقدمه

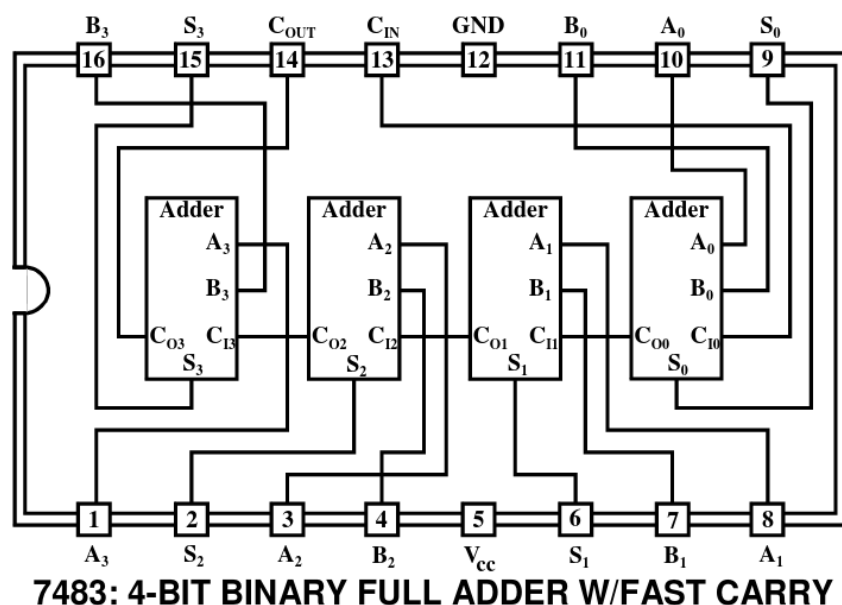
هدف از این آزمایش آشنایی طراحی یک مبدل دهمی به دودویی با ابزار proteus و سپس بستن آن روی برد می‌باشد.

قطعات استفاده شده در آزمایش



در این آزمایش از قطعه ۷۴۸۳ استفاده شده که یک Full Adder چهاربیتی می‌باشد که دو عدد چهاربیتی A و B را به همراه بیت carry in ورودی گرفته و خروجی ۵ بیتی حاصل جمع را خروجی می‌دهد.

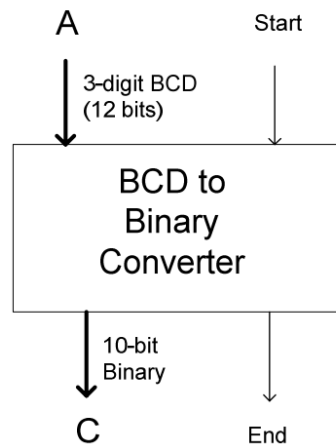
شکل ۱- قطعه ۷۴۸۳



شکل ۲- data sheet قطعه ۷۴۸۳

شرح آزمایش

در این آزمایش می‌خواهیم یک مبدل BCD به Binary بسازیم که مطابق شکل سه، عدد دهدهی A و سیگنال start را ورودی می‌گیرد و عدد دودویی C و سیگنال end را خروجی می‌دهد. البته به دلیل اینکه مدار ما ترکیبی است، از خروجی دادن سیگنال end صرف‌نظر می‌کنیم.



شکل ۳- مبدل دهدهی به دودویی

الگوریتم تبدیل یک عدد دهدهی r رقمی به دودویی معادل زیر است:

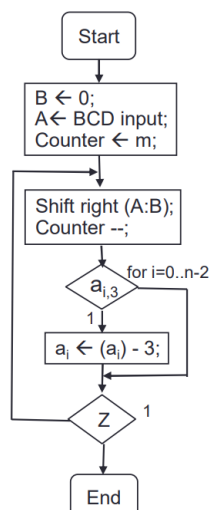
الف - عدد دهدهی ورودی را یک بیت به راست شیفت دهید .

ب - اگر با ارزشترین بیت رقم i ام یک باشد، از آن رقم 3 تا کم کنید ($1 \leq i < r$).

ج- مراحل الف و ب را آنقدر تکرار کنید تا تمام ارقام دهدهی صفر شوند (حداکثر 10 بار تکرار لازم است).

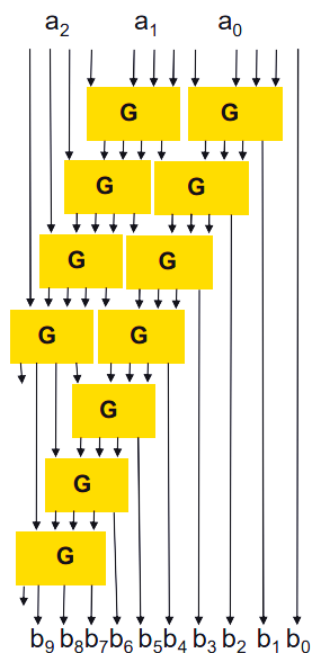
در پایان بیت‌هایی که بوسیله شیفت به راست بیرون می‌آیند، عدد دودویی معادل عدد دهدهی ورودی را تشکیل می‌دهند.

ASM Chart مدار، مطابق شکل ۴ می‌باشد.

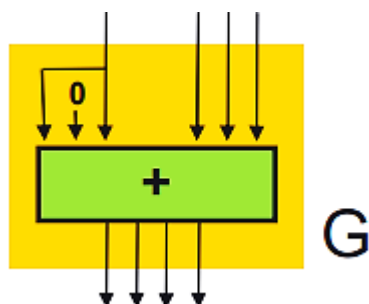


شکل ۴- ASM Chart مبدل BCD به Binary

بنابراین، باتوجه به ASM Chart شکل ۴، مدار خود را رسم می کنیم.

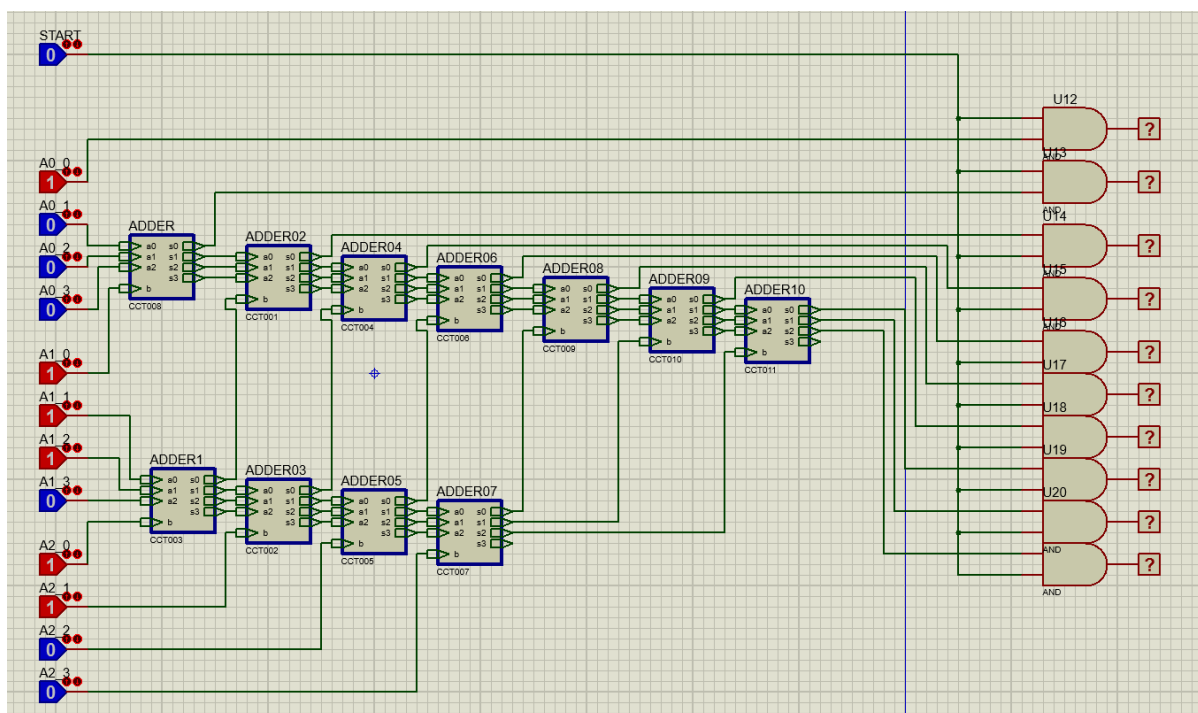


در شکل ۵، مدار تبدیل کننده عدد سه رقمی دهدهی به معادل دودویی آن آورده شده که بلوک های G با توجه به اینکه بارزش ترین بیت هر رقم چند است، از آن رقم ۳ یا ۰ را کم می کند. به این صورت که اگر بارزش ترین بیت هر رقم ۱ باشد، آن را با مکمل دو عدد ۳ جمع می کند و اگر صفر باشد، با صفر جمع می کند.



شکل ۵- مدار مبدل BCD to Binary

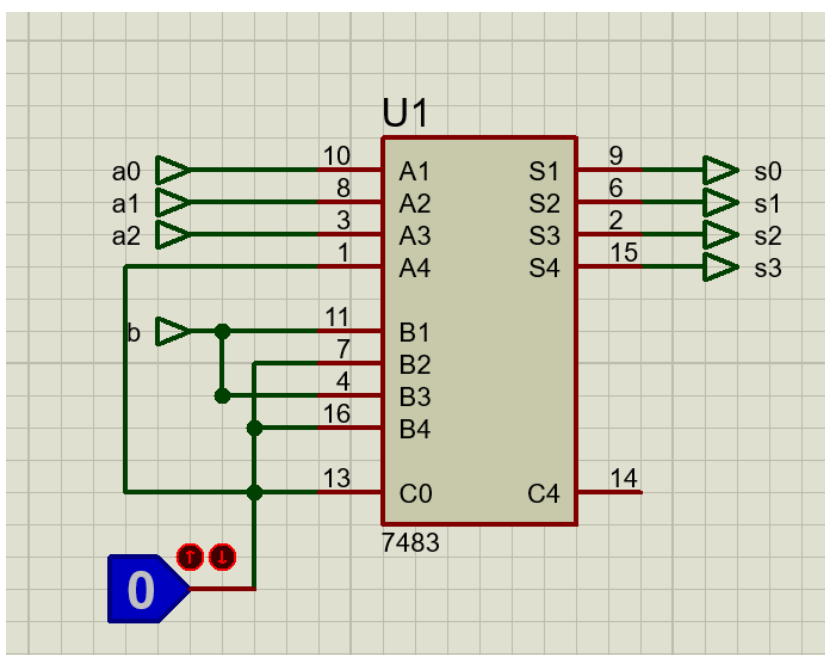
حال باتوجه به اطلاعات بالا، مدار آزمایش چهار را در proteus می بندیم.



شکل ۶- مدار مبدل BCD به Binary در proteus

برای اضافه کردن سیگنال start به این مدار، این سیگنال را به عنوان یک ورودی در نظر می گیریم و همه خروجی ها را با آن AND می کنیم؛ بنابراین، تازمانیکه ورودی start صفر باشد، خروجی ما صفر خواهد بود و وقتی ورودی start یک شود، خروجی مدار نمایان خواهد شد.

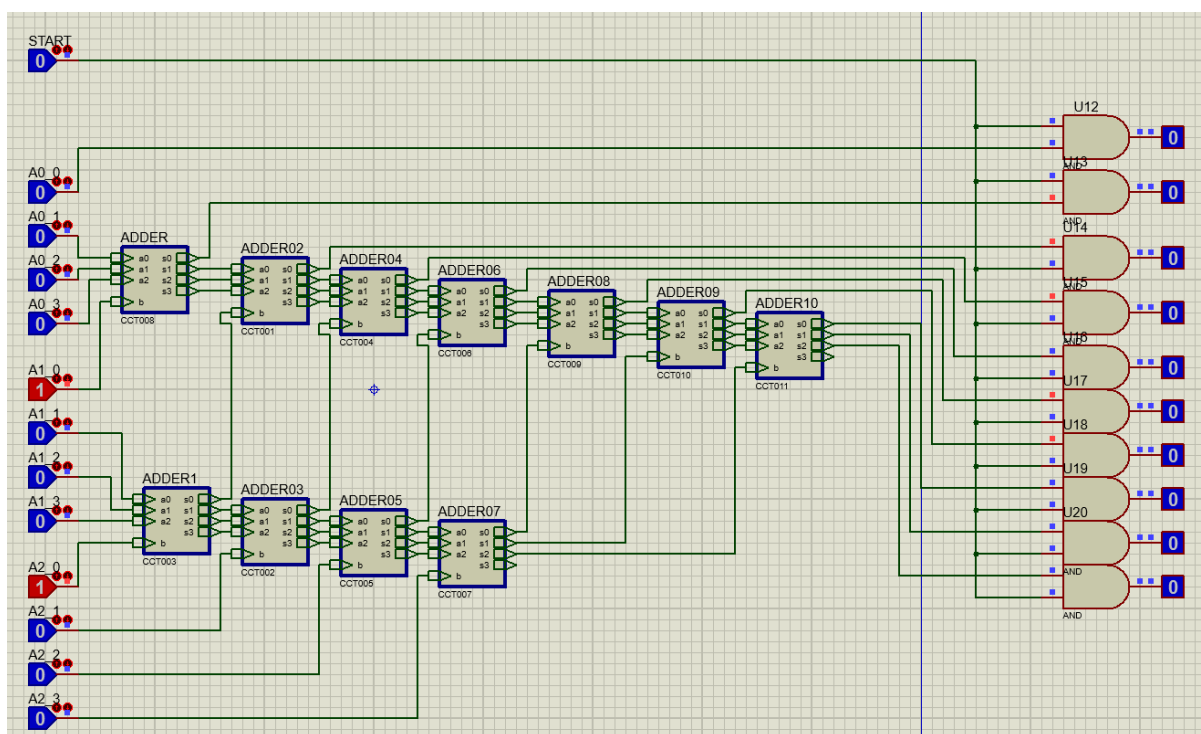
همچنین قطعات ADDER همان قطعات G در شکل ۵ می‌باشند.



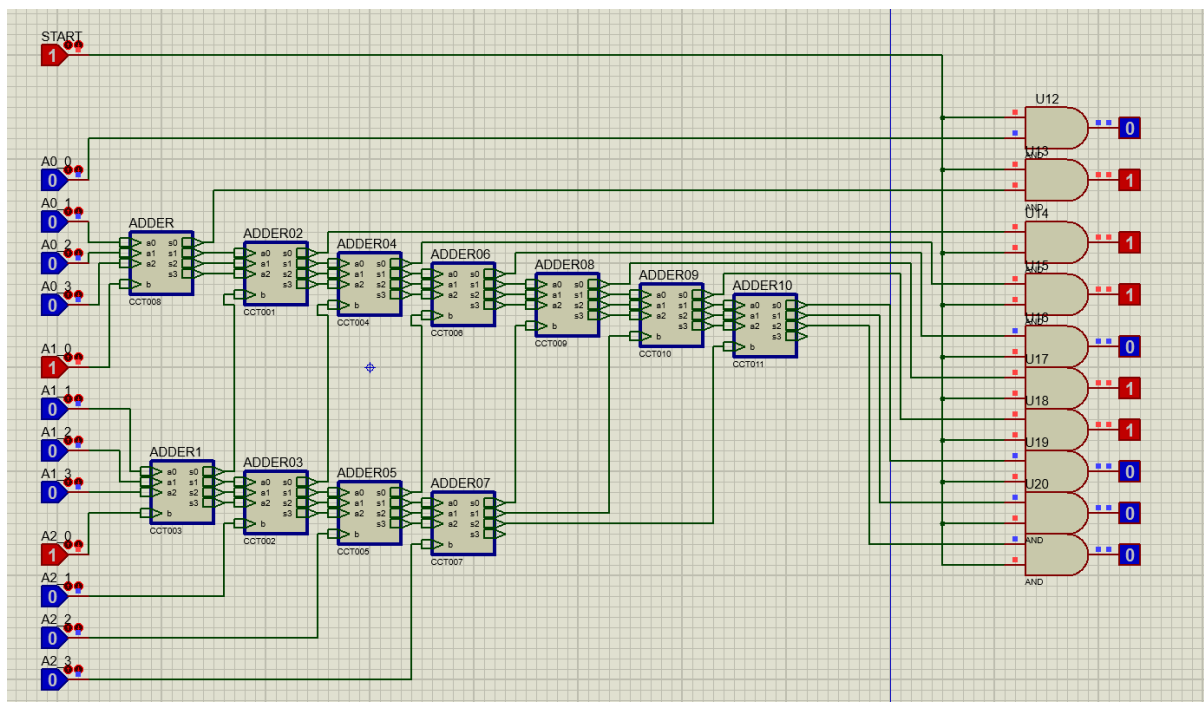
شکل ۷- قطعه ADDER در مدار

تست خروجی مدار

در این قسمت، خروجی آزمایش را به ازای ورودی دهدهی ۱۱۰ یکبار با صفر بودن سیگنال start و بار دیگر با یک بودن این سیگنال، نشان می‌دهیم.



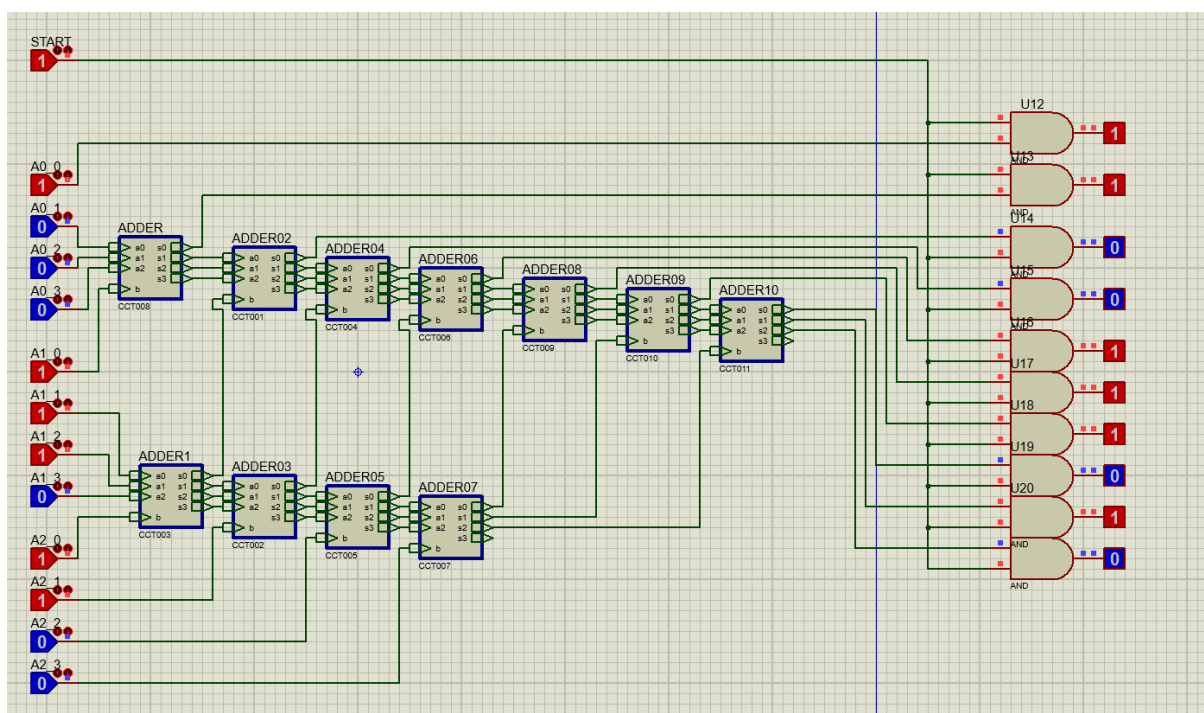
شکل ۸- تست خروجی مدار به ازای صفر بودن سیگنال start



شکل ۹- تست خروجی مدار به ازای یک بودن سیگنال start

همان طور که در شکل ۹ مشخص است، خروجی مدار برابر با ۰۰۰۱۱۰۱۱۱۰ می باشد که مقدار دودویی عدد ۱۱۰ است.

حالا مدار را به ازای ورودی ۳۷۱ نیز امتحان می کنیم. انتظار داریم که خروجی ما عدد ۰۱۰۱۱۱۰۰۱۱ باشد.



شکل ۱۰- خروجی مدار به ازای ورودی ۳۷۱

نتیجه و بحث

در این آزمایش با استفاده از تعدادی جمع‌کننده، به صورت ترکیبی در نرم‌افزار proteus مبدل BCD به Binary ساختیم که اعداد سه رقمی را از مبنای ده به مبنای دو می‌برد.

منابع و مراجع

[1] “Computer Organization & Design, The Hardware / Software Interface”, D. Patterson and J. L. Hennessy, Morgan Kaufmann Publishing, 2005.

[2] “Computer system architecture”, M. Mano, 3rd Edition, Prentice hall, 1992.