

به نام خدا



درس : آزمایشگاه طراحی سیستم های دیجیتال

استاد : دکتر انصاری

آزمایش ششم

گروه ۲ :

سیدعماد امام جمعه ۴۰۰۱۰۸۷۷۴

آرش ضیایی رازبان ۴۰۰۱۰۵۱۰۹

محمدعرفان سلیمان ۴۰۰۱۰۵۰۱۴

مرداد ۱۴۰۲

مقدمه و هدف :

در این آزمایش می خواهیم واحد کنترل یک Incubator برای محفظه ای که دمای آن بین ۱۰- تا ۶۰ درجه سانتی گراد متغیر است، طراحی کنیم. این سیستم بر اساس دمایی که سنسور دریافت میکند تصمیم میگیرد که چه عملی انجام دهد.

Inputs:

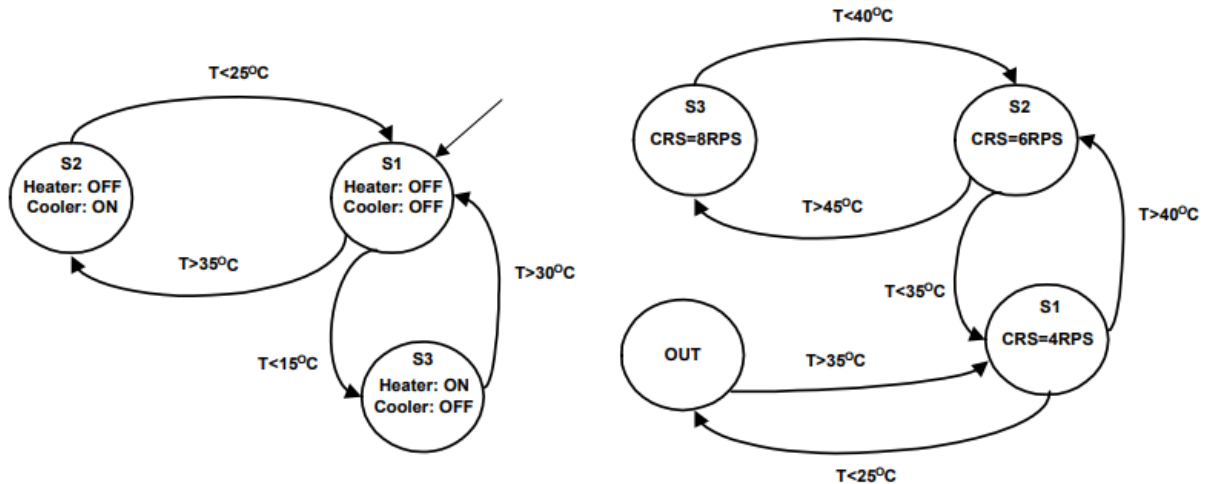
| | |
|-------------|---------------------|
| temperature | signed ۸-bit number |
| clk | clock signal |
| reset | Reset signal |

Outputs:

| | |
|--------|---|
| heater | heater = ۱ indicates that the heater is on |
| cooler | cooler = ۱ indicates that the cooler is on |
| crs | this ۴-bit number indicates the Cooler Rotational Speed |

پیاده سازی :

روش کار واحد کنترل دیجیتال توسط دو نمودار حالت زیر توصیف شده است:



نمودار حالت سمت راست زمانی فعال میشود که در حالت S_2 نمودار حالت سمت چپ باشیم و در غیراینصورت در حالت out هستیم.

کارکرد مدار بدین صورت میباشد که با تعدادی if تشخیص میدهیم در کدام حالت هستیم و طبق دمایی که سنسور دریافت کرده به کدام حالت خواهیم رفتیم. برای مثال اگر در حالت S_1 باشیم و دمایی که سنسور دریافت میکند ۱۰ درجه سلسیوس باشد، به حالت S_3 میرویم.

همچنین این مدار یک reset سنکرون حساس به لبه پایین رونده دارد. پس از reset به تمامی خروجی ها به حالت اولیه برمیگردند. (حالت اولیه S_1 میباشد).

با توجه به این توضیحات این سیستم را با زبان وریلگ پیاده سازی میکنیم.

کد وریلاگ واحد کنترل incubator را مشاهده میکنید :

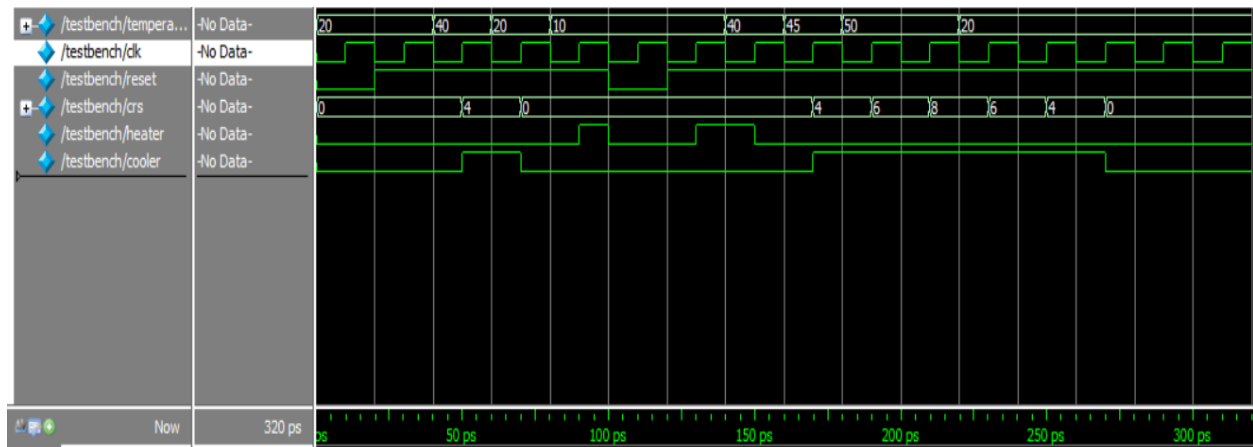
```
1  module Incubator(  
2      input signed [7:0] temperature,  
3      input clk,  
4      input reset,  
5      output reg heater,  
6      output reg cooler,  
7      output reg [3:0] crs  
8  );  
9  
10 always @(posedge clk or negedge reset) begin  
11     if (~reset) begin  
12         heater = 0;  
13         cooler = 0;  
14         crs = 4'd0;  
15     end  
16     else begin  
17         if (~heater && ~cooler) begin  
18             if ($signed(temperature) > $signed(8'd35)) begin  
19                 heater = 0;  
20                 cooler = 1;  
21                 crs = 4'd4;  
22             end  
23             else if ($signed(temperature) < $signed(8'd15)) begin  
24                 heater = 1;  
25                 cooler = 0;  
26             end  
27         end  
28         else if (heater && ~cooler && $signed(temperature) > $signed(8'd30)) begin  
29             heater = 0;  
30             cooler = 0;  
31         end  
32         else if (~heater && cooler) begin  
33             if (crs == 4'd8 && $signed(temperature) < $signed(8'd40))  
34                 crs = 4'd6;  
35             else if (crs == 4'd6 && $signed(temperature) > $signed(8'd45))  
36                 crs = 4'd8;  
37             else if (crs == 4'd6 && $signed(temperature) < $signed(8'd35))  
38                 crs = 4'd4;  
39             else if (crs == 4'd4 && $signed(temperature) > $signed(8'd40))  
40                 crs = 4'd6;  
41             else if (crs == 4'd4 && $signed(temperature) < $signed(8'd25)) begin  
42                 heater = 0;  
43                 cooler = 0;  
44                 crs = 4'd0;  
45             end  
46         end  
47     end  
48 end  
49  
50 endmodule
```

:Testbench

برای تست کردن ماژول پیاده سازی شده تست بنچی را طراحی کردیم که در ادامه میبینید:

```
1  module testbench;
2
3  reg signed [7:0] temperature;
4  reg clk = 0;
5  reg reset = 0;
6  wire [3:0] crs;
7  wire heater;
8  wire cooler;
9
10 Incubator incubator(temperature, clk, reset, heater, cooler, crs);
11
12 initial begin
13     $dumpfile("wave.vcd");
14     $dumpvars(0, testbench);
15     temperature = 8'd20;
16     #20 reset = 1;
17     #20 temperature = 8'd40;
18     #20 temperature = 8'd20;
19     #20 temperature = 8'd10;
20     #20 reset = 0;
21     #20 reset = 1;
22     #20 temperature = 8'd40;
23     #20 temperature = 8'd45;
24     #20 temperature = 8'd50;
25     #40 temperature = 8'd20;
26     #100 $stop;
27 end
28
29 always
30     #10 clk = ~clk;
31
32 endmodule
```

خروجی waveform نیز در تصویر زیر قابل مشاهده است:



تمامی حالات در این تست بنچ لحاظ شده بود که طبق این Waveform نتیجه میگیریم مدار به درستی کار میکند.

پیاده سازی بر **FPGA**:

مدار این آزمایش بدون نیاز به تغییر و به درستی بر روی **FPGA** پیاده سازی شد.