

Álgebra de Boole

Introdução e formas de representação

GEN 253 - Circuitos Digitais

Prof. Luciano L. Caimi
lcaimi@uffs.edu.br

Algebra de Boole



Definida por:

1. Um conjunto de valores que cada variável pode assumir
2. Um conjunto de operações válidas

3. Valores das Variáveis:

Seja $A \in B \Rightarrow A \in \{0,1\} \text{ (} \{F,V\}, \{\text{high, low}\}, \{\text{on, off}\} \dots)$

onde: A é uma variável

B são os valores que ela pode assumir (apenas dois valores)

De outra forma:

$$\text{Se } A \neq 0 \Rightarrow A = 1$$

$$\text{Se } A \neq 1 \Rightarrow A = 0$$

2. Operações da Álgebra de Boole

Realizam funções elementares:

- Complemento (operação NOT)
- Multiplicação (operação AND)
- Soma (operação OR)

Cada operação possui pelo três formas de representação clássicas:

- Expressão lógica
- Tabela-verdade
- Porta lógica (circuito lógico)

Operações Lógicas

- **Complemento: NOT**

Também chamada inversão ou negação

Expressão

$$S = \bar{A}$$

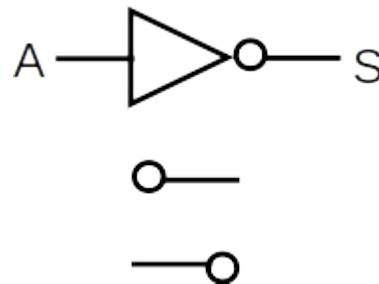
[$\neg A$, $\sim A$, A' , $\text{not}(A)$]

(lê-se “A negado”)

Tabela-Verdade

A	S
0	1
1	0

Porta Lógica



→ É uma operação unária (i.e. só pode ser aplicada a uma variável por vez)

→ Tem como saída o valor oposto ao presente na entrada

Operações Lógicas

- **Multiplicação** booleana: **AND (E)**

Expressão

$$S = A \cdot B$$

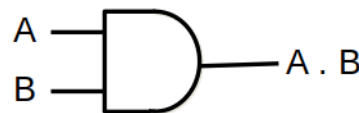
$$S = A \wedge B$$

Simbolos (\cdot \wedge)

Tabela-Verdade

A	B	A.B
0	0	0
0	1	0
1	0	0
1	1	1

Porta Lógica



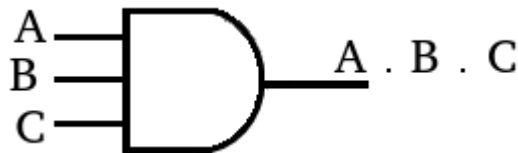
- Definição 1: a operação “E” resulta 1 se e somente se todas as variáveis de entrada valerem 1
- Definição 2: a operação “E” resulta 0 se ao menos uma das variáveis de entrada valer 0

Operações Lógicas

- **Multiplicação** booleana: **AND (E)**

Expressão

$$S = A \cdot B \cdot C$$



A	B	C	A.B.C
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

→ Definição 1: a operação “E” resulta 1 se e somente se todas as variáveis de entrada valerem 1

Operações Lógicas

- **Adição** booleana: **OR (OU)**

Expressão

$$S = A + B$$

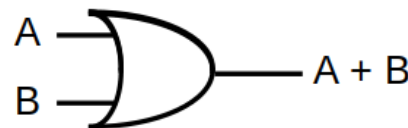
$$S = A \vee B$$

Simbolos (+ v)

Tabela-Verdade

A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	1

Porta Lógica



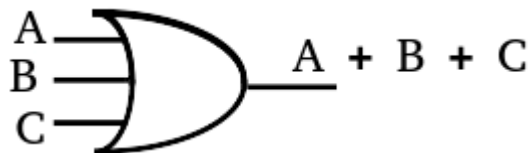
- Definição 1: a operação “OU” resulta 1 se ao menos uma das variáveis de entrada valer 1
- Definição 2: a operação “OU” resulta 0 se e somente se todas variáveis de entrada valerem 0

Operações Lógicas

- **Adição** booleana: **OR (OU)**

Expressão

$$S = A + B + C$$



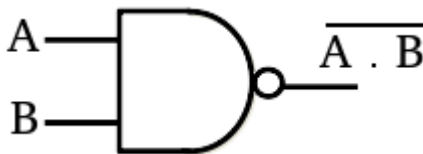
A	B	C	A+B+C
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

→ Definição 1: a operação “OU” resulta 1
se ao menos uma das variáveis
 de entrada valer 1

Operações Lógicas

- NAND**

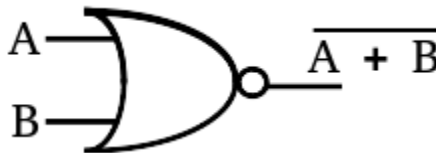
$$S = \overline{A \cdot B}$$



A	B	$\overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

- NOR**

$$S = \overline{A + B}$$

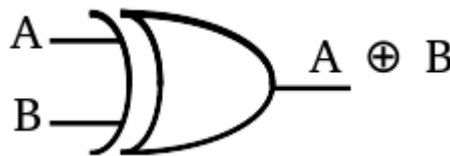


A	B	$\overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

Operações Lógicas

- XOR (eXclusive OR)

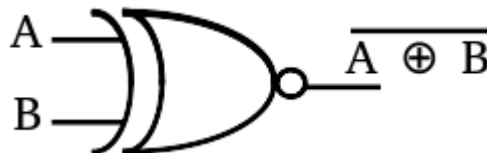
$$S = A \oplus B$$



A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

- XNOR

$$S = \overline{A \oplus B}$$

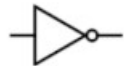








$$S = A \odot B$$

A	B	$\overline{A \oplus B}$
0	0	1
0	1	0
1	0	0
1	1	1

Operações Lógicas

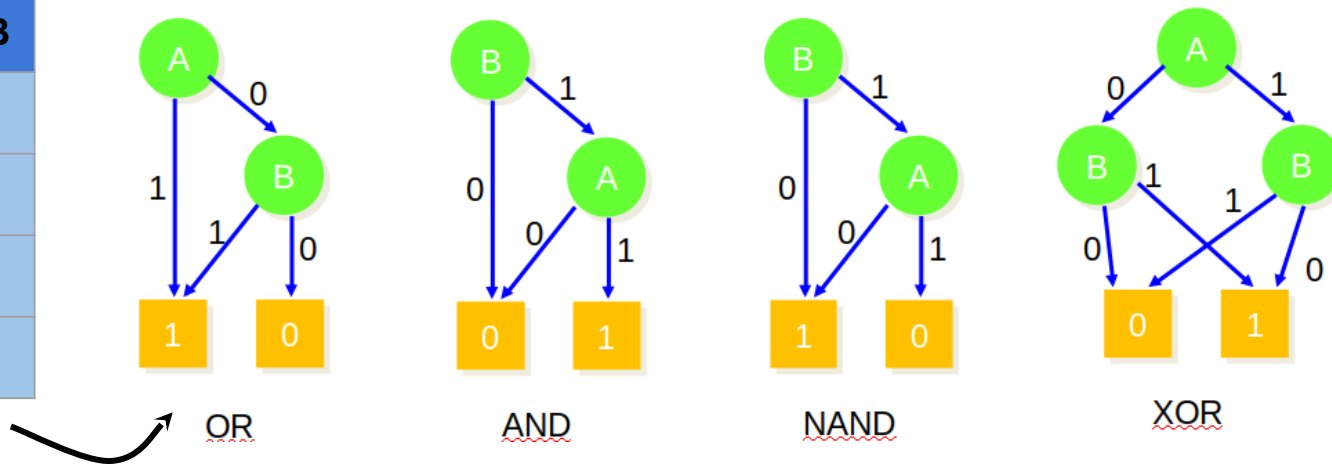


Op	Bool Arith	Bool Calc	Verilog	Gate
NOT	\bar{A}	$\neg A$	$\sim A$ (or $!A$)	
AND	$A \cdot B$	$A \wedge B$	$A \& B$ (or $\&\&$)	
OR	$A + B$	$A \vee B$	$A B$ (or $ $)	
XOR	$A \oplus B$	$A \oplus B$	$A \wedge B$	
NAND	$\overline{A \cdot B}$	$\neg (A \wedge B)$	$!(A \& B)$	
NOR	$\overline{A + B}$	$\neg (A \vee B)$	$!(A B)$	
XNOR	$\overline{A \oplus B}$	$\neg (A \oplus B)$	$!(A \wedge B)$	

Outros formatos de representação

- Diagrama de Decisão Binária
Binary Decision Diagram - **BDD**

A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	1



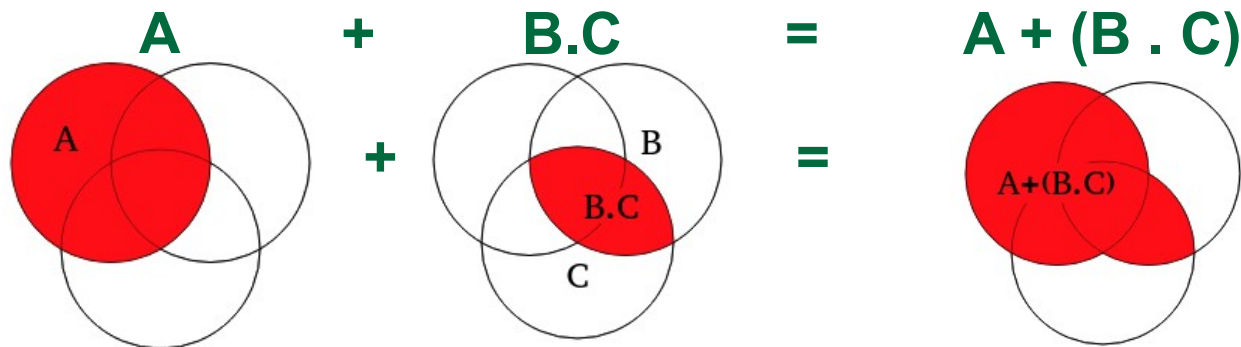
A partir de uma variável de entrada qualquer deriva-se todas as combinações até chegar no valor de saída (0 ou 1) correspondente

A	B	C	S
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Outros formatos de representação

- **Diagrama de Venn**

Usamos o preenchimento para representar onde o resultado da operação será 1, ou sem preenchimento quando o resultado for 0

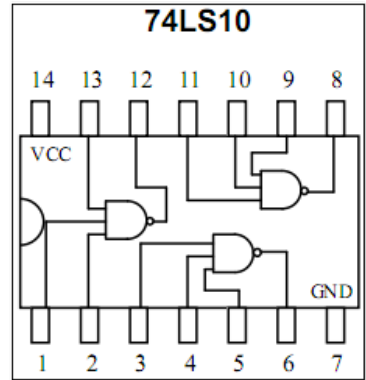
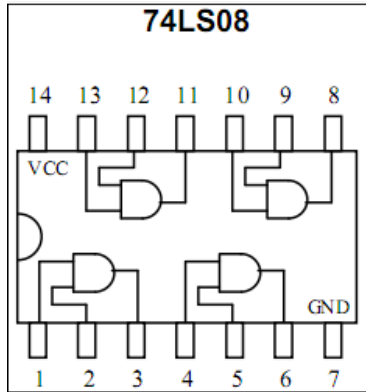
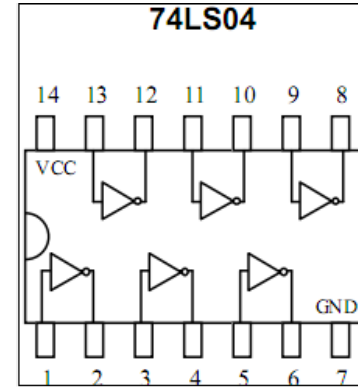
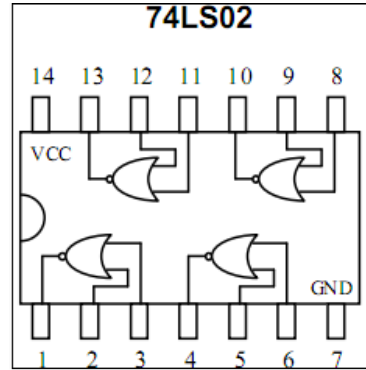
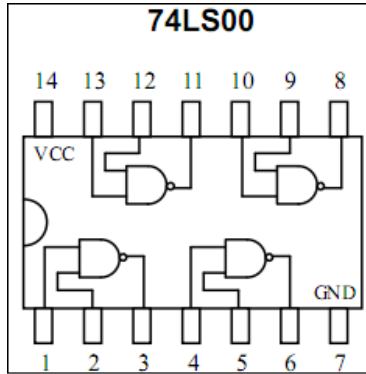


Gerador de diagrama de Venn:

<https://betterinformatics.com/resources/inf1-cl/venn>



Circuitos Integrados comerciais:



74LS32 – OR 2 entradas
74LS86 – XOR 2 entradas
74LS73A – Flip-Flop JK
74LS74A – Flip-Flop D

...



https://pt.wikipedia.org/wiki/Lista_dos_circuitos_integrados_da_série_7400

$$S = \overline{\overline{(A.C)} + D + \overline{\overline{A}} + B + \overline{\overline{C}}.(A + B)}$$

- 1) Faça o que se pede sobre as expressões (1
a) desenhe o circuito das expressões; (LogiSim
b) simplifique algebricamente as expressões; 5
c) desenhe o circuito simplificado; (LogiSim ou

1.1 $S = \overline{\overline{(A.C)} + D + \overline{\overline{A}} + B + \overline{\overline{C}}.(A + B)}$

$$P = (A + \overline{(B.C))} . \overline{(D + B.E)}$$



2. Manipule a expressão abaixo de forma que a mesma possua apenas portas NAND e NOT

$$S = (B.D) + (\bar{A}.\bar{C}) + (\bar{B}.C.\bar{D})$$

