

DATA LINK CONTROL

Data Link Control

- ☐ **Pengertian Data Link Control**
- ☐ **Flow Control**
 - ✓ Stop-And-Wait Flow Control
 - ✓ Sliding-Window Flow Control
- ☐ **Error Detection**
 - ✓ Parity Check
 - ✓ Cyclic Redundancy Check
- ☐ **Error Correction**
- ☐ **Error Control**
 - ✓ Stop-and-Wait ARQ
 - ✓ Go-Back-n ARQ
 - ✓ Selective Reject ARQ
- ☐ **High-Level Data Link Control**
- ☐ **Struktur Frame HDLC**

Data Link Control

Data Link Kontrol yaitu lapisan control pada setiap perangkat komunikasi yang menyediakan fungsi seperti flow control, pendeteksian kesalahan, dan control kesalahan.

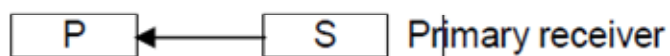
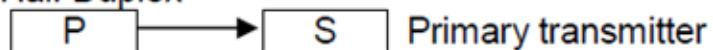
Konfigurasi Data Link :

3 sifat yang membedakannya adalah :

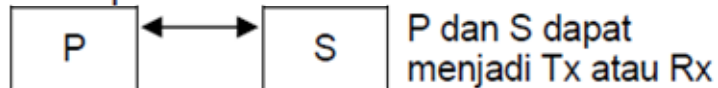
1. Topologi
2. Duplexity
3. Line Discipline / (Rancangan Tata Tertib)

Point to point

Half Duplex

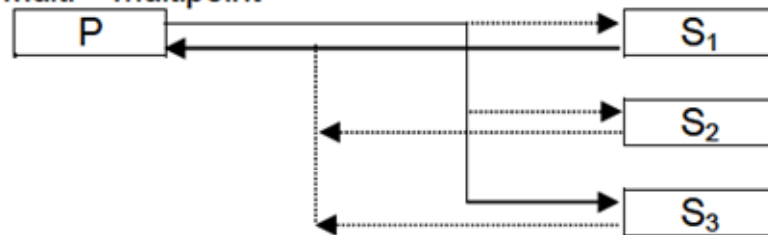


Full Duplex

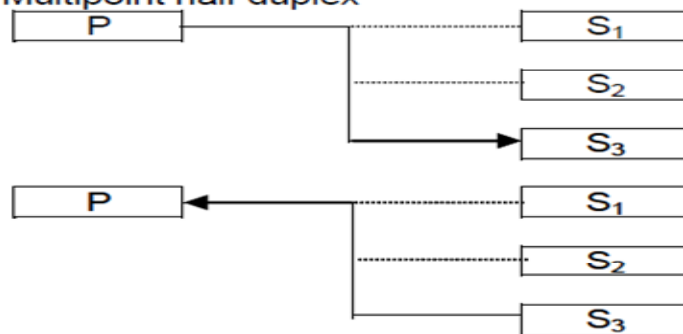


Point to point

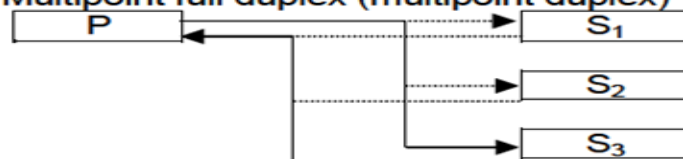
Multi – multipoint



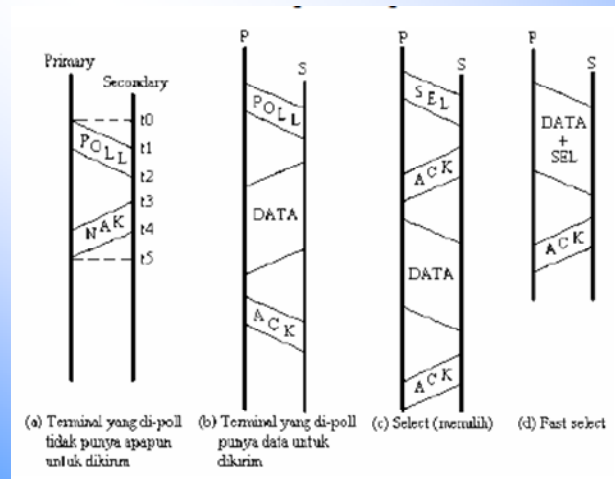
Multipoint half duplex



Multipoint full duplex (multipoint duplex)



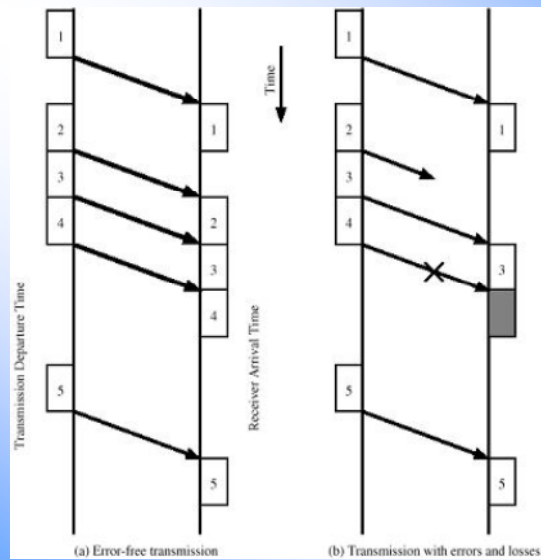
Line Discipline



FLOW CONTROL

Flow-control adalah suatu teknik untuk menjamin bahwa entitas pengirim tidak akan membanjiri data kepada entitas penerima. Entitas penerima secara khusus mengalokasikan *buffer* dengan beberapa kali panjangnya transfer.

Model Transmisi Frame



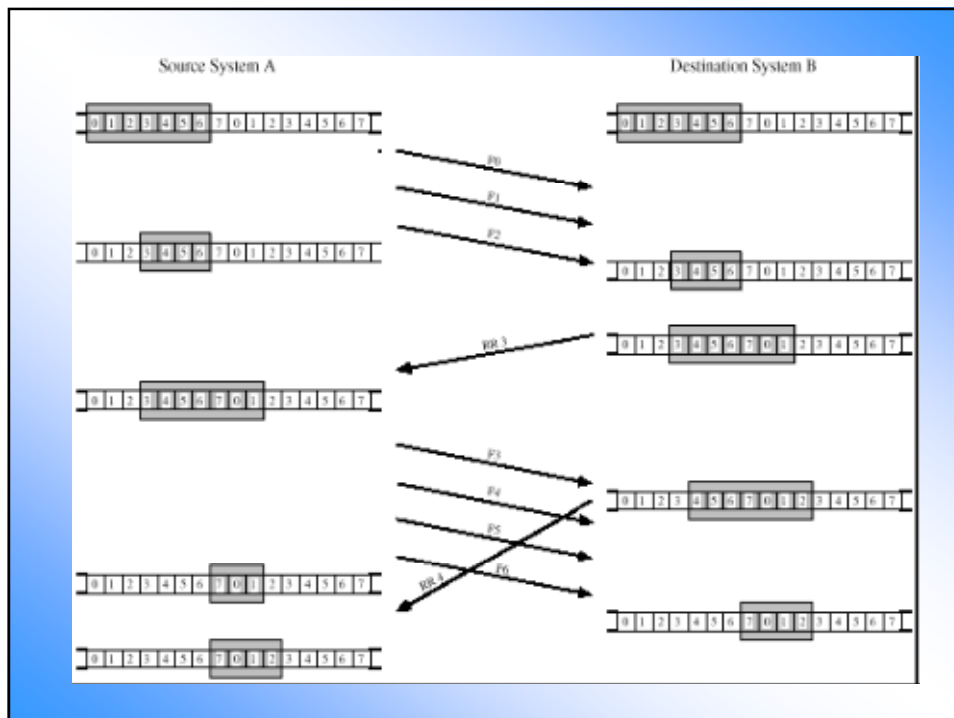
STOP-AND-WAIT FLOW-CONTROL

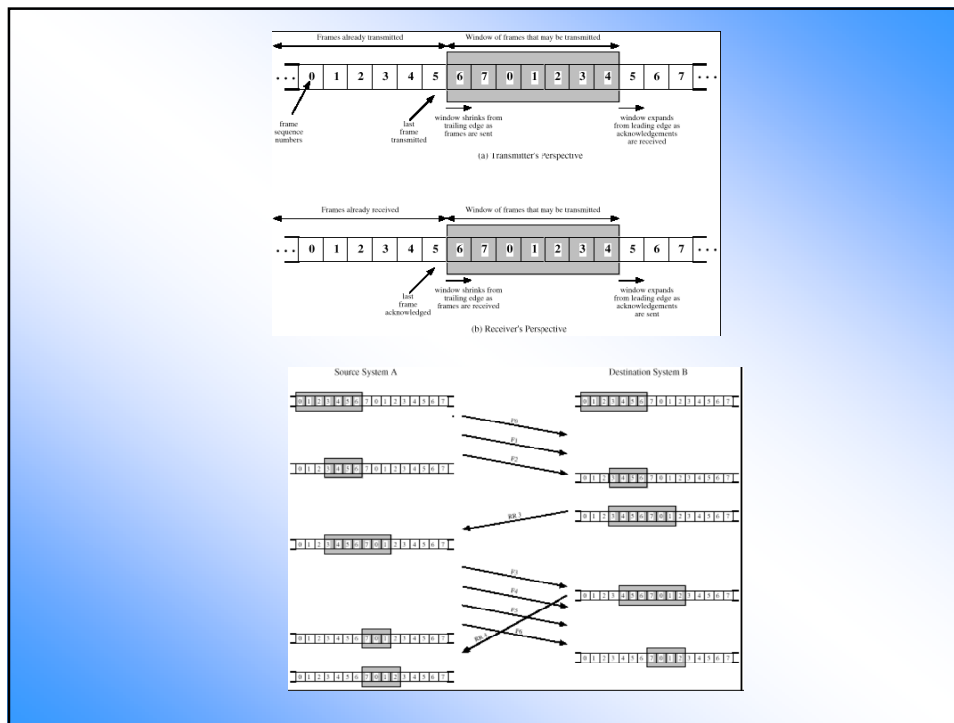
Bentuk paling sederhana dari *flow-control* adalah *stop-and-wait flow-control* yang bekerja sebagai berikut :

Entitas sumber mengirimkan frame, setelah diterima entitas tujuan memberi tanda untuk menerima frame berikutnya dengan mengirimkan balasan sesuai frame yang telah diterima. entitas sumber harus menunggu sampai ia menerima balasan dari entitas tujuan sebelum mengirimkan frame berikutnya. Selanjutnya entitas sumber dapat menghentikan aliran data dengan menahan jawaban.

SLIDING-WINDOW FLOW CONTROL

Fakta dalam flow control ini adalah bahwa hanya satu frame yang dapat dikirimkan pada saat yang sama. Dalam keadaan antrian bit yang akan dikirimkan lebih besar dari panjang frame ($a > 1$) maka diperlukan suatu efisiensi. Untuk memperbesar efisiensi yang dapat dilakukan dengan memperbolehkan transmisi lebih dari satu frame pada saat yang sama.





ERROR DETECTION

Error detection yaitu penerima mendeteksi error dan membuang PDU yang error. Ada beberapa metode error detection, seperti Parity Check dan CRC (Cyclic Redundancy Check). Error detection dilakukan pada layer MAC.

PARITY CHECK

Mekanisme Parity Check adalah Skema pendeteksian kesalahan (error detection) yang paling sederhana dengan melampirkan bit paritas ke ujung blok data.

CYCLIC REDUNDANCY CHECK

Kode pendeteksian kesalahan yang paling umum serta paling hebat adalah Cyclic Redundancy Check (CRC). **CRC** adalah algoritma untuk memastikan integritas data dan mengecek kesalahan pada suatu data yang akan ditransmisikan atau disimpan.

Untuk menjelaskan hal ini, kita sajikan prosedur dalam dua cara, yaitu:

- **Modulo 2 Aritmatik**
- **Polynomials**

ERROR CORRECTION

Bila dijumpai kesalahan pada data yang telah diterima, maka perlu diadakan tindakan perbaikan atau diusahakan agar kesalahan ini jangan sampai memberikan dampak yang besar. Metode koreksi ini diantaranya adalah :

- **Substitusi simbol**
- **Mengirim data koreksi**
- **Kirim ulang**

ERROR CONTROL

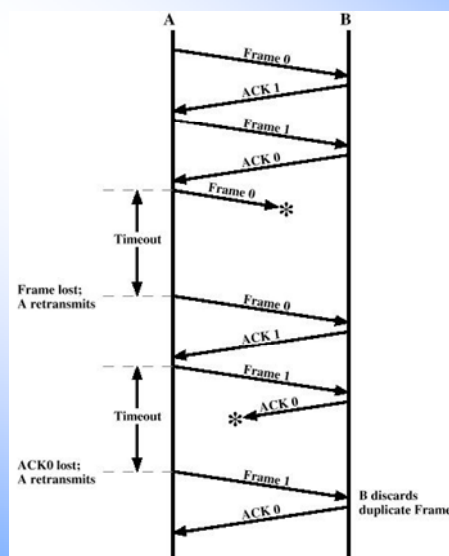
Berfungsi untuk mendeteksi dan memperbaiki error-error yang terjadi dalam transmisi frame-frame. Ada 2 tipe error yang mungkin :

- **Frame hilang** : suatu frame gagal mencapai sisi yang lain
- **Frame rusak** : suatu frame tiba tetapi beberapa bit-bit-nya error.

STOP-AND-WAIT ARQ

Stop-and-Wait ARQ didasarkan atas teknik flow control stop-and-wait yang telah diuraikan pada posting sebelumnya. Stasiun *source* mentransmisikan sebuah frame tunggal dan kemudian harus menunggu balasan berupa *acknowledgement* (ACK). Tidak ada frame yang dikirim sampai jawaban dari stasiun tujuan tiba di stasiun sumber.

Stop and Wait

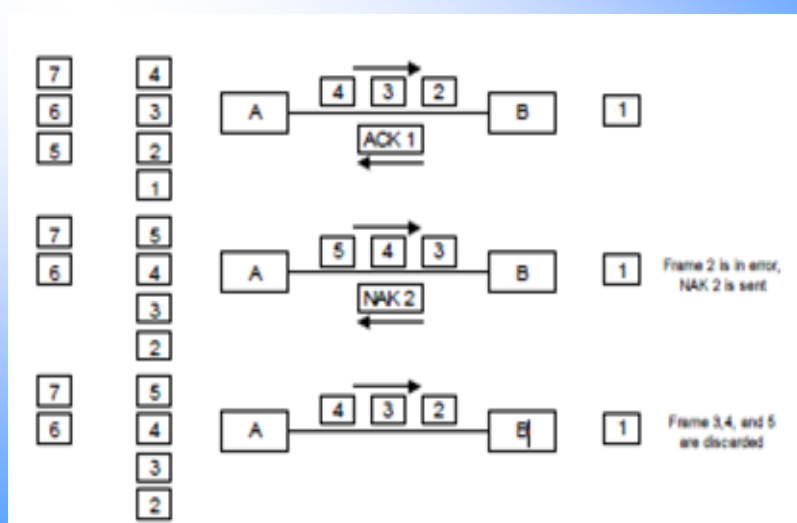


GO-BACK-N ARQ

Go-Back-N ARQ adalah Bentuk pengendalian kesalahan didasarkan atas teknik kontrol arus sliding window.

Dalam metode ini, stasiun bisa mengirim deretan frame yang diurutkan berdasarkan suatu modulo bilangan. Jumlah frame balasan yang ada ditentukan oleh ukuran jendela, menggunakan teknik kontrol arus jendela penggeseran.

Go back N



SELECTIVE REJECT ARQ

Selective Reject lebih efisien dibanding go-back-N ARQ, karena selective reject meminimalkan jumlah retransmisi. Dengan kata lain, receiver harus mempertahankan penyangga sebesar mungkin untuk menyimpan tempat bagi frame SREJ sampai frame yang rusak diretransmisi, serta harus memuat logika untuk diselipkan kembali frame tersebut pada urutan yang tepat.

HIGH-LEVEL DATA LINK CONTROL (HDLC)

HDLC adalah protocol data link control yang paling penting.

Karakteristik-karakteristik Dasar HDLC didefinisikan dalam tiga tipe stasiun, dua konfigurasi link, dan tiga model operasi transfer data.

STRUKTUR FRAME HDLC

- High Level Data Link Control (HDLC) menggunakan transmisi synchronous. Semua transmisi berbentuk frame, dan format frame tunggal memadai untuk seluruh jenis pertukaran data dan kontrol.
- Gambar "Format Frame HDLC" menyajikan gambaran struktur frame HDLC. Hal-hal seperti tanda, alamat, dan kontrol yang mendahului hal-hal yang berkaitan dengan informasi disebut sebagai: *header*. Sedangkan untuk *Frame Check Sequence* (FCS) dan tanda yang mengikuti hal-hal yang berkaitan dengan data disebut sebagai *gandengan*.