



Page

d'accueil

- Mes cours
- Agenda perso
- Ma progression
- Réseau social





D'Hordain Eva

Eva.D-Hordain@grenoble-inp.org

• Boîte de réception Mes certificats Quitter

<<



- <u>\text{\text{CE312-CE318 Architecture matérielle}}</u>
- Exercices
- Résultat



QCM6 CE312 Examen : Résultat

Nom

D'Hordain Eva

Nom d'utilisateur

dhordaie

Code Officiel

apo-ESISAR

Date de début

Jeudi 14 Octobre 2021 à 17:27

Durée

00:46:07

Votre résultat: 36 / 43

1. Le circuit suivant - Copie

Exact

\sim		-	,	4
COPO	•		- /	
Score	•		1	

Library IEEE; USE IEEE.STD_LOGIC_1164.ALL;

ENTITY TOTO IS PORT (A,B: IN STD LOGIC;

Q:OUT STD LOGIC);

END TOTO;

ARCHITECTURE TITI OF TOTO IS **BEGIN** Q <= A WHEN B='1' ELSE Q; END;

Choix Choix	Réponse	Commentaire
attendu	Reponse	Commentant

- 0 Est synthétisable
- (0) Est non synthétizable
- Est séquentiel synchrone
- Est séquentiel asynchrone
- Est analogique

2. Si aucun signal dans la liste de sensibilité change, alors combien de fois le processus sera exécuté? -Copie

Exact

Score: 1/1

Choix attendu	I	Réponse	Commentaire		
O -	3				

- 1
- Infinity

3. En VHDL, dans un processus, on peut trouver - Copie

Exact

Score: 1/1

Choix	Choix attendu	Réponse	Commentaire
•	-	Des instructions séquentielles	
0	-	Des instances de composant	
0	-	Des instructions concurrentes	
0	-	Une architecture	
0	-	Un autre processus	

4. Quelle est la syntaxe correcte pour l'instruction FOR? - Copie

Faux

Score: 0 / 1

Choix Choix attend	καννές	Commentaire
	label : FOR parameter IN range GENERATE	
	begin	
O -	declarations;	
	concurrent statement	
	END GENERATE label;	
	label : FOR parameter IN range GENERATE	
	declarations;	
O -	begin	
	concurrent statement	
	END GENERATE label;	
O -	label : FOR parameter IN range	

```
GENERATE
declarations;
begin
sequential statement
END GENERATE label;
label : FOR parameter IN range
GENERATE
declarations;
begin
sequential statement
```

END label GENERATE;

5. Pour les instructions concurrentes, quelle réponse ci-dessous est vraie? - Copie

Exact

Score: 1/1

Choix	Choix attendu	Réponse	Commentaire
0	-	The statement is executed once	
0	-	The statement is executed twice	
0	-	The value of left operand is assigned to right operand	
③	-	The statement is executed as many times as the value changes	

6. Quelle réponse est correcte pour définir une boucle FOR? - Copie

Faux

Score: 0 / 1

Choix attendu	Réponse	Commentaire
O -		

```
label
                                   LO<sub>O</sub>P
loop_specification
sequential_statements;
. . . .
END LOOP label;
label : FOR loop_specification
LO<sub>O</sub>P
sequential_statements;
END FOR LOOP;
label
                       FOR
                                   LO<sub>O</sub>P
loop_specification
sequential_statements;
END FOR LOOP;
label : FOR loop specification
LOOP
sequential_statements;
END LOOP label;
```

7. Quelle est la syntaxe correcte pour instancier un paramètre générique? - Copie

Exact

Choix Choix attendu	Réponse	Commentaire
⊙ -	label : component_name GENERIC MAP(parameter_list) PORT MAP(port_list);	
O -	label : component_name GENERIC MAP(parameter_list);	

- \circ label: parameter_name GENERIC MAP(parameter_list) PORT MAP(port_list);
- label: parameter_name GENERIC MAP(parameter_list) PORT MAP(port_list);

8. Dans les quel ordre faut-il mettre les mots clés suivants? - Copie

Exact

Score: 1/1

(noix	Choix attendu	Réponse	Commentaire
-		IF, THEN, ELSIF, THEN, ELSE	
O -		IF, ELSE, THEN, ELSIF, THEN	
O -		IF, ELSIF, THEN, ELSE, THEN	
O -		IF, THEN, ELSE, THEN, ELSIF	

9. Quel circuit est décrit? - Copie

Exact

```
Score: 1/1
LIBRARY IEEE;
USE IEEE.std_logic_1164.all;
ENTITY my_func IS
PORT(x, a, b : IN std_logic;
q : OUT std_logic);
END my_func;
ARCHITECTURE behavior OF my_func IS
SIGNAL s : INTEGER;
BEGIN
WITH s SELECT
   q <= a AFTER 10 ns WHEN 0;
```

```
b AFTER 10 ns WHEN 1;
s <= 0 WHEN x = 0 ELSE
1 WHEN x = '1';
END behavior;
Choix \frac{Choix}{attendu}
                               Réponse
                                                                         Commentaire
               AND gate
               OR gate
```

MUX 2:1

DEMUX 1:2

10. Un processus a une partie déclaration. - Copie

Exact

Score: 1/1

 $Choix \\ \frac{Choix}{attendu}$ Réponse **Commentaire** True

False

11. Quelle réponse est correcte pour définir une boucle FOR? - Copie

Exact

Choix att	hoix endu	Réponse			Commentaire
-	<pre>label loop_spe</pre>	: cificat	FOR ion	LOOP	
	sequential	_stateme	nts;		
	•••				
	END LOOP 1	abel;			

```
label : FOR loop_specification
LOOP
sequential_statements;
END FOR LOOP;
label
                      FOR
                                 LO<sub>O</sub>P
loop_specification
sequential_statements;
END FOR LOOP;
label : FOR loop_specification
L<sub>0</sub>OP
sequential_statements;
END LOOP label;
```

12. Deux compteurs modulo 10 en série divisent la fréquence d'entrée par _____ - Copie

Exact

Score: 1/1

$Choix \frac{Choix}{attendu}$		Réponse	Commentaire
O -	10		
⊚ -	100		
O -	11		
O -	81		

13. Avec le code ci-dessous quel circuit sera conçu? - Copie

Exact

```
Score: 1/1
SIGNAL x : IN BIT;
SIGNAL y : OUT BIT;
SIGNAL clk : IN BIT;
PROCESS (clk)
BEGIN
IF (clk'EVENT and clk = '1')
```

END PROCESS

y <= x;

 $Choix \frac{Choix}{attendu}$ Réponse Commentaire

- Buffer
- Latch
- Flip flop
- Shift Register

14. Laquelle des réponses suivantes correspond à la bonne déclaration d'un paramètre générique? -Copie

Faux

Score: 0 / 1

Choix	Choix attendu	Réponse	Commentaire
0	-	GENERIC (name : type := initial_value);	
②	-	GENERIC (type : name := initial_value);	
0	-	GENERIC (name : type <= initial_value);	
0	-	GENERIC (ype : name <= initial_value);	

15. Pourquoi a-t-on besoin de HDLs malgré l'existence de nombreux langages de programmation? -Copie

Exact

Score: 1/1

Choix	Choix attendu	Réponse	Commentaire
0	-	Traditional programming languages are complex	
0	-	HDLs are complementary to traditional programming languages to complete the design process	
•	-	Some characteristics of digital hardware couldn't be captured by traditional languages	
0	-	HDLs offer more complexity than traditional programming languages.	

16. Le circuit suivant - Copie

Faux

Score: 0 / 1

Library IEEE;

USE IEEE.STD LOGIC 1164.ALL;

ENTITY TOTO IS

PORT (A,B: IN STD LOGIC;

 $Q: OUT STD \overline{LOGIC};$

END TOTO;

ARCHITECTURE TITI OF TOTO IS **BEGIN**

Q <= A WHEN B='1' ELSE NOT A;

END;

Choix	Choix attendu	Réponse	Commentaire
	_	Est synthétisable	
~	-	Est combinatoire	
	-	Est séquentiel synchrone	
	-	Est séquentiel asynchrone	
	_	Est analogique	

17. En VHDL, les instructions séquentielles sont - Copie

		_	_	4
Ľ	X	a	c	t

Score: 3/3

Choix	Choix attendu	Réponse	Commentaire
	_	L'affectation concurrente	
	-	Les instructions WHEN/ELSE et WITH/SELECT	
~	-	L'affectation séquentielle	
~	_	L'affectation de variable immédiate	
~	-	Les instruction IF/THEN/ELSE, CASE/WHEN, WHILE et FOR	

18. S'il y a plus d'un processus dans un code VHDL, comment ces processus sont-ils exécutés? - Copie

Exact

Score: 1/1

Choix	Choix attendu	Renonse	Commentaire
0	-	One after the other	
•	-	Concurrently	
0	-	According to sensitivity list	
0	-	Sequentially	

19. Dans les affectations concurrentes l'ordre des instructions n'importe pas. - Copie

Exact

Score: 1/1

Choix Choix attendu		Réponse	Commentaire
⊙ -	True		
O -	False		

20. Quand un signal est affecté dans un processus, alors sa valeur est mise à jour _____ - Copie

Exact

Score: 1/1

Choix	Choix attendu	Réponse	Commentaire
0	-	Immediately	
0	-	After tow delta cycles	
③	-	At the end of the corresponding process	
0	=	At the end of architecture	

21. Laquelle des réponses ci-dessous utilise une modélisation structurelle? - Copie

Exact

Score: 1/1

(Choix attendu	Réponse	Commentaire
(⊙ -	The structure of circuit	
(o -	Behavior of circuit on different inputs	
(o -	Data flow form input to output	
() <u>-</u>	Functional structure	

22. Quelle fonction logique est décrite dans le code ci-dessous? - Copie

Exact

```
Score: 1/1
```

```
ARCHITECTURE my_func OF my_logic IS
```

begin

```
process(a, b, y)
```

begin

```
IF(a = ^{\circ}0^{\circ} and b = ^{\circ}0^{\circ}) THEN
```

```
y <= '0';
ELSIF (a = '1' and b= '1') THEN
    y<= '0';
ELSE y <= '1';
END if;
END process;
END my_func;
```

Choix Choix attendu	1	Réponse	Commentaire
O -	AND		

- (XOR
- OR
- **XNOR**

23. Quelle est la différence entre un SIGNAL et une VARIABLE? - Copie

Exact

Choix	Choix attendu	Réponse	Commentaire
0	-	The value of SIGNAL never varies whereas VARIABLE can change its value	
0	-	SIGNAL can be used for input or output whereas VARIABLE acts as intermediate signals	
0	-	SIGNAL depends upon VARIABLE for various operations	
•	-	SIGNAL is global and VARIABLE is local to the process in which it is declared	

Exact

Score: 1/1

Choix attendu		Réponse 1	Commentaire
0	-	Enable signal	
0	-	Data input signal	
•	-	Clock signal	
0	-	Output signal	
25. L	e circuit s	suivant - Copie	
Faux	K		
Score	e:1/2		
Libra	ry IEEE;		
USE	IEEE.STI	D_LOGIC_1164.ALL;	
PORT Q : O		O IS N STD_LOGIC; LOGIC);	
BEGI PROC BEGI IF A= Q END	N CESS (A,I N '1' THEN <= B; IF; PROCES	I	
Choi	Choix ^x attendu	Réponse 1	Commentaire
~	-	Est synthétisable	
₩	-	Est combinatoire	
	-	Est séquentiel synchrone Est séquentiel asynchrone	
	-	Est analogique	

26. Un process est une instruction ______. - Copie

ī	7	_			
Н	٦	а	u	ΙX	

Score: 0 / 1

Choix	Choix attendu		Commentaire
0	-	Concurrent	
0	-	Sequential	
•	-	Delay	
0	_	Both concurrent and sequential	

27. Quelle syntaxe est correcte pour une instruction WAIT ON? - Copie

Exact

Score: 1/1

Choix	Choix attendu	Réponse	Commentaire
0	-	WAIT ON signal_assignments;	
0	-	WAIT ON boolean_condition;	
③	-	WAIT ON signal_list;	
0	_	WAIT ON time_expression;	

28. Une entité ne peut pas être associée à plusieurs architectures. - Copie

Exact

Choix Choix attendu	1	Réponse		Commentaire
O -	True			
	False			

29. Un UNSIGNED est toujours positif ou nul. - Copie

\mathbf{E}	X	ล	c	t
_	Δ	u	·	ı

Score: 1/1

Choix attendu	Réponse	Commentaire
-		

- True (
- False

30. Quelle sorte d'instruction est le IF? - Copie

Exact

Score: 1/1

Choix attendu	I	Réponse	Commentaire
O -	Concurrent		

- Sequential
- Assignment
- Selected assignment

31. Quelle est la principale utilisation des paramètres génériques? - Copie

Exact

Choix	Choix attendu	Réponse	Commentaire
0	-	Defining constant type	
0	-	Defining constant type	
•	_	Reusability	

Using constant type within the entity

32.	Un	process	est	une	instruction	Co	pie

Faux

Score: 0 / 1

Choix	Choix attendu	Réponse	Commentaire
0	-	Concurrent	
0	-	Sequential	
•	-	Delay	
0	-	Both concurrent and sequential	

33. Une variable y est de type STD_LOGIC_VECTOR sur 4 bits, si vous voulez lui affecter 1001, alors quelle instruction d'affectation faut-il utiliser? - Copie

Exact

Score: 1/1

Choix	Choix attendu	Réponse	Commentaire
0	-	y <= "1001"	
•	-	y := "1001"	
0	-	y <= '1', '0', '0', '1'	
0	_	y => "1001"	

34. L'instruction generate est généralement associée à une modélisation ______. - Copie

Exact

Choix attendu	Réponse	Commentaire
Cnoix attendu	Reponse	Comment

○ -	Behavioral
-----	------------

- Data flow
- Structural
- Behavioral and data flow

35. L'opérateur '&' est l'opérateur _____. - Copie

Exact

Score: 1/1

(noix	hoix endu Réponse	Commentaire
0 -	Logical AND operator	
O -	Bitwise AND operator	
O -	Arithmetic addition operator	
	Concatenation operator	

36. Quelle est la bonne déclaration de la bibliothèque et et du paquetage? - Copie

Exact

Choix Choix attendu	Réponse	Commentaire
0	LIBRARY library_name;	
-	<pre>USE package_name.parts;</pre>	
	LIBRARY package name.parts;	
O -	LIBRARY library_name;	
O -	- -	
	<pre>USE library_name;</pre>	

LIBRARY

library_name.package_name.parts

LIBRARY library_name; (

USE library_name.package_name.parts;

37. Quel mot clé suivant n'est pas associé à l'instruction IF? - Copie

Exact

Score: 1/1

Choix attendu	Réponse	Commentaire
O - ELSE		
O - THEN		
O - ELSIF		

38. Quelle porte logique le code suivant représente-t-il? - Copie

Exact

Score: 1/1

WITH ab SELECT

y <= 1 WHEN "11"; WHEN OTHERS;

Choix	Choix attendu		Réponse		Commentaire
O	-	And gate			
0	-	Or gate			
0	-	Not gate			
0	-	Nand gate			

39. Une boucle FOR utilise un index de boucle, le type de cet index est ______ - Copie

Exact

Score: 1/1

Choix attendu	Réponse	Commentaire
attenuu		

- STD_LOGIC_VECTOR
- BIT_VECTOR
- INTEGER
- **REAL**

40. Quelle sera la valeur de x? - Copie

Exact

Score: 1/1

SIGNAL x : UNSIGNED (3 DOWNTO 0); x <= "1101";

Choix attendu	1	Réponse	Commentaire
○ -	9		

- -5
- (0) 13

Note : cet exercice est configuré pour ne pas montrer les bonnes réponses.

Votre résultat: 36 / 43

Enseignants: Beroulle Vincent | Achard Francois | Polychronou Nikolaos Foivos | Kchaou Afef Créé avec Chamilo © 2021

×



Messagerie (déconnecté)