

- [Page d'accueil](#)

- [Mes cours](#)
- [Agenda perso](#)
- [Ma progression](#)
- [Réseau social](#)



[Mersali Bilal](#)

Bilal.Mersali@grenoble-inp.org

○

○ [Boîte de réception Mes certificats Quitter](#)

<<



-  [CE312- CE318 - Architecture matérielle](#)
- [Exercices](#)
- Exercices

1 tentatives restantes

[Nouvelle tentative](#)

Sauvegardé.



QCM6 CE312 Examen : Résultat

Nom

Mersali Bilal

Nom d'utilisateur

mersalib

Code Officiel

apo-ESISAR

Date de début

Mardi 12 Octobre 2021 à 19:30

Durée

00 : 33 : 23

Votre résultat: 38 / 45

1. Dans un registre SISO, la donnée de _____ est observée par le circuit.

Faux

Score : 0 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Last flip-flop	
<input checked="" type="radio"/>	-	First flip-flop	
<input type="radio"/>	-	All flip-flops	
<input type="radio"/>	-	No flip-flop	

2. Dans un registre à décalage PIPO, les sorties sont prises _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Using the Q output of the first flip-flop	
<input type="radio"/>	-	Using the Q output of the last flip-flop	
<input type="radio"/>	-	Using the Q output of the second flip-flop	
<input checked="" type="radio"/>	-	Using the Q output of each flip-flop	

3. Quelle fonction est utilisée pour instancier un paramètre générique dans un processus? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Port map()	
<input type="radio"/>	-	Generic()	
<input checked="" type="radio"/>	-	Generic map()	
<input type="radio"/>	-	Port	

4. Lequel des cas suivants n'est pas un circuit combinatoire? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Adder	
<input type="radio"/>	-	Code convertor	
<input type="radio"/>	-	Multiplexer	
<input checked="" type="radio"/>	-	Counter	

5. Quel circuit est décrit? - Copie

Exact

Score : 1 / 1

LIBRARY IEEE;

USE IEEE.std_logic_1164.all;

ENTITY my_func **IS**

PORT(x, a, b : **IN** std_logic;

```

q : OUT std_logic);

END my_func;

ARCHITECTURE behavior OF my_func IS

SIGNAL s : INTEGER;

BEGIN

WITH s SELECT

    q <= a AFTER 10 ns WHEN 0;

    b AFTER 10 ns WHEN 1;

s <= 0 WHEN x = '0' ELSE

1 WHEN x = '1';

END behavior;

```

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	AND gate	
<input type="radio"/>	-	OR gate	
<input checked="" type="radio"/>	-	MUX 2:1	
<input type="radio"/>	-	DEMUX 1:2	

6. Le circuit suivant - Copie

Exact

Score : 2 / 2

```

Library IEEE;

USE IEEE.STD_LOGIC_1164.ALL;

ENTITY TOTO IS
PORT (A,B : IN STD_LOGIC;
Q : OUT STD_LOGIC);
END TOTO;

ARCHITECTURE TITI OF TOTO IS
BEGIN

```

```

PROCESS
BEGIN
WAIT UNTIL RISING_EDGE (B);
Q <= A;
END PROCESS;
END;

```

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="checkbox"/>	-	Est synthétisable	
<input type="checkbox"/>	-	Est combinatoire	
<input checked="" type="checkbox"/>	-	Est séquentiel synchrone	
<input type="checkbox"/>	-	Est séquentiel asynchrone	
<input type="checkbox"/>	-	Est analogique	

7. Si aucun signal dans la liste de sensibilité change, alors combien de fois le processus sera exécuté? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	3	
<input type="radio"/>	-	2	
<input checked="" type="radio"/>	-	1	
<input type="radio"/>	-	Infinity	

8. Un process est une instruction _____. - Copie

Faux

Score : 0 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Concurrent	

- ☒ - Sequential
- ☐ - Delay
- ☐ - Both concurrent and sequential

9. Quelle syntaxe est correcte pour une instruction WAIT ON? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	WAIT ON signal_assignments;	
<input type="radio"/>	-	WAIT ON boolean_condition;	
<input checked="" type="radio"/>	-	WAIT ON signal_list;	
<input type="radio"/>	-	WAIT ON time_expression;	

10. Quelle est la bonne syntaxe pour la déclaration d'un processus? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	<pre> {Label :} PROCESS {process_declaration_part}; sensitivity_list; BEGIN sequential_statements; END PROCESS {Label}; </pre>	

PROCESS {sensitivity_list}

{process_declaration_part}



-

BEGIN

sequential_statements;

END PROCESS {Label};

{Label :} PROCESS

{process_declaration_part}



-

BEGIN

sensitivity_list;

sequential_statements;

END PROCESS;

{Label :} PROCESS
{sensitivity_list}

{process_declaration_part}



-

BEGIN

sequential_statements;

END PROCESS {Label};

11. Quelle est la signification de VHDL? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Verilog Hardware Description Language	
<input type="radio"/>	-	Very High speed Description Language	
<input type="radio"/>	-	Variable Hardware Description Language	



-

Very high speed Hardware Description
Language

12. Si a et b sont des entrées de type STD_LOGIC_VECTOR, alors l'instruction correcte est - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	x <= a.b	
<input checked="" type="radio"/>	-	x <= a OR b	
<input type="radio"/>	-	x <= a + b	
<input type="radio"/>	-	x <= a && b	

13. Quelle sera la valeur de x? - Copie

Exact

Score : 1 / 1

SIGNAL x : **UNSIGNED** (3 **DOWNTO** 0);

x <= "1101";

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	9	
<input type="radio"/>	-	5	
<input type="radio"/>	-	-5	
<input checked="" type="radio"/>	-	13	

14. Plus d'un paramètre générique peut être défini dans une seule entité. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	True	
<input type="radio"/>	-	False	

15. La modélisation stucturelle est similaire à _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Boolean relations of the circuit	
<input checked="" type="radio"/>	-	Schematic block diagram of the circuit	
<input type="radio"/>	-	Timing relations of the circuit	
<input type="radio"/>	-	Components of the circuit	

16. Avec un reset asynchrone, le reset est actif indépendamment de _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Enable signal	

- ☐ - Data input signal
- ☒ - Clock signal
- ☐ - Output signal

17. Avec le code ci-dessous quel circuit sera conçu? - Copie

Exact

Score : 1 / 1

SIGNAL x : **IN BIT**;

SIGNAL y : **OUT BIT**;

SIGNAL clk : **IN BIT**;

PROCESS (clk)

BEGIN

IF (clk'EVENT and clk = '1')

y <= x;

END PROCESS

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Buffer	
<input type="radio"/>	-	Latch	
<input checked="" type="radio"/>	-	Flip flop	
<input type="radio"/>	-	Shift Register	

18. En VHDL, dans un processus, on peut trouver - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	Des instructions séquentielles	
<input type="radio"/>	-	Des instances de composant	
<input type="radio"/>	-	Des instructions concurrentes	
<input type="radio"/>	-	Une architecture	
<input type="radio"/>	-	Un autre processus	

19. Si a et b sont des entrées de type STD_LOGIC_VECTOR, alors l'instruction correcte est - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	x <= a.b	
<input checked="" type="radio"/>	-	x <= a OR b	
<input type="radio"/>	-	x <= a + b	
<input type="radio"/>	-	x <= a && b	

20. Laquelle des réponses ci-dessous est la bonne syntaxe pour convertir l'entier p en un nombre signé de 'b' bits (avec le paquetage numeric_std)? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
-------	---------------	---------	-------------

- ☐ - `to_integer_signed(p,b);`
- ☐ - `to_signed_integer(p,b);`
- ☒ - `to_signed(p,b);`
- ☐ - `to_signed_p(b);`

21. Un composant à 3 ports : 2 entrées a et b et une sortie y. Laquelle des instructions suivantes utilise l'instanciation par position de ce composant?
- Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	<code>LABEL : my_component PORT MAP (l, m, n);</code>	
<input type="radio"/>	-	<code>LABEL : my_component PORT MAP (y, a);</code>	
<input type="radio"/>	-	<code>LABEL : my_component PORT MAP (l => a, m => b, n => y);</code>	
<input type="radio"/>	-	<code>LABEL : my_component PORT MAP(a, b, y=> a);</code>	

22. Une variable est affectée dans un processus, sa nouvelle valeur sera disponible _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	After one delta cycle	

- ☒ - Immediately
- ☐ - At the end of a process
- ☐ - At the end of architecture

23. Dans les affectations concurrentes l'ordre des instructions n'importe pas. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	True	
<input type="radio"/>	-	False	

24. Quelle est la bonne syntaxe pour la déclaration de l'entité? - Copie

Faux

Score : 0 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	ENTITY entity_name IS PORT (signal_names : signal_modes; signal_names : signal_modes); END entity_name;	
<input type="radio"/>	-	ENTITY entity_name PORT (signal_names : signal_modes; signal_names : signal_modes); END ENTITY;	

ENTITY entity_name **IS**

PORT port_name

(signal_names : signal_modes
signal_type;

signal_names : signal_modes
signal_type);

END entity_name;

ENTITY entity_name

PORT port_name

(signal_names : signal_modes;

signal_names : signal_modes);

END ENTITY;

25. Que signifie RTL? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Register transfer language	
<input type="radio"/>	-	Register transfer logic	
<input checked="" type="radio"/>	-	Register transfer level	
<input type="radio"/>	-	Resistor-transistor logic	

26. Quelle sera la valeur de Z dans le code ci-dessous? - Copie

Exact

Score : 1 / 1

```

ENTITY case_1 IS

Port (a, b, c, y : IN INTEGER range 0 TO 31

z : OUT INTEGER range 0 TO 31)

ARCHITECTURE example OF case_1 IS

BEGIN

y <= 2;

a <= 4;

b <= 5;

c <=6;

PROCESS(a, b, c, y)

BEGIN

CASE y+1 IS

WHEN 1 =>

z <= a;

WHEN 2 =>

z <= b;

WHEN 3 =>

z <= c;

WHEN OTHERS =>

Z <= 0;

END CASE;

END PROCESS;

END example;

```

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	2	
<input type="radio"/>	-	4	

☐ - 5

☒ - 6

27. Le circuit suivant - Copie

Faux

Score : 1 / 2

Library IEEE;

USE IEEE.STD_LOGIC_1164.ALL;

```
ENTITY TOTO IS
PORT ( A,B : IN STD_LOGIC;
Q : OUT STD_LOGIC);
END TOTO;
```

```
ARCHITECTURE TITI OF TOTO IS
BEGIN
PROCESS (A,B)
BEGIN
IF A='1' THEN
    Q <= B;
ELSE
    Q <= '0';
END IF;
END PROCESS;
END;
```

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="checkbox"/>	-	Est synthétisable	
<input type="checkbox"/>	-	Est combinatoire	
<input type="checkbox"/>	-	Est séquentiel synchrone	
<input checked="" type="checkbox"/>	-	Est séquentiel asynchrone	
<input type="checkbox"/>	-	Est analogique	

28. Un UNSIGNED est toujours positif ou nul. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
-------	---------------	---------	-------------

- ☒ - True
- ☐ - False

29. Avec un reset synchrone, le reset est actif en fonction de _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Enable signal	
<input type="radio"/>	-	Data input signal	
<input checked="" type="radio"/>	-	Clock signal	
<input type="radio"/>	-	Output signal	

30. En VHDL, les instructions concurrentes sont - Copie

Exact

Score : 3 / 3

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="checkbox"/>	-	L'affectation permanente	
<input checked="" type="checkbox"/>	-	Les instructions WHEN/ELSE et WITH/SELECT	
<input checked="" type="checkbox"/>	-	L'affectation de signal avec un délai (after...)	
<input type="checkbox"/>	-	L'affectation de variable immédiate	
<input type="checkbox"/>	-	Les instruction IF/THEN/ELSE, CASE/WHEN, WHILE et FOR	

31. Quand un signal est affecté dans un processus, alors sa valeur est mise à jour _____ - Copie

Faux

Score : 0 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Immediately	
<input checked="" type="radio"/>	-	After tow delta cycles	
<input type="radio"/>	-	At the end of the corresponding process	
<input type="radio"/>	-	At the end of architecture	

32. Les types SIGNED et UNSIGNED sont définis dans quel paquetage? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	std_logic_1164 package	
<input type="radio"/>	-	std_logic package	
<input checked="" type="radio"/>	-	numeric_std package	
<input type="radio"/>	-	standard package	

33. Avec un reset asynchrone, le reset est actif indépendamment de _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Enable signal	

- ☐ - Data input signal
- ☒ - Clock signal
- ☐ - Output signal

34. Quelle est la principale utilisation des paramètres génériques? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Defining constant type	
<input type="radio"/>	-	Defining constant type	
<input checked="" type="radio"/>	-	Reusability	
<input type="radio"/>	-	Using constant type within the entity	

35. La différence entre les simulateurs et les outils de synthèses est _____ - Copie

Faux

Score : 0 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Simulators are used to check the performance of circuit and Synthesis tools are for the fabrication of circuits	
<input type="radio"/>	-	Simulators and Synthesis tools works exactly same	
<input checked="" type="radio"/>	-	Simulators are used just to check basic functionality of the circuit and Synthesis tools	

includes timing constraints and other factors
along with simulation

- ☐ - Simulation finds the error in the code and
Synthesis tool corrects the code

36. Dans les quel ordre faut-il mettre les mots clés suivants? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	IF, THEN, ELSIF, THEN, ELSE	
<input type="radio"/>	-	IF, ELSE, THEN, ELSIF, THEN	
<input type="radio"/>	-	IF, ELSIF, THEN, ELSE, THEN	
<input type="radio"/>	-	IF, THEN, ELSE, THEN, ELSIF	

37. Laquelle des réponses ci-dessous est la bonne syntaxe pour convertir l'entier p en un nombre signé de 'b' bits (avec le paquetage numeric_std)? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	to_integer_signed(p,b);	
<input type="radio"/>	-	to_signed_integer(p,b);	
<input checked="" type="radio"/>	-	to_signed(p,b);	
<input type="radio"/>	-	to_signed_p(b);	

38. Le circuit suivant - Copie

Exact

Score : 2 / 2

Library IEEE;

USE IEEE.STD_LOGIC_1164.ALL;

```
ENTITY TOTO IS
PORT (A,B : IN STD_LOGIC;
Q : OUT STD_LOGIC);
END TOTO;
```

```
ARCHITECTURE TITI OF TOTO IS
BEGIN
PROCESS
BEGIN
WAIT UNTIL RISING_EDGE (B);
Q <= A;
END PROCESS;
END;
```

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="checkbox"/>	-	Est synthétisable	
<input type="checkbox"/>	-	Est combinatoire	
<input checked="" type="checkbox"/>	-	Est séquentiel synchrone	
<input type="checkbox"/>	-	Est séquentiel asynchrone	
<input type="checkbox"/>	-	Est analogique	

39. Laquelle des réponses ci-dessous correspond à une mauvaise déclaration d'un nouveau type de donnée. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	TYPE my_logic IS RANGE 0 to 100;	
<input type="radio"/>	-	TYPE my_logic IS ('0', '1', '2');	
<input type="radio"/>	-	TYPE my_logic IS ARRAY (0 TO 3) OF BIT;	



-

TYPE my_logic IS <0 TO 20 >

40. La différence entre les simulateurs et les outils de synthèses est _____ - Copie

Faux

Score : 0 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Simulators are used to check the performance of circuit and Synthesis tools are for the fabrication of circuits	
<input type="radio"/>	-	Simulators and Synthesis tools works exactly same	
<input checked="" type="radio"/>	-	Simulators are used just to check basic functionality of the circuit and Synthesis tools includes timing constraints and other factors along with simulation	
<input type="radio"/>	-	Simulation finds the error in the code and Synthesis tool corrects the code	

Note : cet exercice est configuré pour ne pas montrer les bonnes réponses.

Votre résultat: 38 / 45

[Retour à la page d'accueil](#)

Enseignants : [Berouille Vincent](#) | [Achard Francois](#) | [Polychronou Nikolaos Foivos](#) | [Kchaou Afef](#)

[Créé avec Chamilo](#) © 2021



●
Messagerie (déconnecté)