

1. Une boucle FOR est initialisée comme indiqué ci-dessous, au total combien d'itérations seront réalisées? - Copie

Exact

Score : 1 / 1

FOR i IN 0 TO 5 LOOP

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	3	
<input type="radio"/>	-	4	
<input type="radio"/>	-	5	
<input checked="" type="radio"/>	-	6	

2. Dans un registre SISO, la donnée de _____ est observée par le circuit.

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	Last flip-flop	
<input type="radio"/>	-	First flip-flop	
<input type="radio"/>	-	All flip-flops	
<input type="radio"/>	-	No flip-flop	

3. Un UNSIGNED est toujours positif ou nul. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	True	
<input type="radio"/>	-	False	

4. La boucle FOR n'est pas synthétizable si elle contient une instruction ____ . - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	WHEN	
<input type="radio"/>	-	THEN	
<input checked="" type="radio"/>	-	WAIT	
<input type="radio"/>	-	IF	

5. Une entité ne peut pas être associée à plusieurs architectures. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	True	
<input checked="" type="radio"/>	-	False	

6. Pour le code ci-dessous, quelle est la bonne instruction d'affectation? - Copie

Exact

Score : 1 / 1

SIGNAL x: STD_LOGIC;

SIGNAL y: STD_LOGIC_VECTOR(3 DOWNT0 0);

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	y <= (1 => '1', OTHERS => '0');	
<input type="radio"/>	-	y := "0100";	
<input type="radio"/>	-	y => "0100";	
<input type="radio"/>	-	y => x;	

7. Dans quelle partie du code VHDL les paramètres génériques sont-ils déclarés? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Package declaration	
<input checked="" type="radio"/>	-	Entity	
<input type="radio"/>	-	Architecture	
<input type="radio"/>	-	Configurations	

8. Laquelle des réponses ci-dessous est la bonne syntaxe pour convertir l'entier p en un nombre signé de 'b' bits (avec le paquetage numeric_std)? - Copie

Exact

Score : 1 / 1

Choix	Choix	Réponse	Commentaire
-------	-------	---------	-------------

attendu

- ☐ - `to_integer_signed(p,b);`
- ☐ - `to_signed_integer(p,b);`
- ☒ - `to_signed(p,b);`
- ☐ - `to_signed_p(b);`

9. Une variable y est de type STD_LOGIC_VECTOR sur 4 bits, si vous voulez lui affecter 1001, alors quelle instruction d'affectation faut-il utiliser? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	<code>y <= "1001"</code>	
<input checked="" type="radio"/>	-	<code>y := "1001"</code>	
<input type="radio"/>	-	<code>y <= '1', '0', '0', '1'</code>	
<input type="radio"/>	-	<code>y => "1001"</code>	

10. Dans les affectations concurrentes l'ordre des instructions n'importe pas. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	True	
<input type="radio"/>	-	False	

11. Quelle est la bonne méthode pour déclarer un signal x de type SIGNED comme une entrée dans un entité? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	SIGNAL x : IN SIGNED;	
<input type="radio"/>	-	SIGNAL x : SIGNED;	
<input checked="" type="radio"/>	-	SIGNAL x : IN SIGNED (7 DOWNT0 0);	
<input type="radio"/>	-	SIGNAL x : IN SIGNED_VECTOR (7 DOWNT0 0);	

12. Sur quel aspect, les HDLs diffèrent des langages de programmation? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	No aspect; both are same	
<input checked="" type="radio"/>	-	HDLs describe hardware rather than executing a program on a computer	
<input type="radio"/>	-	HDLs describe software and not hardware	
<input type="radio"/>	-	Other computer programming languages have more complexity	

13. Un processus contient - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	toujours une instruction WAIT.	
<input type="radio"/>	-	toujours une liste de sensibilité.	
<input type="radio"/>	-	obligatoirement soit une ou plusieurs instructions WAIT, soit une liste de sensibilité, soit les deux.	
<input type="radio"/>	-	toujours une liste de sensibilité et éventuellement une ou plusieurs instructions WAIT.	
<input checked="" type="radio"/>	-	obligatoirement soit une instruction WAIT, soit une liste de sensibilité, mais jamais les deux.	

14. A quoi servent les cycles delta dans les simulations VHDL? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	To create delays in simulation	
<input type="radio"/>	-	To assign values to signals	
<input checked="" type="radio"/>	-	To order some events	
<input type="radio"/>	-	Evaluate assignment statements	

15. Quelle sera la valeur de y après l'exécution du code ci-dessous? - Copie

Exact

Score : 1 / 1

Library ieee;

```

USE ieee.std_logic_1164.all;

USE ieee.numeric_std.all;

...

SIGNAL m : UNSIGNED (3 DOWNTO 0);

SIGNAL n : UNSIGNED (3 DOWNTO 0);

SIGNAL y : STD_LOGIC_VECTOR (7 DOWNTO 0);

y <= STD_LOGIC_VECTOR ((m+n), 8);

...

```

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	8- bit STD_LOGIC_VECTOR m+n	
<input type="radio"/>	-	8- bit UNSIGNED m+n	
<input type="radio"/>	-	4- bit STD_LOGIC m+n	
<input type="radio"/>	-	Error	

16. Quelle ligne correspond à une détection d'un front montant? - Copie Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	IF (clk'EVENT AND clk = '0')	
<input checked="" type="radio"/>	-	IF (clk'EVENT AND clk = '1')	
<input type="radio"/>	-	IF (clk'EVENT OR clk = '0')	
<input type="radio"/>	-	IF (clk'EVENT OR clk = '1')	

17. Quelle sera la valeur de y après l'exécution du code ci-dessous? - Copie

Exact

Score : 1 / 1

Library ieee;

USE ieee.std_logic_1164.all;

USE ieee.numeric_std.all;

...

SIGNAL m : UNSIGNED (3 DOWNTO 0);

SIGNAL n : UNSIGNED (3 DOWNTO 0);

SIGNAL y : STD_LOGIC_VECTOR (7 DOWNTO 0);

y <= STD_LOGIC_VECTOR ((m+n), 8);

...

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	8- bit STD_LOGIC_VECTOR m+n	
<input type="radio"/>	-	8- bit UNSIGNED m+n	
<input type="radio"/>	-	4- bit STD_LOGIC m+n	
<input type="radio"/>	-	Error	

18. Quelle sorte d'instruction est le IF? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Concurrent	
<input checked="" type="radio"/>	-	Sequential	

- ☐ - Assignment
- ☐ - Selected assignment

19. L'instruction WAIT UNTIL fait se suspendre le process _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	When a signal changes value	
<input checked="" type="radio"/>	-	Until a condition is true	
<input type="radio"/>	-	For a specific time period	
<input type="radio"/>	-	When either a signal changes its value or a condition comes true	

20. La boucle FOR n'est pas synthétizable si elle contient une instruction _____ . - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	WHEN	
<input type="radio"/>	-	THEN	
<input checked="" type="radio"/>	-	WAIT	
<input type="radio"/>	-	IF	

21. Laquelle des réponses suivantes correspond à la bonne déclaration d'un

paramètre générique? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	GENERIC (name : type := initial_value);	
<input type="radio"/>	-	GENERIC (type : name := initial_value);	
<input type="radio"/>	-	GENERIC (name : type <= initial_value);	
<input type="radio"/>	-	GENERIC (ype : name <= initial_value);	

22. Une variable est affectée dans un processus, sa nouvelle valeur sera disponible _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	After one delta cycle	
<input checked="" type="radio"/>	-	Immediately	
<input type="radio"/>	-	At the end of a process	
<input type="radio"/>	-	At the end of architecture	

23. Que signifie RTL? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
-------	---------------	---------	-------------

- ☐ - Register transfer language
- ☐ - Register transfer logic
- ☒ - Register transfer level
- ☐ - Resistor-transistor logic

24. Pour le code ci-dessous, quelle est la bonne instruction d'affectation? - Copie

Exact

Score : 1 / 1

SIGNAL x: STD_LOGIC;

SIGNAL y: STD_LOGIC_VECTOR(3 DOWNT0 0);

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	y <= (1 => '1', OTHERS => '0');	
<input type="radio"/>	-	y := "0100";	
<input type="radio"/>	-	y => "0100";	
<input type="radio"/>	-	y => x;	

25. Quelle ligne correspond à une détection d'un front montant? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	IF (clk'EVENT AND clk = '0')	

- ☒ - IF (clk'EVENT AND clk = '1')
- ☐ - IF (clk'EVENT OR clk = '0')
- ☐ - IF (clk'EVENT OR clk = '1')

26. Quelle syntaxe est correcte pour une instruction WAIT ON? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	WAIT ON signal_assignments;	
<input type="radio"/>	-	WAIT ON boolean_condition;	
<input checked="" type="radio"/>	-	WAIT ON signal_list;	
<input type="radio"/>	-	WAIT ON time_expression;	

27. Le code ci-dessous est une implémentation de _____ - Copie

Exact

Score : 1 / 1

```

ARCHITECTURE my_circuit OF my_logic IS

BEGIN

WITH ab SELECT

y <= x0 WHEN "00";

x1 WHEN "01";

x2 WHEN "10";

x3 WHEN "11";

END my_circuit;

```

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	4 to 1 MUX	
<input type="radio"/>	-	1 to 4 DEMUX	
<input type="radio"/>	-	8 to 1 MUX	
<input type="radio"/>	-	1 to 8 DEMUX	

28. Quelle est la différence entre un SIGNAL et une VARIABLE? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	The value of SIGNAL never varies whereas VARIABLE can change its value	
<input type="radio"/>	-	SIGNAL can be used for input or output whereas VARIABLE acts as intermediate signals	
<input type="radio"/>	-	SIGNAL depends upon VARIABLE for various operations	
<input checked="" type="radio"/>	-	SIGNAL is global and VARIABLE is local to the process in which it is declared	

29. Quand un signal est affecté dans un processus, alors sa valeur est mise à jour _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
-------	---------------	---------	-------------

- ☐ - Immediately
- ☐ - After tow delta cycles
- ☒ - At the end of the corresponding process
- ☐ - At the end of architecture

30. Le circuit suivant - Copie

Exact

Score : 1 / 1

```
Library IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
```

```
ENTITY TOTO IS
PORT ( A,B : IN STD_LOGIC;
Q : OUT STD_LOGIC);
END TOTO;
```

```
ARCHITECTURE TITI OF TOTO IS
BEGIN
Q <= A WHEN B='1' ELSE Q;
END;
```

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Est synthétisable	
<input checked="" type="radio"/>	-	Est non synthétizable	
<input type="radio"/>	-	Est séquentiel synchrone	
<input type="radio"/>	-	Est séquentiel asynchrone	
<input type="radio"/>	-	Est analogique	

31. Lequel des cas suivants n'est pas un circuit combinatoire? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Adder	
<input type="radio"/>	-	Code convertor	
<input type="radio"/>	-	Multiplexer	
<input checked="" type="radio"/>	-	Counter	

32. L'instruction WAIT UNTIL fait se suspendre le process _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	When a signal changes value	
<input checked="" type="radio"/>	-	Until a condition is true	
<input type="radio"/>	-	For a specific time period	
<input type="radio"/>	-	When either a signal changes its value or a condition comes true	

33. L'instruction concurrente SELECT est équivalente à l'instruction séquentielle _____ . - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	If else	

- ☐ - Loop
- ☐ - Wait
- ☒ - Case

34. Quelle fonction logique est décrite dans le code ci-dessous? - Copie

Exact

Score : 1 / 1

ARCHITECTURE my_func **OF** my_logic **IS**

begin

process(a, b, y)

begin

IF(a = '0' and b = '0') **THEN**

y <= '0';

ELSIF (a = '1' and b= '1') **THEN**

y<= '0';

ELSE y <= '1';

END if;

END process;

END my_func;

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	AND	
<input checked="" type="radio"/>	-	XOR	
<input type="radio"/>	-	OR	
<input type="radio"/>	-	XNOR	

35. Quel mot clé suivant n'est pas associé à l'instruction IF? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	ELSE	
<input type="radio"/>	-	THEN	
<input type="radio"/>	-	ELSIF	
<input checked="" type="radio"/>	-	WHEN	

36. Le circuit suivant - Copie

Exact

Score : 2 / 2

Library IEEE;

USE IEEE.STD_LOGIC_1164.ALL;

ENTITY TOTO IS
PORT (A,B : IN STD_LOGIC;
Q : OUT STD_LOGIC);
END TOTO;

ARCHITECTURE TITI OF TOTO IS
BEGIN
PROCESS
BEGIN
WAIT UNTIL RISING_EDGE (B);
Q <= A;
END PROCESS;
END;

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="checkbox"/>	-	Est synthétisable	
<input type="checkbox"/>	-	Est combinatoire	
<input checked="" type="checkbox"/>	-	Est séquentiel synchrone	
<input type="checkbox"/>	-	Est séquentiel asynchrone	

☐ - Est analogique

37. Le code structurel d'un additionneur sur 4 bits est donné ci-dessous. Si on veut convertir ce composant en additionneur sur 8 bits que faut-il changer? - Copie

Exact

Score : 1 / 1

COMPONENT adder **IS**

GENERIC (n : **INTEGER** := **3**);

PORT(input : **IN** **BIT_VECTOR**(n **DOWNTO** **0**);

output : **OUT** **BIT_VECTOR**(n **DOWNTO** **0**));

END COMPONENT;

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	n	
<input type="radio"/>	-	input	
<input type="radio"/>	-	output	
<input type="radio"/>	-	component	

38. La différence entre les simulateurs et les outils de synthèses est _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	Simulators are used to check the performance of circuit and Synthesis tools are for the fabrication of circuits	

- ☐ - Simulators and Synthesis tools works exactly same
- ☐ - Simulators are used just to check basic functionality of the circuit and Synthesis tools includes timing constraints and other factors along with simulation
- ☐ - Simulation finds the error in the code and Synthesis tool corrects the code

39. Le code structurel d'un additionneur sur 4 bits est donné ci-dessous. Si on veut convertir ce composant en additionneur sur 8 bits que faut-il changer? - Copie

Exact

Score : 1 / 1

COMPONENT adder **IS**

GENERIC (n : **INTEGER** := 3);

PORT(input : **IN BIT_VECTOR**(n **DOWNTO** 0);

output : **OUT BIT_VECTOR**(n **DOWNTO** 0));

END COMPONENT;

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	n	
<input type="radio"/>	-	input	
<input type="radio"/>	-	output	
<input type="radio"/>	-	component	

40. En VHDL, dans une architecture avant le mot-clé BEGIN, on peut trouver - Copie

Exact

Score : 2 / 2

ARCHITECTURE TOTO OF TITI IS

-- <===ICI ===

BEGIN

END

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="checkbox"/>	-	Des déclarations de composants	
<input type="checkbox"/>	-	Des instances de composant	
<input checked="" type="checkbox"/>	-	Des déclarations de signaux internes	
<input type="checkbox"/>	-	Des instructions séquentielles et/ou concurrentes	

Note : cet exercice est configuré pour ne pas montrer les bonnes réponses.

Votre résultat: 42 / 42

[Retour à la page d'accueil](#)

Enseignants : [Berouille Vincent](#) | [Achard Francois](#) | [Polychronou Nikolaos Foivos](#) | [Kchaou Afef](#)

[Créé avec Chamilo](#) © 2021

x

x

●
Messagerie (déconnecté)