



-  [109](#)
-  [7](#)

- [Page](#)

[d'accueil](#)

- [Mes cours](#)
- [Agenda perso](#)
- [Ma progression](#)
- [Réseau social](#)

- [19](#)



-



-

[Dechambre Samuel](#)

Samuel.Dechambre@grenoble-inp.org

-

- [Boîte de réception Mes certificats Quitter](#)

<<



-  [CE312- CE318 - Architecture matérielle](#)
- [Exercices](#)
- Résultat



QCM6 CE312 Examen : Résultat

Nom

Dechambre Samuel

Nom d'utilisateur

dechambs

Code Officiel

apo-ESISAR

Date de début

Vendredi 15 Octobre 2021 à 18:21

Durée

00 : 10 : 36

Votre résultat: 42 / 43

1. En VHDL, les instructions séquentielles sont - Copie**Exact****Score : 3 / 3**

Choix	Choix attendu	Réponse	Commentaire
<input type="checkbox"/>	-	L'affectation concurrente	
<input type="checkbox"/>	-	Les instructions WHEN/ELSE et WITH/SELECT	
<input checked="" type="checkbox"/>	-	L'affectation séquentielle	
<input checked="" type="checkbox"/>	-	L'affectation de variable immédiate	
<input checked="" type="checkbox"/>	-	Les instruction IF/THEN/ELSE, CASE/WHEN, WHILE et FOR	

2. S'il y a plus d'un processus dans un code VHDL, comment ces processus sont-ils exécutés? - Copie**Exact****Score : 1 / 1**

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	One after the other	
<input checked="" type="radio"/>	-	Concurrently	
<input type="radio"/>	-	According to sensitivity list	
<input type="radio"/>	-	Sequentially	

3. Un processus contient - Copie**Exact****Score : 1 / 1**

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	toujours une instruction WAIT.	

- ☐ - toujours une liste de sensibilité.
- ☐ - obligatoirement soit une ou plusieurs instructions WAIT, soit une liste de sensibilité, soit les deux.
- ☐ - toujours une liste de sensibilité et éventuellement une ou plusieurs instructions WAIT.
- ☒ - obligatoirement soit une instruction WAIT, soit une liste de sensibilité, mais jamais les deux.

4. Laquelle des réponses ci-dessous utilise une modélisation structurelle? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	The structure of circuit	
<input type="radio"/>	-	Behavior of circuit on different inputs	
<input type="radio"/>	-	Data flow form input to output	
<input type="radio"/>	-	Functional structure	

5. Quelle syntaxe est correcte pour une instruction WAIT ON? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	WAIT ON signal_assignments;	

- ☐ - WAIT ON boolean_condition;
- ☒ - WAIT ON signal_list;
- ☐ - WAIT ON time_expression;

6. Quelle est la caractéristique de l'instanciation par position? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	Easier to write	
<input type="radio"/>	-	Less error prone	
<input type="radio"/>	-	Ports can be left unconnected	
<input type="radio"/>	-	Difficult to write	

7. Avec un reset asynchrone, le reset est actif indépendamment de _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Enable signal	
<input type="radio"/>	-	Data input signal	
<input checked="" type="radio"/>	-	Clock signal	
<input type="radio"/>	-	Output signal	

8. Quelle porte logique le code suivant représente-t-il? - Copie

Exact**Score : 1 / 1**

WITH ab SELECT

y <= 1 WHEN "11"; 0 WHEN OTHERS;

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	And gate	
<input type="radio"/>	-	Or gate	
<input type="radio"/>	-	Not gate	
<input type="radio"/>	-	Nand gate	

9. Une variable est affectée dans un processus, sa nouvelle valeur sera disponible _____ - Copie**Exact****Score : 1 / 1**

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	After one delta cycle	
<input checked="" type="radio"/>	-	Immediately	
<input type="radio"/>	-	At the end of a process	
<input type="radio"/>	-	At the end of architecture	

10. Il n'y a pas de délais pour les affectations de variables. - Copie**Exact****Score : 1 / 1**

Choix	Choix	Réponse	Commentaire
-------	-------	---------	-------------

attendu☒ - True☐ - False**11. Quel registre est utilisé dans le code suivant? - Copie****Exact****Score : 1 / 1**

```
library ieee;

use ieee.std_logic_1164.all;

entity shift_siso is

port (Clock, Sin : in std_logic;

Sout : out std_logic);

end shift_siso;

architecture behav of shift_siso is

signal temp: std_logic_vector(7 downto 0);

begin

process (Clock)

begin

if (Clock'event and Clock='1') then

for i in 0 to 6 loop

temp(i+1) <= temp(i);

end loop;

temp(0) <= Sin;

end if ;

end process;

Sout <= temp(7);

end behav;
```

Choix**Réponse****Commentaire**

attendu

- ☒ - Serial in serial out
- ☐ - Serial in parallel out
- ☐ - Parallel in parallel out
- ☐ - Parallel in serial out

12. Dans un registre SISO, la donnée de _____ est observée par le circuit.

Exact**Score : 1 / 1**

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	Last flip-flop	
<input type="radio"/>	-	First flip-flop	
<input type="radio"/>	-	All flip-flops	
<input type="radio"/>	-	No flip-flop	

13. Le circuit suivant - Copie

Exact**Score : 2 / 2**

Library IEEE;

USE IEEE.STD_LOGIC_1164.ALL;

```
ENTITY TOTO IS
PORT (A,B : IN STD_LOGIC;
Q : OUT STD_LOGIC);
END TOTO;
```

```
ARCHITECTURE TITI OF TOTO IS
BEGIN
PROCESS
```

```

BEGIN
WAIT UNTIL RISING_EDGE (B);
Q <= A;
END PROCESS;
END;
```

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="checkbox"/>	-	Est synthétisable	
<input type="checkbox"/>	-	Est combinatoire	
<input checked="" type="checkbox"/>	-	Est séquentiel synchrone	
<input type="checkbox"/>	-	Est séquentiel asynchrone	
<input type="checkbox"/>	-	Est analogique	

14. Dans un registre SISO, la donnée de _____ est observée par le circuit. - Copie

Faux

Score : 0 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	Last flip-flop	
<input type="radio"/>	-	First flip-flop	
<input type="radio"/>	-	All flip-flops	
<input type="radio"/>	-	No flip-flop	

15. Laquelle des réponses ci-dessous utilise une modélisation structurelle? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	The structure of circuit	
<input type="radio"/>	-	Behavior of circuit on different inputs	
<input type="radio"/>	-	Data flow from input to output	

☐ - Functional structure

16. Un composant à 3 ports : 2 entrées a et b et une sortie y. Laquelle des instructions suivantes utilise l'instanciation par position de ce composant? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	LABEL : my_component PORT MAP (l, m, n);	
<input type="radio"/>	-	LABEL : my_component PORT MAP (y, a);	
<input type="radio"/>	-	LABEL : my_component PORT MAP (l => a, m => b, n => y);	
<input type="radio"/>	-	LABEL : my_component PORT MAP(a, b, y>= a);	

17. Quelle fonction est utilisée pour instancier un paramètre générique dans un processus? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Port map()	
<input type="radio"/>	-	Generic()	
<input checked="" type="radio"/>	-	Generic map()	
<input type="radio"/>	-	Port	

18. Avec le code ci-dessous quel circuit sera conçu? - Copie

Exact

Score : 1 / 1

```
SIGNAL x : IN BIT;
```

```
SIGNAL y : OUT BIT;
```

```
SIGNAL clk : IN BIT;
```

```
PROCESS (clk)
```

```
BEGIN
```

```
IF (clk'EVENT and clk = '1')
```

```
    y <= x;
```

```
END PROCESS
```

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Buffer	
<input type="radio"/>	-	Latch	
<input checked="" type="radio"/>	-	Flip flop	
<input type="radio"/>	-	Shift Register	

19. Quelle est la caractéristique de l'instanciation par position? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	Easier to write	
<input type="radio"/>	-	Less error prone	
<input type="radio"/>	-	Ports can be left unconnected	
<input type="radio"/>	-	Difficult to write	

20. Lequel des codes suivants est juste? - Copie**Exact****Score : 1 / 1**

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	<pre>label : FOR n IN 7 DOWNT0 0 GENERATE concurrent_statement; END GENERATE;</pre>	
<input type="radio"/>	-	<pre>label : FOR n IN 7 DOWNT0 0 GENERATE declarations; concurrent_statement; END GENERATE;</pre>	
<input type="radio"/>	-	<pre>label : FOR n IN 7 DOWNT0 0 GENERATE begin declarations; concurrent_statement; END GENERATE;</pre>	
<input type="radio"/>	-	<pre>label : FOR n IN 7 DOWNT0 0 GENERATE begin concurrent_statement; END GENERATE label;</pre>	

21. Un processus a une partie déclaration. - Copie**Exact****Score : 1 / 1**

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	True	
<input type="radio"/>	-	False	

22. L'opérateur '&' est l'opérateur _____. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Logical AND operator	
<input type="radio"/>	-	Bitwise AND operator	
<input type="radio"/>	-	Arithmetic addition operator	
<input checked="" type="radio"/>	-	Concatenation operator	

23. Un UNSIGNED est toujours positif ou nul. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	True	
<input type="radio"/>	-	False	

24. Quelle est la bonne déclaration de la bibliothèque et et du paquetage? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	LIBRARY library_name; USE package_name.parts;	
<input type="radio"/>	-	LIBRARY package_name.parts; LIBRARY library_name;	
<input type="radio"/>	-	USE library_name; LIBRARY library_name.package_name.parts	
<input checked="" type="radio"/>	-	LIBRARY library_name; USE library_name.package_name.parts;	

25. Le circuit suivant - Copie

Exact

Score : 1 / 1

```
Library IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
```

```
ENTITY TOTO IS
PORT ( A,B : IN STD_LOGIC;
Q : OUT STD_LOGIC);
END TOTO;
```

```
ARCHITECTURE TITI OF TOTO IS
BEGIN
Q <= A WHEN B='1' ELSE Q;
END;
```

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Est synthétisable	
<input checked="" type="radio"/>	-	Est non synthétizable	
<input type="radio"/>	-	Est séquentiel synchrone	

- ☐ - Est séquentiel asynchrone
- ☐ - Est analogique

26. Laquelle des réponses ci-dessous correspond à une mauvaise déclaration d'un nouveau type de donnée. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	TYPE my_logic IS RANGE 0 to 100;	
<input type="radio"/>	-	TYPE my_logic IS ('0', '1', '2');	
<input type="radio"/>	-	TYPE my_logic IS ARRAY (0 TO 3) OF BIT;	
<input checked="" type="radio"/>	-	TYPE my_logic IS <0 TO 20 >	

27. Un processus a une partie déclaration. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	True	
<input type="radio"/>	-	False	

28. L'instruction WAIT UNTIL fait se suspendre le process _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
-------	---------------	---------	-------------

- ☐ - When a signal changes value
- ☒ - Until a condition is true
- ☐ - For a specific time period
- ☐ - When either a signal changes its value or a condition comes true

29. Quelle sera la valeur de Z dans le code ci-dessous? - Copie

Exact

Score : 1 / 1

```
ENTITY case_1 IS
```

```
Port (a, b, c, y : IN INTEGER range 0 TO 31
```

```
z : OUT INTEGER range 0 TO 31)
```

```
ARCHITECTURE example OF case_1 IS
```

```
BEGIN
```

```
y <= 2;
```

```
a <= 4;
```

```
b <= 5;
```

```
c <= 6;
```

```
PROCESS(a, b, c, y)
```

```
BEGIN
```

```
CASE y+1 IS
```

```
WHEN 1 =>
```

```
z <= a;
```

```
WHEN 2 =>
```

```
z <= b;
```

```
WHEN 3 =>
```

```
z <= c;
```

WHEN OTHERS =>

Z <= 0;

END CASE;

END PROCESS;

END example;

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	2	
<input type="radio"/>	-	4	
<input type="radio"/>	-	5	
<input checked="" type="radio"/>	-	6	

30. Quel mot clé suivant n'est pas associé à l'instruction IF? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	ELSE	
<input type="radio"/>	-	THEN	
<input type="radio"/>	-	ELSIF	
<input checked="" type="radio"/>	-	WHEN	

31. Quelle est la signification de VHDL? - Copie

Exact

Score : 1 / 1

Choix	Choix	Réponse	Commentaire
-------	-------	---------	-------------

attendu

- ☐ - Verilog Hardware Description Language
- ☐ - Very High speed Description Language
- ☐ - Variable Hardware Description Language
- ☒ - Very high speed Hardware Description Language

32. Le circuit suivant - Copie**Exact****Score : 2 / 2**

Library IEEE;

USE IEEE.STD_LOGIC_1164.ALL;

```
ENTITY TOTO IS
PORT (A,B : IN STD_LOGIC;
Q : OUT STD_LOGIC);
END TOTO;
```

```
ARCHITECTURE TITI OF TOTO IS
BEGIN
PROCESS
BEGIN
WAIT UNTIL RISING_EDGE (B);
Q <= A;
END PROCESS;
END;
```

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="checkbox"/>	-	Est synthétisable	
<input type="checkbox"/>	-	Est combinatoire	
<input checked="" type="checkbox"/>	-	Est séquentiel synchrone	
<input type="checkbox"/>	-	Est séquentiel asynchrone	
<input type="checkbox"/>	-	Est analogique	

33. A quoi servent les cycles delta dans les simulations VHDL? - Copie**Exact****Score : 1 / 1**

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	To create delays in simulation	
<input type="radio"/>	-	To assign values to signals	
<input checked="" type="radio"/>	-	To order some events	
<input type="radio"/>	-	Evaluate assignment statements	

34. L'instruction WAIT FOR est utile uniquement pour _____ - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	Synthesis	
<input checked="" type="radio"/>	-	Simulation	
<input type="radio"/>	-	Gate level implementation	
<input type="radio"/>	-	Optimization	

35. Quel paquetage IEEE contient le plus de fonctions de conversion? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	std_logic_1164	
<input type="radio"/>	-	std	
<input type="radio"/>	-	std_logic_arith	

☒ - numeric_std

36. Le code ci-dessous est une implémentation de _____ - Copie

Exact

Score : 1 / 1

ARCHITECTURE my_circuit OF my_logic IS

BEGIN

WITH ab SELECT

y <= x0 WHEN "00";

x1 WHEN "01";

x2 WHEN "10";

x3 WHEN "11";

END my_circuit;

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	4 to 1 MUX	
<input type="radio"/>	-	1 to 4 DEMUX	
<input type="radio"/>	-	8 to 1 MUX	
<input type="radio"/>	-	1 to 8 DEMUX	

37. Laquelle des réponses suivantes correspond à la bonne déclaration d'un paramètre générique? - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input checked="" type="radio"/>	-	GENERIC (name : type := initial_value);	

- ☐ - GENERIC (type : name := initial_value);
- ☐ - GENERIC (name : type <= initial_value);
- ☐ - GENERIC (ype : name <= initial_value);

38. La boucle FOR n'est pas synthétizable si elle contient une instruction _____. - Copie

Exact

Score : 1 / 1

Choix	Choix attendu	Réponse	Commentaire
<input type="radio"/>	-	WHEN	
<input type="radio"/>	-	THEN	
<input checked="" type="radio"/>	-	WAIT	
<input type="radio"/>	-	IF	

39. Avec le code ci-dessous quel circuit sera conçu? - Copie

Exact

Score : 1 / 1

```

SIGNAL x : IN BIT;

SIGNAL y : OUT BIT;

SIGNAL clk : IN BIT;

PROCESS (clk)

BEGIN

IF (clk'EVENT and clk = '1')

    y <= x;

END PROCESS

```

Choix	Choix	Réponse	Commentaire
-------	-------	---------	-------------

attendu

- ☐ - Buffer
- ☐ - Latch
- ☒ - Flip flop
- ☐ - Shift Register

Note : cet exercice est configuré pour ne pas montrer les bonnes réponses.

Votre résultat: 42 / 43

Enseignants : [Berouille Vincent](#) | [Achard Francois](#) | [Polychronou Nikolaos Foivos](#) | [Kchaou Afef](#)
Créé avec Chamilo © 2021



Messagerie (déconnecté)