Snježana Momić i Milan Gavrilović

Konvertor podataka iz paralelnog u serijski format po RS232 standardu

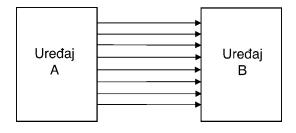
Realizovan je konvertor koji prevodi digitalnu reč veličine jednog bajta iz paralel nog formata u serijski format koristeći osobine RS232 standarda. Takođe, realizovano je i prikazano jedno od mogućih rešenja za napajanje digitalnih TTL kola.

Uvod

Prenos podataka u računaru ili među računarima vrši se serijski ili paralelno. Ako se između predajnog i prijemnog mesta prenos podataka vrši kroz samo jednu liniju veze, onda bitovi moraju da se šalju jedan za drugim, pa je reč o serijskom prenosu. Pošto su u digitalnim sistemima podaci predstavljeni binarnim rečima, odnosno kombinacijama bitova, najbrži način prenošenja binarne reči iz jednog u drugi deo sistema je da se cela reč jednovremeno prenese. To ukazuje na potrebu da se obezbedi paralelni prenos podataka, tj. istovremeni prenos svih bitova jedne reči. Na primer, ako su podaci dužine jedan bajt, da bi se omogućio paralelni prenos između dva dela uređaja, potrebno je da su oni međusobno povezani magistralom sa po najmanje osam linija veze (slika 1). Ovakav način prenošenja podataka je daleko brži od serijskog (bit po bit), ali zahteva fizički provodnik za svaki bit. U računarskoj tehnici prenos se obično, radi postizanja veće brzine, vrši paralelno.

Snježana Momić (1983), Banja Luka, Kralja Petra II 56, učenica 2. razreda Elektrotehničke škole "Nikola Tesla" u Banja Luci

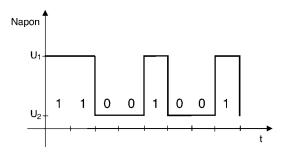
Milan Gavrilović (1981), Kragujevac, Blaže Jovanovića 2/II-10, učenik 3. razreda Prve kragujevačke gimnazije



Slika 1. Paralelna veza dva uređaja.

Figure 1.

Parallel link between two different devices.



Slika 2.
Diskretni naponski signal koji predstavlja binarnu reč, npr. 11001001.
Napon U₁ odgovara binarnoj cifri 1, a napon U₀ binarnoj cifri 0.

Serijski sistem prenosa je relativno spor u odnosu na paralelni, ali je jevtiniji, posebno kada se vrši prenos informacija između dva ili više fizički udaljenih mesta. Tipični primeri serijskog prenosa je prenos podataka između terminala i računara ili prenos podataka modemskom vezom. Da bi se binarna reč, predstavljena u obliku diskretnog električnog signala (slika 2), prenela iz terminala u računar ili obrnuto, između njih mora da postoji linija veze. Bitovi jedne reči se prenose određenim redosledom koji je unapred definisan protokolom, odnosno standardom.

Figure 2.

Discrete voltage
signal that represents
binary word (for
example, 11001001).

Voltage U₁ represents
binary digit 1, and
voltage U₀ binary
digit 0.

Realizovani konvertor podataka iz paralelnog u serijski format (P2S konveror) je projektovan za serijski prenos po RS232 standardu, po kome je logička jedinica predstavljena naponom od +5 V, a logička nula naponom od -5 V. Ispred svakog bajta nalazi se *start bit* (logička jedinica), a iza *stop bit* (logička nula). Brzina prenosa je 9600 bps. Funkcija P2S konvertora je da bajt pretvori u niz bitova po serijskom RS232 standardu.

P2S konvertor

Blok shema

Na slici 3 prikazana je blok shema uređaja.

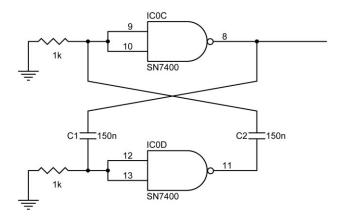


Generator takta

Generator takta je tipičan astabilni multivibrator – oscilator (slika 4). Oscilator se sastoji od dva otpornika otpornosti 1 k Ω , dva NI kola, koja su sastavni deo SN7400N kola, i dva kondenzatora kapaciteta 150 nF. Sa ovim vrednostima otpornika i kondenzatora oscilator osciluje na frekvenciji od 9600 Hz što je određeno formulom $f = 1/(0.7 \, RC)$. Oscilator proizvodi kvadratni napon (trajanje impulsa i pauze je jednako).

Slika 3. Blok shema P2S konvertora

Figure 3.
Block scheme of P2S converter.



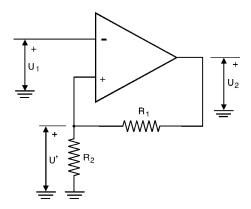
Slika 4. Električna shema generatora takta (oscilatora).

Figure 4.
Electrical scheme of tact generator (oscillator).

Pri dovođenju napona napajanja P2S konvertoru na pinovima 9 i 10 se nalazi logička nula koja se invertuje NI kolom u jedinicu na izlazu 8. Potencijal od +5V je na gornjoj ploči kondenzatora C1 dok je na donjoj 0. Nastupa punjenje. Gotovo istovremeno na izlazu 11 kola IC0d se javlja logička jedinica i puni se kondenzator C2. Za to vreme na pinu 8 je još uvek logička jedinica i ta vrednost se šalje kolu IC1. U trenutku kada se napune kondenzatori C1 i C2 logička jedinica se javlja na ulazima 9 i 10 kao i 12 i 13 kola IC0c i IC0d respektivno. Na izlazu 8 kola IC0c je sada logička nula i ona traje sve dok se kondenzatori ne ispazne. Ceo postupak se ponavlja. Signal sa izlaza iz ovog oscilatora se dovodi na Šmit triger.

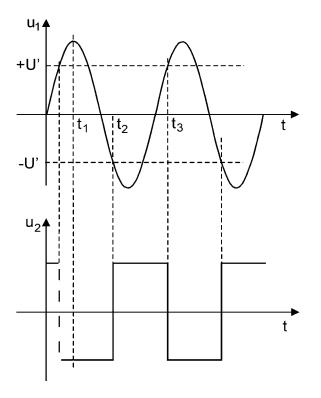
Šmit triger

Pošto napon logičke jedinice nije konstantan dodaje se Šmit triger (SN7414NA22 kolo) kako bi se formirao kvadratni napon. Šmitovo okidno kolo sa operacionim pojačavačem je prikazano na slici 5. Funkcija ovog kola najjednostavnije se predstavlja na sinusnom ulaznom naponu (slika 6). Analizu je najlakše započeti u trenutku t₁ jer je tada napon na ulazu najviši. Sada je napon na "-" ulazu viši nego na "+" ulazu i izlaz se nalazi u negativnom zasićenju. Deo negativnog izlaznog napona, obeležen kao



Slika 5. Električna shema Šmit trigera sa operacionim pojačavačem.

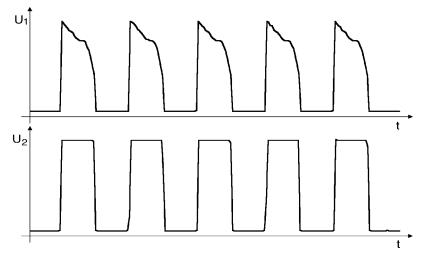
Figure 5.
Electrical scheme of Schmitt trigger with opamp.



Slika 6. Uticaj Šmit trigera na sinusni napon.

Figure 6.
Influence of Schmitt trigger on sinus voltage.

U', preko otpornika R_1 i R_2 se vraća na "+" ulaz. U' je negativan, jer je nastao od negativnog napona na izlazu. Ulazni napon je viši od napona na "+" ulazu sve do trenutka t_2 . Izlaz prelazi u pozitivno zasićenje i deo izlaznog pozitivnog napona obeležen kao +U'se vraća preko otpornika R_1 i R_2 na "+" ulaz povećavajući razliku napona između "+" i "–" ulaza. Od trenutka t_2 do t_3 ulazni napon je niži od napona na "+" ulazu, pa je izlaz u pozitivnom zasićenju. Posle trenutka t_3 ciklusi se ponavljaju.



Slika 7. Izgled signala sa izlaza takt generatora pre i posle prolaska kroz Šmit triger.

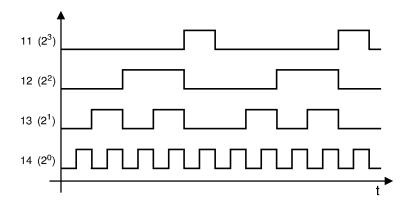
Figure 7.

Appearance on signal from the tact generator before and after processing in Schmitt trigger.

Vrednost logičke jedinice napona na izlazu oscilatora nije konstantna (slika 7a). Šmit triger ispravlja napon logičke jedinice (slika 7b). Signal iz Šmit trigera koristi se kao takt signal za brojač.

Brojač

Brojač je sadržan u kolu GD74HCT160. Signali na 4 izlaza iz brojača su dekadne cifre 0 do 9 date u BCD kodu (slika 8).



Slika 8.
Izgled signala na
pinovima 11, 12, 13 i
14 brojača. Vrednost
u zagradi predstavlja
težinu odgovarajućeg
bita u dekadnom
sistemu.

Brojač šalje signal u kolo (multiplekser). Pošto multiplekser ima 16 ulaza na njegova 4 pina (15, 14, 13 i 11) dovode se signali sa 14-og, 13-og, 12-og i 11-og pina brojača redom (slika 8) koji predstavljaju selektivne (kontrolne) ulaze. Ti kontrolni ulazi će pri brojanju brojača od 0 do 9 davati različita stanja na 4 ulaza multipleksera.

Figure 8.

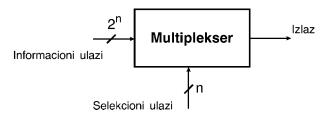
Appearance of signals on pins 11, 12, 13 nad 14 of the counter. A value in brackets represents a weight of appropiate bit in decad system.

Multiplekser

Multiplekser je prekidačka mreža koja od prisutnih informacija na ulazu propušta jednu na izlaz u zavisnosti od stanja na selekcionim ulazima.

Postoji n selekcionih ulaza, koji omogućavaju izbor jednog od 2^n postojećih informacionih ulaza (slika 9). U ovom slučaju multiplekser, tj. SN74LS150 kolo ima $2^4 = 16$ informacionih i 4 selekciona ulaza. Pri brojanju brojač daje različita stanja na selekcione ulaze multipleksera na osnovu kojih on propušta odgovarajući ulazni signal sa paralelnog porta.

Integrisano kolo SN74LS150 na izlazu ima invertor tako da je signal na izlazu invertovan u odnosu na onaj predviđen RS232 standardom.



Slika 9. Blok shema multipleksera.

Figure 9.
Block scheme of multiplexer.

Invertor

Pošto je signal invertovan uvodi se u NI kolo sadržano u SN7400N kolu. Kolo invertuje logička stanja tako da se na njegovom izlazu dobijaju vrednosti predviđene RS232 standardom:

- start bit logička jedinica
- bajt podatka sadrži 8 bitova koji se šalju redom na osnovu broja koji dolazi sa brojača
- stop bit logička nula

Iz invertora signal se šalje na konvertor naponskog nivoa.

Konvertor

Pre konvertora naponski nivo je prilagođen TTL logici, tj. +5 V za logičku jedinicu i 0 V za logičku nulu. Napon sa ulaza dovodi konvertor u pozitivno ili negativno zasićenje koji +5 V postavlja za logičku jedinicu i -5 V za logičku nulu kako zahteva RS232 standard. Konvertor je zapravo komparator realizovan operacionim pojačavačem CA3130. Signal sa izlaza konvertora vodi na serijski port.

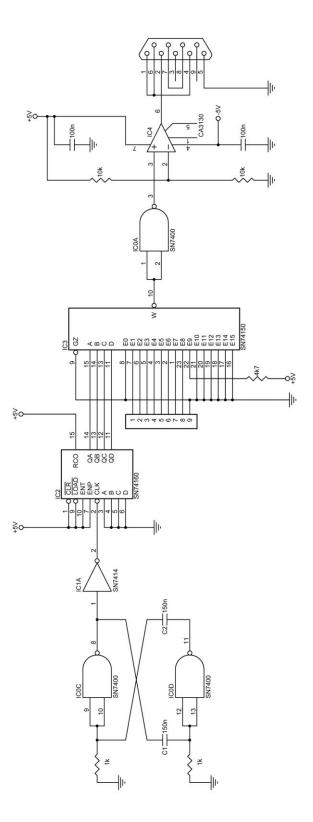
Električna shema

Realizovana električna shema P2S konvertora je prikazana na slici 10. ICO je generator takta. Kako kondenzatoru treba izvesno vreme da se isprazni ne dolazi do trenutnog pada napona sa +5 V na nulu (slika 7a). Posle prolaska takvog signala kroz IC1 signal je pravilan (slika 7b). Pravilan takt je potreban radi ispravnog funkcionisanja brojača (IC2). Brojač prima takt na pin 2 i prosleđuje dekadne cifre u BCD formatu na pinove 11 do 14 (slika 8).

Multiplekser (IC3) je srž konvertora. Selekcioni ulazi kola su na pinovima 11, 13, 14 i 15 dok su informacioni na pinovima 7, 6, 5, 4, 3, 2, 1 i 23. Izlaz iz multipleksera je na pinu 10, međutim, karakteristika kola je takva da je izlazni signal invertovan te se on dalje vodi na invertor. To se postiže upotrebom neiskorišćenog NI kola iz IC0. Pin 3 kola IC0a je izlaz iz invertora i ulazni pin (3) operacionog pojačavača. Konvertor naponskog nivoa prevodi naponski nivo u RS232 standard i prosleđuje ga ulaznom pinu (2) serijskog porta.

Karakteristike

Karakteristike P2S konvertora su određene uz pomoć osciloskopa (C 30 MHz Oscilloscope), A/D konvertora i unimera (Voltcraft Universal System MS9150). Brzina prenosa koja se postiže je oko 9600 bps što je nešto manje od 1 kB/s. Napajanje se vrši preko niskonaponskog izvora koji je realizovan kao poseban uređaj. Napon napajanja iznosi 5 V. Potrošnja P2S konvertora je 0.4 W.



Slika 10. Električna shema P2S konvertora.

Figure 10. Electrical scheme of P2S converter.

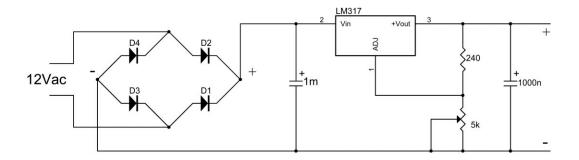
Komponente

Integrisana kola:

- SN7400N (IC0),
- SN7414NA22 (IC1),
- GD74HCT160 (IC2),
- SN74150N (IC3),
- CA3130E (IC4)

Niskonaponski izvor

Obezbeđivanje stabilnog napona napajanja često predstavlja problem. P2S konvertoru je potreban jednosmerni napon od 5 V sa što manjom komponentom talasnosti. Takav napon napajanja obezbeđuje niskonaponski izvor čija je električna shema prikazana na slici 11.



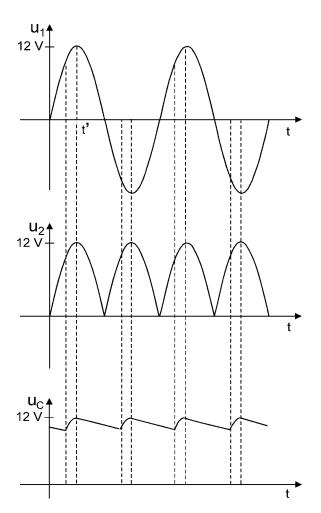
Transformator na svom sekundaru daje naizmenični napon čija amplituda iznosi 12 V (slika 12a). Napon se propušta kroz 4 ispravljačke diode koje čine Grecov spoj. Pošto je za vreme i negativne i pozitivne poluperiode smer struje kroz filtarski kondenzator isti, on se puni u obe poluperiode. Zahvaljujući propuštanju dioda Grecovog spoja i kondenzatoru velikog kapaciteta na izlazu, dobija se jednosmerni napon veoma male talasnosti.

Stabilizacija napona sa kondenzatora (slika 12c) postiže se kolom LM317T, integrisanim naponskim regulatorom. Uz pomoć promenljivog otpornika napon se smanjuje na +5 V čime je uspostavljeno stabilno napajanje za P2S konvertor.

Karakteristike niskonaponskog izvora su određene uz pomoć osciloskopa (C 30 MHz Oscilloscope), A/D konvertora i unimera (Voltcraft Universal System MS9150). Karakteristike niskonaponskog izvora su dobijene na sledeći način: kolo je uz pomoć A/D kovertora povezano sa paralelnim portom računara. Beležene su izmerene vrednosti napona na izlazu iz

Slika 11. Električna shema niskonaponskog izvora.

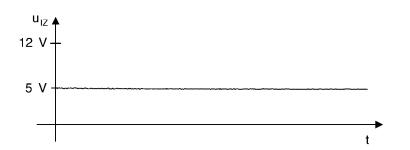
Figure 11.
Electrical scheme of low voltage power supply.



Slika 12. Uticaj Grecovog spoja i filtarskog kondenzatora na naizmenični napon.

Figure 12.
Influence of bridge rectifier and filter capacitor on alternating voltage.

niskonaponskog izvora svakih 5 sekundi. Da bi se izbegla greška nastala usled šuma koji potiče od napona gradske mreže u toku tih 5 sekundi napon na izlazu je meren 100 puta i kao konačna vrednost uzeta je njihova aritmetička sredina. Sve vrednosti dobijene za vreme trajanja 360 merenja (oko 11 minuta) prikazane su na slici 13. Relativna greška napona na izlazu iznosi 0.12%.



Slika 13. Konačni izgled signala smanjen na 5V pomoću potenciometra.

Figure 13.
Final appearance of signal reduced on 5V by using potentiometer.

Komponente. Transformator sa 220 V na 12 V, Grecov spoj, IC LM317T (integrisani naponski regulator)

Literatura

Visschers G. 1998. Parallel-to-serial converter and the other way around, with just four ICs. *Elektor Electronics Extra*, 12: 2-4.

King J.G., French A.P. 1998. *Experiment Instructions*. Boston: Massachusetts Institute of Technology – Department of Physics

Živković D., Popović M. 1997. Impulsna i digitalna elektronika. Beograd: Nauka

Zdravković S., Topalović M. 1997. Digitalna elektronika za III razred elektrotehničke škole. Beograd: Zavod za udžbenike i nastavna sredstva

Opačić R. 1996. Elektronika II za III razred elektrotehničke škole. Beograd: Zavod za udžbenike i nastavna sredstva

Tešić S., Vasiljević D. 1997. Osnovi elektronike. Beograd: Građevinska knjiga

Snježana Momić and Milan Gavrilović

Parallel to Serial Data Converter Using RS232 Standard

The fastest way of transferring a binary word between parts of a system is to transfer the whole word in the same moment, because data are represented by binary words (or bit combinations) in digital systems. That shows us a need for providing a parallel data transfer or transferring all bits of a word in one moment. This way of data transferring is much faster than serial (bit by bit), but it requires a physical conductor for each bit. In computer science transferring is often parallel because it gives the possibility of reaching a greater speed. Serial transferring is relatively slower than parallel, but it is cheaper, especially when data transferring is among two or more physical separated places, because that way of transferring requires only one physical conductor.

We have built a converter that leads one byte digital word form parallel to serial format (P2S converter). Electrical scheme of P2S converter is showed on Figure 10. Bits of one word are transferred in certain sequence that is defined by standard. In the case of P2S converter we used RS232 standard. The bit rate is 9600 bps . The supply voltage is 5 V. Consumption of P2S converter is 0.4 W.

By the way, one of possible solutions for supplying digital TTL circles was created and presented. The electrical scheme of this kind of low voltage power supply is shown on Figure 11.

