



DEEC

DEPARTAMENTO DE ENGENHARIA
ELETROTÉCNICA E DE COMPUTADORES

TÉCNICO LISBOA

Arquitectura de Computadores ***MEEC (2016/17 – 2º Sem.)***

Apresentação e Planeamento

Prof. Nuno Horta

SUMÁRIO

- ❑ Apresentação e Planeamento
 - ❑ Corpo Docente
 - ❑ Objetivos
 - ❑ Programa
 - ❑ Planeamento
 - ❑ Aulas Teóricas
 - ❑ Aulas Práticas
 - ❑ Aulas de Laboratório
- ❑ Avaliação
- ❑ Bibliografia

- ❑ Aulas Teóricas
 - ❑ Prof. Nuno Horta, Regente
- ❑ Aulas Práticas
 - ❑ Prof. Pedro Tomás
 - ❑ Paulo Lopes
- ❑ Aulas de Laboratório
 - ❑ Prof. Pedro Tomás
 - ❑ Paulo Lopes

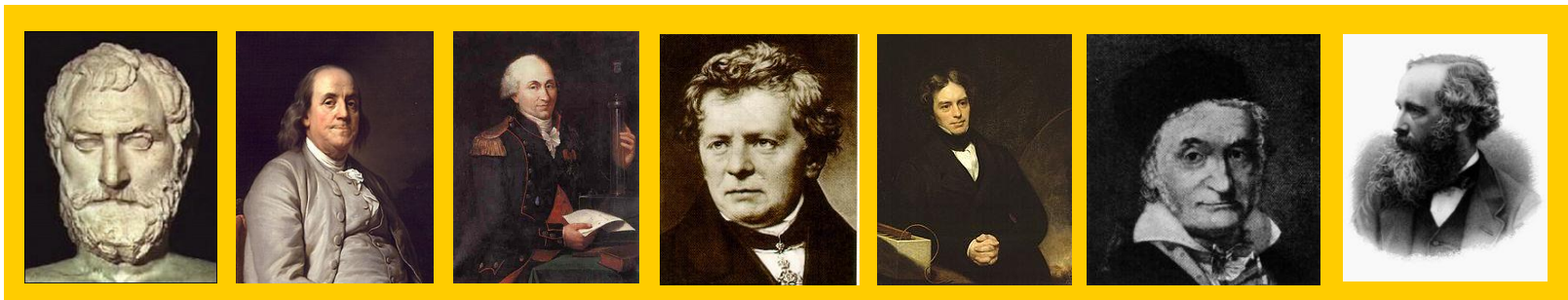


APRESENTAÇÃO

PERSPECTIVA HISTÓRICA

Historic Milestones (Electronics)

- 6 BC Thales of Miletus discovered the **static electricity**
- ...
- 18 AD Franklin , Coulomb, Ohm, Faraday, Gauss, Maxwell perform electrical and magnetic experiments leading to the **fundamental principles of electromagnetism**
- 19 AD Davenport patent **DC electric motor**; Henry developed **powerful magnets and relays**, the base for the first commercial telegraph lines.
- 20 AD vacuum tubes, bipolar transistor (1947), monolithic Integrated Circuit (1958), MOS field-effect transistors (1960), **opamp** (1964),



Thales

Franklin

Coulomb

Ohm

Faraday

Gauss

Maxwell

APRESENTAÇÃO

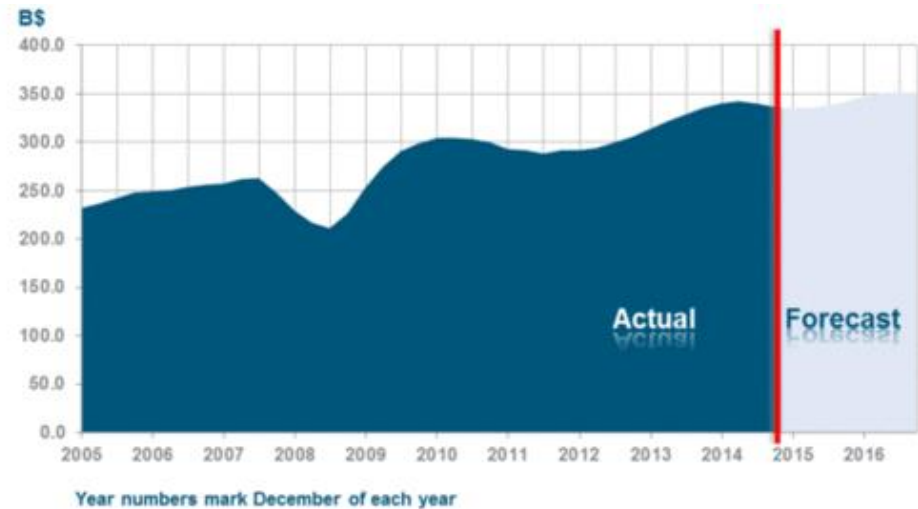
Semiconductor Industry

- Application Areas
 - Computing,
 - Communications,
 - Automotive,
 - Industry,
 - Consumer Electronics.
- Strong Increase on demand for ICs

Semiconductor Industry

- Digital Electronics
- Memories
- Analog Electronics

PERSPECTIVA ECONÓMICA



[Source: WSTS – World Semiconductor Trade Statistics]

Spring 2015	Amounts in US\$M				Year on Year Growth in %			
	2014	2015	2016	2017	2014	2015	2016	2017
Americas	69,324	71,884	73,332	74,637	12.7	3.7	2.0	1.8
Europe	37,459	36,113	36,998	37,778	7.4	-3.6	2.5	2.1
Japan	34,830	31,508	32,148	32,620	0.1	-9.5	2.0	1.5
Asia Pacific	194,230	207,743	216,445	224,552	11.4	7.0	4.2	3.7
Total World - \$M	335,843	347,248	358,924	369,587	9.9	3.4	3.4	3.0
Discrete Semiconductors	20,170	20,402	20,998	21,567	10.8	1.1	2.9	2.7
Optoelectronics	29,868	32,360	33,526	34,655	8.3	8.3	3.6	3.4
Sensors	8,502	8,686	9,112	9,459	5.8	2.2	4.9	3.8
Integrated Circuits	277,302	285,800	295,288	303,906	10.1	3.1	3.3	2.9
Analog	44,365	46,846	49,323	51,600	10.6	5.6	5.3	4.6
Micro	62,072	62,539	64,277	65,830	5.8	0.8	2.8	2.4
Logic	91,633	94,943	99,476	102,962	6.6	3.6	4.8	3.5
Memory	79,232	81,472	82,212	83,514	18.2	2.8	0.9	1.6
Total Products - \$M	335,843	347,248	358,924	369,587	9.9	3.4	3.4	3.0

[Source: WSTS – World Semiconductor Trade Statistics]

APRESENTAÇÃO

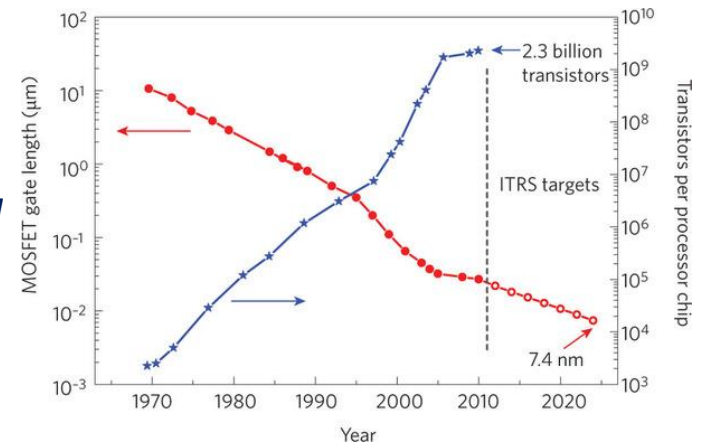
PERSPECTIVA TECNOLÓGICA

ICs Complexity

- *Number of Transistors double every two years (Moore's law)*
 - *Smaller Transistors, Larger Dies, Technological Innovations, Better Design Techniques*

Complexity Increase

- *Increasing number of transistors per chip*
 - *Analog and Digital components must be redesigned due to factors, such as, **increase leakage and crosstalk**.*
- *New signal processing algorithms and system architectures require new functionalities.*
- ***Larger design teams** to incorporate different kinds of **expert knowledge**.*
- *Shrinking processes imply **taking into account change in process parameters**.*



[Source: F. Schwierz in Nature Nanotechnology]

Technologies

Materials (Si, SiGe, GaAs, Graphene...)

Transistors (Bipolar, MOSFETs)

CMOS mostly adopted

Integrated Master Degree in Electrical and Computer Engineering (MEEC)

1st Cycle

Electrical and Computer Engineering Fundamentals

Digital Systems
1st Year 1st Sem

- Number Systems, Logic circuits
- Combinational circuits
- Sequential circuits
- Registers and Counters
- Synchr. sequential circuits
- Memory, Programmable logic

Precedence

Computer Architecture
1st Year 2nd Sem

- Data Processing Unit/Datapath
- Control Unit
- Central Processing Unit
- Instruction Set Architecture
- Assembly Language Program.
- I/O Units, Memory Unit,

2nd Cycle

Specialization Area: Computers Courses Group: Computer Architectures

Advanced Computer
Architectures
4th Year 2nd Sem

- Classification of architectures and instruction sets
- Different ways of accesing mem.
- Metrics and tools used in evaluating system performance
- Evolution of system performance (speed/cost/capacity)

Digital Systems Design
4th Year 1st Sem

- structured design of digital electronic sys. (FPGAs, PLDs)
- CAD Tools, VHDL
- Architectural synthesis
- Techniques for reducing power consumption
- etc.

Hardware/Software Co-
Design
4th Year 2nd Sem

- HW/SW systems and codesign
- System-level design languages, methodologies and tools
- Architecture mapping, HW-SW Interfaces and Reconfigurable Computing.
- etc.

Systems Programming
4th Year 2nd Sem

- Introduction to operating systems, system calls.
- Processes and Threads
- Process communication
- Process synchronization
- Memory management
- etc.

Embedded
Computational Systems
4th Year 2nd Sem

- Introduction to real-time and embedded systems
- Real-time operating systems
- Concurrency, communication, synchronization, schedulings
- Archit. of embedded systems
- etc.

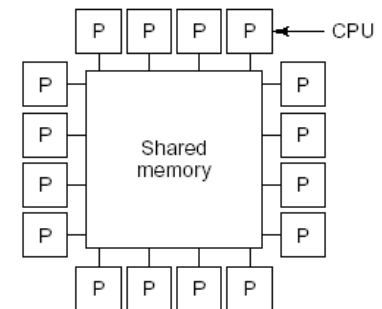
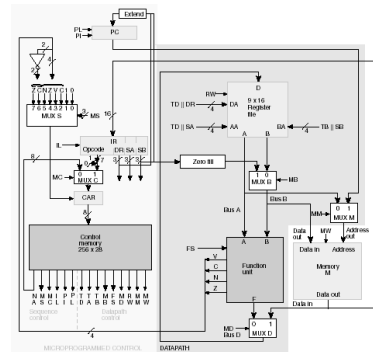
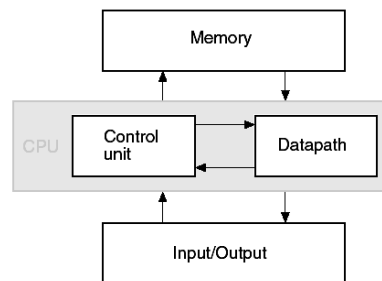
APRESENTAÇÃO

OBJECTIVOS

Objectivo

O aluno no final do semestre deve (num nível introdutório) :

- Identificar os componentes fundamentais numa arquitectura de computador e o seu papel no conjunto;
- Identificar os componentes fundamentais num processador e o seu papel no conjunto;
- Projectar os componentes fundamentais de um processador elementar;
- Programar um computador em linguagem assembly;
- Aplicar o conceito das interrupções, nomeadamente nas operações de transferência de dados;
- Utilizar uma estrutura hierárquica de memória no contexto das arquitecturas de computadores;
- Identificar as vantagens e restrições inerentes ao funcionamento de um computador decorrentes das evoluções face à arquitectura original.



APRESENTAÇÃO

PROGRAMA E METODOLOGIA

Programa

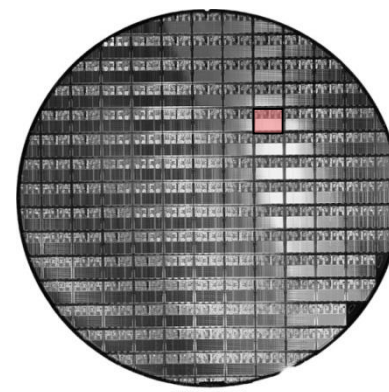
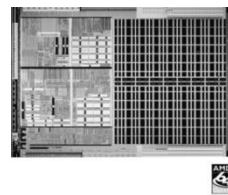
Perspectiva histórica; Unidade de Processamento de Dados, Unidade de Controlo, Unidade Central de Processamento, Arquitecturas Elementares de um Sistema Computacional, Arquitectura do Conjunto de Instruções, Programação em Linguagem Assembly, Unidades de Entrada/Saída, Unidades de Memória, Evolução das Arquitecturas de Computadores.

Metodologia

Aulas Teóricas – Exposição da Matéria e Discussão de Exemplos.

Aulas Práticas – Resolução de Exercícios e Preparação do Laboratório.

Aulas de Laboratório – Implementação de Trabalhos Práticos.



Wafer de 300 mm com 117 AMD Opteron num processo de 90 nm [6]

Aulas Práticas e Laboratório

Organização: (1 Semana de Prática + 2 Semanas de Laboratório) x 4

Inscrições:

- Os turnos de **aulas práticas e aulas de laboratório** correspondem exatamente à escolha realizada durante o processo de inscrição no FENIX.
- Os alunos com laboratório válido em **2014/2015** e **2015/2016** estão dispensados da realização do lab.
- Os alunos devem-se organizar em **grupos de 2 elementos**, até à data do 1º Lab.

Funcionamento:

- **Aulas Práticas: (Início a 6 de Março de 2017)**

- As aulas práticas funcionam na sala indicada nos horários disponíveis no FENIX
- ***Enunciados de problemas disponíveis na página web, na semana anterior a cada aula.***

- **Aulas de Laboratório: (Início a 13 de Março de 2017)**

- As aulas de laboratório funcionam nas salas LSD1/3 e LE3, conforme horário.
- Os **trabalhos de laboratório para avaliação** realizam-se em **2 semanas** – 4 trabalhos ao longo do semestre.
- Os trabalhos de laboratório obrigam a uma **preparação prévia** sem a qual não será possível concluir e verificar convenientemente estes trabalhos nas sessões de laboratório.
- **Enunciados de laboratório** disponíveis **na página web**, na semana anterior a cada aula.
- A **avaliação** será feita tendo por base o trabalho realizado e o relatório, que deverá ser entregue por via electrónica em data a indicar para cada trabalho.

APRESENTAÇÃO

PLANEAMENTO SEMANAL

Planeamento Semanal

	PLANEAMENTO SEMANAL - ARQUITECTURA DE COMPUTADORES (MEEC 2016/2017 - 2º SEM)																				
	Sab	Dom	2ª	3ª	4ª	5ª	6ª	Sab	Dom	2ª	3ª	4ª	5ª	6ª	Sab	Dom	2ª	3ª	4ª	5ª	6ª
	18/fev	19/fev	20/fev	21/fev	22/fev	23/fev	24/fev	25/fev	26/fev	27/fev	28/fev	01/mar	02/mar	03/mar	04/mar	05/mar	06/mar	07/mar	08/mar	09/mar	10/mar
Teóricas				1		2							3				4		5		
Práticas												0	0	0			1	1	1	1	1
Laboratórios																					
	11/mar	12/mar	13/mar	14/mar	15/mar	16/mar	17/mar	18/mar	19/mar	20/mar	21/mar	22/mar	23/mar	24/mar	25/mar	26/mar	27/mar	28/mar	29/mar	30/mar	31/mar
Teóricas				6		7					8		9				10		11		
Práticas																	2	2	2	2	2
Laboratórios			1	1	1	1	1			2	2	2	2	2							
	01/abr	02/abr	03/abr	04/abr	05/abr	06/abr	07/abr	08/abr	09/abr	10/abr	11/abr	12/abr	13/abr	14/abr	15/abr	16/abr	17/abr	18/abr	19/abr	20/abr	21/abr
Teóricas				11		12				Férias da Páscoa								13		14	
Práticas																					
Laboratórios			3	3	3	3	3											4	4	4	4
	22/abr	23/abr	24/abr	25/abr	26/abr	27/abr	28/abr	29/abr	30/abr	01/mai	02/mai	03/mai	04/mai	05/mai	06/mai	07/mai	08/mai	09/mai	10/mai	11/mai	12/mai
Teóricas						15					16		17				18		19		
Práticas			3		3	3	3														
Laboratórios										5	5	5	5	5			6	6	6	6	6
	13/mai	14/mai	15/mai	16/mai	17/mai	18/mai	19/mai	20/mai	21/mai	22/mai	23/mai	24/mai	25/mai	26/mai	27/mai	28/mai	29/mai	30/mai	31/mai	01/jun	02/jun
Teóricas				20		21					22		23					24		25	
Práticas			4	4	4	4	4														
Laboratórios										7	7	7	7	7			8	8	8	8	8
	03/jun	04/jun	05/jun	06/jun	07/jun	08/jun	09/jun	10/jun	11/jun	12/jun	13/jun	14/jun	15/jun	16/jun			Férias Testes/Exames Aulas				
	17/jun	18/jun	19/jun	20/jun	21/jun	22/jun	23/jun	24/jun	25/jun	26/jun	27/jun	28/jun	29/jun	30/jun	01/jul	02/jul	03/jul	04/jul	05/jul	06/jul	07/jul
	08/jul	09/jul	10/jul	11/jul	12/jul	13/jul	14/jul	15/jul	16/jul	17/jul	18/jul	19/jul	20/jul	21/jul	22/jul	23/jul	24/jul	25/jul	26/jul	27/jul	28/jul

APRESENTAÇÃO

HORÁRIO

HORÁRIO SEMANAL - ARQUITECTURA DE COMPUTADORES (MEEC 2016/2017 - 2º SEM)

		2ª	2ª	2ª	3ª	3ª	3ª	4ª	4ª	4ª	5ª	5ª	5ª	6ª	6ª	6ª
08:00	08:30															
08:30	09:00															
09:00	09:30															
09:30	10:00															
10:00	10:30															
10:30	11:00															
11:00	11:30															
11:30	12:00															
12:00	12:30															
12:30	13:00															
13:00	13:30															
13:30	14:00															
14:00	14:30	P-ACOMP	L-ACOMP	L-ACOMP	P-ACOMP	L-ACOMP	L-ACOMP				P-ACOMP	L-ACOMP	L-ACOMP			
14:30	15:00		PL	PT		PL	PT	P-ACOMP	L-ACOMP	L-ACOMP		PL	PT			
15:00	15:30	V1.07	LSD1	LE3	V1.07	LSD1	LE3					LSD1	LE3			
15:30	16:00				T-ACOMP			E4			T-ACOMP					
16:00	16:30				NH					NH						
16:30	17:00				GA1					GA3						
17:00	17:30				T-ACOMP					T-ACOMP						
17:30	18:00				NH					NH						
18:00	18:30				GA1					GA3						
18:30	19:00	P-ACOMP	L-ACOMP	L-ACOMP										P-ACOMP	L-ACOMP	L-ACOMP
19:00	19:30		PL	PT										PL	PT	
19:30	20:00	E2	LSD1	LE3										E2	LSD1	LE3

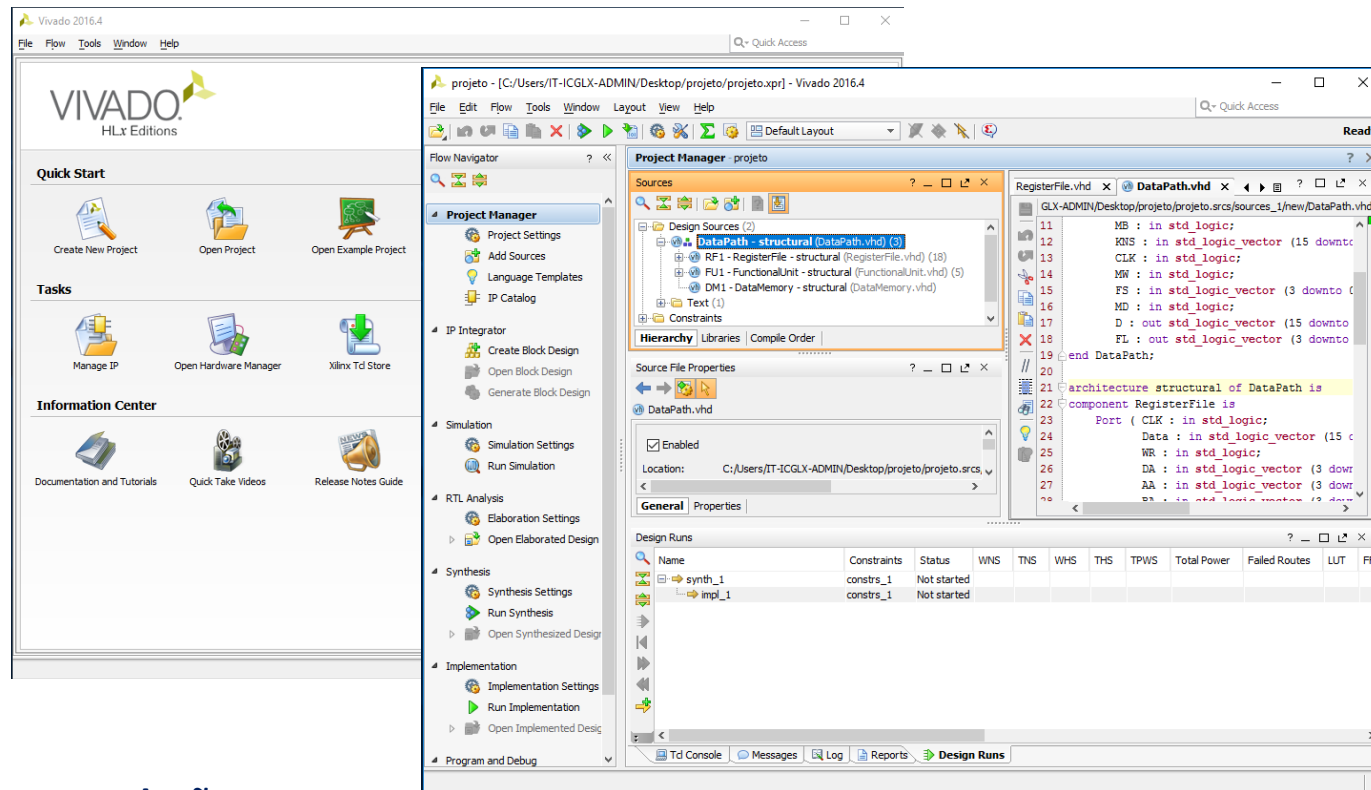
• Horário de Dúvidas

Nuno Horta (T) - TBD, Torre Norte (9º andar)

Paulo Lopes (L, P) – TBD, Sala de Reuniões da Área de Computadores
(por cima do laboratório LSD1)

Aleksandar Ilic (L, P) – TBD, Sala de Reuniões da Área de Computadores

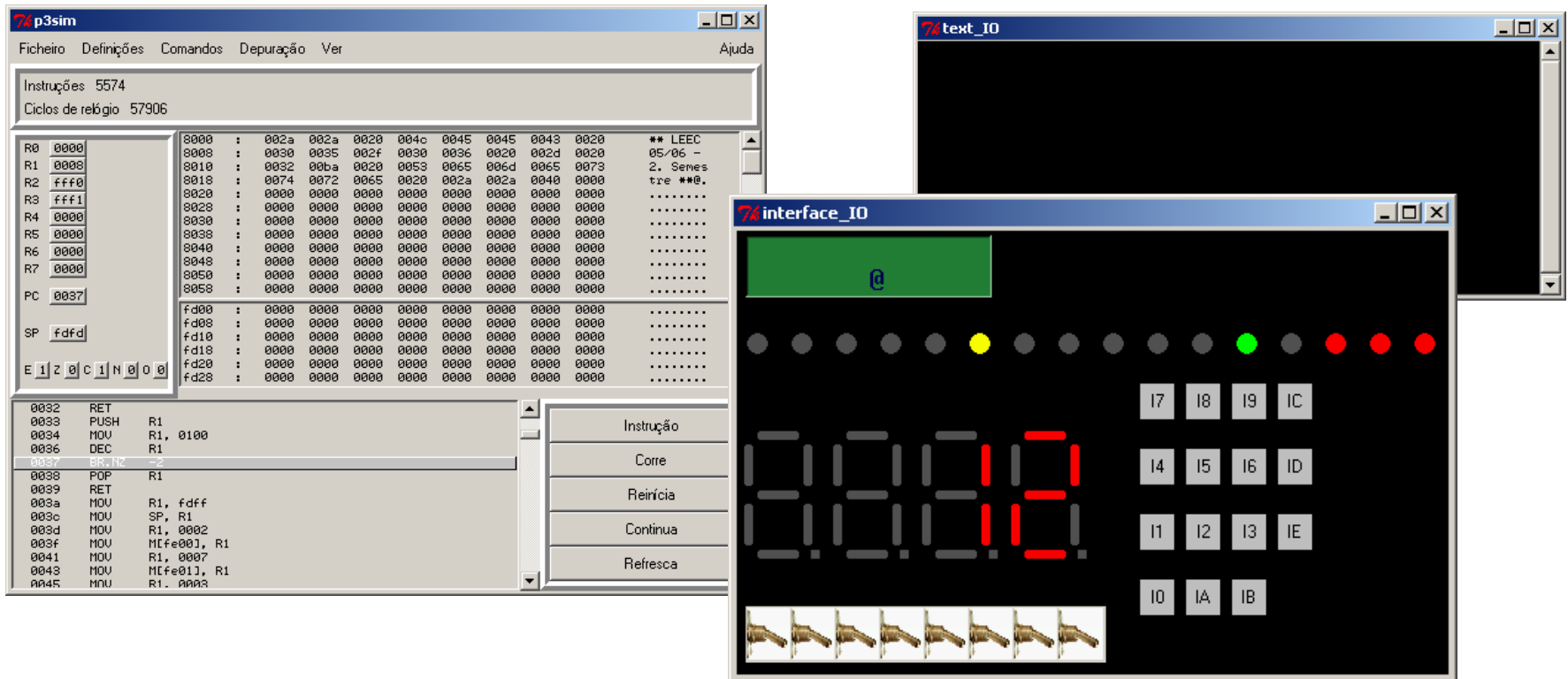
Laboratórios (1 e 2) em ambiente de projecto VIVADO



Recomendação:

Os alunos que não tenham tido contacto com o ambiente de projecto VIVADO da Xilinx **devem** realizar a título de treino o lab3 de Sistemas Digitais do MEEC (Prof. Nuno Roma) onde é feita uma introdução ao VIVADO e ao VHDL (ver os anúncios e links na webpage de ACOMP.)

Laboratórios (3 e 4) no software P3



APRESENTAÇÃO

AVALIAÇÃO

Datas da Avaliação: A avaliação de conhecimentos na disciplina será realizada por **testes** ou **exames** e trabalhos de laboratório. As datas definidas para realização dos testes e exames são:

(1º Teste **17/4**; 2º Teste **31/5**; 1º Exame **20/6**; Exame Época Especial **??/7**)

Nota Final:

NF = 60% (Exame ou Média de Testes) + 40% Laboratório

Nota mínima:

NF \geq 9.5 Valores

Nota de Exame ou Média de Testes \geq 9.5 Valores

Média dos Labs \geq 9.5 Valores

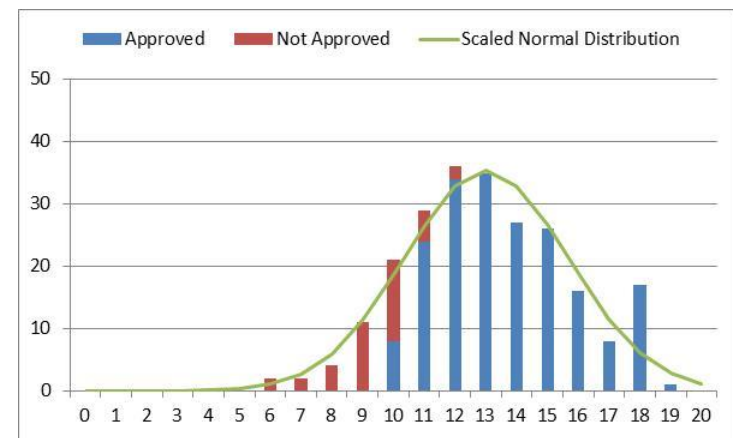
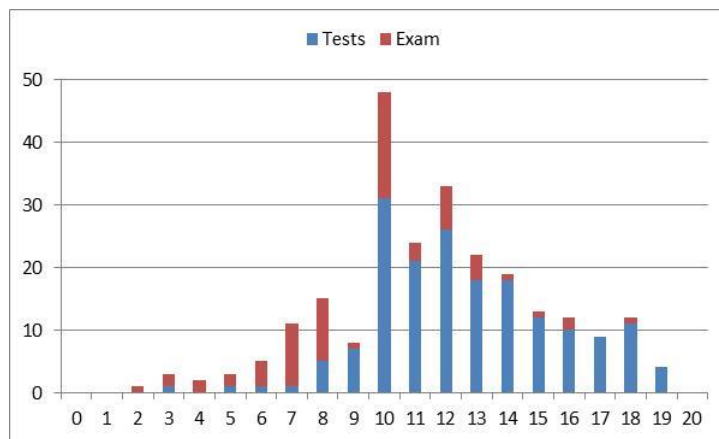
APRESENTAÇÃO

AVALIAÇÃO

Estatísticas:

	2009/2010		2010/2011		2011/2012		2012/2013		2013/2014		2014/2015		2015/2016	
	Total	%		%		%		%		%		%		%
Num. Inscritos	323		324		341		346		313		310		275	
Num. Avaliados	243	75%	255	79%	290	85%	268	77%	235	75%	245	79%	245	89%
Num. Aprovados	176	72%	198	78%	214	74%	225	84%	196	83%	214	87%	212	87%
Num. Reprovados	67	28%	57	22%	76	26%	43	16%	39	17%	31	13%	33	13%
Nota Máxima	19		19		19		19		19		20		19	
Nota Média	13,6		13,2		13,9		13,7		13,7		14,0		14,1	
Nota Mínima	10		10		10		10		10		10		10	
Num. Exames	174		175		109		76		68		77		71	
Num. Testes	76		112		194		204		176		212		225	
Num. Labs	304		304		322		321		290		282		264	

- Em 2013/2014 - Testes: 91% dos alunos aprovados; Exame: 53% aprovados ...



- **Bibliografia**

[1] M. Morris Mano, Charles R. Kime, “Logic and Computer Design Fundamentals”, 5th Edition, Prentice-Hall International, 2016.

- Cap. 8: Computer Design Basics
- Cap. 9: Instruction Set Architectures
- Cap. 10: RISC and CISC Processing Units
- Cap. 11: Input-Output and Communication
- Cap. 12: Memory Systems

[2] G. Arroz, J. Monteiro, A. Oliveira, “Arquitectura de Computadores: dos Sistemas Digitais aos Microprocessadores”, IST Press, 2009.

- **Material Didáctico Auxiliar**

[3] N. Horta, “Arquitecturas de Computadores – Aulas Teóricas”, na webpage.

- **Outras Referências**

[4] J. Hennessy, D. Patterson, “Computer Architecture – A Quantitative Approach”, Morgan Kaufmann, 2007.

[5] D. Patterson, J. Hennessy, “Computer Organization and Design”, Morgan Kaufmann, 2009.

Nota: Todas as imagens não referenciadas pertencem à referência principal [1] da disciplina.

