# Trabalho de laboratório III – Folha de Respostas

## **Circuitos sequenciais: Enigma (Vivado Tutorial)**

Versão 1.1

# Instruções de preenchimento:

**Páginas:**

* O tamanho máximo do documento a entregar é de **5 páginas** - esta página (instruções de preenchimento) **não deve** estar no documento entregue.
* Letra da família *sans-serif* (Arial, Verdana, Helvetica, Tahoma, Cambria, Calibri ou Trebuchet MS). Não deverão ser usadas fontes das famílias *cursive* ou *fantasy*, excepto para representar símbolos.
* Pode, se desejar, usar uma fonte da família *monospace* (ex.: Courier) para indicar sinais físicos.
* Tamanho da letra de fácil leitura e nunca inferior a 10pt.
* Pode, se desejar, entregar a folha de resposta manuscrita e digitalizada. No entanto, o documento deverá estar em estado apresentável (limpo, sem rabiscos ou rascunhos, facilmente percetível e com tamanho de letra bem legível)

**Figuras e tabelas:**

* As figuras (p. ex.: esquemas) poderão ser feitas num programa de edição de imagens (p. ex.: MS Visio, Omnigraffle, Inkscape,...) ou manuscritas, digitalizadas (com *scan* ou máquina fotográfica/telemóvel) e inseridas nos espaços correspondentes do relatório. No entanto, as figuras deverão estar em estado apresentável (limpas, sem rabiscos ou rascunhos, facilmente percetíveis e com tamanho de letra bem legível).

**Submissão do ficheiro no Fénix:**

* A folha de respostas preenchida deverá ser submetida em formato **PDF**, usando o conversor do editor de documentos (p. ex. do MS Word) ou através de uma impressora de **PDF** (p. ex.: [PDF995](http://www.pdf995.com/)).
* **Cabe aos alunos confirmar que o ficheiro foi corretamente submetido no sistema Fénix**, devendo para isso fazer *download* do ficheiro submetido e abrir com o Adobe Acrobat Reader.
* A submissão deverá ser feita até às **23h59m de domingo, dia 20 de Novembro de 2016**[[1]](#footnote-1), no link correspondente à entrega regular.
* Caso pretendam, os alunos poderão entregar uma nova versão depois do prazo indicado, usando o link correspondente à entrega fora de prazo. Nesse caso, sofrerão uma penalização de 2 valores por cada dia de atraso.
* Caso sejam submetidos múltiplos ficheiros, apenas será tomado em consideração o último ficheiro submetido.

**O não cumprimento das regras será penalizado na nota final do laboratório.**

# Trabalho de laboratório III

## **Circuitos Sequenciais: Enigma (Vivado Tutorial)**

Trabalho realizado por: \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_Nº\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_Nº\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Dia: \_\_\_\_\_\_\_\_\_\_ Hora: \_\_\_\_\_\_\_\_ Lab:\_\_\_\_\_\_ Grupo: \_\_\_\_\_\_ Docente:\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

* 1. Escolha dos valores INIT\_VAL, COD\_KEY e DESC\_KEY. Justifique com os cálculos realizados.

K = \_\_\_\_\_\_\_\_\_\_\_\_ INIT\_VAL\_DEC= \_\_\_\_\_\_\_\_\_\_\_\_ INIT\_VAL=\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

X1 = \_\_\_\_\_\_\_\_\_\_\_ X1 = \_\_\_\_\_\_\_\_\_\_\_ COD\_KEY =\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ COD\_KEY\_DEC= \_\_\_\_\_\_\_\_\_\_\_ (em decimal)

DESC\_KEY =\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ DESC\_KEY\_DEC= \_\_\_\_\_\_\_\_\_\_\_\_ (em decimal)

* 1. Desenhe o logigrama do circuito FF\_ELEM, indicando qual a funcionalidade das instâncias M21 e FF\_D e identificando o respetivo componente.



* 1. Desenha o logigrama do circuito constituído por dois componentes FF\_ELEM ligados como indicado na figura ao lado.



* 1. Para o circuito apresentado na pergunta 3, complete o diagrama temporal desprezando os tempos de propagação das portas lógicas.

****

* 1. Considerando os tempos de propagação indicados na tabela ao lado, indique qual o caminho crítico que conduz ao mínimo período de relógio. Justifique.

|  |  |  |
| --- | --- | --- |
| Componente | Tp[ps] | TSU[ps] |
| Flip-Flop | 20 | 10 |
| Multiplexer | 50 |  |
| XOR/AND/OR | 30 |  |
| NOT | 20 |  |

* 1. Apresente um *snapshot* da simulação do circuito **mem\_gen** com o valor INIT\_VAL modificado, aumentando o tempo de simulação para 2000ns e contemplando os seguintes sinais internos da *test\_unit*: m\_ff, mx\_ff, selection e init\_val.

**[INSERT IMAGE]**

* 1. Apresente um *snapshot* da simulação do circuito **codificador** com o valor COD\_KEY modificado, para o tempo de simulação de 550ns e contemplando os seguintes sinais internos da *test\_unit*: mescod\_inter, som1\_cout e cod\_key.

**[INSERT IMAGE]**

7.1 Explique como é feita em VHDL a função ROR.

7.2 Calcule, justificando, os valores teóricos da 1ª e 4ª palavras codificadas da simulação, tendo em conta as entradas utilizadas.

* 1. Apresente um *snapshot* do logigrama do **descodificador** implementado (obtido no Xilinx Vivado seguindo o passo 3.11 do enunciado).

**[INSERT IMAGE]**

8.1 Calcule, justificando, os valores teóricos da 1ª e 4ª palavras descodificadas da simulação, tendo em conta as entradas utilizadas.

* 1. Apresente um *snapshot* da simulação do circuito **descodificador** com o valor DESC\_KEY modificado, para o tempo de simulação de 1000ns e contemplando os seguintes sinais internos da *test\_unit*: mesdec\_inter, mesdec\_som, som1\_cout e desc\_key.

**[INSERT IMAGE]**

* 1. Apresente um *snapshot* da simulação do circuito **enigma** com o tempo de simulação de 1500ns e contemplando os seguintes sinais internos da *test\_enigma*: mes\_gen\_out, codificador\_out e descodificador\_out.

**[INSERT IMAGE]**

* 1. Comente o funcionamento da máquina enigma implementada na placa de prototipagem (procedimento realizado na aula de laboratório).

1. Em virtude de o 1º teste da cadeira se realizar na mesma semana que decorre este trabalho (dia 18 de Novembro), a entrega do relatório pode ser feita até ao domingo dessa semana (em vez de ser feita na 6ª feira, como é habitual). [↑](#footnote-ref-1)