

## TRABALHO DE LABORATÓRIO V

## CIRCUITO DE PROCESSAMENTO DE DADOS

Trabalho realizado por: Diogo Martins Alves № 86980

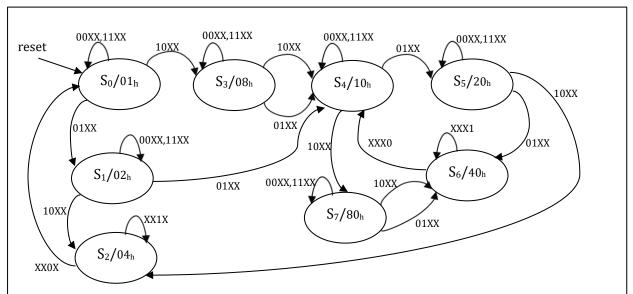
Diogo Moura Nº 86976

Dia: <u>16/12/2016</u> Hora: <u>13h00</u> Lab: <u>5</u> Grupo: <u>68</u> Docente:\_\_\_\_\_

1. Indique, a partir do número de aluno dos elementos do grupo, os valores de XY, o pin, o tempo de abertura de porta e o tempo de bloqueio por código errado.

```
XY = 60
Pin = RL
T_{acesso} = 6
T_{erro} = 10
```

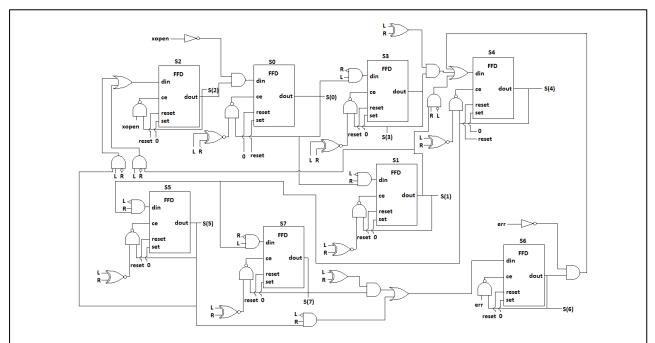
2. Apresente o diagrama de estados do circuito de controlo.



Neste diagrama, as entradas da máquina de estados são, por ordem, as entradas de 1 bit: L, R, xopen, err; em que xopen é "1" quando  $T_{acesso}$  está a contar e err é "1" quando  $T_{err}$  está a contar. Uma vez que é suposto os botões L e R serem premidos sequencialmente, assumimos que quando sao premidos simultaneamente (LR="11"), a máquina tem o mesmo comportamento de quando nenhum dos botões é premido – mantém-se no mesmo estado. A saída da máquina de estados é o sinal de 8 bits, em que só um dos bits é '1', que indica o estado em que se encontra a máquina, por exemplo, esta variável toma o valor "00001000" quando a máquina se encontra no estado  $S_3$ .

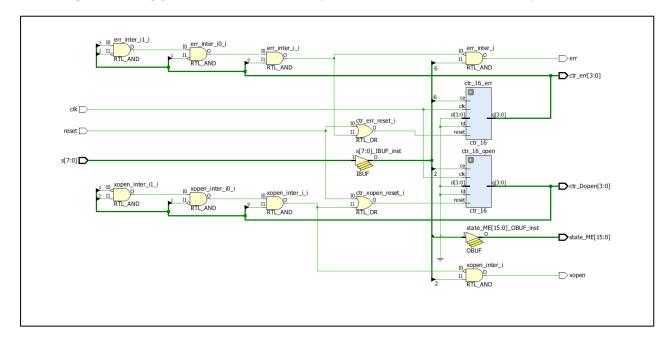


3. Apresente o logigrama do circuito de controlo (máquina de estados).



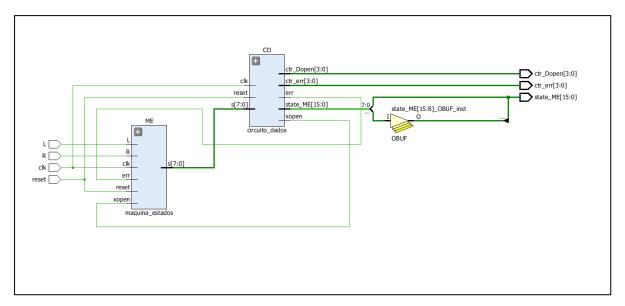
Em todos os estados à exceção do  $S_2$  e  $S_6$ , o clock é desligado quando nos encontramos nesse estado e as entradas L e R são ambas "0" ou ambas "1". Quando nos encontramos no estado  $S_2/S_6$ , o clock é desligado se xopen/err valerem "1", respetivamente. As entradas din e dout de cada flip flop são ligadas conforme o diagrama de estados, por exemplo, apenas transitamos do estado  $S_0$  para o  $S_3$  se LR="10", por essa razão existe uma porta "and" antes da entrada din de  $S_3$ .

4. Apresente o logigrama do circuito de dados (contadores e circuitos externos à ME).

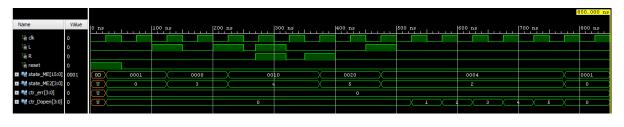


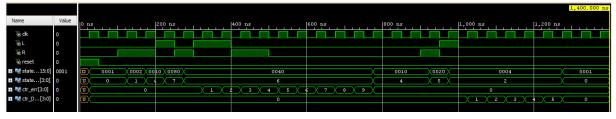


5. Apresente o logigrama do sistema total, assumindo blocos ao nível de componente (ou seja, não detalhados) do circuito de dados e de controlo.



6. Apresente dois snapshots da simulação que ilustre o correto comportamento do circuito.





 Apresente os comentários finais ao funcionamento do circuito na placa, bem como uma descrição sumária das modificações efetuadas ao circuito durante a aula de laboratório no âmbito da funcionalidade surpresa.

A funcionalidade surpresa que nos foi proposta na aula de laboratório foi adicionar um bit ao pin que tinhamos, sendo o novo pin igual a RLR. Para tal, tivemos que alterar o nosso diagrama de estados, adicionando mais quarto estados, ficando este com um total de 12 estados. Tivemos também, obviamente, que alterar o logigrama da máquina de estados e fazer as devidas alterações no código VHDL. Tivemos alguns erros no código que foram detetados através de simulações na placa de desenvolvimento e corrigidos. Podemos dizer que o trabalho foi realizado com sucesso uma vez que conseguimos meter o circuito a funcionar corretamente.