IFT 1227 - Architecture des ordinateurs

Devoir 1

- À faire en groupe de deux ou trois étudiants.
- Remise : le 16.02.2023 à **23:59** au plus tard
- Rapport : Écrire par <u>traitement de texte, générer un fichier en format pdf pour la remise</u>. Le rapport devra être clair, **présentable** et concis.

I. Réduction de la logique numérique

(5 pts) Votre solution doit contenir toutes les étapes pour avoir la totalité de points. <u>Vérification de la remise seulement.</u> Le solutionnaire sera présenté durant la séance de démonstration. En utilisant la méthode tabulaire de Quine-McCluskey, simplifiez la fonction logique suivante:

$$F(A, B, C, D) = \sum (0.9,13,15) + \sum_{d} (2,3,4,6,11)$$

II. Conception schématique des circuits combinatoires

Suivez les mêmes étapes que le Tutoriel 1 pour réaliser un afficheur sept segments étendu. L'afficheur doit afficher les chiffres de 0 à 9 et les lettres : A et b





Réaliser les fonctions logiques qui contrôlent les segments 0-3 en utilisant un décodeur et les portes OU logiques (un seul décodeur doit être partagé par les OU logiques); 5 – un multiplexeur 8 à 1 et 4, 6 - les portes logiques OU, ET et NON en nombres minimum (SOP minimale).

- a) Concevoir la table de vérité de l'afficheur. Sur la carte pour afficher un signal de l'afficheur il faudra générer le signal 0 et pour l'éteindre le signal 1.
- b) Simplifier SOP des fonctions logiques contrôlantes les segments 4 et 6 avec la méthode de Karnaugh.

Tester votre implémentation sur la carte en assignant pour modéliser les entrées d3 (MSB), d2, d1, d0(LSB) les interrupteurs SW3 – PIN_C12; SW2 – PIN_D12; SW1 – PIN_C11 et SW0 – PIN_C10 (manuel p. 26). Lorsque vos interrupteurs sont en position « bas », ils génèrent « 0 »; « haut » - « 1 ». Les sorties 0-6 connectez aux pins de l'afficheur sept segment HEX0 sur la carte (manuel page 28).

```
HEX00 - PIN_C14

HEX01 - PIN_E15

HEX02 - PIN_C15

HEX03 - PIN_C16

HEX04 - PIN_E16

HEX05 - PIN_D17

HEX06 - PIN_C17
```

À remettre

- 1. Un rapport contenant:
 - La solution avec <u>toutes les démarches</u> (seulement toutes les tables, pas d'explications en français) pour arriver aux résultats du numéro 1;
 - Table de vérité du numéro 2(a)
 - Les simplifications, numéro 2 (b), avec la méthode de Karnaugh;
 - Le schéma résultat de la synthèse du circuit. Insérer ce schéma dans le rapport :
 - o Dans Quartus ouvrez le projet, compilez-le
 - o Aller sur « Tools » → « Netlist Viewers » → RTL Viewer
 - Votre circuit synthétisé sera affiché
 - N'oubliez pas de mettre les noms des participants dans votre rapport!
- 1. Code : Faire la remise électronique sur StudiUM de votre archive en format .zip contenant votre projet Quartus + votre rapport pdf (un seul fichier compressé à remettre).

Une remise par équipe!

Barème de correction

Numéro 1-5 pts; 2a-15 pts, 2b-20 pts; 2c-50 pts. Présentation du rapport, respect de la spécification, propreté, lisibilité, etc.: 10

Total: 100 points

Bon travail!