

DEVOIR 1

LOGIQUE NUMÉRIQUE ET CIRCUITS COMBINATOIRES

ETIENNE COLLIN | 20237904

ANGE LILIAN TCHOMTCHOUA TOKAM | 20230129

JUSTIN VILLENEUVE | 20132792

ARCHITECTURE DES ORDINATEURS - IFT1227

99

Section A

Bravo !

PROFESSEURE ALENA TSIKHANOVICH

UNIVERSITÉ DE MONTRÉAL

À remettre le 16 Février 2023 à 23:59

Université 
de Montréal

Table des matières

Table des matières	1
1 Réduction de la logique numérique	2
2 Conception schématique des circuits combinatoires	3
2.1 Partie a	3
2.2 Partie b	4
2.2.1 Simplification S_4	4
2.2.2 Simplification S_6	4
2.3 Quartus	5

1 Réduction de la logique numérique

En utilisant la méthode tabulaire de Quine-McCluskey, simplifiez la fonction logique suivante :

$$F(A, B, C, D) = \sum(0, 9, 13, 15) + \sum_d(2, 3, 4, 6, 11)$$

Commençons par créer le tableau contenant les *minterms* (sans passer par une table de vérité, le *minterm* x sera la représentation binaire de x) et simplifions en utilisant la technique de Quine-McCluskey.

Nombre de 1s	Minterm	Nombre de 1s	Minterm	Nombre de 1s	Minterm
0	0000✓	0	00-0✓ 0-00✓	0	0--0*
1	0010✓ 0100✓	1	001-* 0-10✓ 01-0✓	2	1--1*
2	0011✓ 0110✓ 1001✓	2	-011* 10-1✓ 1-01✓		
3	1011✓ 1101✓	3	1-11✓ 11-1✓		
4	1111✓				

À l'aide de ces tableaux, trouvons maintenant les *prime implicants*.

Prime implicants	Minterms			
	0000	1001	1101	1111
001-				
-011				
0--0	✓			
1--1		✓	✓	✓

Ainsi, selon cette table, la simplification de la fonction logique F est :

$$F(A, B, C, D) = \bar{A}\bar{D} + AD \quad (1)$$

S/

2 Conception schématique des circuits combinatoires

2.1 Partie a

Concevoir la table de vérité de l'afficheur. Sur la carte, pour allumer un segment de de l'afficheur, il faudra générer le signal 0 et le signal 1 pour l'éteindre.

D_3	D_2	D_1	D_0	Chiffres & Lettres	S_0	S_1	S_2	S_3	S_4	S_5	S_6
0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	1	1	0	0	1	1	1	1
0	0	1	0	2	0	0	1	0	0	1	0
0	0	1	1	3	0	0	0	0	1	1	0
0	1	0	0	4	1	0	0	1	1	0	0
0	1	0	1	5	0	1	0	0	1	0	0
0	1	1	0	6	0	1	0	0	0	0	0
0	1	1	1	7	0	0	0	1	1	1	1
1	0	0	0	8	0	0	0	0	0	0	0
1	0	0	1	9	0	0	0	0	1	0	0
1	0	1	0	A	0	0	0	1	0	0	0
1	0	1	1	b	1	1	0	0	0	0	0
1	1	0	0	-	d	d	d	d	d	d	d
1	1	0	1	-	d	d	d	d	d	d	d
1	1	1	0	-	d	d	d	d	d	d	d
1	1	1	1	-	d	d	d	d	d	d	d

15

2.2 Partie b

Simplifier la SOP des fonctions logiques contrôlant les segments 4 et 6 avec la méthode de Karnaugh.

2.2.1 Simplification S_4

		$D_1 D_0$			
		00	01	11	10
$D_3 D_2$	00		1	1	
	01	1	1	1	
	11	d	d	d	d
	10		1		

L'équation simplifiée est donc :

$$S_4 = \bar{D}_3 D_0 + D_2 \bar{D}_1 + \bar{D}_1 D_0 \quad (2)$$

2.2.2 Simplification S_6

		$D_1 D_0$			
		00	01	11	10
$D_3 D_2$	00	1	1		
	01			1	
	11	d	d	d	d
	10				

L'équation simplifiée est donc :

$$S_6 = \bar{D}_3 \bar{D}_2 \bar{D}_1 + D_2 D_1 D_0 \quad (3)$$

20

2.3 Quartus

Voici maintenant le schéma résultant de la synthèse du circuit dans *Quartus*. Notez que pour montrer les symboles *VCC* et *GND*, l'option *Show constant value* est décochée. Le même *GND* est lié à *data2*, *data4* et *data5* dans le *Mux8*, mais ils sont montrés séparément dans le schéma.

