

教室左前侧 | 教室右前侧

期中试卷 | 两份作业

习题讲解

期中试题讲解

王彤
wangt_@zju.edu.cn

一、 (10分) 证明下面所示的两个组合逻辑电路具有等效功能。

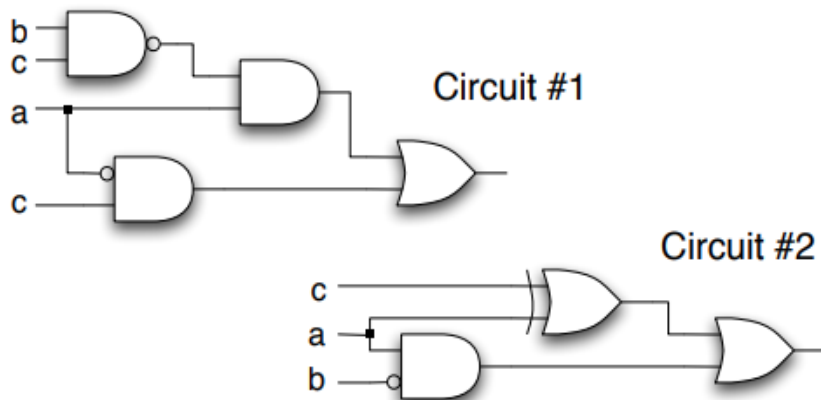
解：

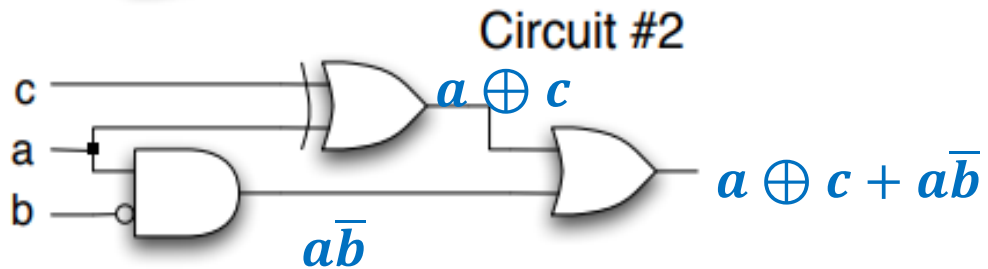
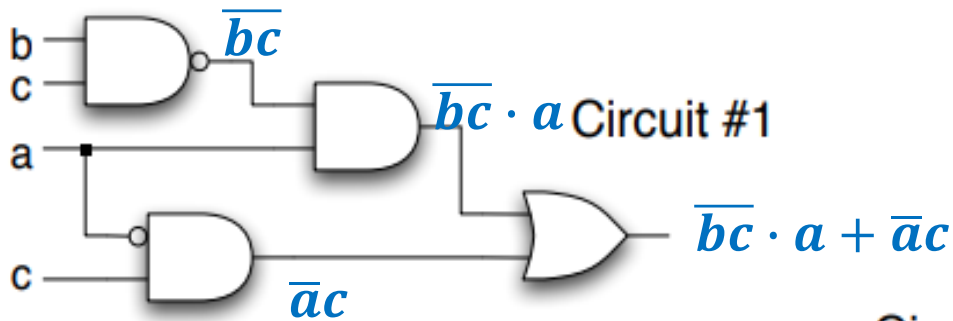
$$\text{Circuit \#1: } Y1 = \overline{b}c \cdot a + \overline{a}c = a\overline{b} + a\overline{c} + \overline{a}c$$

$$\text{Circuit \#2: } Y2 = a \oplus c + a\overline{b} = a\overline{c} + \overline{a}c + a\overline{b}$$

因此， $Y1 = Y2$

- 逻辑表达式
- 真值表
- 卡诺图





二、(12分) 考虑逻辑表达式 $F(x, y) = (xy) \oplus (x'y') \oplus x \oplus x' \oplus (x + y')$,
解:

1) 请用卡诺图化为最简与/或式;

直接列出真值表:

(奇偶校验)

x	y	xy	x'y'	x	x'	x+y'	F(x,y)
0	0	0	1	0	1	1	1
0	1	0	0	0	1	0	1
1	0	0	0	1	0	1	0
1	1	1	0	1	0	1	1

画出卡诺图:

		y	
		0	1
x	0	1	1
	1	0	1

$$\rightarrow F(x, y) = x' + y$$

二、 (12分) 考虑逻辑表达式 $F(x, y) = (xy) \oplus (x'y') \oplus x \oplus x' \oplus (x + y')$,
解:

1) 请用卡诺图化为最简与/或式;

$$F(x, y) = (xy) \oplus (x'y') \oplus x \oplus x' \oplus (x + y')$$

$$= ((xy)(x'y')' + (xy)'(x'y')) \oplus 1 \oplus (x + y')$$

$$= (\mathbf{xy + x'y'})' \oplus (x + y')$$

$$= (xy + x'y')'(x + y')' + (xy + x'y')(x + y')$$

$$= x'y + xy + x'y'$$

$$\bullet A \oplus A' = 1$$

$$\bullet A \oplus 1 = A'$$

$$\bullet A \oplus 0 = A$$

二、(12分) 考虑逻辑表达式 $F(x, y) = (xy) \oplus (x'y') \oplus x \oplus x' \oplus (x + y')$,
解:

2) 写成标准最小项之和形式

$$F(x, y) = x'y + xy + x'y' = \sum m(0, 1, 3).$$

3) 写成标准最大项之积形式

$$F(x, y) = x' + y = \prod M(2) = M_2.$$

三、(15分)有四变量函数:

$$Y(A,B,C,D) = (\bar{A}\bar{C}\bar{D} + \bar{B}\bar{D} + BD) \oplus (\bar{A}B\bar{D} + \bar{B}D + BC\bar{D})$$

解:

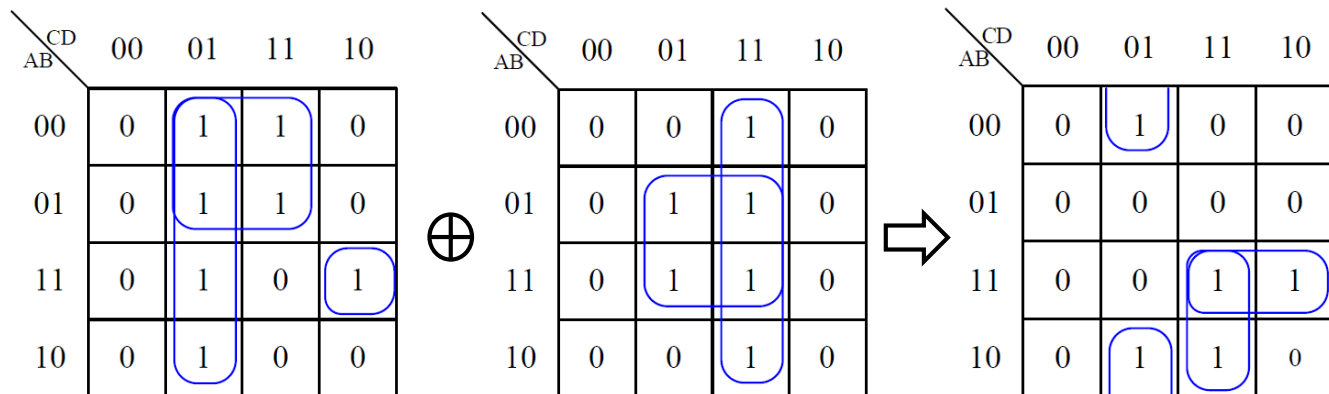
1) 写出此函数最简与/或表达式;

Homework 1

12. 有函数 $F1(A,B,C,D) = ABC\bar{D} + B\bar{C}D + \bar{A}\bar{B}D + A\bar{B}\bar{C}D + \bar{A}D$

$F2(A,B,C,D) = CD + ABCD + BD + ACD + BCD$

试求函数 $F3(A,B,C,D) = F1 \oplus F2$ 的最简与或表达式。



$$F3(A,B,C,D) = \bar{B}\bar{C}D + ACD + ABC = \bar{B}\bar{C}D + A\bar{B}D + ABC$$

三、(15分)有四变量函数：

$$Y(A, B, C, D) = (\bar{A}\bar{C}\bar{D} + \bar{B}\bar{D} + BD) \oplus (\bar{A}B\bar{D} + \bar{B}D + BCD\bar{D})$$

解：

1) 写出此函数最简与/或表达式；

$$Y1 = \bar{A}\bar{C}\bar{D} + \bar{B}\bar{D} + BD \quad Y2 = \bar{A}B\bar{D} + \bar{B}D + BCD\bar{D} \quad Y = Y1 \oplus Y2$$

CD AB	00	01	11	10
00	1	0	0	1
01	1	1	1	0
11	0	1	1	0
10	1	0	0	1

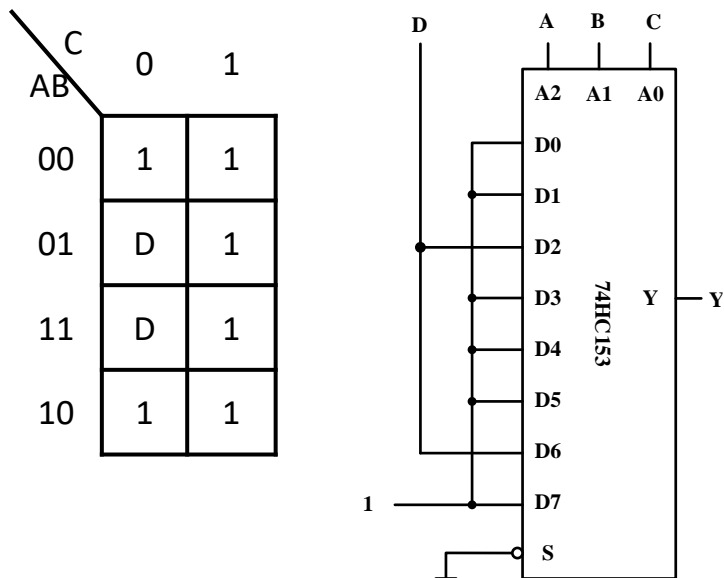
CD AB	00	01	11	10
00	0	1	1	0
01	1	0	0	1
11	0	0	0	1
10	0	1	1	0

CD AB	00	01	11	10
00	1	1	1	1
01	0	1	1	1
11	0	1	1	1
10	1	1	1	1

三、1) 写出此函数最简与/或表达式;

$$Y = \bar{B} + C + D$$

2) 用8选1数据选择器实现此函数, 要求用A、B、C作为数据选择器地址变量;



CD \ AB	00	01	11	10
00	1	1	1	1
01	0	1	1	1
11	0	1	1	1
10	1	1	1	1

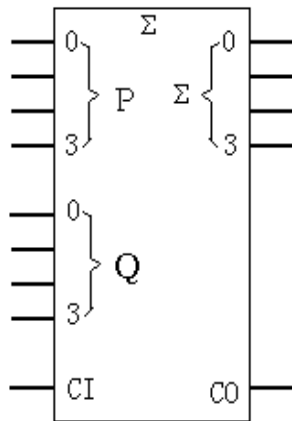
3) 写出此函数的反函数最简与/或表达式。

$$\bar{Y} = B\bar{C}\bar{D}$$

四、(12分)用一个四位加法器74LS238和尽量少的门电路设计代码转换电路，输入为 $D_3D_2D_1D_0$ 为余3码，输出为 $Y_3Y_2Y_1Y_0$ 为2421BCD码。

请写出设计步骤，并画出电路图。

十进制数	余3码	2421码
0	0011	0000
1	0100	0001
2	0101	0010
3	0110	0011
4	0111	0100
5	1000	1011
6	1001	1100
7	1010	1101
8	1011	1110
9	1100	1111

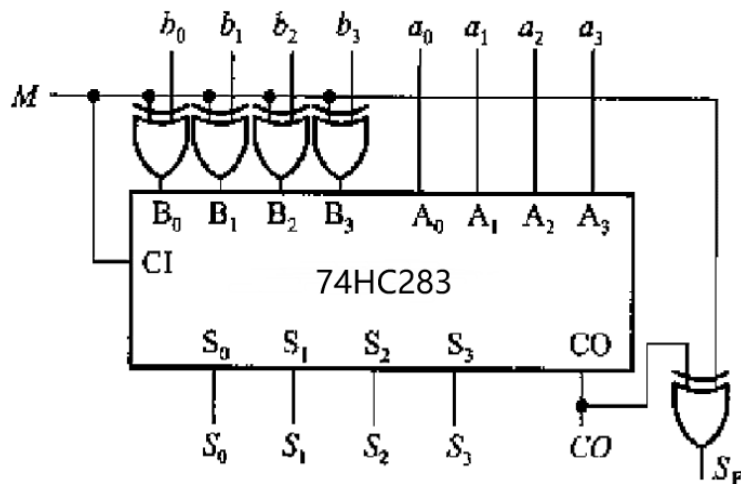


Homework 2

6. 试用4位并行加法器74HC283设计一个加/减运算电路。当控制信号 $M = 0$ 时，它将两个输入的4位二进制数相加，而 $M = 1$ 时它将两个输入的4位二进制数相减。两数相加的绝对值不大于15。允许附加必要的门电路。

解： $M = 0$ 时， $S_3S_2S_1S_0 = a_3a_2a_1a_0 + b_3b_2b_1b_0$

$M = 1$ 时， $S_3S_2S_1S_0 = a_3a_2a_1a_0 + [b_3b_2b_1b_0]_{\text{补}} = a_3a_2a_1a_0 + b_3'b_2'b_1'b_0' + 1$



输出的和是补码形式，
 S_F 是和的符号位，
和为正数时 $S_F = 0$ ，
和为负数是 $S_F = 1$ 。

四、(12分)用一个四位加法器74LS238和尽量少的门电路设计代码转换电路，输入为 $D_3D_2D_1D_0$ 为余3码，输出为 $Y_3Y_2Y_1Y_0$ 为2421BCD码。

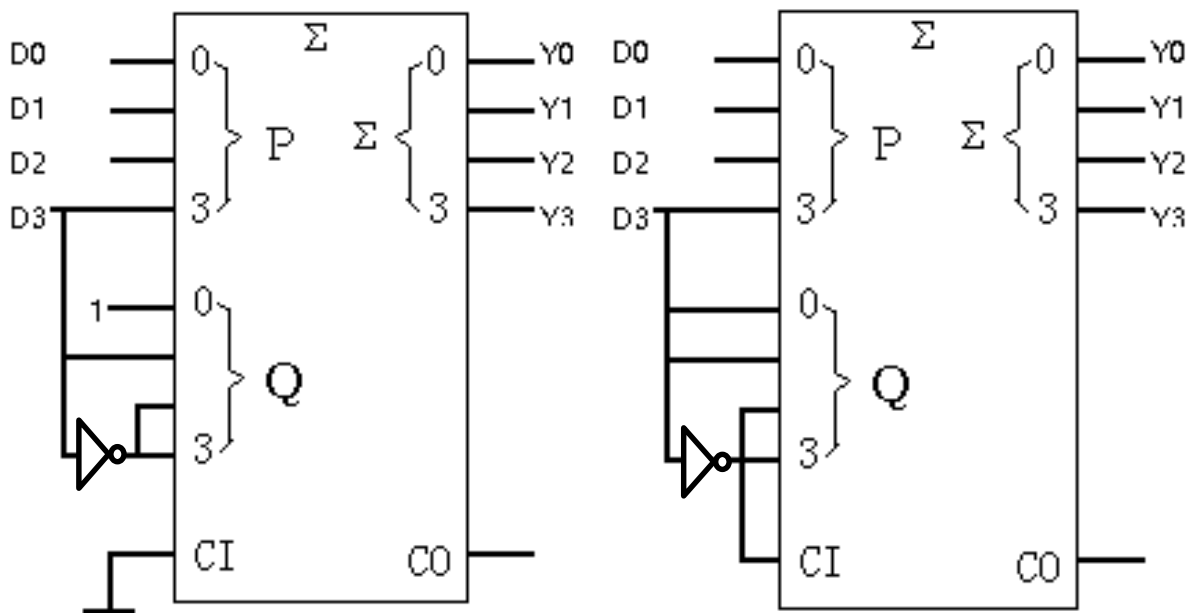
请写出设计步骤，并画出电路图。

解：

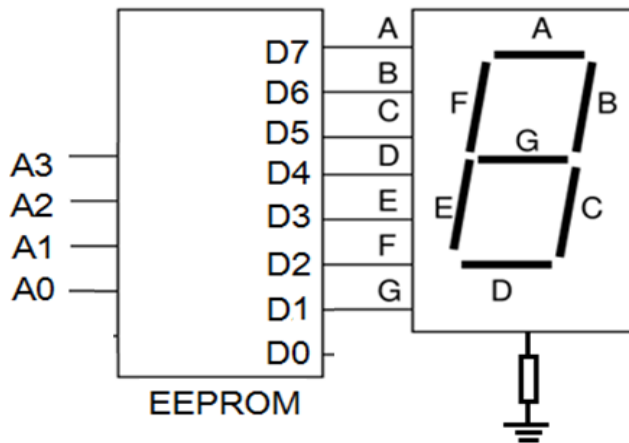
当 $D_3=0$ 时，2421码与8421码无差，即与余3码相差3，3的补码为 $(1101)_2$ ；当 $D_3=1$ 时，考虑8421码与2421码的差异，即相同码的情况下，2421表示的十进制数等于8421码表示的十进制数减6，故 $D_3=1$ 时，2421码应等于余3码减3加上6，即余3码加上 $(0011)_2$ 。

四、(12分)用一个四位加法器74LS238和尽量少的门电路设计代码转换电路，输入为 $D_3D_2D_1D_0$ 为余3码，输出为 $Y_3Y_2Y_1Y_0$ 为2421BCD码。

解：

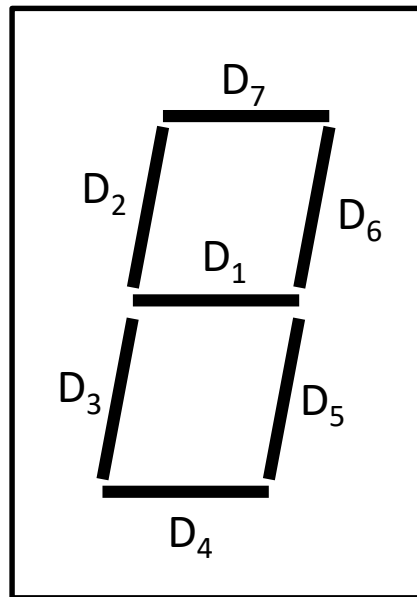


五、(10分)数字芯片74LS48是BCD到7段数码管的显示译码器，但是大于9的数字不能显示正常字符。小明想用一个16x8的EEPROM设计专用的16进制数到7段数码管的显示译码器，EEPROM的数据输出驱动数码管的A, B, C, D, E, F和G，如下图所示。当数码管输入信号为“高电平”时，对应的数码管段亮起。为了显示字符的唯一性，“6”和“9”显示都增加弯钩，“6”和“9”显示都增加弯钩，而10~15分别显示为“A”、“b”、“C”、“d”、“E”、“F”。请填写EEPROM实现电路的真值表。



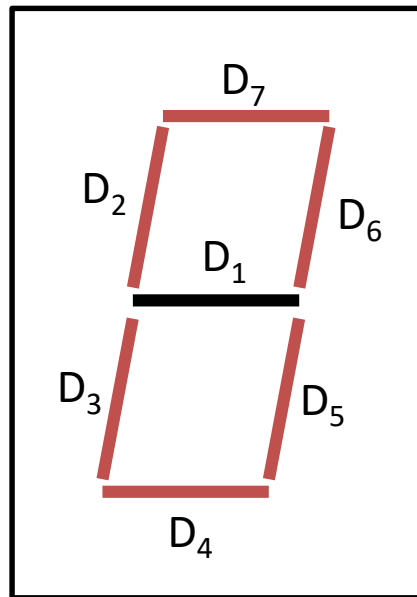
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000								x
0001								x
0010								x
0011								x
0100								x
0101								x
0110								x
0111								x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



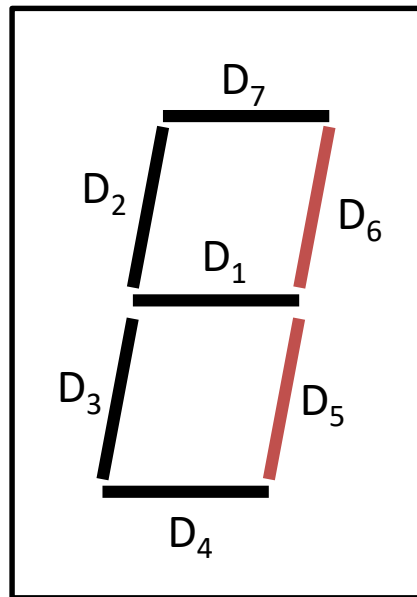
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001								x
0010								x
0011								x
0100								x
0101								x
0110								x
0111								x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



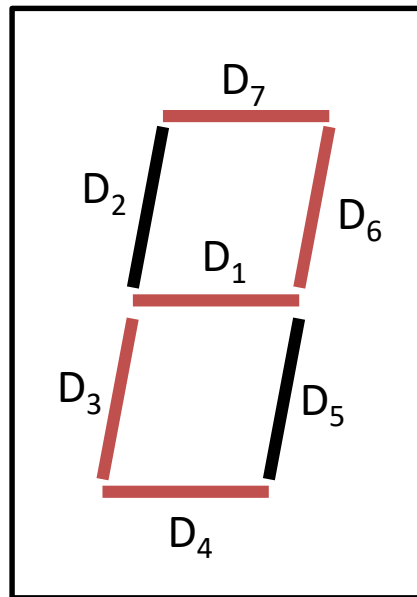
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010								x
0011								x
0100								x
0101								x
0110								x
0111								x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



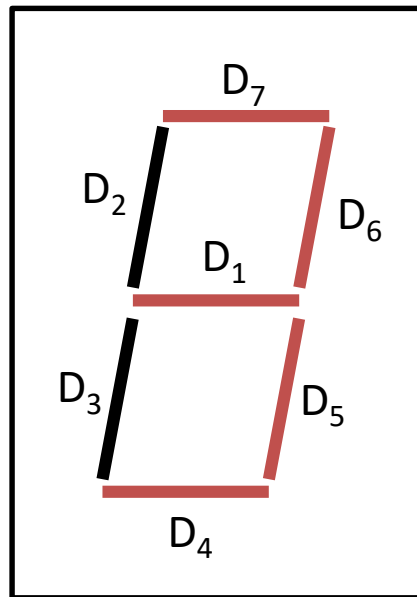
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011								x
0100								x
0101								x
0110								x
0111								x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



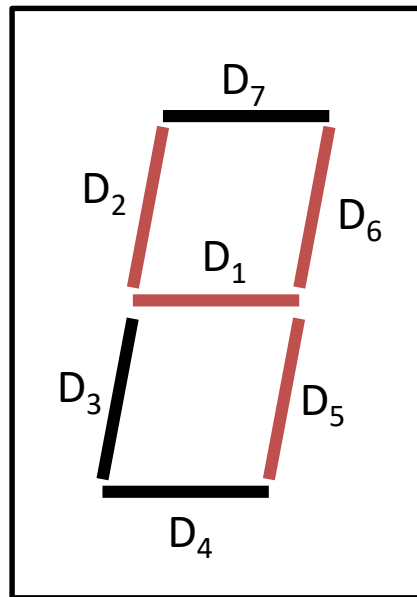
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100								x
0101								x
0110								x
0111								x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



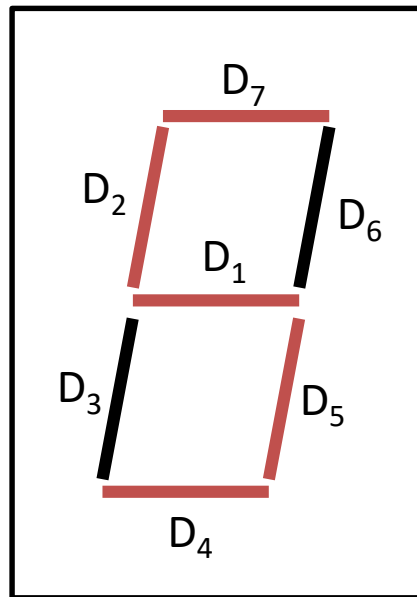
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101								x
0110								x
0111								x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



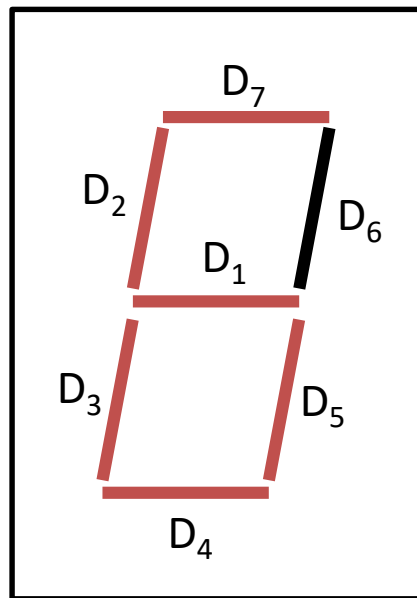
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110								x
0111								x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



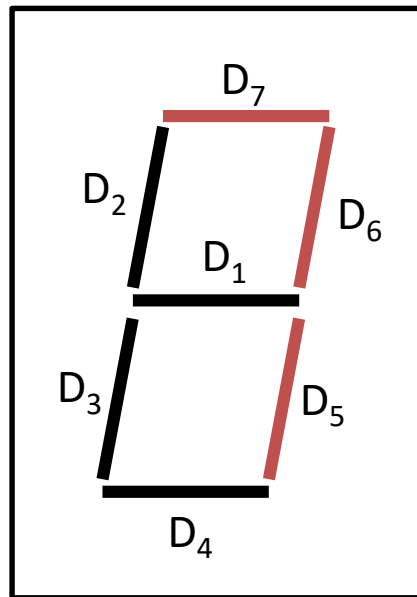
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111								x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



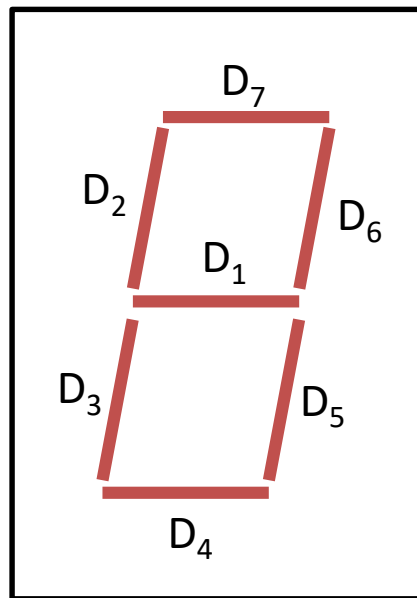
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000								x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



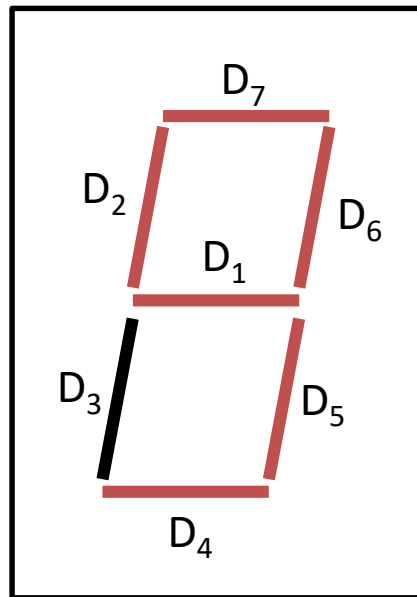
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000	1	1	1	1	1	1	1	x
1001								x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



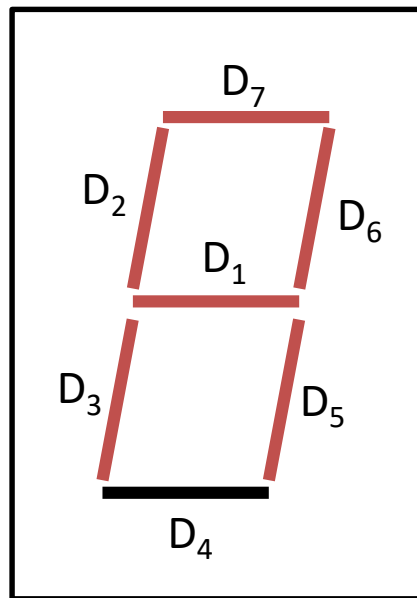
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000	1	1	1	1	1	1	1	x
1001	1	1	1	1	0	1	1	x
1010								x
1011								x
1100								x
1101								x
1110								x
1111								x



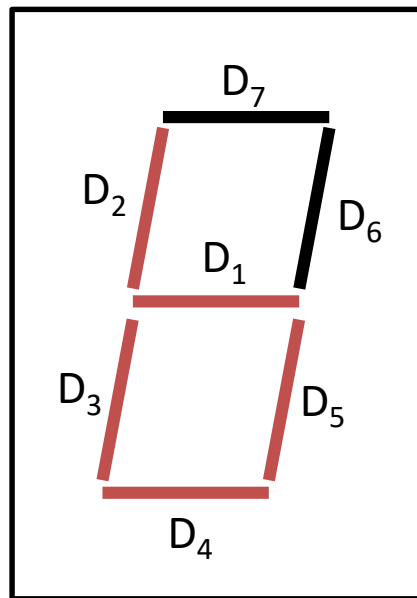
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000	1	1	1	1	1	1	1	x
1001	1	1	1	1	0	1	1	x
1010	1	1	1	0	1	1	1	x
1011								x
1100								x
1101								x
1110								x
1111								x



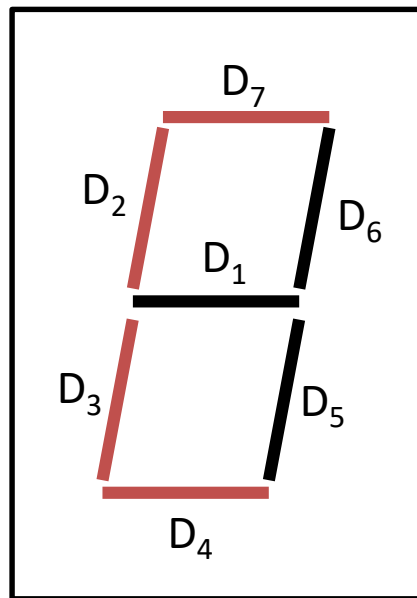
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000	1	1	1	1	1	1	1	x
1001	1	1	1	1	0	1	1	x
1010	1	1	1	0	1	1	1	x
1011	0	0	1	1	1	1	1	x
1100								x
1101								x
1110								x
1111								x



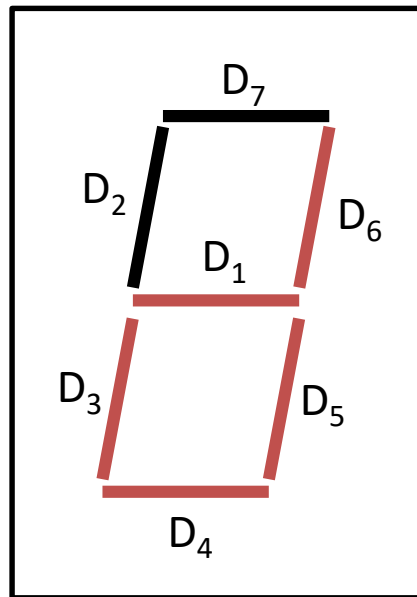
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000	1	1	1	1	1	1	1	x
1001	1	1	1	1	0	1	1	x
1010	1	1	1	0	1	1	1	x
1011	0	0	1	1	1	1	1	x
1100	1	0	0	1	1	1	0	x
1101								x
1110								x
1111								x



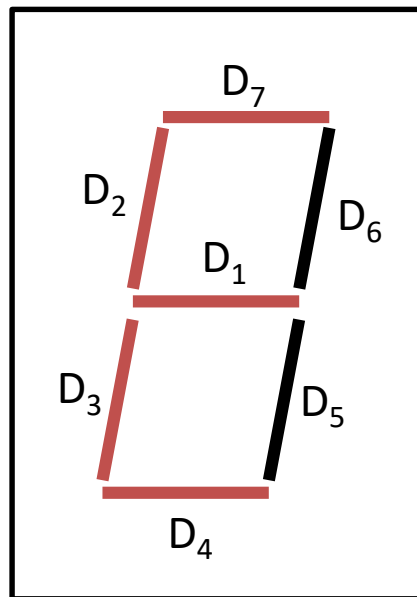
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000	1	1	1	1	1	1	1	x
1001	1	1	1	1	0	1	1	x
1010	1	1	1	0	1	1	1	x
1011	0	0	1	1	1	1	1	x
1100	1	0	0	1	1	1	0	x
1101	0	1	1	1	1	0	1	x
1110								x
1111								x



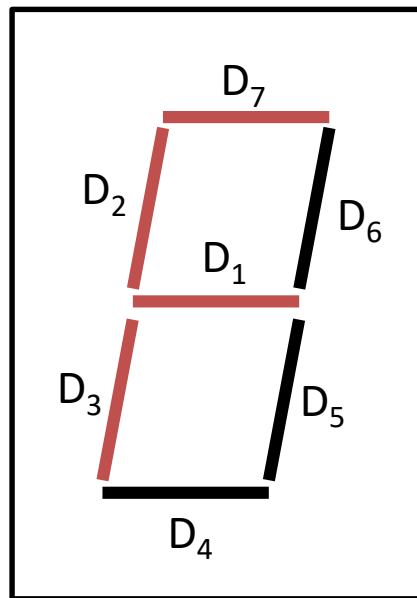
五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000	1	1	1	1	1	1	1	x
1001	1	1	1	1	0	1	1	x
1010	1	1	1	0	1	1	1	x
1011	0	0	1	1	1	1	1	x
1100	1	0	0	1	1	1	0	x
1101	0	1	1	1	1	0	1	x
1110	1	0	0	1	1	1	1	x
1111								x



五、

地址	数据							
$A_3A_2A_1A_0$	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000	1	1	1	1	1	1	0	x
0001	0	1	1	0	0	0	0	x
0010	1	1	0	1	1	0	1	x
0011	1	1	1	1	0	0	1	x
0100	0	1	1	0	0	1	1	x
0101	1	0	1	1	0	1	1	x
0110	1	0	1	1	1	1	1	x
0111	1	1	1	0	0	0	0	x
1000	1	1	1	1	1	1	1	x
1001	1	1	1	1	0	1	1	x
1010	1	1	1	0	1	1	1	x
1011	0	0	1	1	1	1	1	x
1100	1	0	0	1	1	1	0	x
1101	0	1	1	1	1	0	1	x
1110	1	0	0	1	1	1	1	x
1111	1	0	0	0	1	1	1	x



六、(16分)如下图所示电路图。

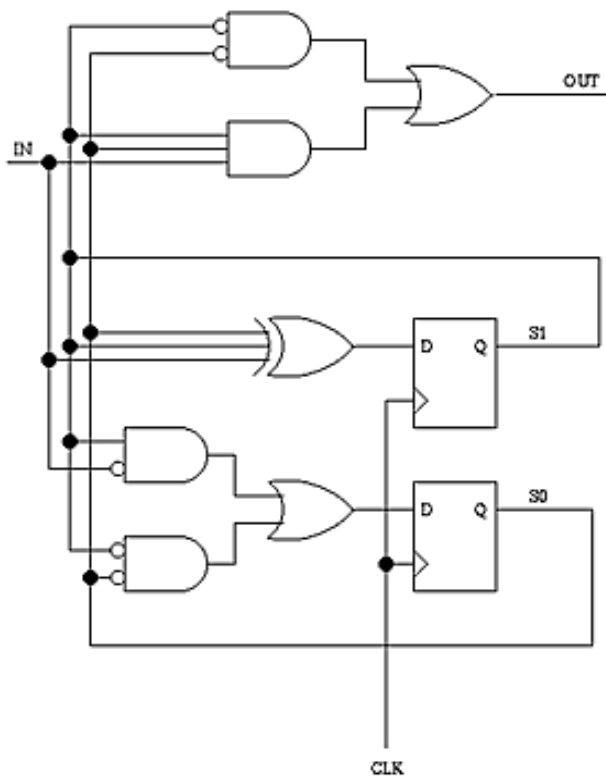
1) 写出状态转换方程，并写出状态转换表； 2) 画出状态转移图；

解： 1)

$$S1^* = IN \oplus S1 \oplus S0$$

$$S0^* = \overline{IN}S1 + \overline{S1}\overline{S0}$$

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1



六、(16分)如下图所示电路图。

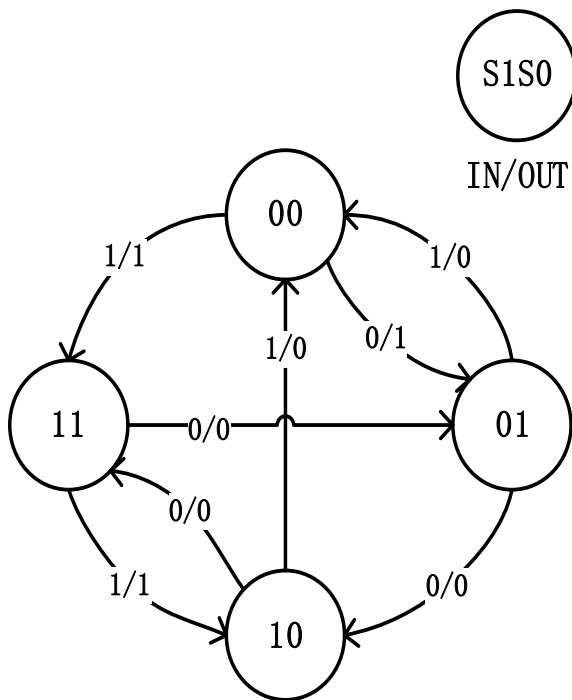
1) 写出状态转换方程，并写出状态转换表； 2) 画出状态转移图；

解： 1)

$$S1^* = IN \oplus S1 \oplus S0$$

$$S0^* = \overline{IN}S1 + S1S0$$

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1



六、(16分)如下图所示电路图。

3) 对于IN输入0100011101串行位序列, 请写出输出OUT的位序列
(假设每个输入位在时钟信号的上升沿可用, 并且触发器初始状态为00)。

解:

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
1	0	1			
0					
0					
0					
1					
1					
1					
0					
1					

六、(16分)如下图所示电路图。

3) 对于IN输入0100011101串行位序列，请写出输出OUT的位序列
 (假设每个输入位在时钟信号的上升沿可用，并且触发器初始状态为00)。

解：

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
1	0	1	0	0	0
0	0	0	0	1	1
0	0	1			
0					
1					
1					
1					
0					
1					

六、(16分)如下图所示电路图。

3) 对于IN输入0100011101串行位序列，请写出输出OUT的位序列
 (假设每个输入位在时钟信号的上升沿可用，并且触发器初始状态为00)。

解：

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
1	0	1	0	0	0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0			
1					
1					
1					
0					
1					

六、(16分)如下图所示电路图。

3) 对于IN输入0100011101串行位序列，请写出输出OUT的位序列
 (假设每个输入位在时钟信号的上升沿可用，并且触发器初始状态为00)。

解：

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
1	0	1	0	0	0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
1	1	1			
1					
1					
0					
1					

六、(16分)如下图所示电路图。

3) 对于IN输入0100011101串行位序列，请写出输出OUT的位序列
(假设每个输入位在时钟信号的上升沿可用，并且触发器初始状态为00)。

解：

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
1	0	1	0	0	0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
1	1	1	1	0	1
1	1	0			
1					
0					
1					

六、(16分)如下图所示电路图。

3) 对于IN输入0100011101串行位序列，请写出输出OUT的位序列
(假设每个输入位在时钟信号的上升沿可用，并且触发器初始状态为00)。

解：

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
1	0	1	0	0	0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
1	1	1	1	0	1
1	1	0	0	0	0
1	0	0			
0					
1					

六、(16分)如下图所示电路图。

3) 对于IN输入0100011101串行位序列，请写出输出OUT的位序列
(假设每个输入位在时钟信号的上升沿可用，并且触发器初始状态为00)。

解：

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
1	0	1	0	0	0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
1	1	1	1	0	1
1	1	0	0	0	0
1	0	0	1	1	1
0	1	1			
1					

六、(16分)如下图所示电路图。

3) 对于IN输入0100011101串行位序列, 请写出输出OUT的位序列
(假设每个输入位在时钟信号的上升沿可用, 并且触发器初始状态为00)。

解:

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	1	0	1

IN	S1	S0	S1*	S0*	OUT
0	0	0	0	1	1
1	0	1	0	0	0
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
1	1	1	1	0	1
1	1	0	0	0	0
1	0	0	1	1	1
0	1	1	0	1	0
1	0	1	0	0	0

七、(13分)分析下面的时序电路图。

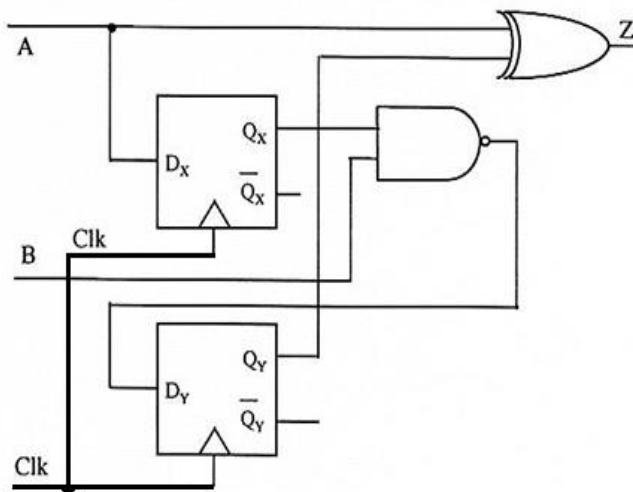
1) 请问这是Melay状态机还是Moore状态机？

解：1) Melay型。

在产生的输出中，是否使用输入信号决定了状态机的类型。状态机的两种基本类型是米里(Mealy)状态机和莫尔(Moore)状态机。

莫尔状态机的输出只是当前状态的函数，而一般的米里状态机输出是当前状态和输入信号的函数。

不论哪种类型控制时序都要取决于状态和输入信号。



七、(13分)分析下面的时序电路图。

2) 写出下面三个电路节点的布尔方程：

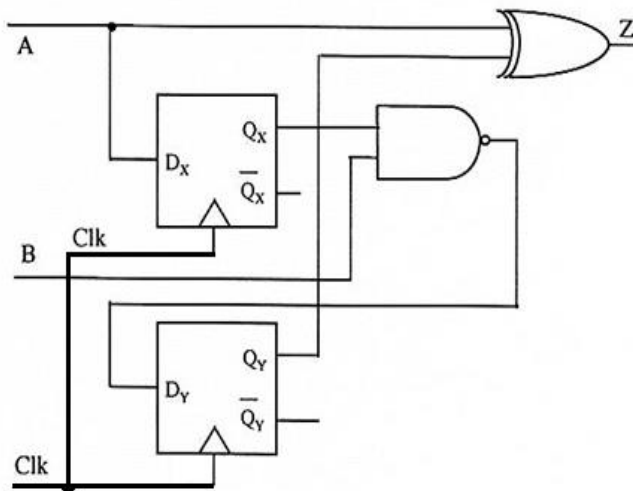
$$Z(A, B, Qx, Qy) = A \oplus Qy$$

$$Dx(A, B, Qx, Qy) = A$$

$$Dy(A, B, Qx, Qy) = \overline{B \cdot Qx}$$

3) 完成状态转移表：

4) 根据状态转移表，只完成从状态11开始的状态图。



七、(13分)分析下面的时序电路图。

2) 写出下面电路节点的布尔方程：

$$Z(A, B, Qx, Qy) = A \oplus Qy$$

$$Dx(A, B, Qx, Qy) = A$$

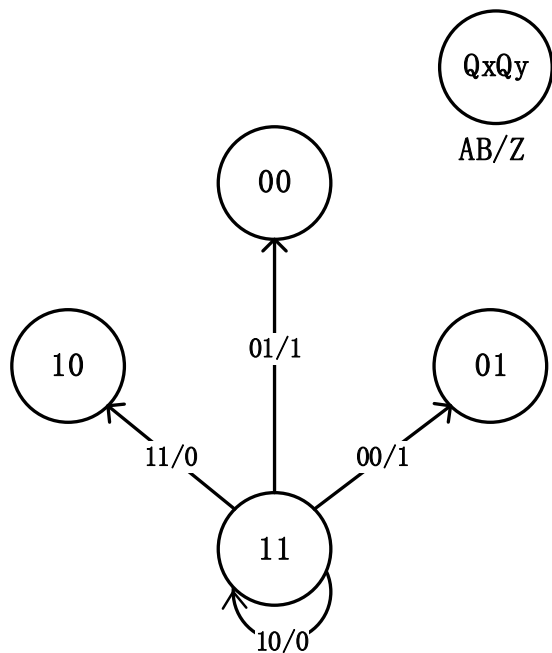
$$Dy(A, B, Qx, Qy) = \overline{B \cdot Qx}$$

3) 完成状态转移表：

4) 根据状态转移表，只完成从状态11开始的状态图。

Qx	Qy	A	B	Dx	Dy	Z
0	0	0	0	0	1	0
0	0	0	1	0	1	0
0	0	1	0	1	1	1
0	0	1	1	1	1	1
0	1	0	0	0	1	1
0	1	0	1	0	1	1
0	1	1	0	1	1	0
0	1	1	1	1	1	0
1	0	0	0	0	1	0
1	0	0	1	0	0	0
1	0	1	0	1	1	1
1	0	1	1	1	0	1
1	1	0	0	0	1	1
1	1	0	1	0	0	1
1	1	1	0	1	1	0
1	1	1	1	1	0	0

七、4) 根据状态转移表，只完成从状态11开始的状态图。

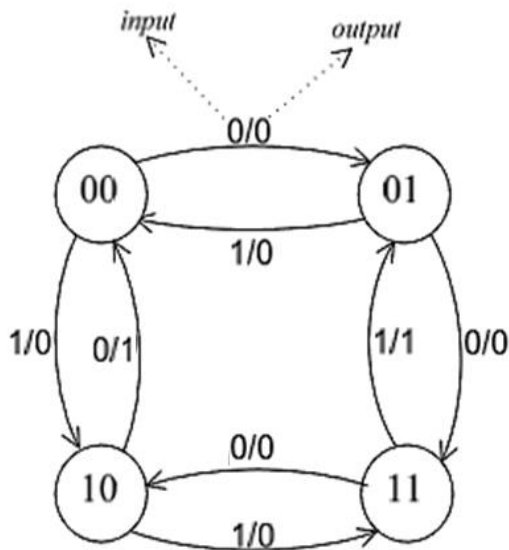


Qx	Qy	A	B	Dx	Dy	Z
0	0	0	0	0	1	0
0	0	0	1	0	1	0
0	0	1	0	1	1	1
0	0	1	1	1	1	1
0	1	0	0	0	1	1
0	1	0	1	0	1	1
0	1	1	0	1	1	0
0	1	1	1	1	1	0
1	0	0	0	0	1	0
1	0	0	1	0	0	0
1	0	1	0	1	1	1
1	0	1	1	1	0	1
1	1	0	0	0	1	1
1	1	0	1	0	0	1
1	1	1	0	1	1	0
1	1	1	1	1	0	0

八、(12分)某时序电路的状态转换图如下所示，请画出相应真值表，并用D触发器实现，请给出设计过程：

1) 写出系统状态转换表；

IN	Q1	Q0	Q1*	Q0*	OUT
0	0	0	0	1	0
0	0	1	1	1	0
0	1	0	0	0	1
0	1	1	1	0	0
1	0	0	1	0	0
1	0	1	0	0	0
1	1	0	1	1	0
1	1	1	0	1	1



八、(12分)某时序电路的状态转换图如下所示，请画出相应真值表，并用D触发器实现，请给出设计过程：

2) 写出特性方程、状态方程和输出方程；

IN	Q1	Q0	Q1*	Q0*	OUT
0	0	0	0	1	0
0	0	1	1	1	0
0	1	0	0	0	1
0	1	1	1	0	0
1	0	0	1	0	0
1	0	1	0	0	0
1	1	0	1	1	0
1	1	1	0	1	1

特性方程： $Q = D$

状态方程：

$$Q1^* = \overline{IN}Q0 + IN\overline{Q0} = IN \oplus Q0$$

$$Q0^* = \overline{IN}\overline{Q1} + INQ1 = IN \odot Q1$$

输出方程：

$$OUT = Q1Q0IN + Q1\overline{Q0}\overline{IN}$$

$$= Q1(Q0 \odot IN)$$

$$= Q1\overline{Q0} \oplus \overline{IN}$$

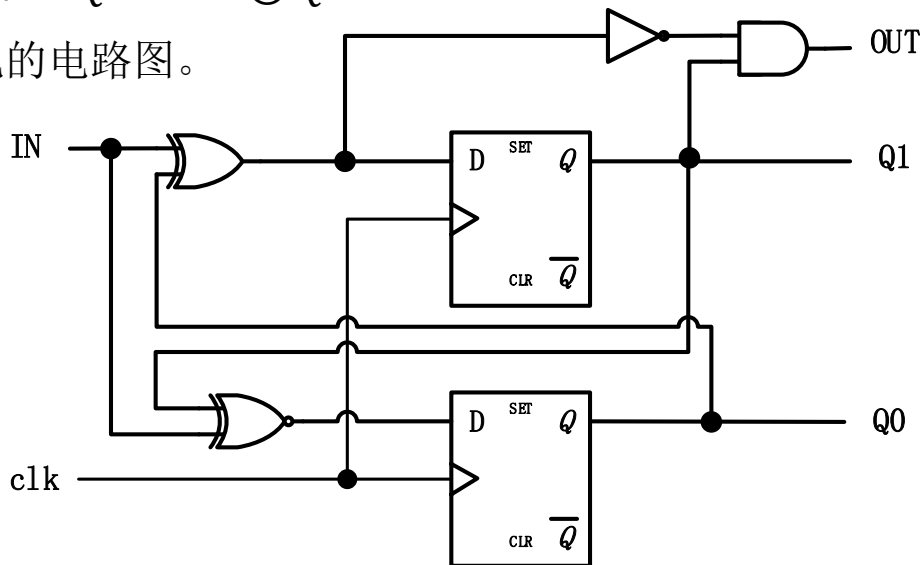
八、(12分)某时序电路的状态转换图如下所示，请画出相应真值表，并用D触发器实现，请给出设计过程：

3) 根据上述方程，列出激励函数式；

$$D1 = \overline{IN}Q0 + IN\overline{Q0} = IN \oplus Q0$$

$$D0 = \overline{IN}\overline{Q1} + INQ1 = IN \odot Q1$$

4) 画出实现的电路图。



习题讲解

期中试题讲解

王彤
wangt_@zju.edu.cn