

# 浙江大学 2018 - 2019 学年 春夏 学期

## 《数字系统设计》课程期中考试试卷

课程号: 671C0050, 开课学院: 信息与工程学院

考试形式: ☒ 闭、开卷 (请在选定项上打√), 允许带 计算器 入场

考试日期: 2019 年 4 月 25 日, 考试时间: 120 分钟

诚信考试, 沉着应考, 杜绝违纪。

考生姓名: 朱圣 学号: \_\_\_\_\_ 所属院系 (专业): \_\_\_\_\_

题序	一	二	三	四	五	六	七	八	总分
得分									
评卷人									

一、(10 分, 得分 \_\_\_\_\_) 使用公式法实现如下函数, 要求仅使用 5 个(或以下)2 输入与非门实现, 并画出相应门电路:

解: 
$$f = \overline{A \oplus B} + \overline{A} \cdot \overline{B}$$

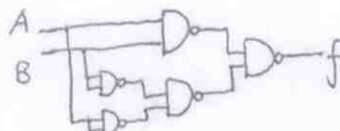
$$= \overline{A \oplus B} + \overline{A} \cdot \overline{B}$$

$$= \overline{AB + \overline{A}\overline{B}} + \overline{A} \cdot \overline{B}$$

$$= \overline{AB + \overline{A}\overline{B}}$$

$$= \overline{AB} \cdot \overline{\overline{A}\overline{B}}$$

$$f = \overline{A} \cdot B + A \cdot \overline{B} + \overline{A} \cdot \overline{B}$$



二、(12 分, 得分 \_\_\_\_\_) 已知某一个 4 输入传感器系统, 当且仅当如下任一条件满足时, 该传感器系统才保持运行:

- (a) 当 sensor2 有效;
- (b) 当 sensor1 和 sensor3 有效, 但 sensor2 和 sensor4 无效;
- (c) 当 sensor3 和 sensor4 有效。

- 1) 画出该系统的真值表;
- 2) 利用卡诺图, 求出该系统最简与或形式;
- 3) 仅用与非门实现小题 2) 的逻辑函数, 并画出相应的电路;
- 4) 仅用或非门实现小题 2) 的逻辑函数, 并画出相应的电路。

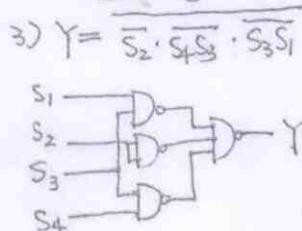
解, 1) 设输入  $S_1, S_2, S_3, S_4$ , 输出  $Y$  为 1.

$S_4$	$S_3$	$S_2$	$S_1$	$Y$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

2)  $\textcircled{Y}$   $S_4 S_3$

$S_4 S_3$	00	01	11	10
00	0	0	1	1
01	0	0	1	1
11	1	1	1	1
10	0	0	1	1

$$Y = S_2 + S_4 S_3 + S_3 S_1$$

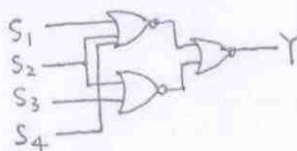


4)  $\textcircled{Y}$   $S_4 S_3$

$S_4 S_3$	00	01	11	10
00	0	0	1	1
01	0	0	1	1
11	1	1	1	1
10	0	0	1	1

$$Y = \overline{S_3} \overline{S_2} + \overline{S_4} \overline{S_2} \overline{S_1}$$

$$= \overline{S_3 + S_2 + S_1 + S_2 + S_4}$$



三、(12分, 得分\_\_\_\_\_)设计一个将三位格雷码  $G_2 G_1 G_0$  转换为三位二进制码  $B_2 B_1 B_0$  的转换电路。

- 要求用最少的与非门实现, 写出化简过程, 并画出电路图;
- 要求只用 3 线/8 线译码器和 8 线/3 线编码器设计, 请写出设计步骤, 并画出三位格雷码

169:

1)

$G_2 G_1 G_0$	$B_2 B_1 B_0$
000	000
001	001
010	011
011	010
100	111
101	110
110	100
111	101

$$B_2 = G_2$$

$\textcircled{B_1}$   $G_2 G_1 G_0$

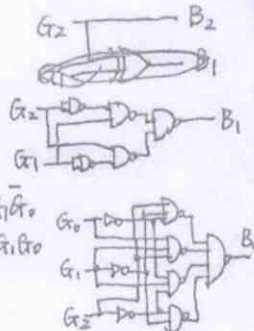
$G_2 G_1 G_0$	00	01	11	10
00	0	0	1	1
01	0	0	1	1
11	1	1	1	1
10	0	0	1	1

$$B_1 = \overline{G_2} G_1 + G_2 \overline{G_1}$$

$\textcircled{B_0}$   $G_2 G_1 G_0$

$G_2 G_1 G_0$	00	01	11	10
00	0	0	1	1
01	0	1	0	1
11	1	0	0	1
10	1	0	0	1

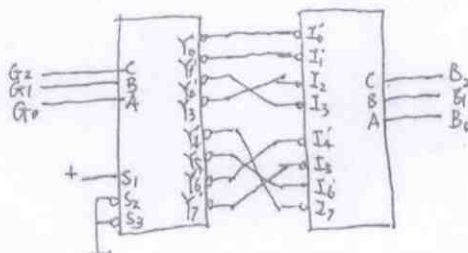
$$B_0 = \overline{G_2} \overline{G_1} G_0 + \overline{G_2} G_1 \overline{G_0} + G_2 \overline{G_1} \overline{G_0} + G_2 G_1 G_0$$



十进制数	$G_2 G_1 G_0$
0	000
1	001
2	011
3	010
4	110
5	111
6	101
7	100

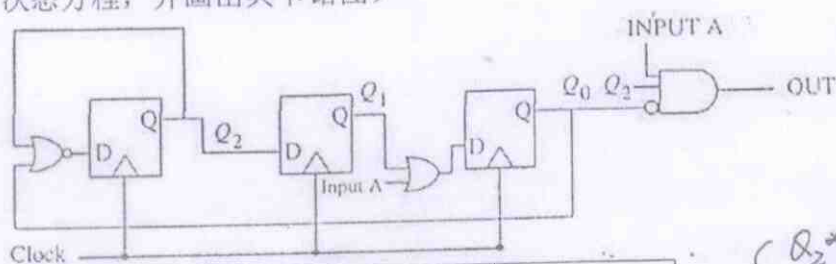
2).

$G_2 G_1 G_0$	3/8译码	8/3译码	$B_2 B_1 B_0$
000	$Y_0'$	$I_0'$	000
001	$Y_1'$	$I_1'$	001
010	$Y_2'$	$I_2'$	010
011	$Y_3'$	$I_3'$	011
100	$Y_4'$	$I_4'$	100
101	$Y_5'$	$I_5'$	101
110	$Y_6'$	$I_6'$	110
111	$Y_7'$	$I_7'$	111



姓名: \_\_\_\_\_ 学号: \_\_\_\_\_

四、 (16分, 得分 \_\_\_\_\_) 根据如下电路图, 请完成下面的真值表。(提示: 写出次态方程, 并画出其卡诺图)

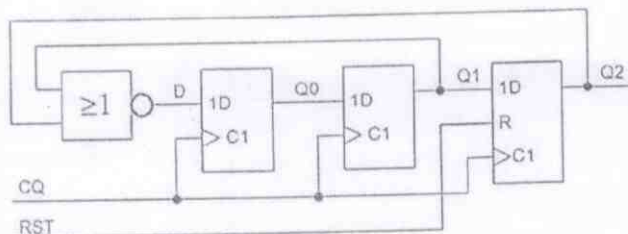


输入 A	现 态 $Q_2 \ Q_1 \ Q_0$	次 态 $Q_2^* \ Q_1^* \ Q_0^*$	输出 OUTPUT
0	0 0 0	1 0 0	0
0	0 0 1	0 0 0	0
0	0 1 0	1 0 1	0
0	0 1 1	0 0 1	0
0	1 0 0	0 1 0	0
0	1 0 1	0 1 0	0
0	1 1 0	0 1 1	0
0	1 1 1	0 1 1	0
1	0 0 0	1 0 1	0
1	0 0 1	0 0 1	0
1	0 1 0	1 0 1	0
1	0 1 1	0 0 1	0
1	1 0 0	0 1 1	1
1	1 0 1	0 1 1	0
1	1 1 0	0 1 1	1
1	1 1 1	0 1 1	0

$$\begin{cases} Q_2^* = \overline{Q_2 + Q_0} = \overline{Q_2} \overline{Q_0} \\ Q_1^* = Q_2 \\ Q_0^* = Q_1 + A \\ OUT = A Q_2 \overline{Q_0} \end{cases}$$

五、 (14分, 得分 \_\_\_\_\_) 如下计数器电路中, 部分触发器存在异步复位端, 当 RST=1 时, 可强制相应触发器状态置 0。

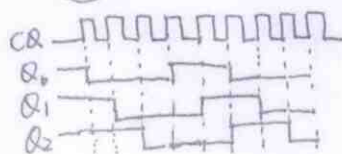
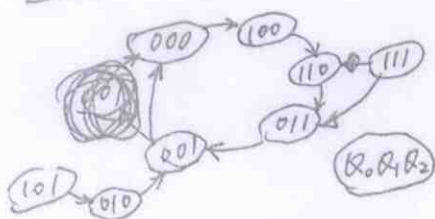
- 1) 当 RST 固定为 0 时, 画出该电路相应状态转换图, 时序图(包含时钟 CQ、Q0、Q1 和 Q2, 初始状态为 Q0Q1Q2=111);
- 2) 当 RST=1 时, 画出该电路相应的状态转换图。



1)  $RST=0$

$$\begin{cases} Q_0^* = Q_2 + Q_1 = \overline{Q_2} \cdot \overline{Q_1} \\ Q_1^* = Q_0 \\ Q_2^* = Q_1 \end{cases}$$

$Q_0, Q_1, Q_2$	$Q_0^*, Q_1^*, Q_2^*$
000	100
001	000
010	001
011	001
100	110
101	010
110	011
111	011

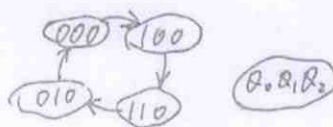


2)  $RST=1$

$$\begin{cases} Q_2^* = 0 \\ Q_1^* = Q_0 \\ Q_0^* = \overline{Q_1 + Q_2} = \overline{Q_1} \quad (\text{利用无关项}) \end{cases}$$

$Q_0, Q_1, Q_2$	$Q_0^*, Q_1^*, Q_2^*$
000	100
001	X X X
010	000
011	X X X
100	110
101	X X X
110	010
111	X X X

无项

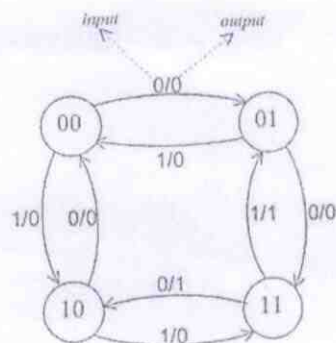


六、(12分, 得分\_\_\_\_\_) 状态转换图如下所示, 请画出相应真值表, 并用 D 触发器实现, 请给出设计过程:

- 1) 写出系统状态表;
- 2) 列出激励函数式;
- 3) 画出实现的电路图。

1)

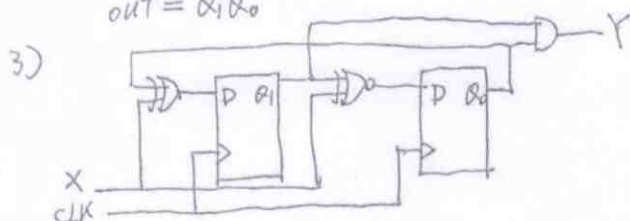
IN	$Q_1, Q_0$	$Q_1^*, Q_0^*$	OUT
0	00	01	0
0	01	11	0
0	10	00	0
0	11	10	1
1	00	10	0
1	01	00	0
1	10	11	0
1	11	01	1



2)

IN	$Q_1, Q_0$	$Q_1^*, Q_0^*$
0	00	01
0	01	11
0	10	00
0	11	10
1	00	10
1	01	00
1	10	11
1	11	01

$$\begin{cases} D_1 = \overline{IN} Q_0 + IN \overline{Q_0} = IN \oplus Q_0 \\ D_0 = \overline{IN} \overline{Q_1} + IN Q_1 = IN \odot Q_1 \\ OUT = Q_1 Q_0 \end{cases}$$





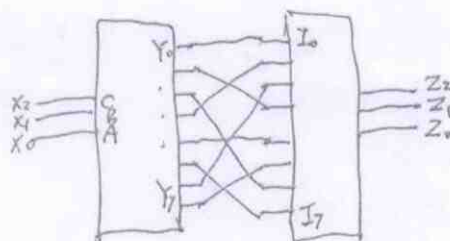
姓名: \_\_\_\_\_ 学号: \_\_\_\_\_

七、(14分, 得分 \_\_\_\_\_) 设计一个组合电路, 它的输入是一个三位二进制数  $X = X_2X_1X_0$ , 输出为  $Z = (3X) \text{ 模 } 8$ 。要求写出设计思路和设计过程:

- 1) 用译码器和编码器实现, 不能外加其他器件;
- 2) 用四位加法器实现, 不能外加其他器件。

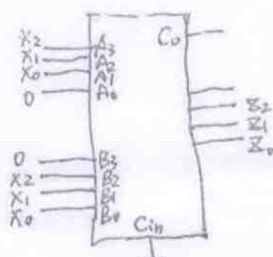
1)

$X_2 X_1 X_0$	$Z_2 Z_1 Z_0$
000	000
001	011
010	110
011	001
100	100
101	111
110	010
111	101

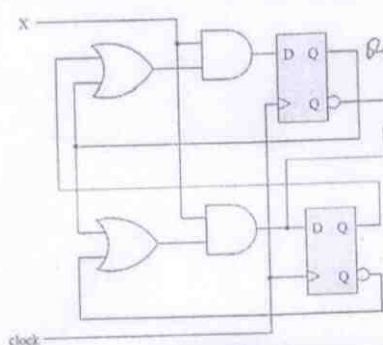


2)  $3X = 2X + X$

$$\begin{array}{r} X_2 X_1 X_0 \ 0 \\ + \quad X_2 X_1 X_0 \\ \hline Z_2 Z_1 Z_0 \end{array}$$



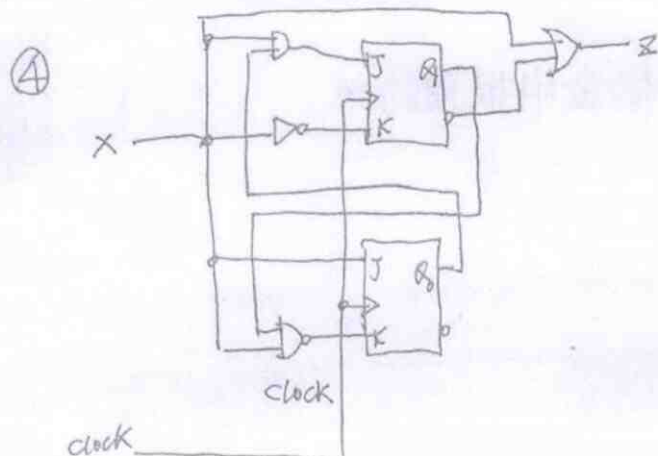
八、(10分, 得分 \_\_\_\_\_) 下图为用 D 触发器构建的同步时序电路, 请用 JK 触发器重新设计相应电路, 请给出详细设计步骤。



$$\begin{aligned} Q_1^* &= D_1 = (Q_1 + Q_0)X = XQ_1 + XQ_0(Q_1 + \bar{Q}_1) = XQ_1 + XQ_0\bar{Q}_1 \\ Q_0^* &= D_0 = (Q_1 + \bar{Q}_0)X = XQ_1(Q_0 + \bar{Q}_0) + X\bar{Q}_0 = XQ_1Q_0 + X\bar{Q}_0 \\ Z &= \bar{Q}_1 + (Q_1 + \bar{Q}_0)X = \bar{Q}_1 + Q_1X + \bar{Q}_0X = \bar{Q}_1 + X \end{aligned}$$

②  $Q^* = J\bar{Q} + KQ$

③  $\begin{cases} J_1 = XQ_0 \\ K_1 = \bar{X} \end{cases} \quad \begin{cases} J_0 = X \\ K_0 = X\bar{Q}_1 \end{cases}$



# 浙江大学 2018 - 2019 学年 春夏 学期

## 《 数字系统设计 》课程期末考试试卷

课程号: 671C0050 , 开课学院: 信息与工程学院

考试试卷: ☒ A 卷、B 卷 (请在选定项上打  $\checkmark$ )

考试形式: ☒ 闭、开卷 (请在选定项上打  $\checkmark$ ) , 允许带 计算器 入场

考试日期: 2019 年 7 月 1 日, 考试时间: 120 分钟

诚信考试, 沉着应考, 杜绝违纪。

考生姓名: 考考 学号: 考考 所属院系 (专业): 考考

题序	一	二	三	四	五	六	七	八	总分
得分									
评卷人									

一、判断题 (共 15 分, 得分         ) 在下方的表格中对应题号填入  $\checkmark$  (正确) 或  $\times$  (错误)

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
$\checkmark$	$\times$	$\times$	$\times$	$\checkmark$	$\times$	$\times$	$\times$	$\times$	$\times$	$\times$	$\checkmark$	$\times$	$\times$	$\times$

- 2019 个 1 异或的结果再和 42 个 0 同或, 得到的结果是 1。
- 摩尔 (Moore) 型时序电路可以转化为米利 (Mealy) 型时序电路, 反之则不行。
- 产生尖峰脉冲是因为存在竞争现象, 有竞争就一定会引起尖峰脉冲。
- 最小项  $m_3 (A'BC)$  和  $m_4 (AB'C')$  具有相邻性。
- 能够实现任何逻辑函数的逻辑门类型的集合, 被称为逻辑门的完全集, 与非门构成了完全集。
- 一个存储容量为  $32 \times 4$  位的存储器, 可以实现四输入、五输出的逻辑函数。
- 冯诺依曼结构使用共用的地址和数据总线, 而哈佛结构使用分离的地址总线 and 数据总线。
- 在不附加其他电路的情况下, JK 触发器和 T 触发器可以相互转换。
- 数字系统中, 并行算法结构一定比流水线操作算法结构所需要的运算时间少。
- 可以用单稳态电路将不规则的矩形波变换为幅度与宽度都相同的矩形波。
- CPU 的 ALU 需要时钟信号协助完成运算。
- 时序图、状态转换图和状态转换表都可以用来描述同一个时序逻辑电路的逻辑功能, 它们之间可以相互转换。
- 一种处理器指令架构只有一种硬件实现方式。
- 在测试电路中, 边界扫描电路用于测试电路板的好坏, 而内建自测试电路用于测试芯片内部的好坏。
- 多个三态门电路的输出可以直接并接, 实现逻辑与。

## 二、 逻辑计算 (8 分, 得分 \_\_\_\_\_)

计算图中外接电阻  $R_L$  取值的允许范围。已知  $G_1$ 、 $G_2$ 、 $G_3$  为 OC 结构的 TTL 或非门, 输出管截止时的漏电流为  $I_{OH}=250\mu A$ , 输出管导通时允许的最大负载电流为  $I_{OLmax}=18mA$ 。  $G_4$ 、 $G_5$ 、 $G_6$  分别为 TTL 或非门、与非门、非门, 它们的低电平输入电流为  $I_{IL}=-1.5mA$ , 高电平输入电流为  $I_{IH}=50\mu A$ 。 给定  $V_{CC}=5V$ , 要求 OC 门输出的高电平  $V_{OH}\geq 3.4V$ , 低电平  $V_{OL}\leq 0.2V$ 。(注: TTL 与非门输入端是多射极管, 多个输入端共用一个基极; TTL 或非门每个输入端各自有独立的三极管; TTL 门电路内部基极上拉电阻  $4k\Omega$ )

解: 1)  $Y = V_{OH}$  时.

$$I_H = I_{OH} \times 3 + I_{IH} \times 5$$

$$= 250\mu A \times 3 + 50\mu A \times 5$$

$$= 1mA$$

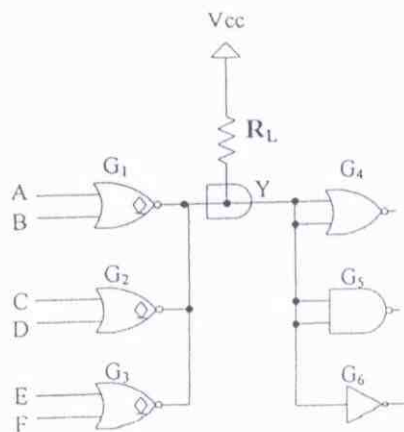
$$R_L \leq \frac{V_{CC} - V_{OH}}{I_H} = \frac{5V - 3.4V}{1mA} = 1.6k\Omega$$

2)  $Y = V_{OL}$  时,

$$I_L = -I_{IL} \times 4 = 1.5mA \times 4 = 6mA$$

$$R_L \geq \frac{V_{CC} - V_{OL}}{I_{OLmax} - I_L} = \frac{4.8V}{18mA - 6mA} = 400\Omega$$

3) 所以  $R_L$  的允许范围是  $400\Omega \sim 1.6k\Omega$ .



## 三、 组合电路设计 (14 分, 得分 \_\_\_\_\_)

试设计一个水位报警电路。输入为水位高度, 用四位自然二进制数  $A_3A_2A_1A_0$  表示, 二进制数的值即为水位高度, 单位为米。当水位高于或等于 7 米时, 白指示灯 W 点亮, 否则, 白指示灯熄灭; 当水位高于或等于 9 米时, 黄指示灯 Y 开始亮, 否则, 黄指示灯熄灭; 当水位高于或等于 11 米时, 红指示灯 R 开始亮, 否则, 红指示灯熄灭。另外, 水位不可能上升至 14 米。灯亮用 1 表示, 灯灭用 0 表示。要求:

- (1) 列出报警指示灯的真值表, 写出 3 个指示灯的最简逻辑表达式;
- (2) 用与非门实现设计并画出电路图;
- (3) 用 4 线/16 线译码器及门电路实现该电路。

解: (1)

$A_3$	$A_2$	$A_1$	$A_0$	$R$	$Y$	$W$
0	0	0	0	0	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	0	0
0	1	0	1	0	0	0
0	1	1	0	0	0	0
0	1	1	1	0	0	1
1	0	0	0	0	0	1
1	0	0	1	0	1	1
1	0	1	0	0	1	1
1	0	1	1	1	1	1
1	1	0	0	1	1	1
1	1	0	1	1	1	1
1	1	1	0	x	x	x
1	1	1	1	x	x	x

(R)  $A_3A_2A_1A_0$

00	01	11	10
00	00	01	01
01	00	00	00
11	01	01	00
10	00	01	00

$$R = A_2A_2 + A_3A_1A_0$$

(Y)  $A_3A_2A_1A_0$

00	01	11	10
00	00	01	01
01	00	00	00
11	01	01	00
10	00	01	00

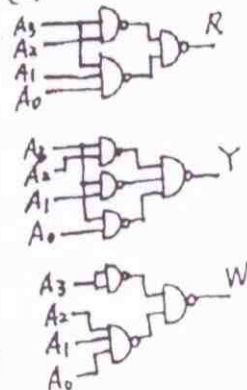
$$Y = A_2A_2 + A_3A_0 + A_3A_1$$

(W)  $A_3A_2A_1A_0$

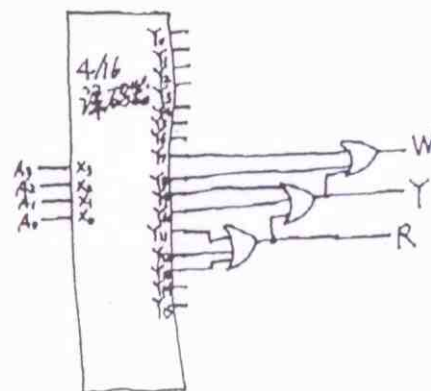
00	01	11	10
00	00	01	01
01	00	00	00
11	01	01	00
10	00	01	00

$$W = A_3 + A_2A_1A_0$$

(2)



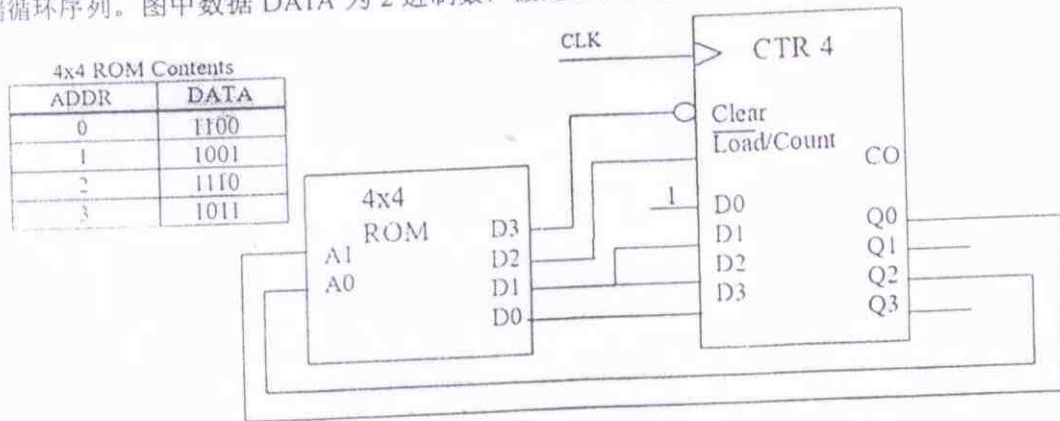
(3)





四、 时序逻辑电路 (共 22 分, 得分 \_\_\_\_\_)

(1) 有  $4 \times 4$  ROM 和计数器构成的逻辑电路图如下图, 其功能为序列发生器, 请写出其  $Q[3:0]$  端循环序列。图中数据 DATA 为 2 进制数, 假定初始状态为  $X_0 = 0000$ 。



请将答案填入框内:

0000  $\rightarrow$  0001  $\rightarrow$  0010  $\rightarrow$  0011  $\rightarrow$  0100  $\rightarrow$  1001  $\rightarrow$  1010  $\rightarrow$  1011  $\rightarrow$  1100

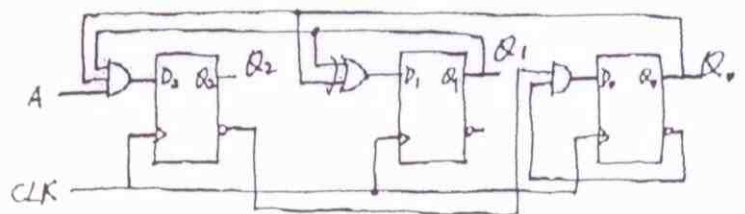
$Q_3, Q_2, Q_1, Q_0$	$A_1, A_0$	DATA	$D_3, D_2, D_1, D_0$	功能
0000	00	1100	0001	计数
0001	00	1110	0011	"
0010	00	1101	0001	"
0011	00	1110	0011	Load 置数
0100	01	1001	1001	计数
1001	10	1110	0111	计数
1010	00	1100	0001	置数 Load
1011	00	1110	0011	计数
1100	01	1001	1001	计数
1101	01	1011	0111	计数
1110	10	1110	0111	计数

(2) 用 3 个 D 触发器设计一个可变进制的计数器, 输入 A 作为控制信号, 输出 Y 作为进位输出。当  $A=1$  时, 电路的功能为五进制计数器: 当  $A=0$  时, 电路的功能为四进制计数器。要求所用门电路最少。写出设计过程, 列出状态转换表, 写出进位函数及触发器输入驱动函数, 并画出电路图。

解: ①

$A$	$Q_2, Q_1, Q_0$	$Q_2^*, Q_1^*, Q_0^*$	Y
0	000	001	0
0	001	010	0
0	010	011	0
0	011	000	1
1	000	001	0
1	001	010	0
1	010	011	0
1	011	100	0
1	100	000	1

③



②

$Q_2^*$

$A, Q_2, Q_1, Q_0$	$Q_2^*$
00 00 00	0
00 00 01	0
00 00 10	0
00 00 11	0
00 01 00	0
00 01 01	0
00 01 10	0
00 01 11	0
00 10 00	0
00 10 01	0
00 10 10	0
00 10 11	0
01 00 00	0
01 00 01	0
01 00 10	0
01 00 11	0
01 01 00	0
01 01 01	0
01 01 10	0
01 01 11	0
01 10 00	0
01 10 01	0
01 10 10	0
01 10 11	0
01 11 00	0
01 11 01	0
01 11 10	0
01 11 11	0
10 00 00	0
10 00 01	0
10 00 10	0
10 00 11	0
10 01 00	0
10 01 01	0
10 01 10	0
10 01 11	0
10 10 00	0
10 10 01	0
10 10 10	0
10 10 11	0
10 11 00	0
10 11 01	0
10 11 10	0
10 11 11	0

$$Q_2^* = A \bar{Q}_1 \bar{Q}_0 = D_2$$

$Q_1^*$

$A, Q_2, Q_1, Q_0$	$Q_1^*$
00 00 00	0
00 00 01	0
00 00 10	0
00 00 11	0
00 01 00	0
00 01 01	0
00 01 10	0
00 01 11	0
00 10 00	0
00 10 01	0
00 10 10	0
00 10 11	0
01 00 00	0
01 00 01	0
01 00 10	0
01 00 11	0
01 01 00	0
01 01 01	0
01 01 10	0
01 01 11	0
01 10 00	0
01 10 01	0
01 10 10	0
01 10 11	0
01 11 00	0
01 11 01	0
01 11 10	0
01 11 11	0
10 00 00	0
10 00 01	0
10 00 10	0
10 00 11	0
10 01 00	0
10 01 01	0
10 01 10	0
10 01 11	0
10 10 00	0
10 10 01	0
10 10 10	0
10 10 11	0
10 11 00	0
10 11 01	0
10 11 10	0
10 11 11	0

$$Q_1^* = \bar{Q}_2 \bar{Q}_0 + Q_2 \bar{Q}_0 = D_1$$

$Q_0^*$

$A, Q_2, Q_1, Q_0$	$Q_0^*$
00 00 00	0
00 00 01	0
00 00 10	0
00 00 11	0
00 01 00	0
00 01 01	0
00 01 10	0
00 01 11	0
00 10 00	0
00 10 01	0
00 10 10	0
00 10 11	0
01 00 00	0
01 00 01	0
01 00 10	0
01 00 11	0
01 01 00	0
01 01 01	0
01 01 10	0
01 01 11	0
01 10 00	0
01 10 01	0
01 10 10	0
01 10 11	0
01 11 00	0
01 11 01	0
01 11 10	0
01 11 11	0
10 00 00	0
10 00 01	0
10 00 10	0
10 00 11	0
10 01 00	0
10 01 01	0
10 01 10	0
10 01 11	0
10 10 00	0
10 10 01	0
10 10 10	0
10 10 11	0
10 11 00	0
10 11 01	0
10 11 10	0
10 11 11	0

$$Q_0^* = \bar{Q}_2 \bar{Q}_0 = D_0$$

Y

$A, Q_2, Q_1, Q_0$	Y
00 00 00	0
00 00 01	0
00 00 10	0
00 00 11	0
00 01 00	0
00 01 01	0
00 01 10	0
00 01 11	0
00 10 00	0
00 10 01	0
00 10 10	0
00 10 11	0
01 00 00	0
01 00 01	0
01 00 10	0
01 00 11	0
01 01 00	0
01 01 01	0
01 01 10	0
01 01 11	0
01 10 00	0
01 10 01	0
01 10 10	0
01 10 11	0
01 11 00	0
01 11 01	0
01 11 10	0
01 11 11	0
10 00 00	0
10 00 01	0
10 00 10	0
10 00 11	0
10 01 00	0
10 01 01	0
10 01 10	0
10 01 11	0
10 10 00	0
10 10 01	0
10 10 10	0
10 10 11	0
10 11 00	0
10 11 01	0
10 11 10	0
10 11 11	0

$$Y = Q_2 + \bar{A} \bar{Q}_1 \bar{Q}_0$$



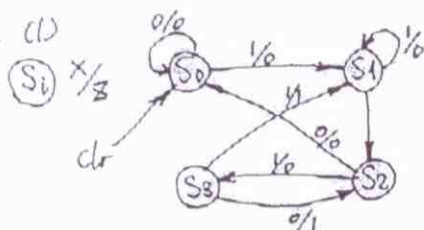
### 五、 VerilogHDL (共 10 分, 得分 \_\_\_\_\_)

如下代码是一个有限状态机的 Verilog 语言硬件描述, 请根据下面的代码画出状态转换图, 说明该代码实现的功能, 并使用 D 触发器及少量门电路实现。

```

module fsm(input clk, input clr, input x, output reg z);
    reg [1:0] state, next_state;
    parameter S0=2'b00, S1=2'b01, S2=2'b10, S3=2'b11;
    always@(posedge clk, posedge clr)
        if(clr) state <= S0;
        else state <= next_state;
    always@(state, x) begin
        case (state)
            S0: if(x) next_state = S1;
                else next_state = S0;
            S1: if(x) next_state = S1;
                else next_state = S2;
            S2: if(x) next_state = S3;
                else next_state = S0;
            S3: if(x) next_state = S1;
                else next_state = S2;
            default: next_state = S0;
        endcase
    end
    always@(state) begin
        case (state)
            S3: z = 1'b1;
            default: z = 1'b0;
        endcase
    end
end
endmodule
    
```

解: (1)

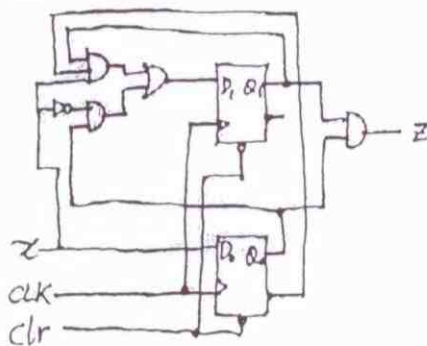


(2) 输入 x 比特流中 "101" 检测器

(3)

z	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>1</sub> <sup>*</sup>	Q <sub>0</sub> <sup>*</sup>	z
0	0	0	0	0	0
0	0	1	1	0	0
0	1	0	0	0	0
0	1	1	1	0	1
1	0	0	0	1	0
1	0	1	0	1	0
1	1	0	1	1	0
1	1	1	0	1	1

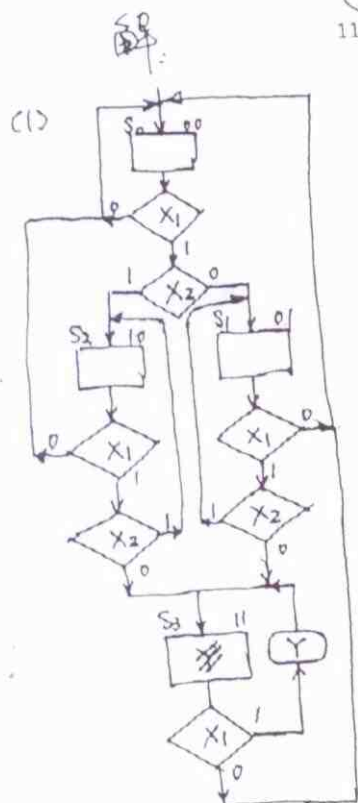
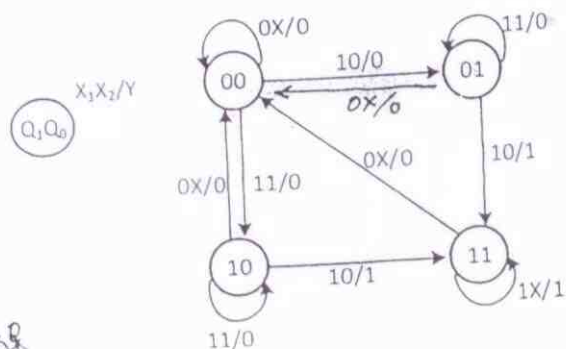
$$\begin{cases}
 Q_1^* = \bar{x}Q_0 + xQ_1\bar{Q}_0 \\
 Q_0^* = x \\
 z = Q_1Q_0
 \end{cases}$$



# 六、 控制器设计 (共 13 分, 得分 \_\_\_\_\_)

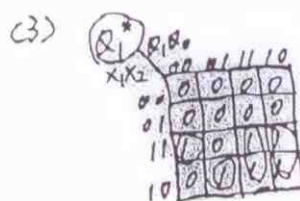
下图为某控制器的状态转换图, 其中  $X_1$ 、 $X_2$  为输入信号,  $Y$  为输出信号。要求:

- (1) 画出 ASM 流程图;
- (2) 写出状态转移表;
- (3) 设计一个多路选择器 (MUX) 型控制器, 画出电路图。

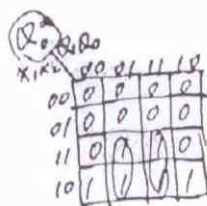


(2)

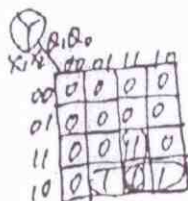
$X_1$	$X_2$	$Q_1 Q_0$	$Q_1^*$	$Q_0^*$	$Y$
0	0	00	0	0	0
0	0	01	0	0	0
0	0	10	0	0	0
0	0	11	0	0	0
0	1	00	0	0	0
0	1	01	0	0	0
0	1	10	0	0	0
0	1	11	0	0	0
1	0	00	0	1	0
1	0	01	1	1	1
1	0	10	1	1	1
1	0	11	1	1	1
1	1	00	1	0	0
1	1	01	0	1	0
1	1	10	1	0	0
1	1	11	1	1	1



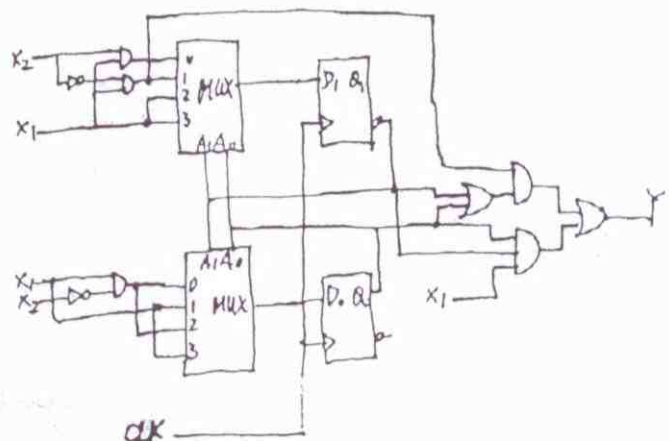
$$Q_1^* = X_1 X_2 \bar{Q}_1 \bar{Q}_0 + X_1 \bar{X}_2 \bar{Q}_1 \bar{Q}_0 + X_1 Q_1 \bar{Q}_0 + X_1 Q_1 Q_0$$



$$Q_0^* = X_1 \bar{X}_2 \bar{Q}_1 \bar{Q}_0 + X_1 \bar{Q}_1 \bar{Q}_0 + X_1 \bar{X}_2 Q_1 \bar{Q}_0 + X_1 Q_1 \bar{Q}_0$$

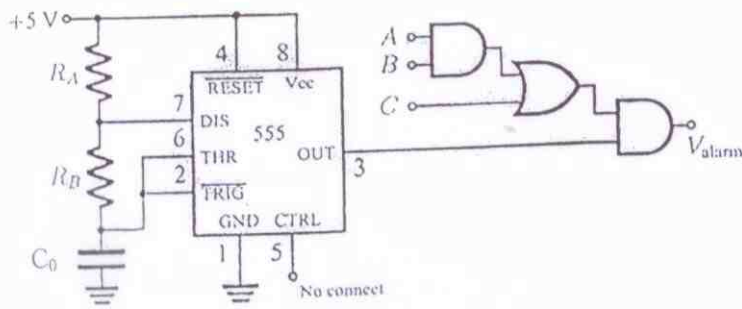


$$Y = X_1 \bar{X}_2 \bar{Q}_0 + X_1 Q_1 \bar{Q}_0 + X_1 \bar{X}_2 Q_1$$



# 七、 脉冲电路(10分, 得分\_\_\_\_\_)

一个病人看护电路如下所示, A、B、C 分别连接到三个不同的医护设备。在正确的条件下, 该电路输出方波信号驱动报警蜂鸣器。



1) 病人看护电路图

(1) 完成如下真值表:

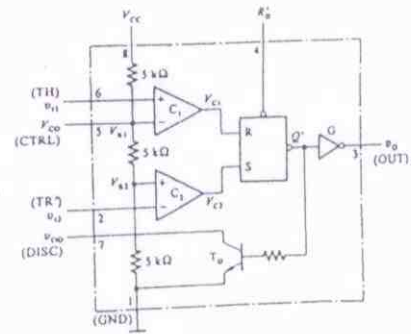
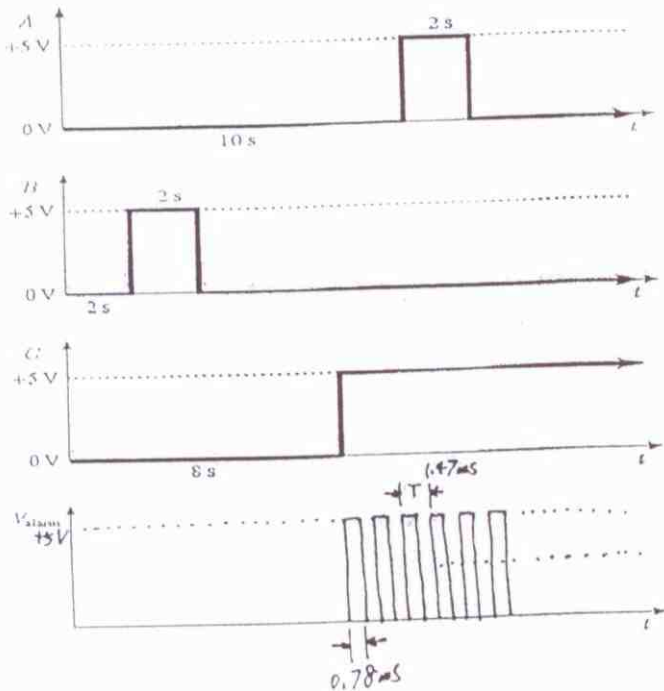
A	B	C	Alarm (yes/no)
0	0	0	no
0	0	1	yes
0	1	0	no
0	1	1	yes
1	0	0	no
1	0	1	yes
1	1	0	yes
1	1	1	yes

(2) 假定  $R_A = 1k\Omega$ , 若要输出频率为 680Hz, 占空比为 53% 的方波,  $R_B$  和  $C_0$  应该取何值?

$$\begin{cases} D = \frac{R_A + R_B}{R_A + 2R_B} = 0.53 \\ R_A = 1k\Omega \end{cases} \Rightarrow R_B \approx 7.83k\Omega, \quad T = (R_A + 2R_B)C_0 \ln 2 = \frac{1}{680Hz} \approx 1.47ms$$

得  $C_0 \approx 0.127\mu F$

(3) 在步骤(2)后, 在如下所示的 A、B、C 输入时, 画出相应的  $V_{alarm}$  波形。



2) 555 定时器内部结构



# 八、 微程序控制器设计 (8分, 得分 \_\_\_\_\_)

请设计一个控制器, 控制一个两轮驱动扫地机器人的移动。该机器人配备一个光强感知传感器和一个障碍感知传感器。光强传感器能检测周围环境光强, 障碍感知传感器能检测前方行进路径上的障碍物。两个传感器输出给控制器的信号及其含义如 表 8-1 所示。

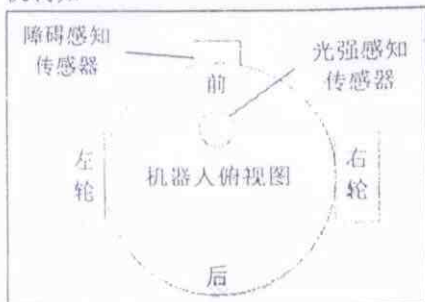
表 8-1 传感器信号名及其含义

传感器	信号名	信号含义	
光强感知传感器	C	0=暗	1=亮
障碍感知传感器	A	0=无障碍	1=有障碍

该控制器输出 2 个控制信号 (p 和 q) 分别控制机器人的 2 个轮胎电机, 每个电机驱动机器人的一个轮胎。每个控制信号为 1 时控制对应电机工作转动, 为 0 时控制对应电机停止, 具体工作机制如 表 8-2 所示。

表 8-2 控制信号及其功能

pq	左轮电机	右轮电机	机器人行为
00	停止	停止	不移动
01	停止	工作	左转
10	工作	停止	右转
11	工作	工作	直线前进



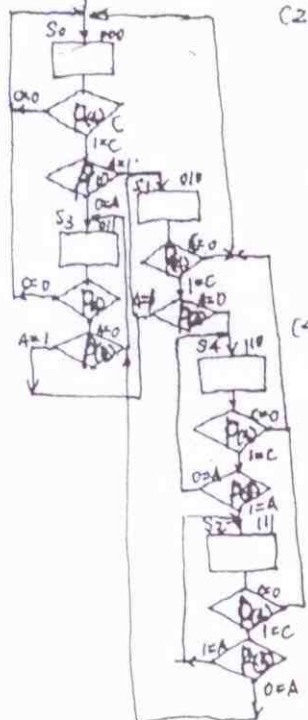
该机器人需要按如下规则移动:

- (1) 根据周围环境光强自动工作, 晚上光线暗时机器人停止移动; 亮时恢复移动 (工作)。
- (2) 机器人在恢复移动 (工作) 后, 总是执行直线前进的初始行为。
- (3) 恢复移动后, 第一次检测到前面障碍物时, 机器人会左转并持续左转, 直到检测不到障碍物后, 恢复直线前进。
- (4) 除第一次外 (规则 3), 机器人每检测到一个新的障碍物, 都会按与之前不同的方向转向;

例如, 前一次检测到障碍物左转避开后, 再检测到障碍物会右转避开。

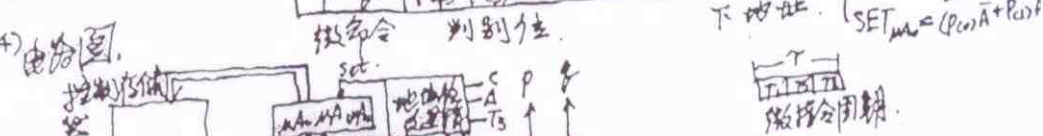
要求设计微程序型控制器: 写出详细设计步骤, 画出电路框图, 写出指令格式, 并编制相应的微程序。

- (1) 设状态  $S_0$  = 停止,  $S_1$  = 左转,  $S_2$  = 右转,  $S_3$  = 前进 (下次左转),  $S_4$  = 前进 (下次右转)。



- (2) 因为变量  $C=0$  都使状态进入  $S_0$ , 所以采用相同地址修改硬件寄存器  $A$  使各状态的变化都不同, 需用多个地址修改硬件寄存器。  
假设  $S_0=000$  地址, 为减少  $A$  的地址修改位数 (采用格雷码顺序)

- (3) 指令格式  
 $S_1=010, S_3=011, S_4=110, S_2=111$ , 这样每个  $A$  的地址修改只有 1 位。  
指令格式



- (5) 微程序代码
- | 当前微地址 | 指令 | 判别位       | 下地址   |
|-------|----|-----------|-------|
| 000   | 00 | 1 0 0 0 1 | 0 1 0 |
| 001   | 01 | 1 0 1 0 0 | 0 1 0 |
| 010   | 11 | 1 0 0 0 1 | 0 1 0 |
| 011   | xx | x x x x x | x x x |
| 100   | xx | x x x x x | 1 1 0 |
| 101   | 11 | 1 0 0 1 0 | 0 1 1 |
| 110   | 11 | 1 1 0 0 0 | 0 1 1 |
| 111   | 10 |           |       |