浙江大学 20<u>19</u> - 20<u>20</u> 学年 春夏 学期 《 数字系统设计 》课程期末考试试卷

课程号: _671C0050_, 开课学院: _信息与电子工程学院

考试试卷: √A卷、B卷(请在选定项上打√)

考试形式: √闭、开卷 (请在选定项上打 √), 允许带 计算器 入场

考试日期: 2020 年 9 月 4 日, 考试时间: 120 分钟

诚信考试, 沉着应考, 杜绝违纪。

题序	ليظر	j di	三三	PU	五	六	七	八	总分
得分									
评卷人		R H	U. Ta			1			

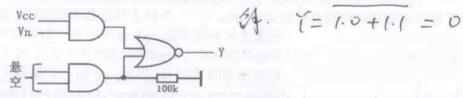
·一、判断题(共15分,得分____)在下方的表格中对应题号填入 / (正确)或×(错误)

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
V	V	X	×	V	×	X	X	X	X	X	V	X	X	V

- 1. 十进制数 "-29" 用 8 位二进制补码表示为 11100011。
- 2. 若取 J=K',则可仅用 JK 触发器构成 D 触发器。
- 3. 在控制器的设计中,控制时序不能有多余状态,要达到状态最简。
- 4. 因为逻辑表达式 A+B+AB=A+B 成立, 所以 AB=0。
- 5. 任何布尔函数都可以用与非门实现。
- 6. 静态 RAM 需要周期性刷新以保持数据。
- 7. 对于任何一个逻辑函数来讲, 其逻辑图都是唯一的。
- 8. 拥有8个状态的计数器内部至少要含有8个触发器。
- 9. 存储容量为 128K×8 位的 RAM 存储器, 其地址线为 7 条、数据线为 8 条。
- 10. 将 0D 门的输出端直接相连,就可以实现线与结构。
- 11. 同步时序电路和异步时序电路的主要区别是输出是否只与内部状态有关。
- 12. 对于一个 n 变量的逻辑函数,如果它的最小项表达式由 k 个最小项组成,则它的最大项将由 2"-k 个最大项组成。
- 13. 冯诺依曼结构相比于哈佛体系结构具有更好的灵活性和稳定性, 而哈佛体系结构 具有更好的硬件效率。
- 14. 时序电路的扫描测试和自测试都不需要外部的测试向量就可以进行。
- 15. 微处理器设计除了数据通路及控制器外,还需要设计指令集。

简答题(共12分,得分

1. 某 TTL 门电路如下, 试写出输出状态。



2. 一个 8 位移位寄存器的时钟频率为 1MHz, 将 8 位二进制数并行加载到该寄存器需要多少 时间? 串行加载到该寄存器又需要多少时间?

3. 一个门电路实现 Y=A · B+C 的电路, 输入 ABC={010}可以检测输入 A 节点的什么故障?

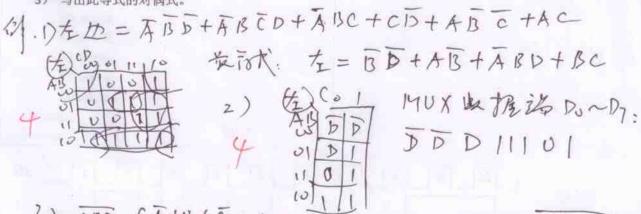
T=Lx++(m-1)x+.

三、组合逻辑(12分,得分

有一个四变量逻辑等式如下:

 $A+B+D+ABCD+ABC+CD+(\overline{A}+B+C)(\overline{A}+\overline{C})=A\overline{B}D+BC+\overline{B}D+\overline{A}BD$

- 1) 用卡诺图求出此等式左边的最简与或表达式。
- 2) 以 A、B、C 分别对应 S2、S1、S0 地址输入端,用 8 选 1 数据选择器实现此等式的右边表 达式 (允许使用反相器)。
- 3) 写出此等式的对偶式。



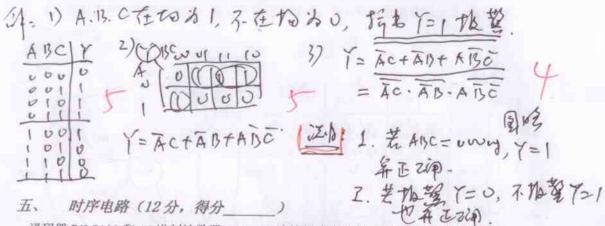
3) ABC-CA+13+C+D) (A+B+C)·CC+D)· ABC+A.C 4 = (A+13+D) (B+C) (B+D) (A+13+D)

姓名:	学号:	
A con Act a	4 0 1	

四、 应用电路设计 (14分,得分____)

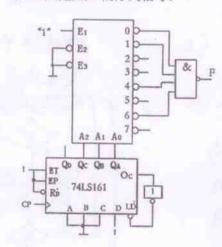
今有 A、B、C 三人可以进入某秘密档案室,但条件是 A、B、C 三人在场或有两人在场,但 其中一人必须是 A,否则报警系统就发出警报信号。请设计该报警电路:

1) 列出真值表; 2) 写出逻辑表达式并化简; 3) 画出用与非门设计的逻辑图。



译码器 74LS138 和 16 进制计数器 74LS161 连接组成电路如下图所示。试分析回答:

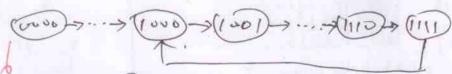
- 1) 列出 74LS161 的输出 QpQcQaQA 状态转换关系图;
- 2) 写出输出 F 的序列信号。



74LS161 功能表

CLK	R_D	LD'	EI	ET	工作状态
X	0	X	X	X	置0(异步)
J.	1	0	X	X	预置数 (同步)
X	1	1	0	1	保持 (包括C)
X	1	1	X	0	保持 (C=0)
JL	1	1	1	1	计数

() 是版(EnchA=1000, Y onoconoAte 去地说:



计级到 (11) 对, Oe=1. Ib=0. 差版到 (500).

2) F= Yo Y, Y, Y (= Y + Y, + Y + Y + Y 6. (下 は 1378 王 13年)

のの の の の の の な な トロ か つ 1111 夏 に り、 の に の の な な い か つ 111 夏 に り、 の に の の な な い か つ 111 夏 に り、 の に の の な な い か つ 111 夏 に り で 1 5 と 13)

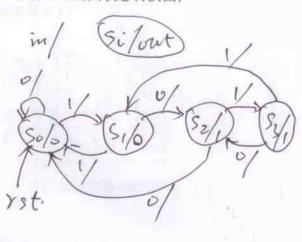
六、 Verilog HDL (共10分, 得分)

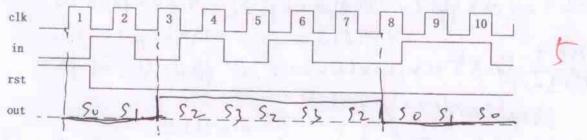
Verilog 三段式状态机描述是指使用三个 always 模块描述状态机,一个 always 模块用同步时序描述状态转移,一个 always 采用组合逻辑判断状态转移条件,描述状态转移规律,另一个 always 模块描述状态输出。

1) 如下是一个 FSM 的 Verilog 语言硬件描述代码,请据此画出其状态转换图;

2) 根据输入信号, 画出 out 信号的输出波形。

```
module FSM (input clk, input rst, input in, output reg out);
    reg [1:0] state, nextstate;
    parameter S0=2'b00;
    parameter S1=2'b01:
   parameter S2=2'b10;
   parameter S3=2'b11;
   always@ (posedge clk) begin
      if(rst) state<=S0;
      else state<=nextstate;
   always@(*)
     case(state)
          S0: if(in) nextstate <= S1;
               else nextstate <= S0:
          S1: if(in) nextstate <= S0;
               else nextstate <= S2:
          S2: if(in) nextstate <= S3:
               else nextstate <= S0;
          S3: if(in) nextstate <= S1:
               else nextstate <= S2;
          default: nextstate <= $0:
     endcase
  always@(*)
     case(state)
          S0: out=0;
          S1: out=0;
          S2: out=1;
         S3: out=1;
         default: out=0;
    endcase
endmodule
```

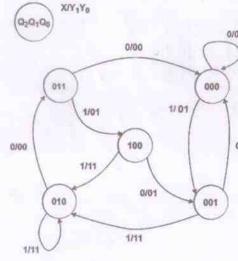




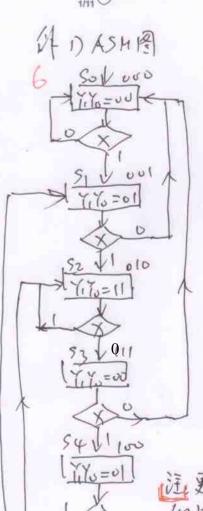
ti. 控制器设计(共15分,得分

某控制器的状态转移图如下所示,其中 X 为输入信号, Y1、Y0 为输出信号。要求:

- 1) 画出 ASM 流程图,写出状态转移表:
- 2) 设计一个 MUX 型控制器, 画出电路图:
- 3) 如果采用微程序控制器,请设计微指令格式,并对每部分名称和含义加以说明。



00				2 6.					r rab				
		起	で	×	=0		X=	-1		X=	0	K=	1
	U	20	100	02	0,0	06	02	0,	06	Yi	10	Yı	Yo
7.	U	υ	U	U	U	U	V	Ü	1	0	0	U	1
0/00	D	0	(U	J	U	U	1	0	U	0	1	(
	0	(0	U	l	1	U		D	100		1	1
-	-	1	-12	0	5	0	1	-	_	0			-
	1	0	0		U	1	U	1	0	O		l	1
	1	1	0	1	V			X		V	1		1
_	1	1	1		/	-	- 1			1		X	



2) 45 020,06 % MUX AVA (A 6 2 auco 6 以三JDFF(O20,00) = D核 入路MUS:DO~DT知格的:

Oz: OVOXOXXX Ou : XOXOXXXX

Y1=X0z+X0100+0100

Yo=XtOz

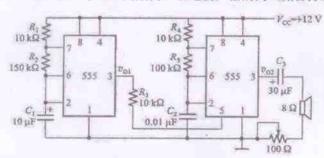
图晚

(这里已满的 3) 松全楼长 (如15是到到福 3 [10 [Pa)] UA2 UAI UAO 在加多外框,516 [数令全部] 4 T. 七巴化一

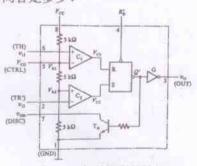
八、 脉冲电路(10分,得分

下图为救护车扬声器发音电路。当 Vcc = 12V 时,555 定时器输出的高、低电平分别为 10V 和 0.3V,输出电阻小于 100Ω。在图中给出的电路参数下,试计算:

- 1) 左边 555 定时器输出 Vo1 是什么信号? 其周期是多少?
- 2) 右边扬声器发出声音的高、低音频率各是多少?
- 3) 在一个 Vo1 周期内, 右边扬声器的高、低音持续时间各是多少?



1) 救护车扬声器发音电路图



2) 555 定时器内部结构

- 的: 1) 左边101指电力起刊12据前信号
 - 多国期To1=(R,+2RZ)C1012=2.155
 - 2) Voi 高电平时间 tiH=(R1+K2) C1 en2=1.11S
 - 4 をはVo1=10V, 利用転除方定記计弄ためからからMP4医: Vco=8.5V. 21 VT+=8.5V, VT-=4.25V

料か声差声記期 $T_{21} = (k_4 + k_5)C_2 ln \frac{V_{CC} - V_{T}}{V_{CC} - V_{T}} + k_5 C_2 ln Z$ $= (110 \times 10^3 \times 0.01 \times 10^{-6} ln \frac{12 - 4.25^{\circ}}{12 - 85} + 100 \times 10^3 \times 0.01 \times 10^{-6} \times 0.69)$ $= 1.56 \times 10^{-3} S$

: f21= = = b39 Hz (10 %)

Vot (18 = 7 -1, in): + 1 = 12 C1 for 2 = 15 UX103 XIUX - 6 x 0.69

=1.045 hoすVol=0.3V, 12計版をめかりまるVoo=6.075V

· V7+=6.075V, V7-=3.0375V. 刘为曼声国期 T22=110×103×0.01×10-6 en[2-3.0375 +100×03×0.01×10-6 en[2-3.0375

3)、文色があるも11=1.115