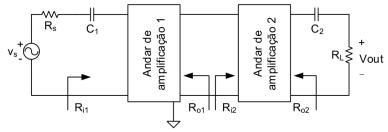


ENGENHARIA ELETROTÉCNICA E DE COMPUTADORES

Circuitos Electrónicos

L1 - Amplificador com Transístores Bipolares



Andares de amplificação ligados em cascata. [Guia de Laboratório]

Autores: Docente:

João Francisco Marafuz Gaspar

Manuel Soares : 96267 → mail@tecnico.ulisboa.pt

João Gonçalves : 99995

 $\hookrightarrow jrazevedogoncalves@tecnico.ulisboa.pt$

Jorge Contente: 102143

 $\hookrightarrow {\it mail@tecnico.ulisboa.pt}$

4. Simulação

4.1 Análise do ponto de funcionamento em repouso do circuito

A seguinte tabela sumariza o PFR do circuito. (Ver Apêndice A para esquema LTspice(R))

$ m V_{B1}$	$ m V_{BE1}$	$ m V_{CE1}$	V_{O1}	$ m V_{BE2}$	$ m V_{BE2} m V_{CE2}$		$ m I_{C2}$	
1.746V	$635.398\mathrm{mV}$	1.919V	3.029V	$637.960\mathrm{mV}$	2.609V	892.339μΑ	993.007μΑ	

4.2 Determinação das impedâncias de entrada R_{i1} e R_{i2}

Com recurso à Fig. 1, verificam-se os seguintes valores*: $R_{i1} = 19.839 \text{k}\Omega$ e $R_{i2} = 208.249 \text{k}\Omega$

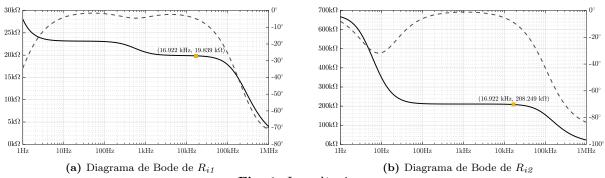
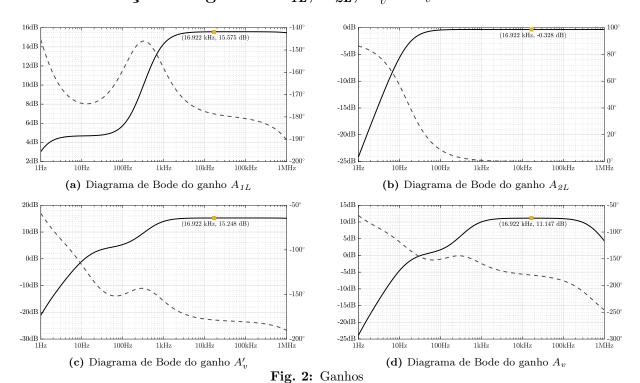


Fig. 1: Impedâncias

4.3 Determinação dos ganhos A_{1L} , A_{2L} , A'_v e A_v



[†]O processamento de dados e análise da simulação concebida em LTspice(♠) foi efetuado em MATLAB(♠).

^{*}Os valores apresentados para a análise AC são correspondentes à frequência que verifica o maior ganho na banda de passagem (ver secção 4.6). Desta forma, considera-se f = 16.922 kHz nas secções 4.2 e 4.3.

^{**}Nos diagramas de Bode apresentados, a magnitude encontra-se a traço contínuo e a fase a tracejado.

A análise da simulação resultou nos ganhos (de magnitude) subsequentes: $A_{1L}=15.575 {\rm dB},$ $A_{2L}=-0.328 {\rm dB},$ $A_v'=15.248 {\rm dB}$ e $A_v=11.147 {\rm dB},$ apresentados na anterior Fig. 2.

4.4 Formas de onda para $v_S(t)$ com 100 mV de amplitude e f = 2 kHz

As formas de onda na Fig. 3 (b), espelham os ganhos observados na alínea anterior (A_{1L} e A_{2L}). A tensão v_{O1} resulta da amplificação com inversão de fase de v_{in} (note-se que o ganho de fase ronda os 180° para a frequência utilizada) centrada no valor de V_{O1} (no PFR $\simeq 3.029$ V). Subsequentemente, a tensão v_{out} surge da amplificação quasi-unitária, com ganho de fase desprezável, de v_{o1} centrada em zero (cf. que no PFR esta componente não existe).

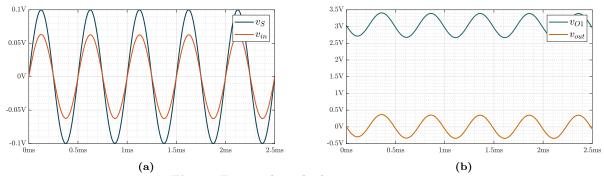


Fig. 3: Formas de onda de v_S , v_{in} , v_{O1} e v_{out}

4.5 Zonas de funcionamento do transístor Q_1

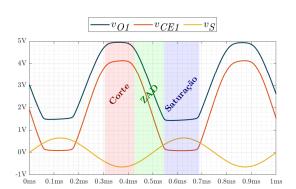
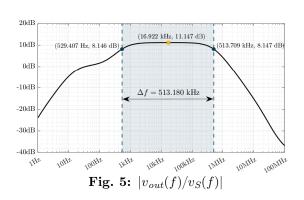


Fig. 4: Zonas de operação do transístor Q_1

De modo a observar as três zonas de funcionamento, fez-se uso de um sinal de entrada com $0.65\mathrm{V}$ de amplitude. A zona de corte verifica-se quando v_S tem valores próximos do seu mínimo. Neste caso, o transístor comporta-se como um circuito aberto e v_{OI} estagna no valor de V_{CC} . Na zona ativa direta ocorre condução, e existe uma relação linear entrada-saída dada por $v_{OI} = V_{OI} - v_{in} \cdot A_{IL}$. A zona de saturação é atingida para valores de v_S próximos ao seu máximo para o qual $v_{CEI} \leq 0.1\mathrm{V}$.

4.6 Resposta em frequência

A limitação superior da banda é inerente ao efeito das capacidades internas do transístor, $C_{\pi} = 48.58 \mathrm{pF}$ e $C_{\mu} = 6.928 \mathrm{pF}$, que oferecem uma reatância menor a altas frequências, e portanto um efeito no ganho. Esta limitação é maioritariamente causada pelo efeito de Miller (prevalente no primeiro andar, com incidência em C_{μ}), que multiplica a capacidade de entrada pelo ganho do nível, $C'_{\mu} = C_{\mu}(1 + A)$, diminuindo a frequência do pólo. (Ver Apêndice B)



$$f_{\uparrow} = 19.922 \text{kHz} \stackrel{\text{-3dB}}{\Longrightarrow} f_L = 529.407 \text{Hz} \land f_H = 513.709 \text{kHz} \Longrightarrow \Delta f = f_H - f_L = 513.180 \text{kHz}$$

5. Trabalho experimental

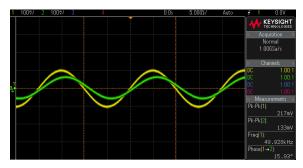
5.2 Resultados no ponto de funcionamento em repouso

O circuito realizado experimentalmente pode ser encontrado no Apêndice C. Os valores detalhados pelo voltímetro encontram-se na tabela abaixo:

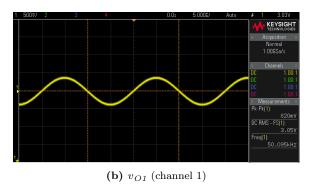
$\overline{ m V_{CC}}$	$ m V_{B1}$	$ m V_{C1}$	$ m V_{E1}$	$ m V_{C2}$	$ m V_{E2}$	$ m V_{R_C}$	$ m V_{R_{E3}}$
4.979V	1.748V	3.049V	1.126V	4.966V	2.374V	1.907V	2.409V

Recorrendo à Lei de Ohm, vem que:
$$I_{C1} = \frac{V_{R_C}}{R_C} = 866.818 \mu \text{A} \ \land \ I_{C2} = \frac{V_{R_{E3}}}{R_{E3}} = 1.004 \text{mA}.$$

5.4 Formas de onda para $v_S(t)$ com 100 mV de amplitude e $f=50 \mathrm{kHz}$



(a) v_S (channel 1) e v_{in} (channel 2)



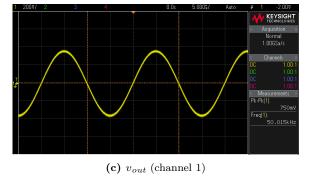


Fig. 6: Formas de onda de v_S , v_{in} , v_{O1} e v_{out}

Observação: Os pontos abordados na secção 4.4 verificam-se experimentalmente, sendo apenas apreciável um desvio de fase entre v_S e v_{in} . O filtro RC (passa-baixo), realizado pela série de R_S e C_1 (condensador de acoplamento AC), tem um efeito mais pronunciado a frequências mais elevadas (50kHz vs. 2kHz), exacerbando a desfasagem supramencionada.

5.5 Determinação dos ganhos A_{1L}, A_{2L}, A'_v e A_v

As amplitudes pico-a-pico verificadas experimentalmente (presentes na Fig. 6) foram utilizadas para calcular o valor dos ganhos experimentais (em magnitude), como se segue:

$$\frac{\mathbf{V_{s}} \quad \mathbf{V_{in}} \quad \mathbf{V_{o1}} \quad \mathbf{V_{o1}} \quad \mathbf{V_{out}}}{217 \text{mV} \quad 133 \text{mV} \quad 820 \text{mV} \quad 750 \text{mV}} \quad
\begin{cases}
A_{1L} = \left| \frac{V_{o1}}{V_{in}} \right|_{\text{dB}} = 15.799 \text{dB} & A_{2L} = \left| \frac{V_{out}}{V_{o1}} \right|_{\text{dB}} = -0.775 \text{dB} \\
A'_{v} = \left| \frac{V_{out}}{V_{in}} \right|_{\text{dB}} = 15.024 \text{dB} & A_{v} = \left| \frac{V_{out}}{V_{s}} \right|_{\text{dB}} = 10.772 \text{dB}
\end{cases}$$

5.6 Zonas de funcionamento do transístor Q1

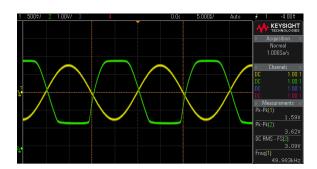


Fig. 7: Zonas de operação do transístor Q_1 para v_S (channel 1) e v_{O1} (channel 2)

Observação: É verificada uma distorção notável do sinal de saída de Q1 para um sinal de entrada de amplitude 0.795V. As 3 zonas de funcionamento do transístor apresentam-se de forma análoga às avaliadas na Fig. 4, nomeadamente, a zona de corte verificase quando v_S apresenta valores mínimos e a zona de saturação aquando tem os seus valores máximos. A zona ativa direta do transístor ocorre entre estes dois estados, observando-se a já mencionada relação linear entrada-saída.

5.7 Resposta em frequência

A análise experimental da resposta em frequência do circuito foi efetuada em três momentos:

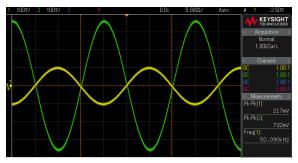
(1) **Determinação de A_{v}** para a frequência estipulada no gerador de sinais (50kHz)

$$A_{v|_{f=50\text{kHz}}} = \left| \frac{v_{out}}{v_{S}} \right|_{\text{dB}} = 10.561\text{dB} \rightarrow 3.373 \text{ (linear)}$$

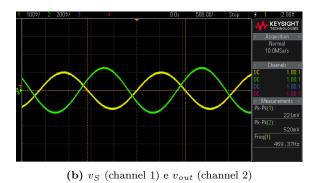
(2) **Determinação do ganho a -3dB** (término da banda passante)

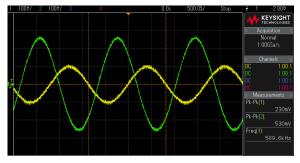
$$A_v|_{f=50 {\rm kHz}} - 3 {\rm dB} = 7.561 {\rm dB} \rightarrow 2.388 \text{ (linear)}$$

(3) Varrimento das frequências inferiores e superiores à frequência central sugerida (onde se assume que o ganho é praticamente constante) até que a relação entre amplitudes pico-a-pico dos sinais v_{out} e v_S satisfizesse a relação em (2).



(a) v_S (channel 1) e v_{out} (channel 2)





(c) v_S (channel 1) e v_{out} (channel 2)

Fig. 8: Resposta em frequência

O procedimento exposto, resultou nos seguintes valores:

$$f_L = 469.37 \text{Hz} \land f_H = 589.6 \text{kHz} \implies \Delta f = f_H - f_L = 589.130 \text{kHz}$$

6. Análise de resultados e Comentários

De modo a complementar a discussão das secções anteriores, sumariza-se na tabela seguinte, em forma de erro relativo, as incongruências entre as modalidades da atividade laboratorial.

	I_{C1}	I_{C2}	A_{1L}	A_{2L}	A_V'	A_V	f_L	f_H
Erro exp/teo (%)	5.883	1.210	1.737	5.120	3.541	5.568	20.216	34.480
Erro exp/sim (%)	2.860	1.107	2.612	5.016	2.546	4.225	11.340	14.773

A análise direta da tabela de erros denota uma discrepância acentuada entre os valores teóricos, simulados e os obtidos experimentalmente para os parâmetros da resposta em frequência (nomeadamente, f_L e f_H). Estas variações podem ser elucidadas com base nas seguintes observações:

- No cálculo teórico da frequência de corte inferior, a influência de ambas as capacidades de acoplamento é desprezada. Esta simplificação, embora útil para a análise teórica, não captura a realidade do sistema.
- Analogamente, o cálculo teórico da frequência de corte superior despreza a influência do segundo andar de amplificação. Na prática, o ganho experimental do segundo nível não é unitário, contribuindo para o efeito de Miller, que é o principal responsável pela queda do ganho em altas frequências.
- A comparação entre os modelos teórico e simulado revela que o modelo teórico é consideravelmente mais simples. O modelo simulado introduz um conjunto de resistências e capacidades internas inerentes ao transístor que afetam a posição do pólo a altas frequências. Subsequentemente, a montagem experimental é ainda dotada de um conjunto de capacidades e impedâncias parasitas associadas aos componentes da montagem, como a breadboard, cabos e conectores...
- Por fim, o ganho não unitário do segundo andar de amplificação deve-se às já referidas impedâncias parasitas do sistema. Por exemplo, a resistência de saída do transístor é baixa mas não negligenciável, provocando uma pequena queda de tensão quando a corrente flui através do transístor. Tal resulta numa tensão de saída ligeiramente menor que a tensão de entrada, e, consequentemente, num ganho menor que 1 ($A_{2L} = -0.775$ dB $\rightarrow 0.915$ [linear]).

Na sua maioria, os valores experimentais apresentam valores razoáveis, com erros apresentados diminutos (< 10%), sendo possível concluir que os valores obtidos estão dentro do esperado e que a montagem foi corretamente realizada. Algumas das oscilações entre valores observados também se deverá ao facto de ter sido realizada uma montagem compacta do circuito, contribuindo para um acréscimo do ruído (térmico) nas medições (ver Apêndice C).

Referências

- [1] A. S. Sedra and K. C. Smith. *Microelectronic Circuits*. Oxford University Press, 7th edition, 2015.
- [2] M. Medeiros Silva. Circuitos com Transistores Bipolares e MOS. Fundação Calouste Gulbenkian, 6th edition, 2016.
- [3] Raymond S. Winton. Circuits, Devices, Networks and MicroElectronics. URL https://my.ece.msstate.edu/faculty/winton/CDNuE/. [Accessed 20-05-2023].
- [4] Wm. R. Patterson. ENGN1620: Analysis and Design of Electronic Circuits. URL https://www.brown.edu/Departments/Engineering/Courses/En162/home.html. Lecture on Parasitic Capacitance Effects (before/after Spring Break). [Accessed 20-05-2023].

Apêndice A: Ambiente de simulação

A Fig. A1 ilustra o esquema elétrico do amplificador com transístores bipolares concebido em LTspice®. A especificação do transístor bipolar NPN (BC547B) foi omitida por brevidade.

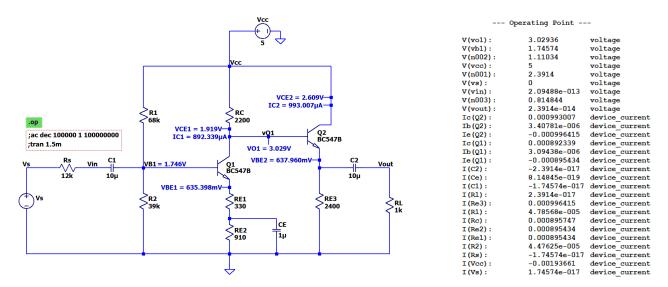


Fig. A1: Esquema LTspice® do circuito com as diretivas utilizadas: .op, .ac e .tran. Note-se que a figura representativa demonstra o ponto de funcionamento em repouso do circuito (diretiva .op em uso e $v_S \equiv 0$ V).

Por economia de espaço, as mudanças realizadas ao circuito para a análise .ac e .tran, verificam-se sintetizadas na figura infra:



Fig. A2

Apêndice B: Resposta em frequência

Como referido anteriormente, a limitação superior da banda de passagem é inerente ao efeito das capacidades internas do transístor.

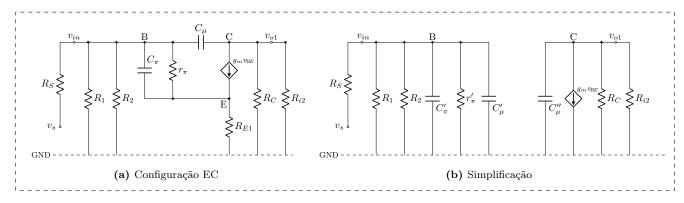


Fig. B1: Esquema incremental do primeiro andar

Esta limitação é maioritariamente causada pelo <u>efeito de Miller</u>, prevalente no primeiro andar de amplificação, já que o andar seguidor de emissor possui um ganho quasi-unitário e não contribui para a multiplicação de Miller (i.e., embora contribua para o incremento da capacidade total de saída, garante pouco impacto na determinação da frequência de *cuttoff* superior—os pólos que introduz na função de transferência do circuito não são dominantes).

Neste sentido o cálculo do pólo dominante pode ser restringido ao cálculo das constante de tempo do primeiro andar de amplificação, cuja saída será ligada à resistência de entrada do andar amplificador seguinte. Os parâmetros do esquema incremental simplificado são dados por:

$$r'_{\pi} = r_{\pi} \cdot (1 - v_e/v_b)$$

$$C'_{\pi} = C_{\pi} \cdot (1 - v_e/v_b)$$

$$C''_{\mu} = C_{\mu} \cdot (1 - v_c/v_b)$$

$$C''_{\mu} = C_{\mu} \cdot \left(1 - \frac{1}{v_c/v_b}\right)$$

onde C'_{μ} e C''_{μ} são as capacidades resultantes da aplicação do teorema de Miller e r'_{π} e C'_{π} sofrem o efeito da realimentação negativa introduzida pela resistência R_{E1} , característica da montagem EC com degeneração de emissor (de modo a que o esquema simplificado possua todas as impedâncias com referência ao ground [3]).

Os ganhos expostos possuem a seguinte forma:

$$\frac{v_c}{v_b} \approx \frac{R_C//R_{i2}}{1/g_m + R_{E1}} \quad \land \quad \frac{v_e}{v_b} = \frac{g_m + g_\pi}{G_{E1} + g_\pi + g_m} \approx \frac{g_m}{G_{E1} + g_m}$$

Subsequentemente, a análise do circuito demonstra a existência de duas constantes de tempo, τ_{in} e τ_{out} , associadas, respetivamente, à entrada e à saída do andar. A direta aplicação do Teorema das Constantes de Tempo evidencia:

$$\tau_{in} = (C'_{\mu} + C'_{\pi}) \cdot R_S / / R_1 / / R_2 / / r'_{\pi}$$

$$\tau_{out} = (C''_{\mu}) \cdot R_C / / R_{i2}$$

Finalmente:

$$f_H = \frac{1}{\tau_{in} + \tau_{out}} \cdot \frac{1}{2\pi \cdot 1000} \approx 386 \text{kHz}$$

Apêndice C: Montagem do circuito

Referência para a implementação física explorada na seccão 5. A Fig. C1 apresenta uma representação visual concisa do circuito montado cuidadosamente numa breadboard.

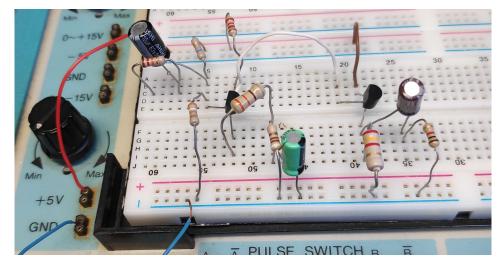


Fig. C1: Montagem laboratorial do amplificador com transístores bipolares