전자회로 실기

고수복 저

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

머리말

요즘 산업사회는 ICT(Information Communication Technology) 융합기술을 기반으로 성장하고 있다. 전기전자, 정보통신, 제어계측, 자동차, 로보틱스, 메카트로닉스, 멀티미디어 등 단일 기술에서 융합기술을 요구하고 있으며, 그에 따라 정부에서도 현장에서 직무를 수행하는 데 필요한 지식, 기술, 태도를 산업별, 수준별로 표준화한 국가직무표준(National Competency Standard, NCS)을 제정하여 확산시키고 있다.

전자 분야인 산업용 전자기기, 정보통신기기, 전자응용기기, 전자부품, 디스플레이 분야 등에서 요구하는 전자회로 기술의 능력 단위와 능력 요소에 따른 직무를 수행하는 데 필요한 기초 전문지식과 기술을 습득하여 학력 중심보다 능력 중심의 직업 세계로의 전환이 요구되는데, 그 능력 분야인 공정, 관리, 운영, 분석, 설계, 생산, 영업, 고객 지원 등에서 본 교재를 통해 크게 배양할 수 있으면 한다.

본 책의 구성은 전자회로 설계 기초 분야인 회로도면 그리기, 회로 시뮬레이션(가상실험), PCB 패턴설계, 표면실장(SMD) 부품 판독, 전자회로 제작 활용법을 기반으로 전원회로 응용 및 활용회로, 트랜지스터회로, 연산 증폭기회로, 변 · 복조회로, 신호 변환회로, 아날로그 활용회로에 대한 기초적인 지식과 실험 및 실습을 통해 기술을 습득할 수 있도록 구성하였다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Preface

특히 기본적인 회로에 대해서는 사전에 시뮬레이션을 통하여 회로 분석 및 설계 능력을 갖출 수 있도록 그 결과를 파악하고 숙지한 다음 PCB 가공기 등을 이용하여 PCB를 제작하고 측정하여 전자회로의 단계별 기술을 습득할 수 있도록 하였다.

본 교재를 통하여 기본적인 회로 이해와 제작 및 측정 기술을 통해 전자회로 기술 습득에 도움이 되길 바란다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

목 차

제1장 전자회로 설계 기초

1. 전자회로 도면 그리기 활용법 • 9
   1) Schematic의 개요 • 11
   2) 회로도면 작성 방법 • 11
      ▶ 측정 및 요구사항 • 25

2. 전자회로 시뮬레이션 기본 활용법 • 31
   1) 시뮬레이션의 개요 • 33
   2) 시뮬레이션 활용법 • 33
      ▶ 측정 및 요구사항 • 41

3. 전자회로 PCB 패턴 설계 활용법 • 47
   1) PCB 일반 • 49
   2) PCB 설계하기 • 51
      ▶ 측정 및 요구사항 • 64

4. 표면실장(SMD) 부품 판독법 • 69
   1) 표면실장의 개요 • 71
   2) 표면실장 부품(SMD)의 종류 및 판별 • 72
      ▶ 측정 및 요구사항 • 79

5. 전자회로 제작 활용법 • 85
   1) 전자회로 제작일반 • 87
   2) PCB의 가공 • 87
      ▶ 측정 및 요구사항 • 96

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

제2장 전원회로 응용 및 활용회로

1. 정류회로 특성 실험 • 101
   1) 직류 전원회로 일반 • 103
   2) 정류회로의 종류 • 104
      ▶ 측정 및 요구사항 • 106

2. 평활회로 특성 실험 • 115
   1) 평활회로의 개요 • 117
   2) 평활회로의 종류 • 117
      ▶ 측정 및 요구사항 • 119

3. 정전압 전원회로 특성 실험 • 123
   1) 정전압 안정화회로의 개요 • 125
   2) 직류 안정화 전원회로 • 125
      ▶ 측정 및 요구사항 • 127

4. 스위칭 방식 레귤레이터를 이용한 정전압회로 • 137
   1) 스위칭 방식 정전압회로 • 139
      ▶ 측정 및 요구사항 • 141

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.
OPEN 공공누리 공공저작물 자유이용허락

Contents

제3장
트랜지스터 회로

1. 트랜지스터 특성회로 실험 • 145
   1) 트랜지스터 일반 • 147
   2) 트랜지스터 특성과 파라미터 해석 • 148
   3) 소신호 증폭회로 • 149
      ▶ 측정 및 요구사항 • 151

2. FET 특성회로 실험 • 163
   1) 전계 효과 트랜지스터 일반 • 165
   2) MOSFET 일반 • 166
      ▶ 측정 및 요구사항 • 168

3. 트랜지스터 전력 증폭회로 특성 실험 • 177
   1) 전력 증폭회로의 개요 • 179
   2) 전력 증폭회로의 종류 • 179
      ▶ 측정 및 요구사항 • 183

제4장
연산 증폭기 회로

1. 연산 증폭기 특성회로 실험 • 189
   1) 연산 증폭기 일반 • 192
   2) 연산 증폭기 회로 • 195
      ▶ 측정 및 요구사항 • 199

2. 기본 연산 증폭회로 실험 • 207
   1) 기본 연산 증폭회로 • 210
      ▶ 측정 및 요구사항 • 211

3. 연산 증폭기 응용회로 실험 • 219
   1) 연산 증폭기 응용회로의 구성 • 222
      ▶ 측정 및 요구사항 • 227

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

제5장
변 · 복조회로

1. 아날로그 변 · 복조회로 실험 • 243
   1) 아날로그 변 · 복조 일반 • 246
   2) 아날로그 변 · 복조회로 • 248
   3) 신호 발생기 회로 • 253
      ▶ 측정 및 요구사항 • 255
2. 펄스 변 · 복조회로 실험 • 263
   1) 펄스 변 · 복조 일반 • 265
   2) 펄스 아날로그 변 · 복조 방식 • 265
      ▶ 측정 및 요구사항 • 267

제6장
신호 변환회로

1. 신호 변환회로 실험 • 277
   1) 신호 변환회로의 개요 • 280
   2) 신호 변환의 종류 • 280
   3) 신호 변환회로 • 282
      ▶ 측정 및 요구사항 • 286

제7장
아날로그 활용회로

1. 아날로그 응용회로 제작 실험 • 295
   1) 아날로그 응용회로 구성 • 300
   2) 아날로그 응용회로 PCB 설계 및 가공 • 304
   3) 아날로그 응용회로 동작 개요 • 321
      ▶ 측정 및 요구사항 • 323
2. 진폭 및 주파수 변 · 복조회로 제작 실험 • 339
   1) 진폭 변 · 복조회로 구성 • 346
   2) 주파수 변 · 복조회로 구성 • 346
      ▶ 측정 및 요구사항 • 347

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter

01

전자 회로 설계 기초

1. 전자회로 도면 그리기 활용법
   1) Schematic 개요
   2) 회로 도면 작성 방법
   ▷ 측정 및 요구 사항

2. 전자회로 시뮬레이션 기본 활용법
   1) 시뮬레이션의 개요
   2) 시뮬레이션 활용법
   ▷ 측정 및 요구 사항

3. 전자회로 PCB 패턴 설계 활용법
   1) PCB 일반
   2) PCB 설계 하기
   ▷ 측정 및 요구 사항

4. 표면실장(SMD) 부품 판독법
   1) 표면 실장의 개요
   2) 표면 실장 부품의 종류 및 판별
   ▷ 측정 및 요구 사항

5. 전자회로 제작 활용법
   1) 전자회로 제작 일반
   2) PCB 가공
   ▷ 측정 및 요구 사항

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

OPEN 공공누리 출처표시 상업용금지 변경금지 공공저작물 자유이용허락

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 01

1

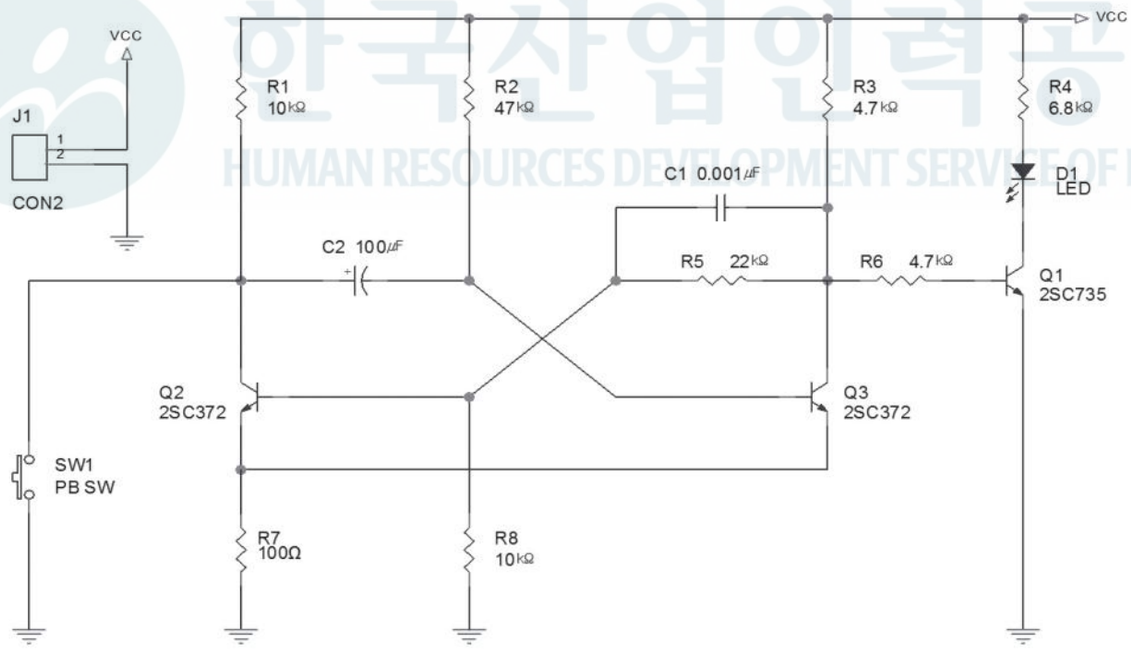
ELECTRONIC CIRCUIT

• 전자회로 도면 그리기 활용법 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	1. 전자회로 도면 그리기 기본 활용법			
학/습/목표	1. 전자 회로 CAD 프로그램을 사용할 수 있다. 2. 산업 현장에서 활용하고 있는 컴퓨터 기반 회로 설계를 할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 사용 시 안전에 유의하여 작업한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

그림 1-1 전자회로 도면

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

1 전자회로 도면 그리기 활용법

1. Schematic 의 개요

전자 회로 소자(Device)가 연결되어 있는 상태를 나타낸 도면을 스키매틱(Schematic)이라고도 한다. 트랜지스터, IC 등의 능동 소자와 저항, 커패시터 등의 수동 소자를 일정한 기호로 나타내고, 이들 회로 소자를 선으로 연결한다.

2. 회로 도면 (Capture) 작성 방법

회로도를 작성하는 방법에는 여러 가지가 있지만 그 중에서 컴퓨터를 이용한 CAD 프로그램으로 작성하는 방법을 가장 널리 활용하고 있다. 전자 회로를 작성하는 전용 CAD를 일반적으로 전자 CAD라고 하며, 국내에서는 OrCAD Capture라는 프로그램을 산업체와 학교 등에서 가장 많이 활용하기 때문에 Capture를 이용하여 설명하기로 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가. 프로젝트(Project)를 바탕으로 한 새로운 도면 설계하기

1) 새로운 프로젝트 시작

- File(파일) 메뉴에서 New를 선택하고, 풀 다운 메뉴에서 Project 또는 툴바에서 Create Document ( ) 도구를 클릭하면 [그림 1-2]의 설정 창이 나오며, 프로젝트 종류는 [표 1-1]과 같다.

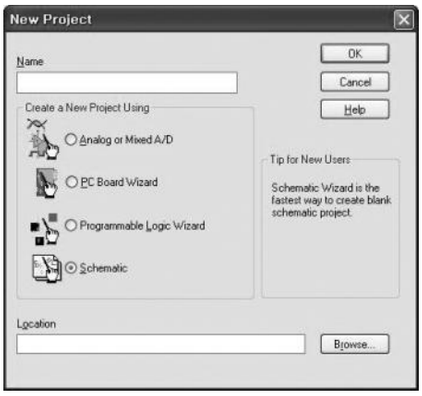


그림 1-2 캡쳐 프로젝트의 설정 창

표 1-1 캡쳐 프로젝트의 종류

Analog or Mixed A/D	아날로그 또는 아날로그와 디지털 혼합 회로의 설계를 위한 Pspice 프로젝트의 선택.
PC Board Wizard	인쇄 회로 기판(PCB)을 설계하기 위한 PCB Editor를 사용하기 위한 프로젝트의 선택
Programmable Logic Wizard	CPLD 또는 FPGA 설계의 디지털 시뮬레이션을 위한 프로젝트의 선택
Schematic	회로 도면 설계를 위한 캡쳐를 사용하기 위한 프로젝트의 선택

- New Project 대화 상자의 Name 칸에 파일 이름을 입력한다.
- “Create a New Project Using”의 4가지 항목 중에서 "Schematic"을 선택한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- "Location"에서는 〈Browse〉를 클릭해서 "Select Directory"창이 뜨면 회로도 파일을 저장할 위치를 지정해 주면 된다.
- New Project 창으로 돌아와서 파일 이름과 경로가 맞는지 확인하고 "OK"를 선택하면 [그림 1-3]과 같은 새로운 디자인 파일이 만들어진다.

주의

▷ 회로도의 파일명과 경로에 영문자, "_" 외의 한글이나 특수문자가 들어가면 Netlist 생성 시 오류가 발생한다.
▷ 새로운 폴더를 생성 후 반드시 생성된 폴더를 선택해야 한다.

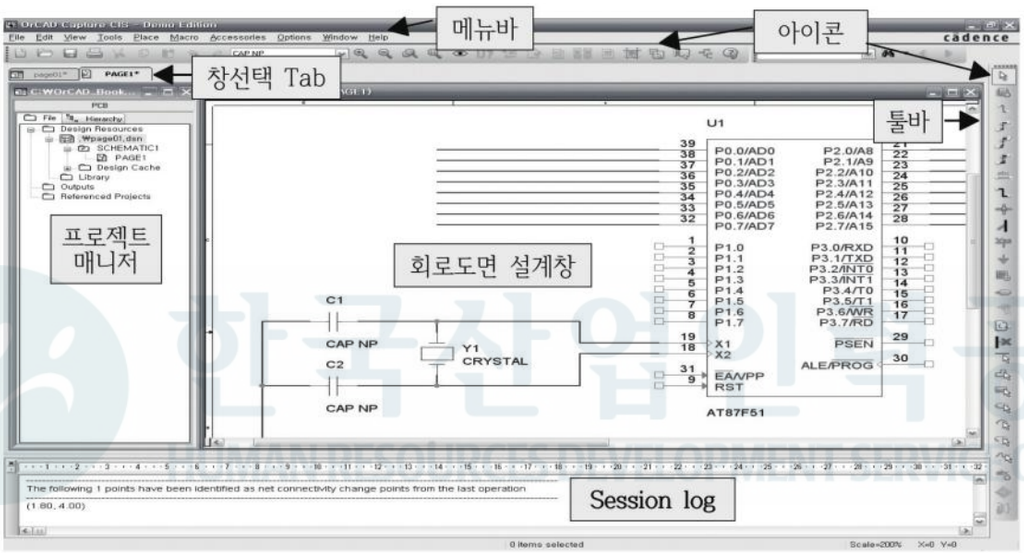


그림 1-3 새로운 프로젝트가 시작된 화면

2) 디자인 파일 저장

- 새로운 디자인 파일을 생성하면 관련 파일들이 함께 생성된다. 모든 파일을 하나하나 저장할 필요는 없고, 중요한 파일만 저장해주면 된다.
- 디자인 파일을 저장할 때는 프로젝트 매니저 창으로 와서 확장자 명이 *.dsn 으로 되어 있는 디자인 파일을 선택하고 상단의 메뉴바에서 디스켓 모양의 save 아이콘( )을 선택하면 저장된다.

3) 디자인 파일의 종류(확장자명)

- DSN : 회로도면 파일 (가장 중요한 파일, 삭제 시 회로도면 삭제됨)
- OPJ : 프로젝트 파일 (Project Manager 화면 구성 파일)
- OLB : 라이브러리 파일 (별도 부품 라이브러리 생성 시 사용)
- DRC : 설계 규칙 검사(Design Rule Check) 결과 파일
- BOM : Bill Of Materials 출력 파일

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- UPD : 속성의 일괄 변경을 위한 파일
- EXP : 속성 출력 파일
- MNL : OrCAD Layout의 Netlist 파일
- VHD, VHO – VHDL 파일
- XRF : Cross Reference Parts 파일
- DAT,NET,ASC : 다른 CAD의 Schematic 프로그램의 Netlist 파일

4) 스키매틱 폴더

윈도우 탐색기 트리 구조와 비슷하게 [그림 1–4]와 같이 디자인 파일의 트리 구조가 스키매틱 폴더로 되어 있다.

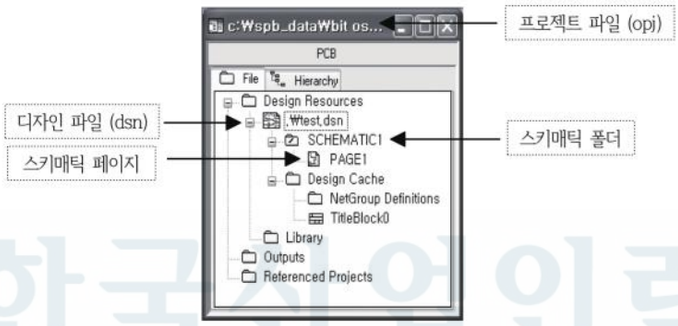


그림 1–4 스키매틱 폴더

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가) 스키매틱 폴더 추가 하기

스키매틱 폴더를 추가하는 방법은 여러 가지가 있지만 간단한 방법은 [그림 1–5]와 같이 한다.

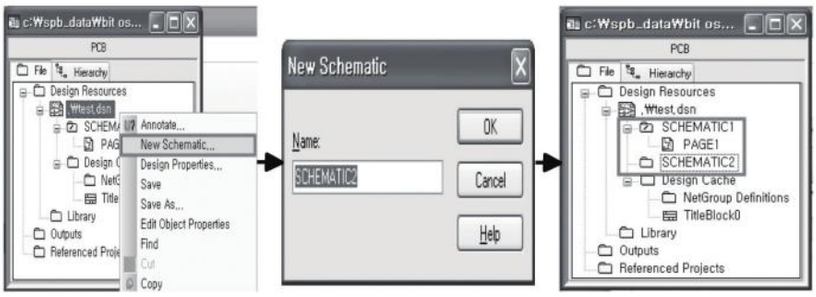


그림 1–5 스키매틱 폴더 추가 절차

나) 스키매틱 페이지 추가 하기

스키메틱 페이지 추가하기는 폴더 추가하기와 비슷하며, [그림 1–6]과 같이 한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

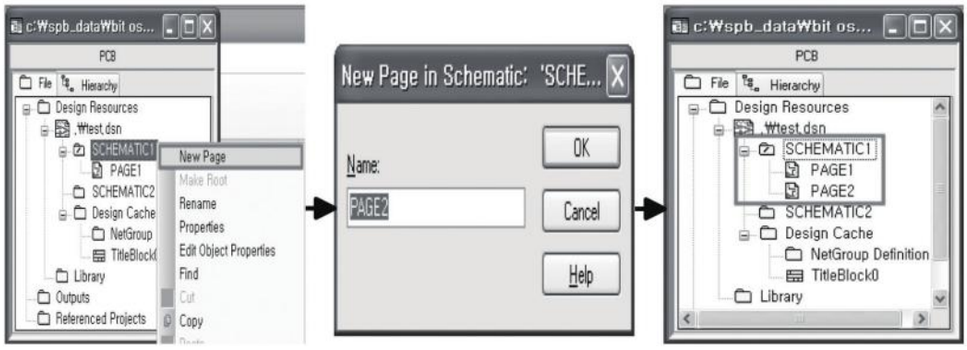


그림 1-6 스키매틱 페이지 추가 절차

다) 스키매틱 폴더 및 페이지 삭제하기

- 삭제할 스키매틱 폴더나 페이지가 열려있으면 모두 닫는다.
- 삭제할 스키매틱 폴더나 페이지를 선택한 후 키보드에서 Del 키를 선택한다.
- 혹시 경고 메시지가 뜨면 확인을 선택하면 된다.

라) 스키매틱 페이지 열기 및 화면 전환

- 프로젝트 매니저 창에서 스키매틱 폴더 밑의 스키매틱 페이지를 더블클릭하면 해당 스키매틱 페이지가 열린다.
- 프로젝트 매니저 창과 스키매틱 페이지가 전체 보기로 되어 있는 경우 화면 상단의 탭을 선택해서 원하는 [그림 1-7]과 같이 페이지로 전환할 수 있다.

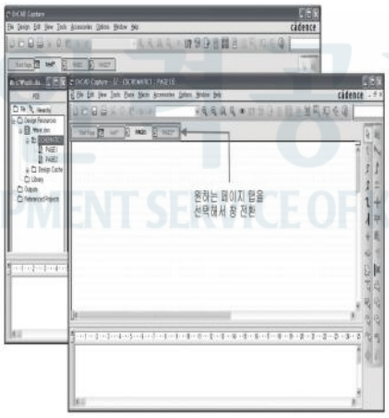


그림 1-7 페이지 열기 및 화면 전환

나. 도면 구조

1) 단면 구조

- [그림 1-8]과 같이 하나의 스키매틱 폴더와 스키매틱 페이지로 구성된 프로젝트이다.
- 같은 페이지에서 연결은 Net Alias를 사용한다.

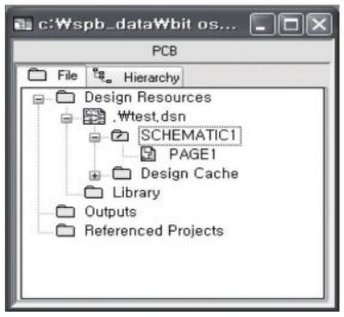


그림 1-8 단면 구조

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2) 평면 구조

- [그림 1-9]와 같이 하나의 스키매틱 폴더와 두 개 이상의 스키매틱 페이지로 구성된 프로젝트이다.
- 페이지 간 배선 연결은 Net Alias를 사용할 수 없고, 대신 Off-Page Connector나 Port를 사용한다

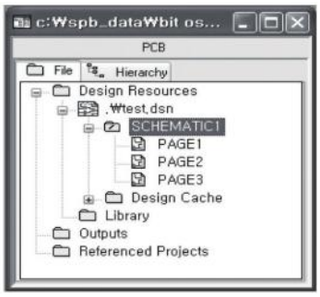


그림 1-9 평면 구조

3) 계층 구조

- 계층 구조는 [그림 1-10]과 같이 두 개 이상의 스키매틱 폴더로 구성되고 페이지간 상하 종속 관계로 구성된 프로젝트이다.
- 이 구조는 회로의 특정 부분을 별도의 계층 도면으로 관리할 경우에 사용한다.
- 프로젝트 매니저 창에서 추가된 스키매틱폴더 형태로 구성되며, Root 스키매틱 폴더의 스키매틱 페이지에서는 Block 형태로 관리된다.
- 스키매틱 폴더간 배선 연결은 Net Alias나 Off-Page Connector를 사용할 수 없고, Port만 사용한다

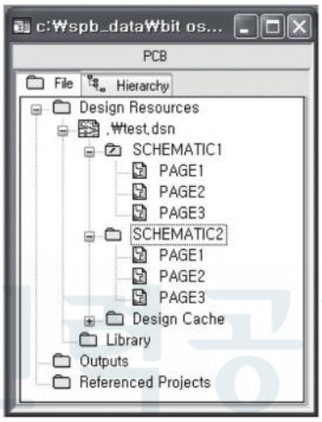


그림 1-10 계층 구조

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

다. 환경 설정하기

OrCAD Capture를 사용할 때 설정할 수 있는 사항들은 다양하지만 거의 대부분 기본 설정 상태로 사용하기 때문에 여기서는 일반적으로 설정하는 몇가지만 설명하도록 한다.

- [그림 1-11]과 같이 [메뉴] – [Options] – [Preferences]을 실행시켜서 Grid Display Tab을 찾아 Part and Symbol Grid의 Grid Style 내용 중 Grid Style 옵션을 Dots에서 Lines로 변경한다.
- 위처럼 설정을 변경하면 부품 편집창의 Grid가 바둑판(격자) 모양으로 보이게 된다.
- 다음으로 Page Size를 지정해주기 위해서 [그림 1-12]와 같이 [Options] – [Design Template]를 선택한다.
- [Page Size] 탭에서 Units(단위)는 [그림 1-13]과 같이 "inches"또는 "Millimeters"로 선택하고 New Page Size를 선택한다.

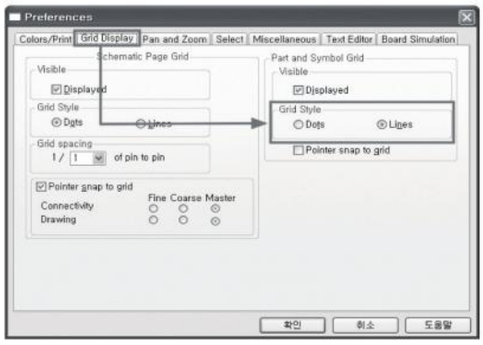


그림 1-11 Grid Style 옵션 설정

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

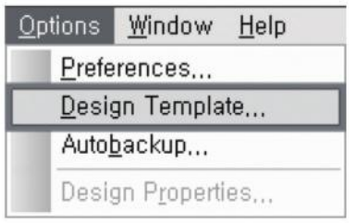


그림 1-12 Page Size 옵션 지정

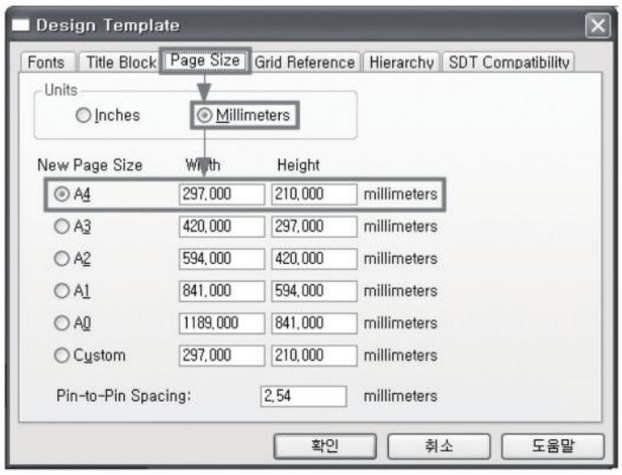


그림 1-13 Page Size 선택

주의

Design Template에서 설정한 것은 앞으로 새로운 페이지나 새로운 Project를 만들게 되면 적용되며, PAGE 에서는 적용되지 않는다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

라. 회로도 설계 과정 OVER VIEW

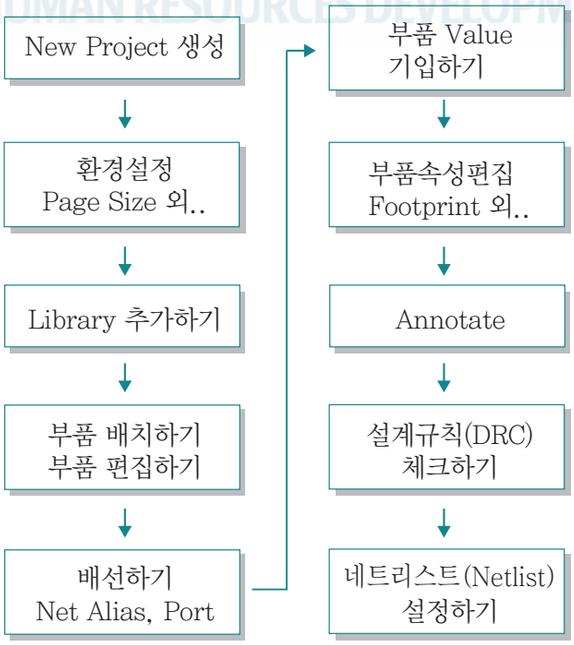


그림 1-14 회로도 설계 과정

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

마. 회로 도면 작성하기

Project Manager 창에서 SCHEMATIC1 - PAGE1을 더블클릭하면 회로 도면 설계창이 열린다. (이미 열려 있는 경우는 창을 선택하면 된다.)

1) 라이브러리 추가하기

- Capture에서 제공하는 기본 라이브러리를 사용하기 위해서 라이브러리를 추가해야 한다.
- 라이브러리의 추가는 최초 한번만 하면 다음 작업에도 그대로 설정이 유지된다.
- [그림 1–15]와 같이 설계창 오른쪽의 툴 팔레트에서 Place Part[ ] 또는 메뉴 바에서 Place > Part를 선택한 다음(단축키 : P) ADD Library를 선택한다.
- 라이브러리를 모두 선택 후 열기를 선택한다.
- 라이브러리가 모두 추가된 것을 확인한 후 "OK"를 누른다.

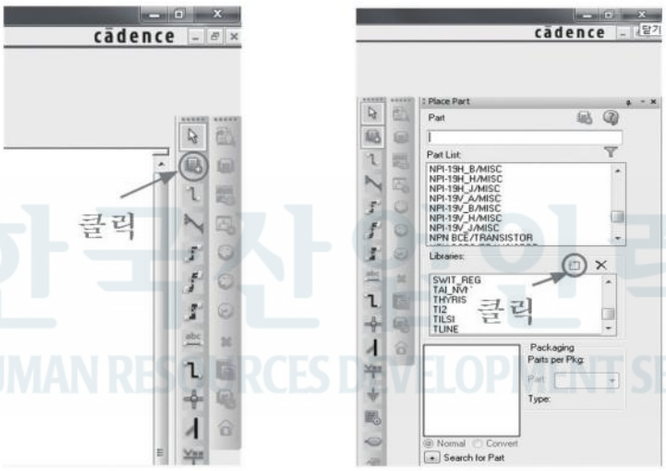


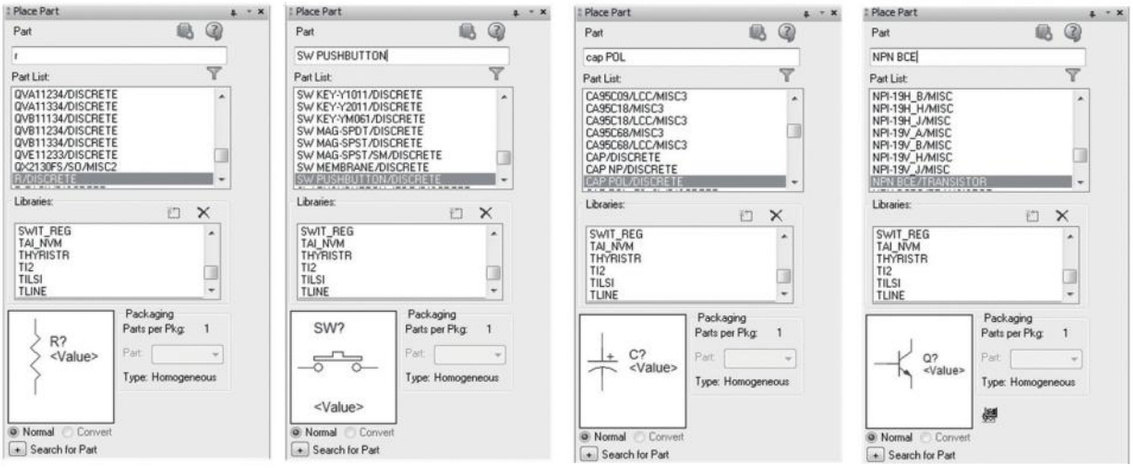
그림 1–15 라이브러리 추가

2) 부품 배치하기(Place Part)

- Place Part창은 라이브러리를 추가하면서 이미 열려 있다.
  예를 들어 저항을 배치하기 위해서 "R"(대소 문자 구분 없음)을 입력하면 Part list에서 Discrete 라이브러리 안에 있는 "R"을 검색하고 [그림 1–16]의(a)와 같이 미리보기 창에 Part의 모습을 보여준다. [그림 1–16]의 (b), (c), (d)는 푸시버튼 스위치, 극성 커패시터, npn 트랜지스터를 검색한 것이다.
- "OK" 또는 "Enter"키를 누르면 검색창은 사라지고 배치할 수 있게 된다.
  예를 들어 저항을 원하는 위치에 놓고 클릭하면 배치가 되며 새로운 저항이 마우스 끝에 나타나게 된다.
- 배치 시 회전(R : Rotate), 좌우 대칭(H : Mirror Horizantal), 상하 대칭(V : Mirror Vertical)은 마우스 오른쪽 버튼을 눌러 적절한 명령을 클릭하여 이루어지며 단축키를 이용하여 할 수도 있다.
- 배치가 완료되면 항상 명령도 완료시켜 주어야 하는데 키보드의 "ESC" 혹은 마우스 오른쪽 버튼을 눌러 팝업 메뉴에서 "End Mode"를 선택하면 된다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

OPEN 공공누리 출처표시 상업용금지 변경금지 공공저작물 자유이용허락
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

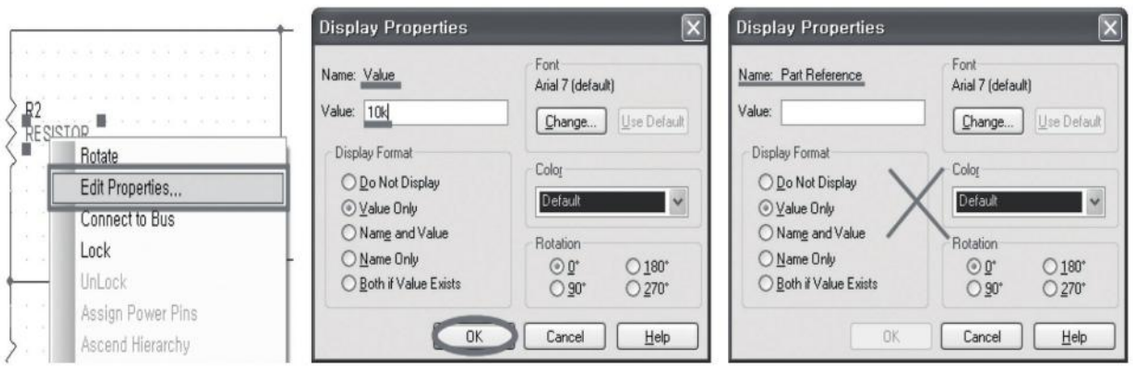


(a) 저항 (b) 푸시버튼 스위치 (c) 극성 커패시터 (d) npn 트랜지스터

그림 1–16 부품 선택

3) 부품 값(Value) 편집

- 저항의 부품 값의 text 초기상태는 "R"로 되어있으며 "R1"은 부품 번호(Part Reference)이다.
- 부품값(Part Value) 을 더블클릭하거나 마우스 오른쪽 버튼을 누르고 [그림 1–17]의 (a)와 같이 팝업 메뉴에서 “Edit Properties”를 선택하면 [그림 1–17]의 (b)와 같이 "Display Properties" 창에서 부품값을 바꾸어 준다.
- Display Properties 창에서 Name이 Part Reference로 되어 있는 Text를 선택한 경우는 Value 값을 함부로 수정하면 안된다.



(a) 팝업 메뉴 (b) Display Properties (c) 부품 편집 불가 경우

그림 1–17 부품 편집 창

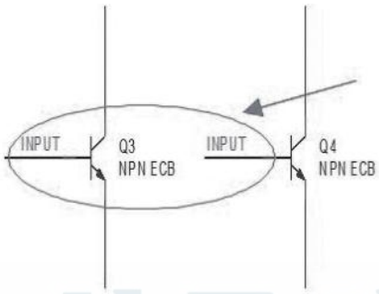
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

4) Place Net Alias

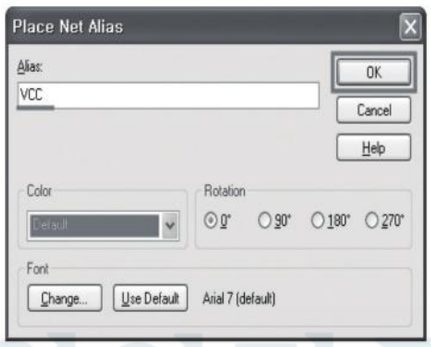
Capture에서 회로도를 작성 시 자동으로 부여되는 Net name은 N******으로 표시된다. PCB 작업 시 설계 규칙을 적용하기 위해서는 알아보기 쉬운 네트 이름(Net Alias)을 주어야 한다.

가) 동일 네트

- [그림 1-18]의 (a)와 같이 동일 네트 이름(Net Alias)이 부여된 Net은 배선으로 연결하지 않아도 연결된 것으로 인식된다.
  (단, 같은 페이지 내에서만 인식되며 페이지를 벗어나서 다른 페이지는 인식되지 않는다.)



(a) 동일 네트



(b) 네트 이름 부여

그림 1-18 네트 이름

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

나) Place Net Alias 작성

- Net Alias를 작성하려면 먼저, Net Alias 아이콘( )을 클릭하면 [그림 1-18]의 (b)와 같은 Place Net Alias 창이 뜨고, 네트이름을 작성하고 "OK"를 클릭하면 마우스 끝에 Net 이름이 따라 다닌다.
- 요구사항에 있는 위치의 Wire 위에 Net 이름을 놓고 클릭하면 Net Alias가 배치된다.
- Net Alias는 배선(Wire)에만 배치가 가능하며, 그 외에 다른 곳에는 배치가 되지 않는다.

5) 부품 배치 완료

[그림 1-19]는 위와 같은 과정을 거친 다음 완성된 [그림 1-1]회로의 부품 배치 완료 도면이다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

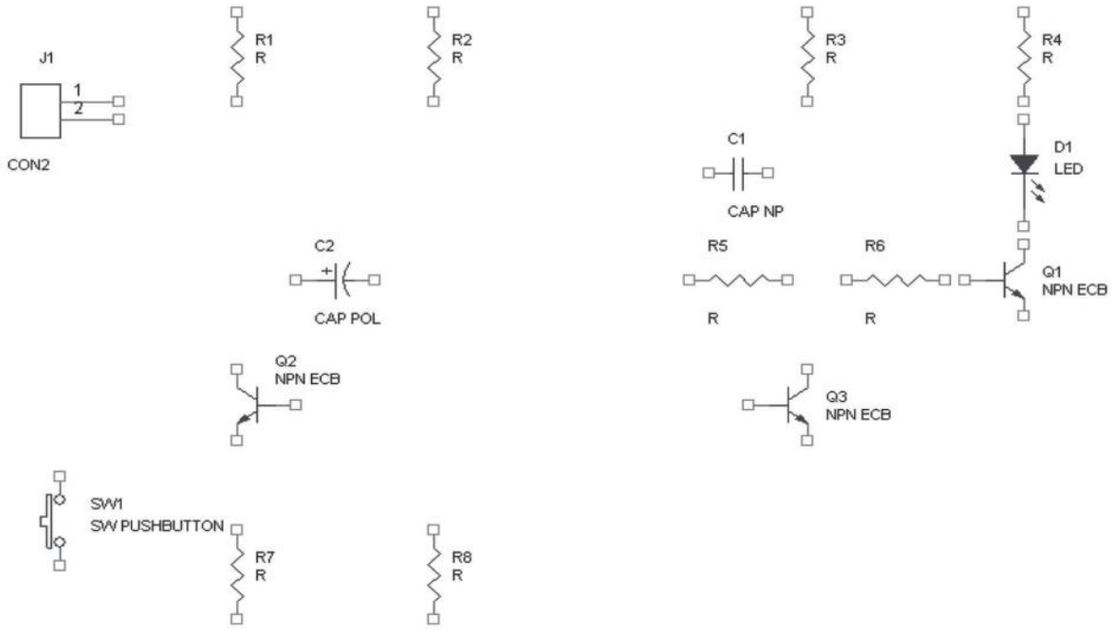


그림 1-19 부품 배치 완료 도면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

6) 배선하기(Place Wire)

- 배치가 완료 되었으면 배선을 시작해보자. 오른쪽 메뉴에서 Place Wire 아이콘( )을 클릭하여 배선을 시작한다.
- 꺾임 부분마다 마우스를 클릭하여 배선을 한다.
- 사선 배선은 "Shift" 키를 누른 상태에서 시작점을 클릭하고 종점을 클릭하면 사선의 배선이 이루어진다.
- 배선까지 완료된 도면은 [그림 1-20]과 같다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

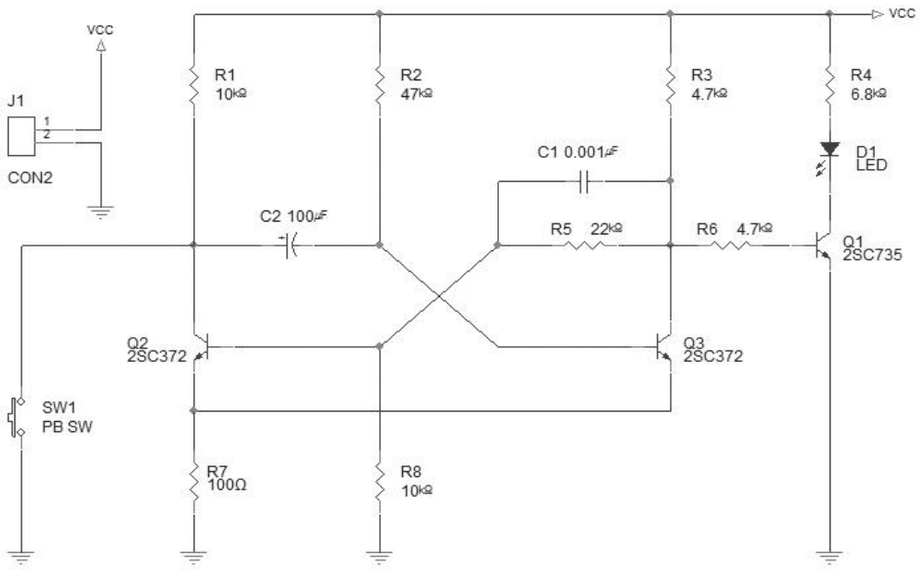
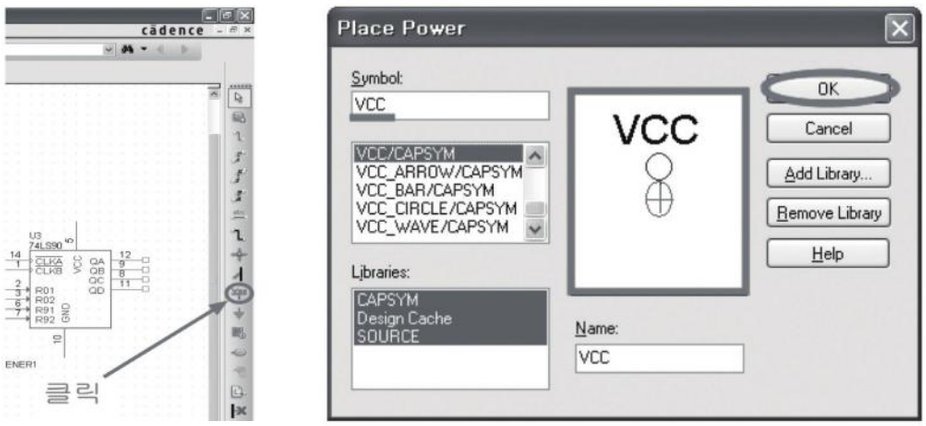


그림 1-20 부품배치, 배선, 네트 변경 등이 완료된 도면

7) Power/Ground 심볼 배치하기

- [그림 1-21]의 (a)와 같이 Place Power( ) 또는 Place Ground( ) 아이콘을 클릭한다.
- [그림 1-21]의 (b)와 같이 Place Power 또는 Place Ground 창이 뜨면 symbol에 VCC 또는 GND를 입력하고 미리보기 창을 확인한 다음 "OK"를 누른다.
- VCC 또는 GND 부품이 마우스 끝에 붙어 있는 것을 볼 수 있다.
- [그림 1-22]와 같이 VCC 또는 GND의 부품을 회로도와 같이 배치해준다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA



(a) Place Power 아이콘

(b) Place Power 창

그림 1-21 Power 심볼 배치

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

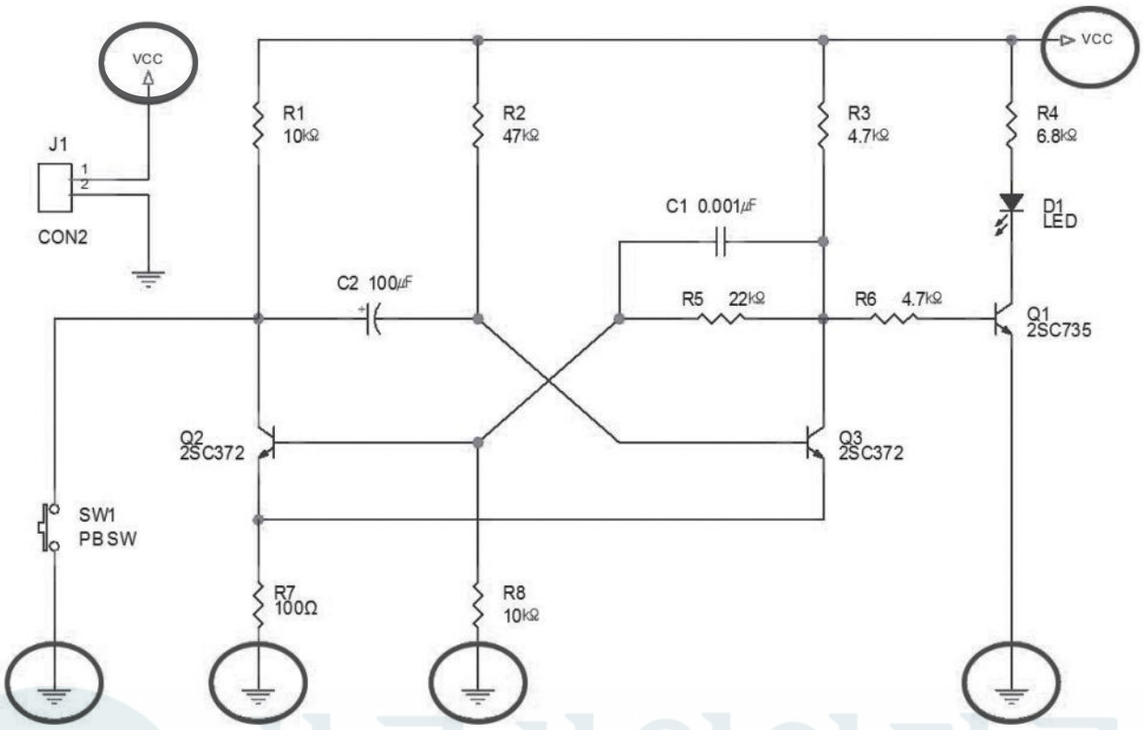


그림 1-22 완성된 도면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

3. 회로 도면 완료 후 작업 과정

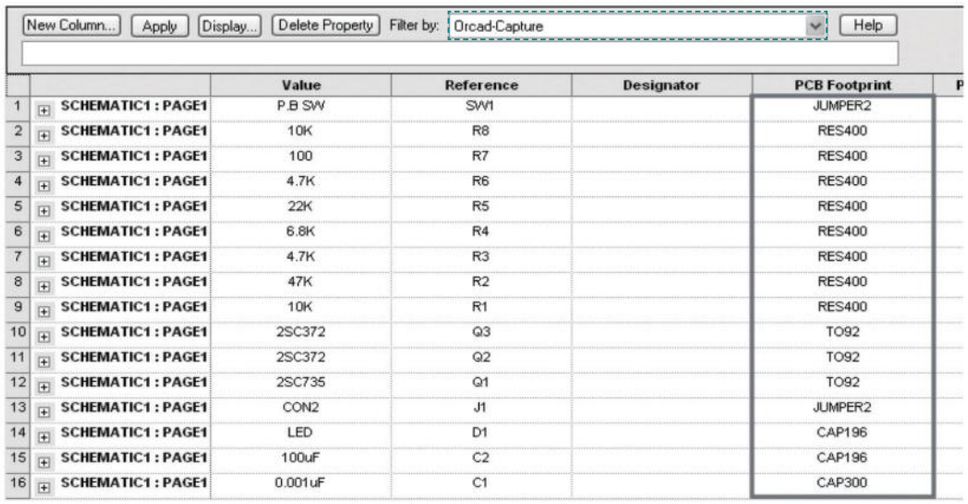
가. PCB Footprint

회로도의 부품에 맞는 PCB용 Package Symbol의 명칭을 PCB Footprint라 한다. 실제 PCB용 부품의 파일명이기도 하다. 별도의 Library Manager 프로그램이 없이 사용자가 직접 폴더에 관리해야 한다.

1) PCB Footprint 지정

- 부품을 더블클릭한다.(부품을 전부 선택한 다음에 해도 된다.)
- Property Editor 창이 열린다.
- [그림 1-23]과 같이 PCB Footprint 속성에 직접 입력하도록 한다. 주의할 점은 Part Reference는 Annotate 기능으로 정렬이 될 수 있기 때문에 Value 값을 참조하여 Footprint 값을 넣어 주도록 한다.
- 입력 또는 수정해야 하는 항목은 PCB Footprint 라는 항목이다. 우선 아래 강조 표시한 부분을 클릭하여 Filter를 OrCAD-Capture로 선택한다.
- 속성 필드에 지정되어 있는 PCB Footprint 이름값을 모두 입력하거나 BOM 파일을 이용하여 UPD 파일 작성 후 Update를 해 주어도 된다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



New Column... | Apply | Display... | Delete Property | Filter by: Orcad-Capture | Help

		Value	Reference	Designator	PCB Footprint
1	SCHEMATIC1 : PAGE1	P.B SW	SW1		JUMPER2
2	SCHEMATIC1 : PAGE1	10K	R8		RES400
3	SCHEMATIC1 : PAGE1	100	R7		RES400
4	SCHEMATIC1 : PAGE1	4.7K	R6		RES400
5	SCHEMATIC1 : PAGE1	22K	R5		RES400
6	SCHEMATIC1 : PAGE1	6.8K	R4		RES400
7	SCHEMATIC1 : PAGE1	4.7K	R3		RES400
8	SCHEMATIC1 : PAGE1	47K	R2		RES400
9	SCHEMATIC1 : PAGE1	10K	R1		RES400
10	SCHEMATIC1 : PAGE1	2SC372	Q3		TO92
11	SCHEMATIC1 : PAGE1	2SC372	Q2		TO92
12	SCHEMATIC1 : PAGE1	2SC735	Q1		TO92
13	SCHEMATIC1 : PAGE1	CON2	J1		JUMPER2
14	SCHEMATIC1 : PAGE1	LED	D1		CAP196
15	SCHEMATIC1 : PAGE1	100uF	C2		CAP196
16	SCHEMATIC1 : PAGE1	0.001uF	C1		CAP300

그림 1-23 PCB Footprint 지정

2) PCB Footprint 지정 완료 후 3단계 과정

PCB Footprint 지정을 완료한 후에는

[그림 1-24]와 같은 3단계 과정을 거쳐야 한다.

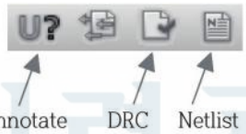


그림 1-24 3단계 아이콘

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가) Annotate (Part Reference 정렬)

- 메뉴 – Tool – Annotate 혹은 Annotate(U?) 아이콘을 클릭하면 Annotate 창이 뜬다.
- Packaging 탭의 Action 메뉴에서 Reset Part reference to "?"를 선택한 후 "OK" 버튼을 클릭한다.
- 경고 메시지가 뜨고 "확인"을 눌러주면 [그림 1-22]의 완성된 도면의 부품 번호가 모두 "?"로 바뀐다.
- 다시 "Annotate"를 실행시켜서 이번에는 "Incremental reference update"를 선택한다.
- 선택을 하게 되면 부품 번호(Part Reference)를 부여해 주는 회로도의 위쪽부터 아래로 내려오면서 부품 번호를 번호순으로 부여하게 된다.
- Annotate의 저장을 묻는 메시지에서 "확인" 버튼을 클릭한다.

나) DRC (Design Rule Check)

- 회로 도면 설계의 이상 유 · 무를 확인하기 위해서 DRC를 실행한다.
- DRC 실행은 단순히 회로 도면이 설계상 이상이 있는지 없는지를 체크하는 것일 뿐 회로의 작동과는 아무런 관련이 없다.
- DRC 아이콘( )을 클릭하고 DRC의 체크 내용을 보려면 [그림1-25]와 같이 View Output에 체크를 한 후 "확인" 버튼을 클릭한다.
- [그림 1-26]과 같이 검사항목과 에러가 기록되는 실행 결과는 Design 파일이 저장된 폴더에 자동으

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

로 저장되며, Project Manager 창의 Outputs 항목에 “*.drc” 확장자 명으로 파일이 생성된 것을 확인할 수 있다.

- 문제가 되는 부분이 있다면 Netlist 생성 시에 Error나 Warning이 발생한다.

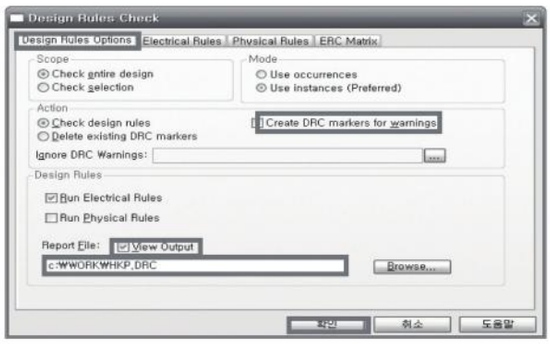


그림 1-25 DRC 설정 창

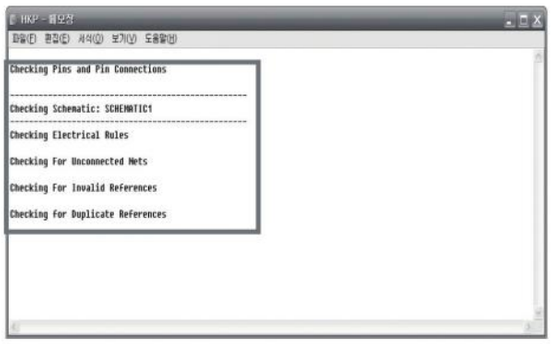


그림 1-26 검사 항목과 에러 기록

다) Bill of Material (BOM) – 부품 리스트

- BOM은 부품의 참조 번호(Part Reference)와 Value 값으로 분류하여 목록으로 보여주는 일종의 부품 목록(Part list)이다.
- BOM을 출력하여 부품 재고 확인이나 구입할 때 사용하며 부품 실장(납땜)할 때도 사용한다.
- 메뉴의 Tool-Bill of material 혹은 이이콘( )을 클릭하여 기본설정을 그대로 두고 “OK” 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

나. 네트리스트(Netlist) 생성

- 회로도 작업이 완료되면 PCB 설계를 할 수 있도록 PCB 설계 프로그램이 인식할 수 있는 형식으로 네트리스트 파일을 생성한다.
- 네트리스트 파일은 각 부품의 핀(Pin)의 연결 정보와 PCB Footprint 정보 등을 담고 있다.
- 메뉴 – Tool – Create Netlist 혹은 아이콘( )을 클릭하여 Create Netlist 창이 뜨면 [그림 1-27]과 같이 설정해준다.
- [그림 1-28]과 같이 폴더 생성과 Netlist 파일을 생성한다는 것을 다시 한 번 확인하고 기존의 netlist 파일이 있는 경우에는 기존의 파일에 덮어쓴다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

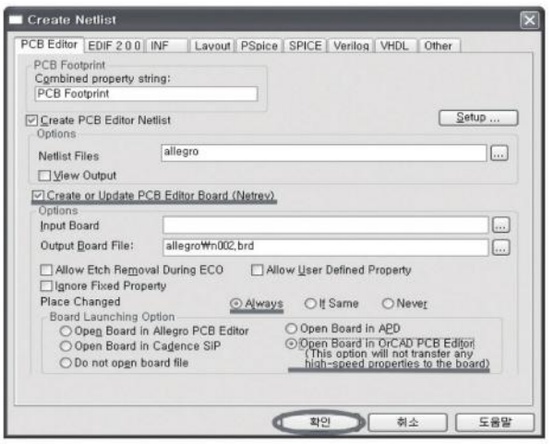


그림 1-27 Netlist 설정 창

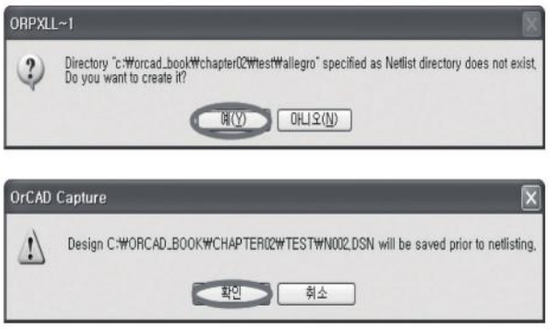


그림 1-28 Netlist 생성 확인 창

- Netlist파일 생성 중에 에러 메시지가 발생하면 "확인"을 누르고 "Session log"에서 오류를 확인한다.

측정 및 요구사항

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

1. 전자 회로 도면 그리기 활용 실험

가. LED 순차 점멸기 회로

[그림 1-1]의 도면인 LED 순차 점멸기 회로를 전자 CAD 프로그램을 이용하여 [그림 1-14]의 회로도 설계 순서를 참조하여 그린다.

1) 회로설계(Schematic) 요구사항

- Page size는 A4(밀리미터 297×210)로 균형있게 설계한다.
- 타이틀 블록(Title block) 작성
  - Title : LED 순차 점멸 회로(크기 14)
  - Document : 실습일자를 년, 월, 일로 기록(크기 12)
  - Revision : 1.0(크기 7)
  - 사용하지 않는 부품 및 핀들은 설계규칙 검사 시 에러를 유발하지 않도록 한다.
  - 완성된 도면인 [그림 1-23]를 참조하여 네트 이름이 정의된 경우에는 네트이름을 기입하도록 한다.
  - 기타 사항은 전자 CAD 설계규칙에 준하여 그린다.

나. BIT OSCILLATOR 회로

[그림 1-14]의 회로도 설계과정을 참조하여 [그림 1-29]의 Bit Oscillator 회로를 전자 CAD 프로그램을 이용하여 그린다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

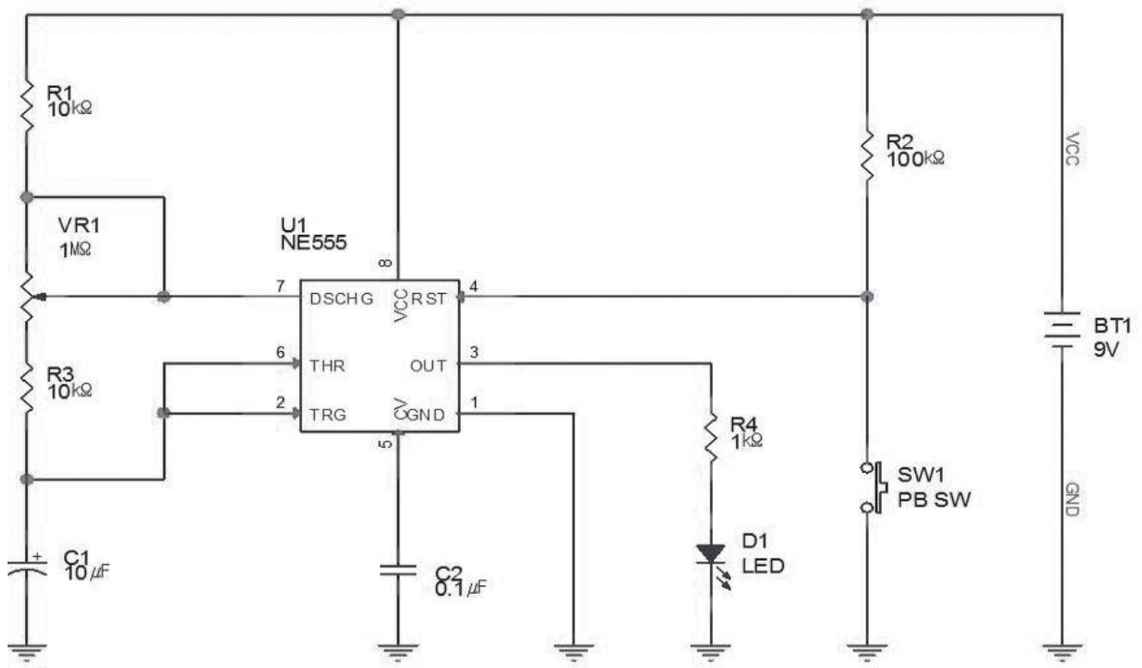


그림 1-29 Bit Oscillatoe 회로도

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

1) 회로설계(Schematic) 요구사항

- Page size는 A4(밀리미터 297×210)로 균형있게 설계한다.
- 타이틀 블록(Title block) 작성
  - Title : Bit Oscillator 회로(크기 14)
  - Document : 실습일자를 년,월,일로 기록(크기 12)
  - Revision : 1.0(크기 7)
  - 사용하지 않는 부품 및 핀들은 설계규칙 검사 시 에러를 유발하지 않도록 한다.
  - 도면이 완성도면 네트 이름이 정의된 경우에는 네트이름을 기입하도록 한다.
  - 기타 사항은 전자 CAD 설계규칙에 준하여 그린다.

2) PCB FOOT RPRINT 값 입력

- [그림 1-30]의 Foot Print 값을 참조하여 도면을 완성한다.
- 앞에서 설명한 PCB Footprint 지정 완료 후 1단계 Annotate(Part Reference 자동부여하기), 2단계 DRC(Design Rule Check), 3단계 Bill of Material (BOM) – 부품 리스트 과정을 수행한다.
- Annotate 과정을 거쳐 부품번호가 모두 "?"로 바뀐 [그림 1-31]의 도면을 참조한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

		Value	Reference	Designator	PCB Footprint	Power Pins Visible	Primitive	Source Library
1	SCHEMATIC1 : PAGE1	9V	BT1		JUMPER2		DEFAULT	C:\CADENCE\SPB_16.5
2	SCHEMATIC1 : PAGE1	10uF	C1		CAP196		DEFAULT	C:\CADENCE\SPB_16.5
3	SCHEMATIC1 : PAGE1	0.1uF	C2		CAP300		DEFAULT	C:\CADENCE\SPB_16.5
4	SCHEMATIC1 : PAGE1	LED	D1		CAP196		DEFAULT	C:\CADENCE\SPB_16.5
5	SCHEMATIC1 : PAGE1	10K	R1		RES400		DEFAULT	C:\CADENCE\SPB_16.5
6	SCHEMATIC1 : PAGE1	10K	R2		RES400		DEFAULT	C:\CADENCE\SPB_16.5
7	SCHEMATIC1 : PAGE1	100K	R3		RES400		DEFAULT	C:\CADENCE\SPB_16.5
8	SCHEMATIC1 : PAGE1	1K	R4		RES400		DEFAULT	C:\CADENCE\SPB_16.5
9	SCHEMATIC1 : PAGE1	SW	SW1		JUMPER2		DEFAULT	C:\CADENCE\SPB_16.5
10	SCHEMATIC1 : PAGE1	NE555	U1		DIP8_3		DEFAULT	C:\SPB_DATA\BIT OSC
11	SCHEMATIC1 : PAGE1	1M	VAR1		RESADJ		DEFAULT	C:\CADENCE\SPB_16.5

그림 1-30 Bit Oscillator 회로의 Foot Print값

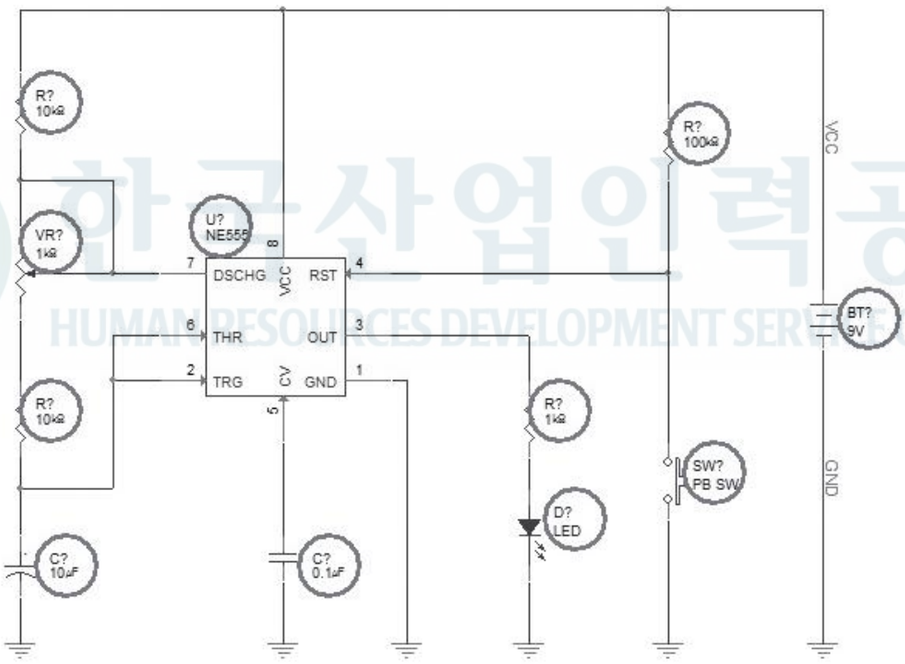


그림 1-31 Bit Oscillator 회로의 Foot Print 값 지정 후 도면

3) NETLIST 파일 생성

회로도가 완성 되면 PCB 설계를 할 수 있도록 PCB 설계 프로그램이 인식할 수 있는 네트리스트 파일를 생성시킨다.

- 네트리스트 생성 시 다음과 같은 에러 메시지가 발생할 경우 에러를 수정하여 생성한다.
- 네트리스트 파일은 각 부품의 핀(Pin)의 연결 정보와 PCB Footprint 정보 등을 담고 있다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

4) NETLIST 파일 생성 시 에러 해결 방법

네트리스트 생성 시 오류 메시지는 Error와 Warning 2종류가 발생하는데 2종류 모두 해결하여야 하며, 다음과 같은 에러 메시지가 발생할 경우 에러를 수정하여 생성시킨다.

주의

Error나 Warning 메시지가 있는 상태에서 PCB Editor 창이 뜨긴 하는데 정보가 정확히 올라가지 않았으므로 절대로 그냥 진행하면 안된다.

가) 에러 발생 시 에러 메시지를 확인한다.

나) 에러 발생 시 다음의 조치 방법을 참고하여 해결한다.

- Part Reference 중복

```
Spawning... "C:\Cadence\SPB_16.3\tools\capture\pstswp.exe" -pst -d "c:\spb_data\counter\counter.dsn" -n "c:\spb_data\
#1 Error   [ALG0042] Duplicate Reference Designator R3: SCHEMATIC1, PAGE1 (60.96, 58.42).
#2 Error   [ALG0045] multiple pin 2's which have different nets connected for R3: SCHEMATIC1, PAGE1 (60.96, 58.42).
#3 Aborting Netlisting... Please correct the above errors and retry.
```

– Duplicate Reference Designator 에러가 뜬다. Annotate를 실행하여 Part Reference를 갱신한다.

- Footprint missing – Footprint값 빠짐.

```
Spawning... "C:\Cadence\SPB_16.3\tools\capture\pstswp.exe" -pst -d "c:\spb_data\counter\counter.dsn" -n "c:\spb
#1 Error   [ALG0012] Property "PCB Footprint" missing from instance R3: SCHEMATIC1, PAGE1 (60.96, 58.42).
#2 Aborting Netlisting... Please correct the above errors and retry.
```

– "PCB Footprint" missing 에러가 뜬다. 빠진 Footprint를 찾아서 입력한다.

- Footprint 오류 – 잘못된 Footprint

```
------ Oversights/Warnings/Errors ------
#1   WARNING(SPMHNI-192): Device/Symbol check warning detected.
ERROR(SPMHNI-196): Symbol 'RESADJ' for device 'R_RESADJ_1.5K' has extra pin '3'.
```

– Footprint가 잘못 입력되었거나 오타가 있는 경우이다. 찾아서 올바른 Footprint 값을 입력하여 해결한다.

- Value 값 오류 – 한글이나 특수 문자가 있는 경우

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

```
------ Oversights/Warnings/Errors ------

#1   ERROR(SPMHNI-176): Device library error detected.

ERROR(SPMHNI-190): Device problem 'R_RES400_1.5K()'. Package property error: 'VALUE'='1.5K(옴)'.
                   Illegal character(s) present in the name or value..

ERROR(SPMHNI-170): Device 'R_RES400_1.5K()' has library errors. Unable to transfer to Allegro.
```

– Value 값에 한글이나 특수 문자가 있는 경우 illegal character 에러가 발생한다. 해당 value 값을 찾아서 수정한다.

• 이 외에도 여러 가지의 오류가 발생하므로 오류 메시지를 잘 읽어보고 해결하도록 한다.

다) 에러 발생 메시지와 그에 따른 해결한 사항을 기록 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 01

2

ELECTRONIC CIRCUIT

• 전자회로 시뮬레이션(PSpice) 기본 활용법 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	2. 전자회로 시뮬레이션(PSpice) 기본 활용법			
학/습/목표	1. 전자 회로 시뮬레이션(PSpice)의 사용 목적과 사용 방법을 이해할 수 있다. 2. 시뮬레이션 결과를 분석하여 회로의 동작 원리를 이해할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 사용 시 안전에 유의하여 작업한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

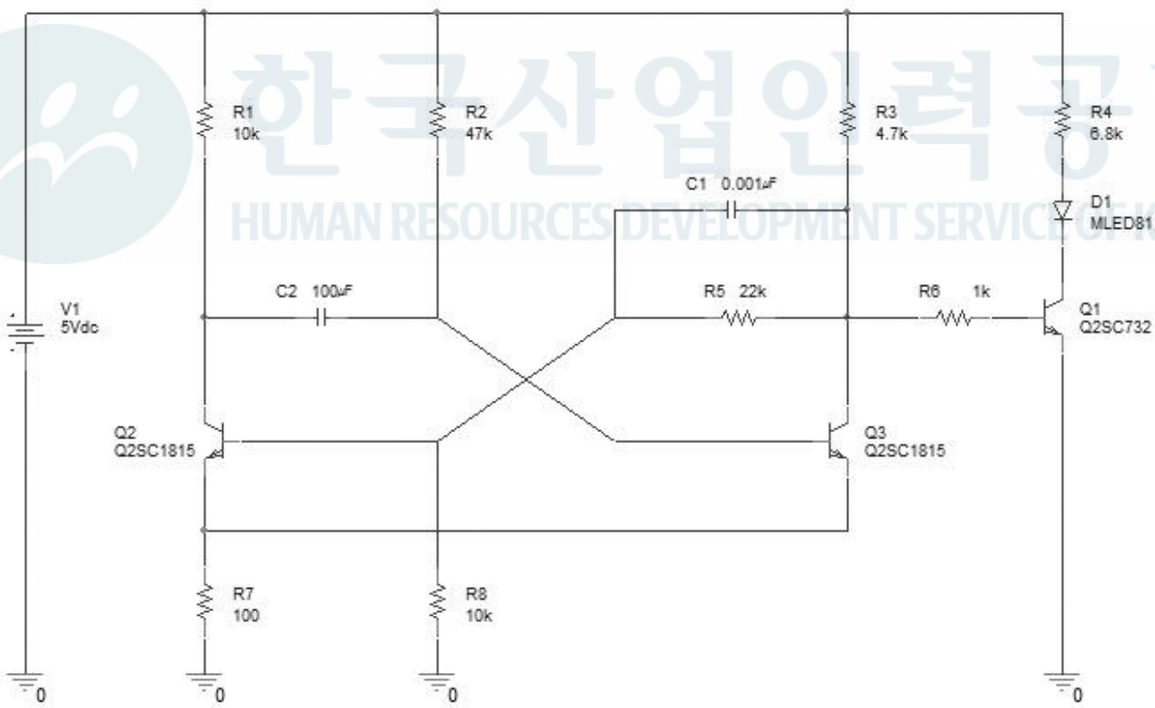


그림 1-32 시뮬레이션 도면

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2 전자회로 시뮬레이션(PSpice) 기본 활용법

1. 시뮬레이션의 개요

전자 분야의 산업 현장에서는 전자 회로 설계용 CAD를 이용하여 제품 설계를 자동화하고 성력화하고 있으나 물적으로나 시간적으로 너무 많은 투자가 이루어지고 있는 실정인데 이는 CAD의 데이터 오류를 미리 발견하지 못하거나 실제 제작시의 문제점을 감안하지 않은 결과라고 볼 수 있다.

이에 CAD 시뮬레이션 소프트웨어를 이용하여 원하는 회로를 설계한 후 실시간 모드로 모의실험(Simulation)하여 회로의 동작 여부 및 상태를 확인, 수정한 데이터를 PCB 데이터로 옮겨 인쇄회로기판(Printed Circuit Board)을 제작하면 거의 오류 없는 시제품을 제작할 수 있다.

2. 시뮬레이션 활용법

PSpice 경우 독립적으로 실행되지 않기 때문에 Capture를 실행시켜 프로젝트에서 Analog or Mixed A/D 파일을 생성하고 옵션을 설정한 후 실행한다.

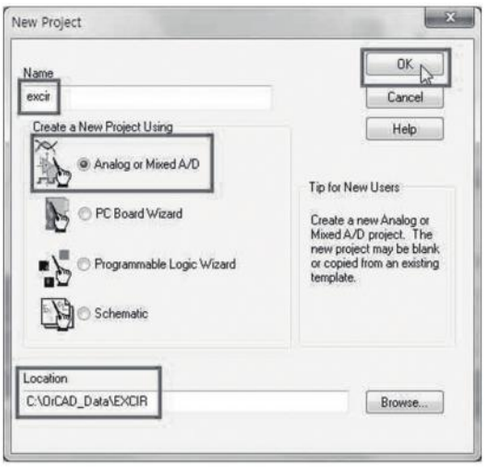
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가. PSpice 프로그램 환경 설정

1) 프로젝트 생성

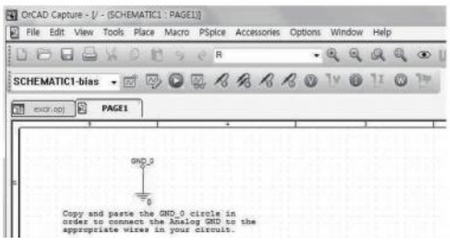
- 프로그램 시작은 [그림 1-33]의 (a)와 같이 파일명 입력과 작업 경로를 지정하여 시작한다.
- Create a blank project 옵션을 선택하면 빈 프로젝트가 생성된다.
- [그림 1-33]의 (b)와 같이 옵션을 선택하면 기존 프로젝트를 참조해서 새 프로젝트 창이 [그림 1-33]의 (c)와 같이 생성된다.
- 시뮬레이션 하고자 하는 회로를 Capture에서 도면을 설계하듯이 설계를 한다.
- (New Simulation Profile) 버튼을 클릭하면 [그림 1-34]의 (a)와 같이 시뮬레이션 프로파일이 생성되고 [그림 1-34]의 (b)와 같이 시뮬레이션 설정 창이 뜨며, 각 기능은 다음과 같다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



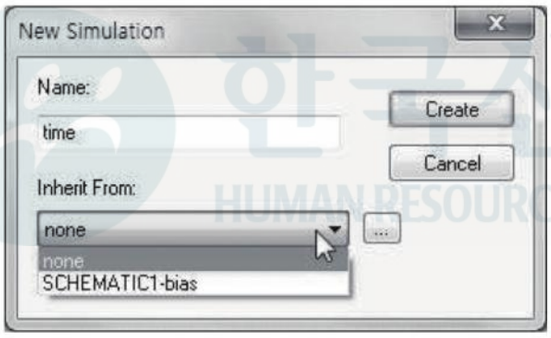
(a) 파일명 입력 및 작업경로 지정 창

(b) 새로운 프로젝트 생성창

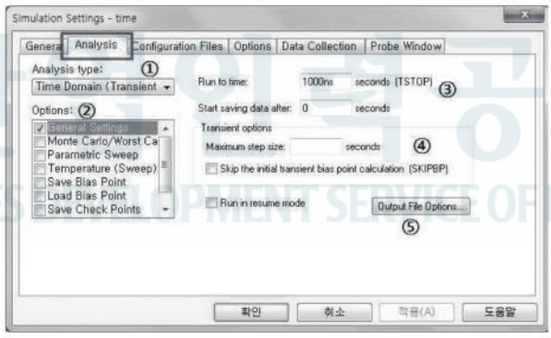


(c) 기존 프로젝트 복사 & 새로운 프로젝트 생성 창

그림 1–33 프로그램 시작창



(a) 프로파일 생성 창



(b) 설정 창

그림 1–34 프로파일 생성 및 설정 창

① 해석 형태 지정(bias, DC, AC, Time)
② 기본 설정과 몬테카롤로 해석 및 파라메틱 해석 옵션 설정
③ 해석 종료하는 시간 설정(TSTOP)
④ 해석 간격(step size) 및 커패시터/인덕터 소자의 초기값 무시
⑤ [그림 1–35]와 같은 출력 파일 옵션 설정으로 다음과 같다.
· 저장할 데이터의 시간 간격
· 퓨리에 해석 수행에 대해 중심 주파수, 하모닉 수, 출력 변수 설정
· 반도체, 비선형 전원의 바이어스 포인터 데이터의 저장 유무 선택

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

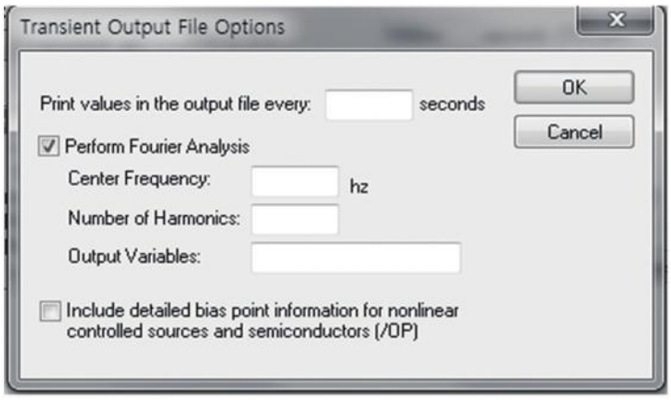


그림 1-35 출력 파일 설정 창

2) PSpice 툴바 기능

[그림 1-36]의 툴바 기능은 다음과 같다.

그림 1-36 PSpice 툴 바

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

① Active Profile : 작업 중인 시뮬레이션 프로파일 목록
② New Simulation Profile : 시뮬레이션 프로파일 생성
③ Edit Simulation Settings : 현재 시뮬레이션 프로파일 편집
④ Run PSpice : 현재 시뮬레이션 실행
⑤ View Simulation Results : 시뮬레이션 결과 보기
⑥ Voltage/Level Marker : 전압/레벨 마커
⑦ Voltage Differential Marker(s) : 소자 양단 전압차 마커
⑧ Current Marker : 전류 마커
⑨ Power Dissipation Marker : 소비전력 마커
⑩ Enable Bias Voltage Display : 바이어스 전압값 표시 활성화
⑪ Toggle Voltage On Selected Net(s) : 선택된 네트의 전압 표시 토글
⑫ Eable Bias Current Display : 바이어스 전류값 표시 활성화
⑬ Toggle Currents On Selected Part(s)/pin(s) : 선택된 부품/핀만 전류 표시
⑭ Eable Bias Power Display : 바이어스 전력값 표시 활성화
⑮ Toggle Power On Selected Part(s) : 선택된 부품만 전력값 표시 토글

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 시뮬레이션용 도면 그리기

Capture를 회로 그리는 용도로 계속 사용하여 시뮬레이션용이 아닌 일반 라이브러리가 설정되어 있어 부품을 선택해도 시뮬레이션용 표시가 나오지 않는다.

가) 라이브러리 추가

- Place part( ) 또는 툴 버튼을 클릭하여 PSpice용 라이브러리를 추가한다.
- [그림 1-36]과 같이 수동 소자인 R의 라이브러리를 선택하면 심볼 옆에 기호가 나타나며 기호는 PSpice용 라이브러리이고, 기호는 PCB의 Footprint 정보가 들어 있는 것이다.
- 저항 하나를 배치하여 속성을 보면 [그림 1-37]과 같이 PCB Footprint 항목과 PCB Template 항목을 볼 수 있다.

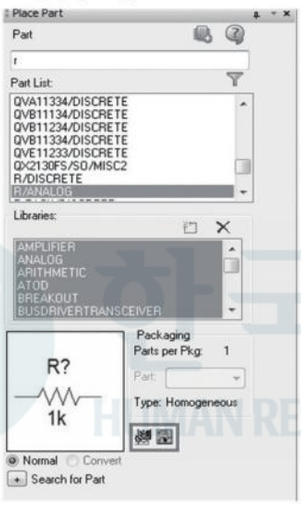


그림 1-36 Place Part 창

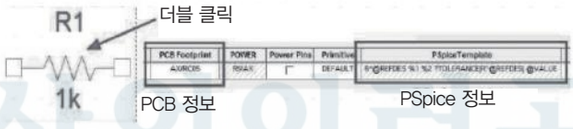


그림 1-37 저항 속성 창

- 위와 같이 설정이 완료되면 시뮬레이션하고자 하는 도면을 그린다.

> **TIP**
> 라이브러리 리스트에서만 기존에 설정된 모든 라이브러리를 Remove Library(Alt + R) 버튼을 눌러 삭제한다.

나) 시뮬레이션 도면 그리기

- [그림 1-38]의 도면에서 도면을 그릴 때 반드시 접지는 "0"()이 붙어 있는 접지를 사용하여야 한다.
- 회로도를 그릴 때에는 그냥 접지 기호를 사용해도 되지만 시뮬레이션 하려면 수치적 기준이 필요하므로 "0"이 필요하다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

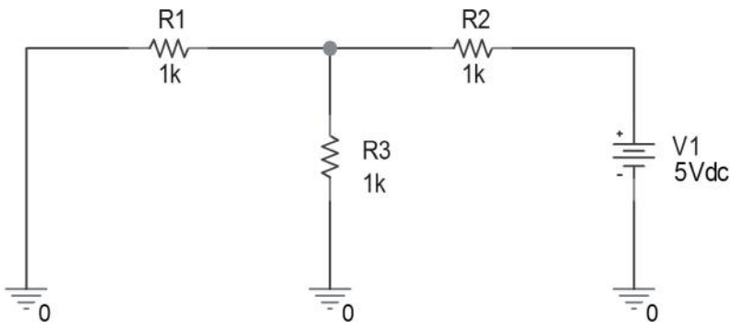


그림 1-38 시뮬레이션용 도면

다) 시뮬레이션용 마커

- [그림 1-39]에서와 같이 마커는 툴바에 전압(V) 마커, 전압차(+) 마커, 전류(I) 마커, 전력(W) 마커 등 4개의 마커로 표시되며, 메뉴에서는 PSpice〉Markers에 있다.
- 마커를 잘못 붙였을 때 [그림 1-40]의 (a)와 같은 메시지가 뜨며, [그림 1-40]의 (b)와 같이 붙여야 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

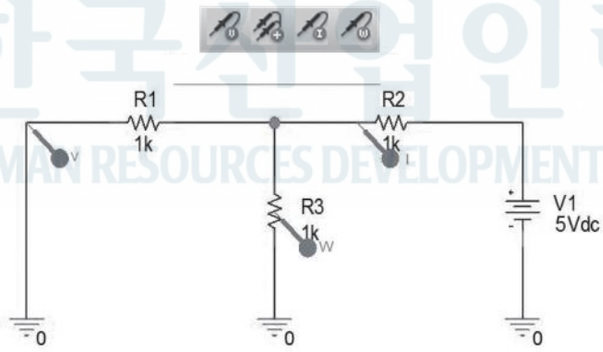


그림 1-39 마커의 종류 및 연결 도면

(a) 마커 접속 에러 시 메시지

(b) 마커 접속 잘된 경우

그림 1-40 프로브 접속의 예

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• [그림 1-41]은 AC Sweep 마커로서 시뮬레이션 프로파일이 AC Sweep으로 설정할 때에만 사용 가능하며 메뉴에서는 PSpice〉Makers〉Advanced를 선택하면 나타난다.

(a) 전압(v) (b) 전류(i) (c) 전압 차(v+ v-) (d) 전력(w)

그림 1-41 AC Sweep 마커

라) 시뮬레이션 설정 및 실행

• 시뮬레이션 프로파일( )을 클릭하면 [그림 1-42]와 같은 설정 창에서 해석할 수 있는 Run to time 등을 입력 또는 수정하여 시뮬레이션을 한다.
• 전압, 전류, 전력( )의 아이콘을 각각 클릭하면 [그림 1-43]과 같이 각 노드에 전압, 전류, 전력이 표시된다.
• Run( ) 또는 F11 버튼을 클릭하면 [그림 1-44]의 마커 윈도우 창에서 파형을 볼 수 있다.
• [그림 1-44]에서 좌측의 (View Simulation Output File)을 클릭하면 [그림 1-45]의 문법 파일을 볼 수 있다.
• 문법 파일에 옵션에서 설정했던 결과 값들이 나타나며, 이 문법을 이해하면 다른 시뮬레이션 프로그램도 이해가 된다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

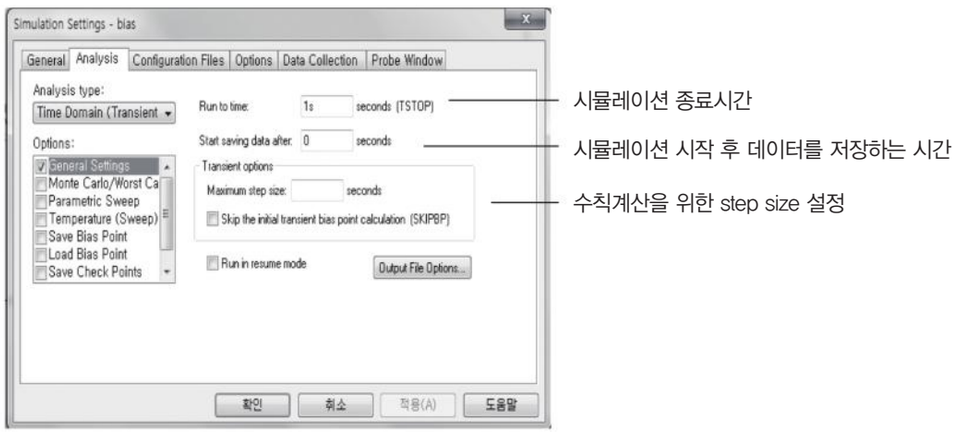


그림 1-42 셋팅 설정 창

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

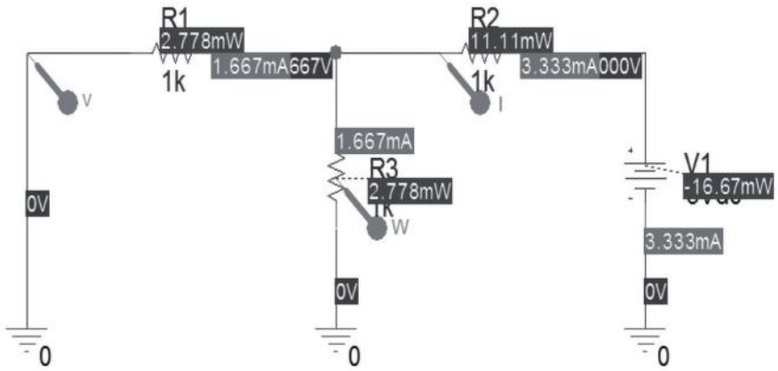


그림 1-43 노드에 표시된 전압 등

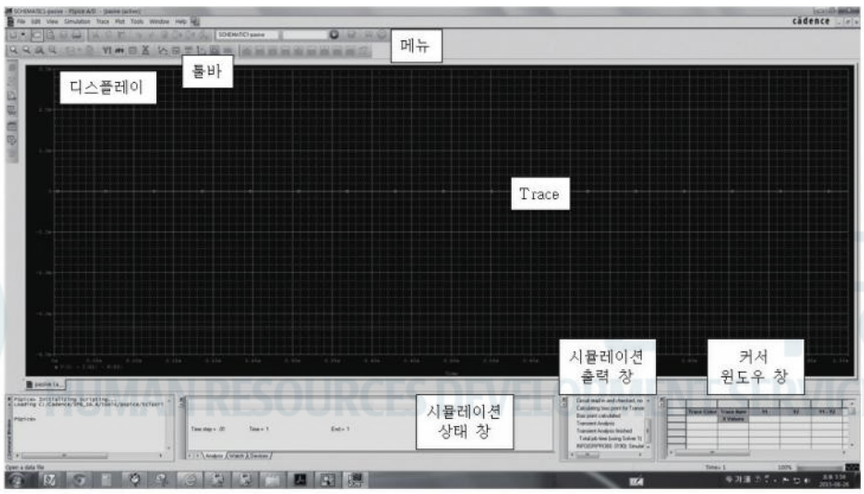


그림 1-44 프로브 윈도우 창

그림 1-45 시뮬레이션 결과 문법 파일 창

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

마) 해석의 설정

- [그림 1-46]과 같이 설정 창에서 회로를 해석하기 위해서는 시뮬레이션 해석 유형을 선택하여야 한다.

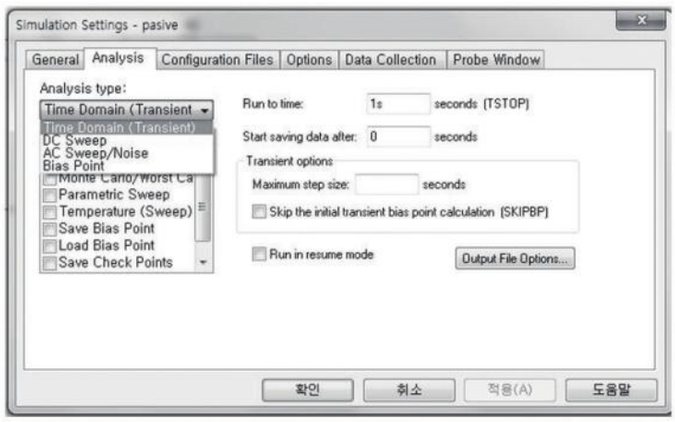


그림 1-46 시뮬레이션 해석 종류 선택 창

- Time Domain(Transient)는 시간을 가변시켜 해석하는 방법으로 위 [그림 1-46]과 같다
- DC Sweep는 DC 전원을 가변시켜 해석하는 방법으로 [그림 1-47]과 같다.
- AC Sweep/Noise는 AC 전원을 가변시켜 해석하는 방법으로 [그림 1-48]과 같다.
- Bias Point는 모든 해석의 기본이 되며 전압, 전류에 관련된 기본적인 값을 계산하는 것으로 [그림 1-49]와 같다.

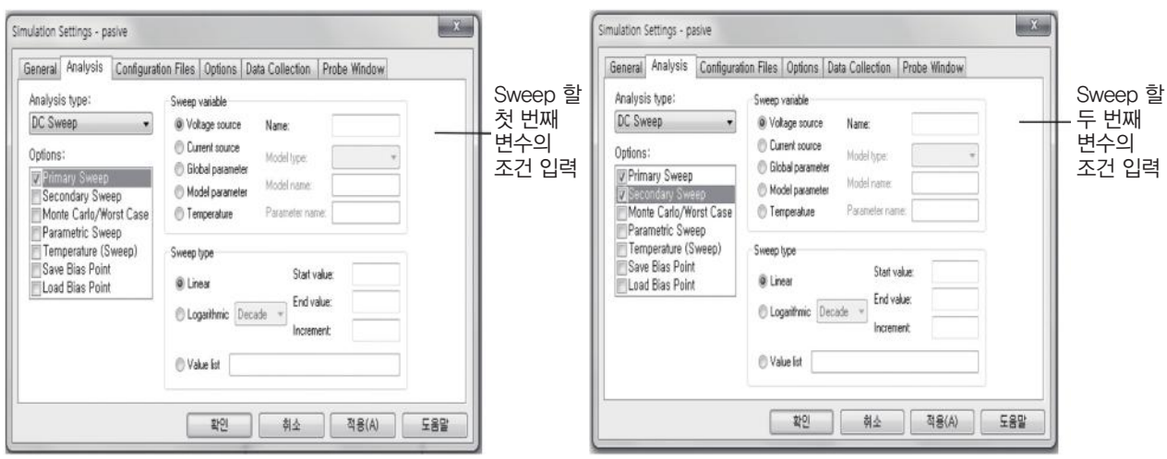


그림 1-47 DC 스위프 할 변수조건 입력 창

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

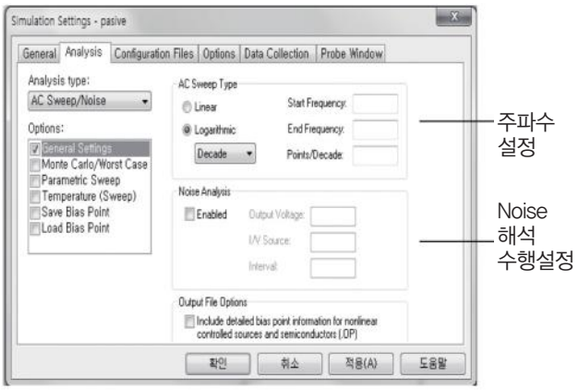


그림 1-48 AC Sweep 설정 창

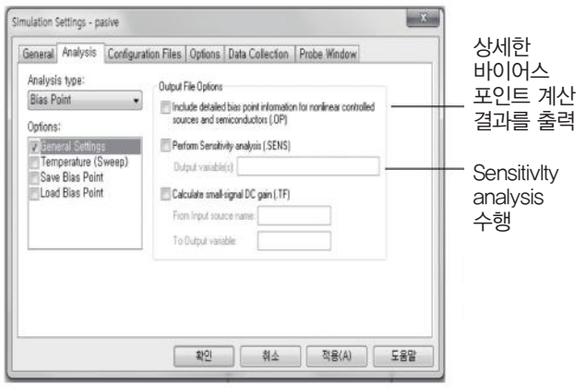


그림 1-49 바이어스 포인트 계산 창

바) PSpcie 해석 수행 과정

PSpice는 [그림 1-50]과 같은 절차를 거쳐 해석을 수행한다.

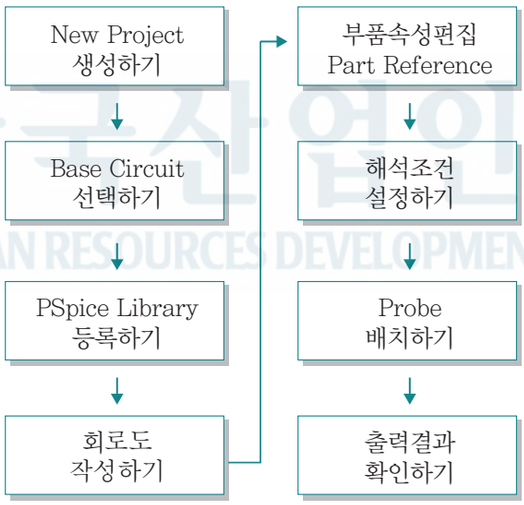


그림 1-50 PSpice 해석 절차

측정 및 요구사항

1. 수동(Passive) 회로 시뮬레이션 활용 실험

전자 CAD 프로그램을 이용하여 시뮬레이션 도면을 그리고 위에서 설명한 내용에 따라 요구 사항을 순서대로 실험하고 그 결과를 기록한다.

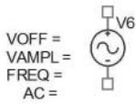
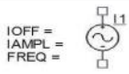
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

가. 시뮬레이션 따라 하기

1) [그림 1-51]와 같이 시뮬레이션을 위한 회로 도면을 그린다.

2) [표 1-2]의 아날로그 전압원(V)과 전류원(I)의 종류를 참고하여 도면을 그린다.

표 1-2 아날로그 전압원과 전류원의 종류

심볼명	부품 모양	속성	의미	용도
VDC		VDC=	직류전원 값	직류전압 전원용 DC Sweep용
IDC			직류전류 값	
VAC		DC= ACPLUS= ACMAG=	교류에 타고 있는 직류값 교류위상 교류진폭	주파수 해석용 (AC Sweep용)
IAC				
VSRC		DC= ACPLUS= ACMAG=	교류에 타고 있는 직류값 교류위상 교류진폭	주파수 해석용 (AC Sweep용)
ISRC				
VSIN		DC= AC=	교류에 타고 있는 직류값 교류진폭	주파수 해석용 (AC Sweep용)
		VOFF= VAMPL= FREQ= DF= PHASE=	교류에 타고 있는 직류값 교류진폭 주파수 Damping Factor	과도해석용 (Transient해석용)
ISIN				

3) [그림 1-52]와 같이 전압(V), 전류(I), 전력(W) 마커를 연결한다.

4) 시뮬레이션 프로파일명을 [그림 1-53]과 같이 trans_3ms로 입력한다.

5) [그림 1-54]와 같이 Run to time 값에 3ms을 입력하고 시뮬레이션을 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

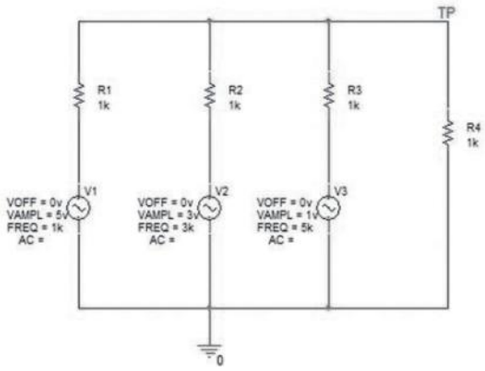


그림 1-51 시뮬레이션용 도면

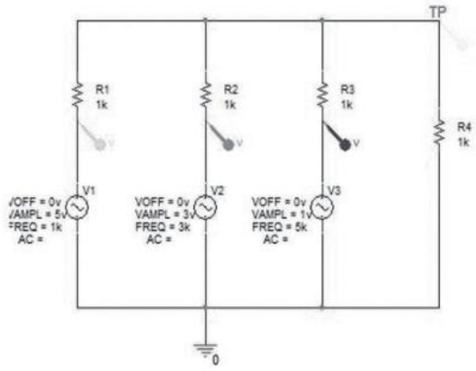


그림 1-52 측정용 마커 연결 도면

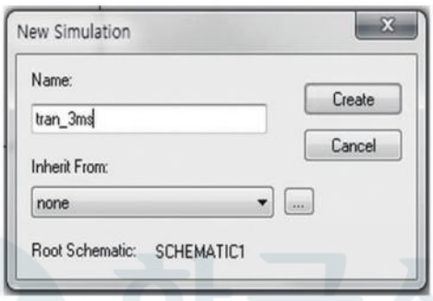


그림 1-53 프로파일 입력 창

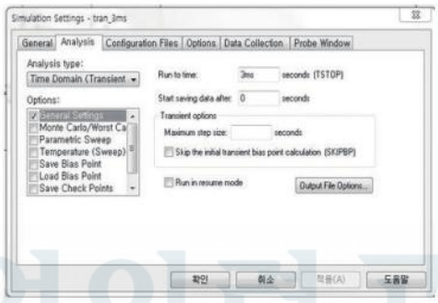


그림 1-54 설정 창

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

6) [그림 1-55]의 실행한 프로브 윈도우와 비교해본다.

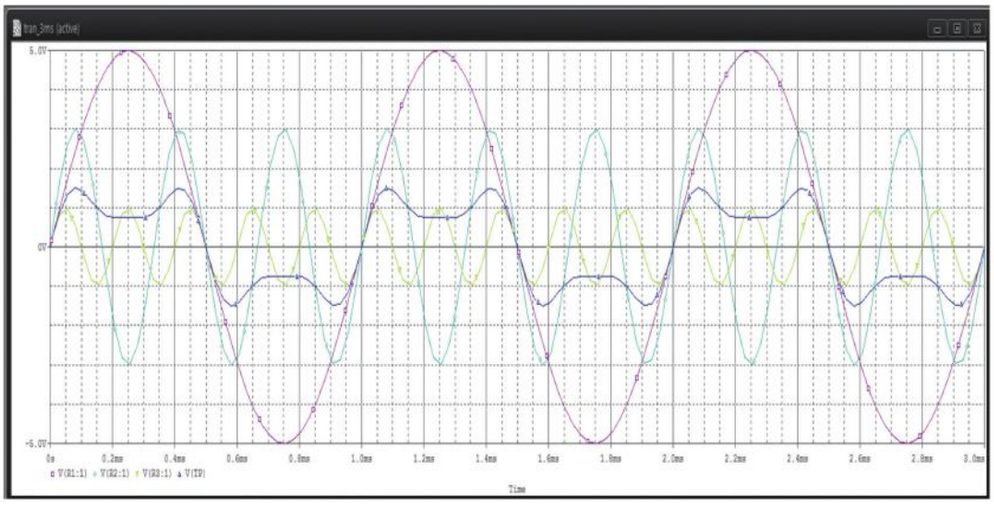


그림 1-55 프로브 윈도우

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나. 시뮬레이션 해보기

1) [그림 1-56]의 트랜지스터를 이용한 비안정 멀티바이브레이터를 시뮬레이션 해본다.

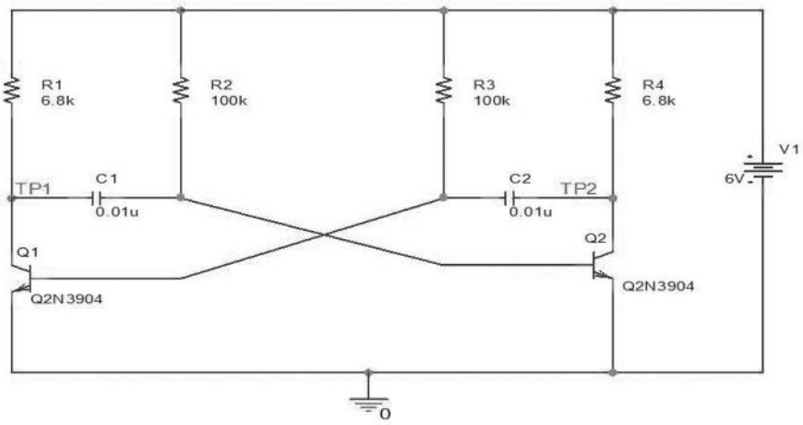


그림 1-56 트랜지스터를 이용한 비안정 멀티바이브레이터

2) 커패시터 부근의 TP1. TP2에 전압(V) 마커를 연결한다.
3) 시뮬레이션 프로파일명을 trans_3ms로 입력한다.
4) Run to time 값에 3ms을 입력하고 시뮬레이션을 한다.
5) 실행 결과 [그림 1-57]과 같은 잘못된 결과가 나오는 것을 확인한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

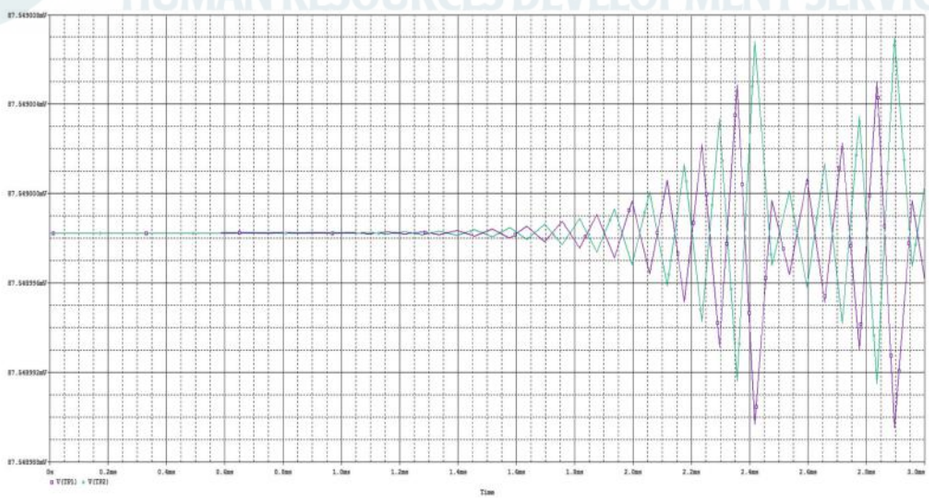


그림 1-57 비안정 멀티바이브레이터 프로브 윈도우1

6) 회로에 커패시터 소자가 있으므로 C의 초기 조건을 주어야 하는데 도면에서 C을 더블 클릭하면 [그림1-58]과 같은 Edit 창에서 Pivot의 IC칸에 5V를 입력하고 다시 실행해보면 [그림 1-59]와 같은 정상적인 결과를 볼 수 있다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

TIP

시뮬레이션 시 커패시터의 경우 초기 조건을 주지 않으면 동작 상태를 결정할 수 없으므로 꼭 지정을 해주어야 한다.

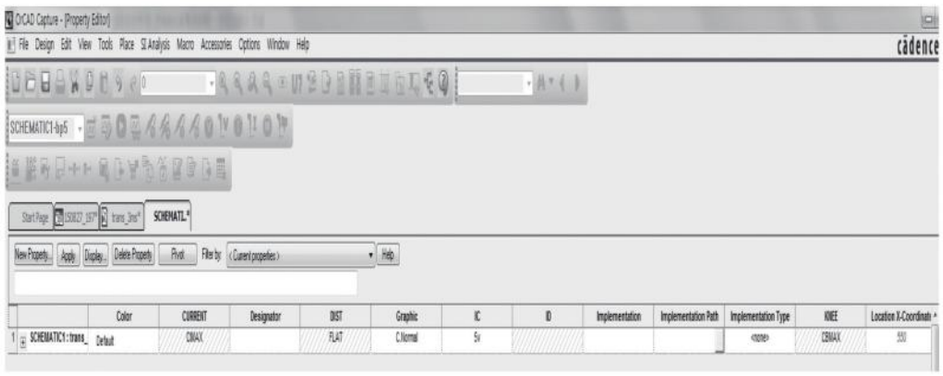


그림 1–58 C의 IC 값 편집 창

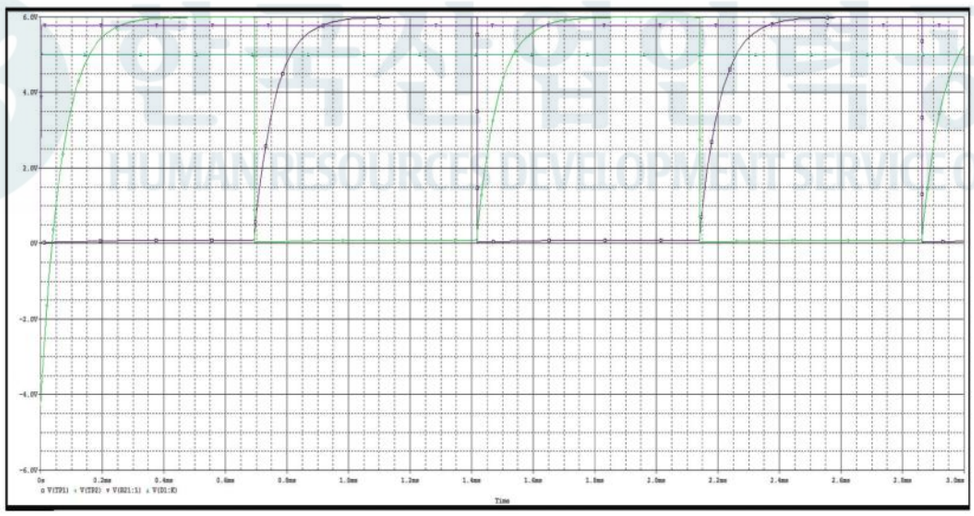


그림 1–59 비안정 멀티바이브레이터 프로브 윈도우2

7) 위 내용을 참고하여 실행 결과를 출력하여 담당교사(수)에게 제출한다.

8) 시뮬레이션 문법 파일창을 분석해본다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 01

3

ELECTRONIC CIRCUIT

• 전자회로 PCB 패턴 설계 활용법 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	3. 전자회로 PCB 패턴 설계 활용법			
학/습/목표	1. 전자회로 설계(PCB Design) 기본 규격을 적용할 수 있다. 2. PCB 설계 시 배치 및 배선 규격을 적용할 수 있다. 3. PCB 가공을 위한 Gerber 파일을 생성할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 10매 이내	• 컴퓨터 사용 시 안전에 유의하여 작업한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

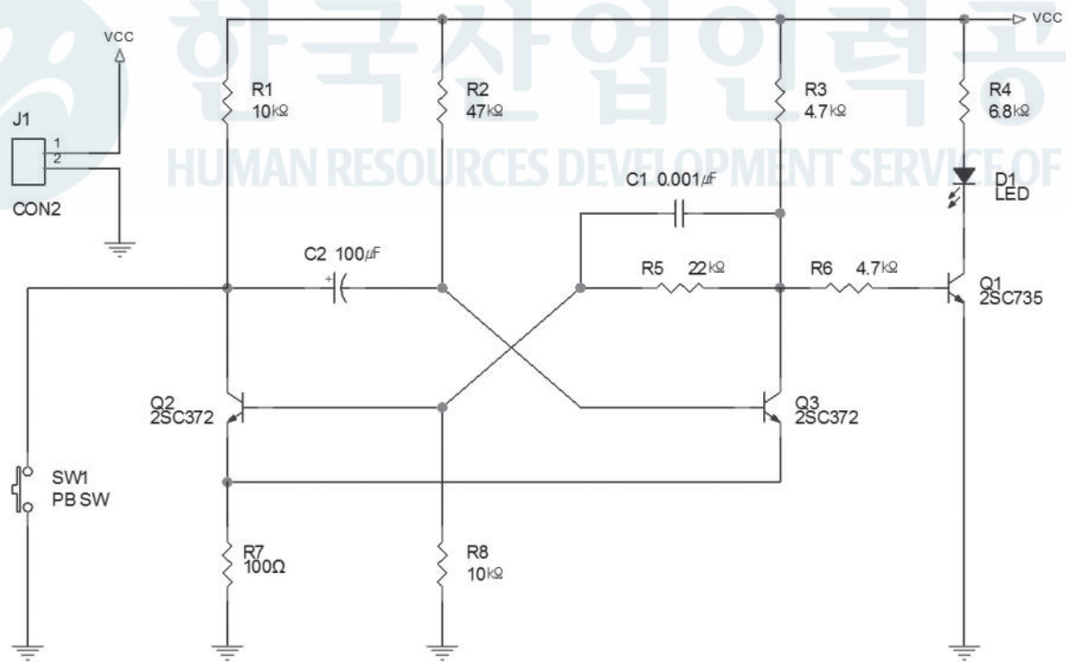


그림 1-60 PCB 설계용 도면(LED 순차 점멸 회로)

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3 전자회로 PCB 패턴 설계 활용법

1. PCB 일반

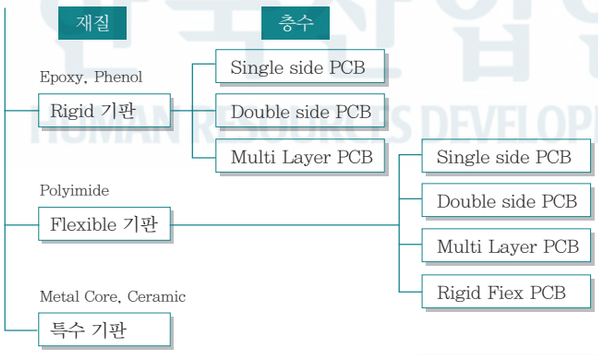
가. 개요

PCB(Printed Circuit Board)란 전자 부품을 전기적으로 연결하고 이들을 물리적으로 고정시키는 역할을 담당하는 일종의 전자부품이라 정의할 수 있으며, 인쇄회로 기판이라고 한다. 현재의 PCB 제조 공정도 부분적으로 인쇄 기법을 사용하기는 하지만 도면과 화상 형성 공정(Image process)등에 의하여 배선을 형성하므로 유럽, 미국 등에서는 PCB란 용어보다는 PWB(Printed Wire Board)란 용어를 많이 사용한다.

나. PCB의 분류

PCB는 크게 재질과 연성의 종류에 따라 구분하고 일반적으로 10가지로 분류해볼 수 있는데 부품 실장과 반도체 실장용으로 [그림 1-61]과 같이 분류할 수 있으며, 적층 형태와 재질별로 구분하여 살펴보면 다음과 같다.

- 부품 실장용(Mother Board)



- 반도체 실장용(IC-Substrate)

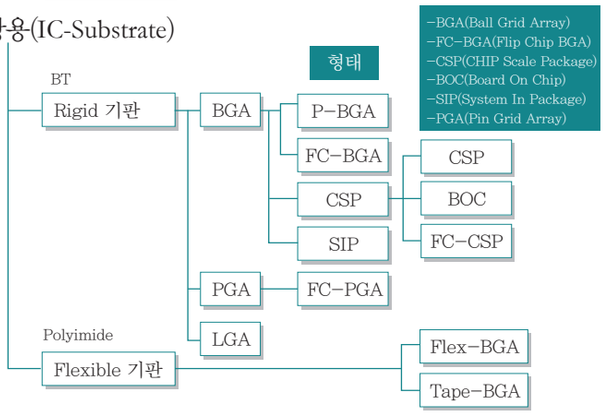


그림 1-61 PCB 분류

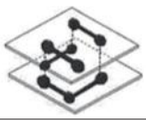
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

1) 적층 형태별 분류

적층 형태별 분류를 살펴보면 다음과 같으며, 종류별 구조와 적용 분야는 [표 1-3]과 같다.

- 절연기판의 한쪽 면에서만 배선을 형성한 PCB를 단면 PCB(Single side PCB)라 한다.
- 양쪽 면에 배선을 형성한 PCB를 양면 PCB(Double side PCB)라 한다.
- 여러 장을 겹쳐 다층으로 배선한 PCB를 다층 PCB(Multi Layer Board PCB : MLB)라 한다.

표 1-3 적층별 PCB 분류

종류	구조	적용 분야
단면 PCB	단면PCB	비디오, 오디오, 간단한 시제품
양면 PCB	양면PCB  앞면 뒷면	의료기기, 팩시밀리, 복사기 등
다층 PCB(MLB)	다층 PCB (MLB) 내층	의료기기, 무선전화기(4층), 휴대전화(8층), IC검사기(18층)

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) 재질별 분류

재질의 물리적 특성에 따라 분류되는 [표 1-4]와 같은 PCB의 특징은 다음과 같다.

- 리지드(굳은) PCB는 우리가 흔히 알고 있는 일반적인 PCB이다.
- 재질이 유연한 플렉시블 PCB는 카메라와 같이 외형이 직육면체가 아닌 전자 제품에서 휘거나 접힌 상태로 PCB를 장착하는 제품에 사용된다.
- 리지드와 플렉시블를 결합한 리지드-플렉시블 PCB는 정교한 회로 제작이 가능하고 전기적 접속의 수를 줄일 수 있어 신뢰성이 높아 항공우주, 군사용 장비 등에 많이 사용된다.

표 1-4 사용 환경 형태별 PCB 분류

종류	구조	적용 분야
리지드(Riged) PCB		일반적인 형태가 고정된 PCB 대부분의 전자기기에 사용됨

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

종류	구조	적용 분야
유연성(Flexible) PCB		유연함, 전기기기의 디자인을 혁신 CD-ROM, 프린터 헤드 등
리지드-유연성 (Riged-Flexible) PCB		정교한 회로제작 용이, 신뢰성 높음 항공우주, 군사용 장비, 의료기기

2. PCB 설계하기

위에서 작업한 Create Netlist에서 정상적으로 Netlist 파일이 생성되면 *.brd(board) 확장자를 갖는 OrCAD PCB Editor 설계 파일이 자동적으로 생성되며 [그림 1-62]와 같은 초기 화면이 뜬다.

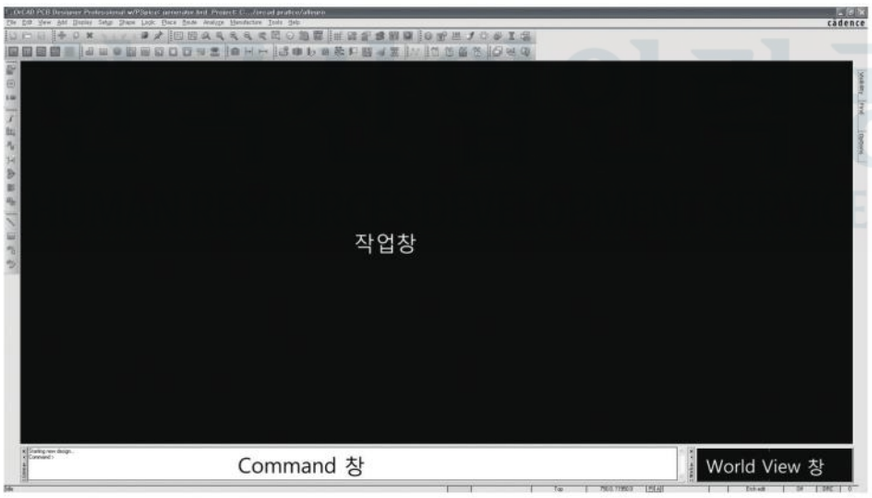


그림 1-62 PCB Editor 설계 화면

프로그램이 실행되면 Place Manual 아이콘 또는 메뉴바 Place 〉 Manually..을 눌러 부품목록(Components)이 다 있는지 확인을 하며, PCB 설계 과정은 [그림 1-63]과 같은 순서로 진행한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

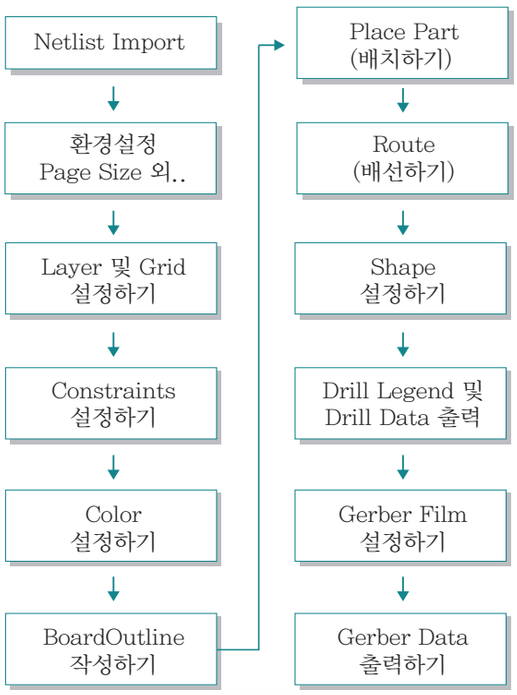


그림 1-63 PCB 설계 순서

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가. 환경 설정하기

1) 단위 및 도면 크기 설정

- 메뉴바 Setup 〉 Design Parameters.. 에서 설계할 도면의 크기를 설정하기 위해 Design 탭으로 이동 후 [그림 1-64]와 같이 설정해 준다.

2) Layer 설정

- 메뉴바 Cross-section.. 또는 Xsection 아이콘을 선택하여 PCB Layer를 [그림 1-65]와 같이 설정하고 확인한다.
  * 단위 선택 : Millimeter
  * Size : A4
  * Accuracy(소수자리) : 3
    Left X : −50
    Lower Y : −50

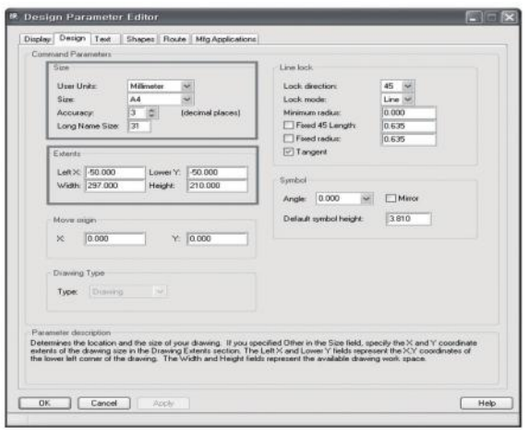


그림 1-64 단위 및 도면 크기 설정 창

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 기본 Default로 2층 기판이 설정되어 있으며, 변경없이 Default로 두고 “OK”를 누르면 창이 닫힌다.

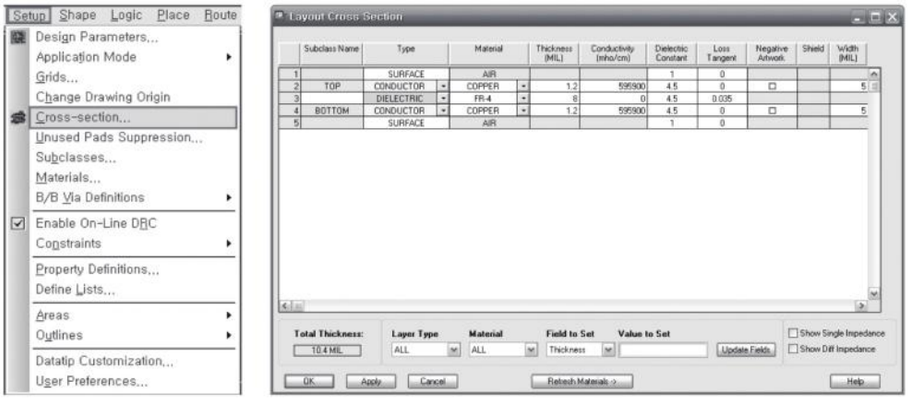


그림 1-65 Layer 설정 창

3) Grid 설정

메뉴바 Setup Grids..에서 설계할 도면의 그리드를 [그림 1-66]과 같이 설정하는데, Etch* 는 conductor로서 전기적 접속을 이루는 동박 부분에 대한 것이다.

나. Board Outline 및 부품 배치

1) Board Outline 그리기

• 보드 아웃라인을 그리기 위해 Setup > Outlines > Board Outline...를 선택한다.

• Grid On : 네모 박스의 체크 유무에 따라 화면의 Grid 상태 설정

• Non-Etch : 자동배치/배선, 대화식 배선을 제외한 모든 도면작업에 사용되는 Grid, 모든 Layer에 공통적으로 등간격의 Grid 사용

• NAll Etch : 자동 배치/배선, 대화식 배선에 사용되는 전용 routing Grid로 모든 Layer에 동시 적용 시 사용

• TOP/BOTTOM : 해당 Layer에 각각의 Grid 사용

• [그림 1-67]과 같이 Command Operations의 Create 항목으로 선택되어 있는 것을 확인한 후 Clearance는 1mm로 수정한 다음 Draw Rectangle 항목을 확인 후 Board Outline창이 띄워진 상태에서 아래쪽의 Command 창에 x 0 0 과 enter, x 70 70을 입력 한 후 enter를 누른다. 이때 띄어쓰기에 주의해야 한다.

• 그러면 보드 아웃라인이 생성되며, 생성된 후에는 자동적으로 Operations의 Edit 항목으로 바뀌어 Outline을 편집할 수 있는 상태가 된다.

• 확인 후 “OK”를 선택하면 [그림 1-68]과 같이 Outline생성이 완료된다.

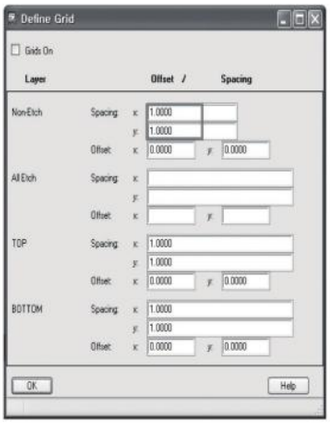


그림 1-66 Grid 설정창

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

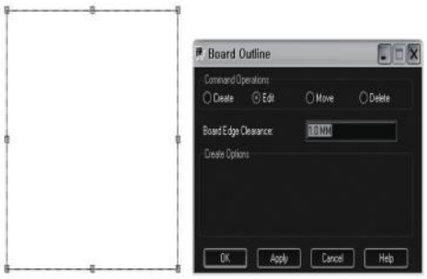


그림 1-67 보드 설정창

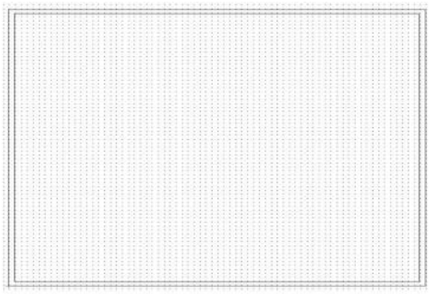


그림 1-68 보드 Outline

2) 기구 홀 추가하기

- 기구 홀을 삽입하기 위해 메뉴바 Place Manually 또는 Place Manually 아이콘을 선택한 후 Advanced Settings 탭으로 이동 후 [그림 1-69]와 같이 Library의 네모 박스를 체크한다.
- 다시 Placement List 탭으로 이동 후 Mechanical symbols의 MTG156을 체크하여 선택, Command창에 좌표값 x 55를 입력하고 원하는 위치에 배치시킨다.
- 다시 MTG156을 체크하여 동일한 과정으로 기구 홀을 네 곳에 배치한 후 Placement의 "OK"를 선택하여 창을 닫으면 [그림 1-70]과 같은 기구 홀이 완성된다.

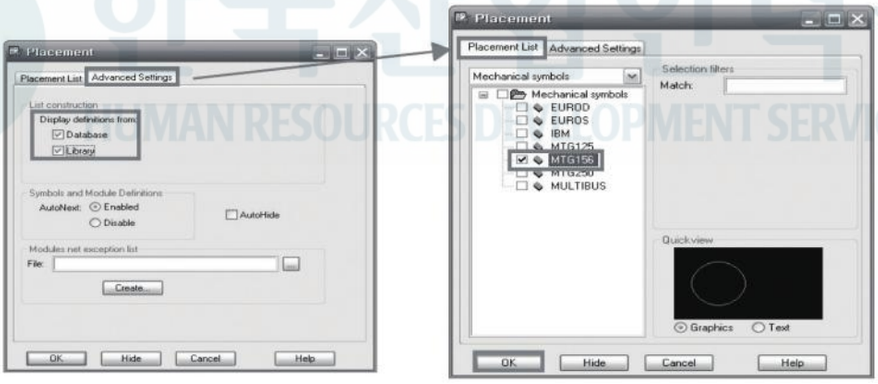


그림 1-69 기구홀 추가하기 창

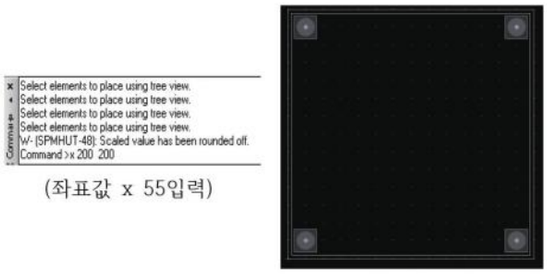
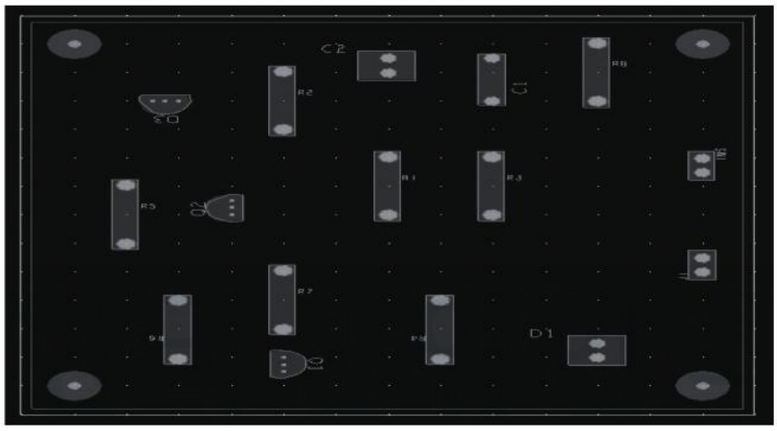


그림 1-70 기구홀 크기 Command 창 및 완성된 기구홀

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 부품 배치하기

- 메뉴바 Display > Blank Rats > All 또는 Unrate All 아이콘을 선택하여, 모든 Ratsnest Visible을 Off한 후 메뉴바 Place > Manually 또는 Place Manually 아이콘을 선택하여 모든 부품을 임의적으로 배치한다.
- 반대로 Routing 되기 이전의 부품의 핀 간 연결선(Connection)인 Ratsnest를 보고자 한다면 Show Rats All 또는 Rats All 아이콘을 선택한다.
- 부품들을 임의로 배치한 다음에 부품을 다시 움직여서 배치하고자 할 때에는 Edit>Move 혹은 아이콘 을 클릭해서 부품을 [그림1-71]과 같이 동일하게 배치하고 회전하고자 할 때 Rotate를 이용한다.
- 부품의 이동 또는 복사 등의 명령 적용 시 다른 부분까지 명령이 적용되지 않도록 해당 메뉴와 필히 우측 Control Panel 부분 Find 탭의 Filter 부분에서 해당 부분을 선택 확인해야 한다.



공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

그림 1-71 부품 배치된 PCB 패턴

다. 컬러 설정

1) 설정 방법

- 메뉴바 Display - Color/Visibility.. 또는 Color192 아이콘( )을 선택하여 필요한 Layer만 Color를 설정한다.
- 우선 Global visibilty의 Off 버튼을 선택하여 모든 Classes를 invisible 상태로 설정한다.

2) Subclass Color 변경 방법

- [그림 1-72]와 같은 Color Dialog에서 체크된 각각의 Subclass들이 화면에 표현되므로 같은 Color에서 노란색을 선택한 후 Class의 Board Geometry를 선택한다.
- 오른쪽 Subclass의 Outline 네모 박스를 Check한 다음 색상 부분을 선택하면 노란색으로 변경이 되고 아래 Apply를 선택하면 화면에 적용이 된다.
- Stack-up 설정 항목인 Pin, Via, Etch, Drc를 [그림 1-73]과 같이 All Check 한다.
- Areas 설정은 [그림 1-74]와 같이 Rte KI(Route Keepin) Check 한다.
- PkgKI의 경우 배치가 끝났으므로 굳이 Check할 필요가 없으며, Apply를 클릭하여 확인한다.
- 보드 Geometry 설정은 Board에 관련된 Color를 설정하는 것으로 [그림 1-75]와 같이 Outline 등을

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Check한다.

- 색상 변경은 아래에서 원하는 색상을 선택하고 바꾸고자 하는 subclass 오른쪽의 컬러 박스를 클릭하면 된다.
- 부품에 관련된 Color를 설정하는 Package Geometry 설정은 설계자가 Display하고자 하는 Subclasses를 Assembly_Top 또는 Silkscreen_Top을 선택한다.
- 부품에 관련된 Color를 설정하는 Package Geometry 설정은 [그림 1-76]과 같이 설계자가 Display하고자 하는 Subclasses를 Assembly_Top 또는 Silkscreen_Top을 선택한다.
- 기본적으로 RefDes부분의 Silkscreen_Top을 Check하며, 설계자가 원하는 Subclasses를 선택하여 Display 할 수 있는 Components 설정은 [그림 1-77]과 같이 기본적인 Color로 설정후 "OK"를 클릭 완료한다.
- [그림 1-78]은 컬러 등의 설정이 완료된 후 적용된 PCB이다.

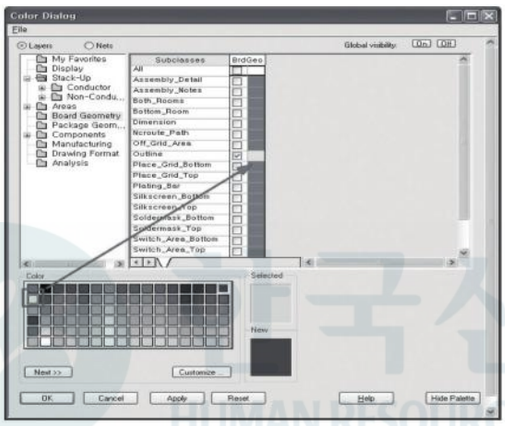


그림 1-72 Subclass 컬러 변경 창

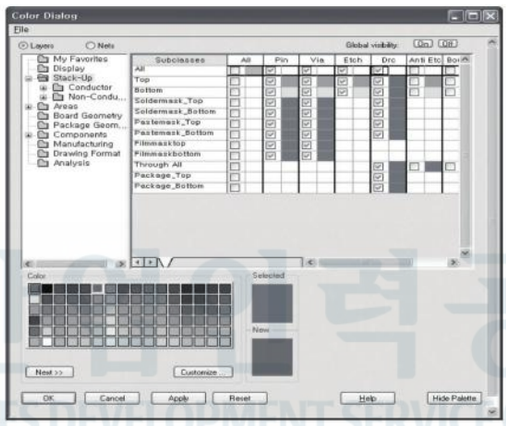


그림 1-73 Stack-up 설정 창

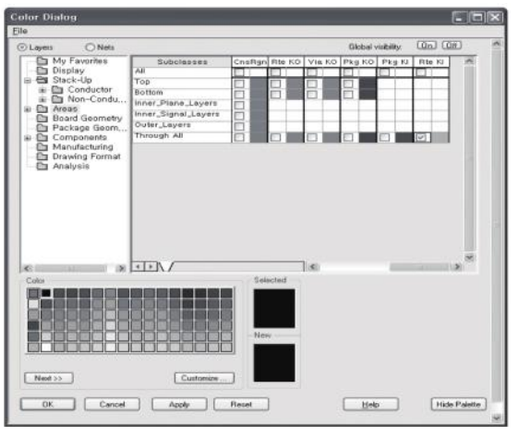


그림 1-74 Areas 설정 창

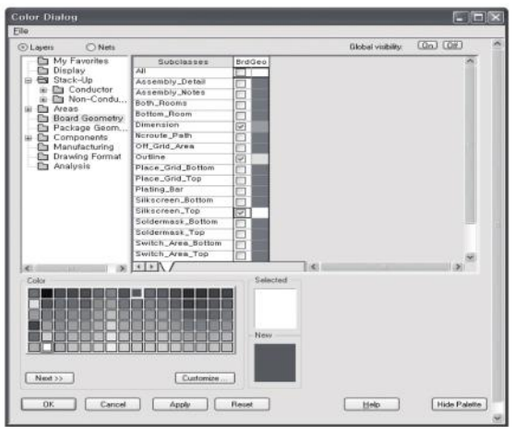


그림 1-75 보드 Geometry 설정 창

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

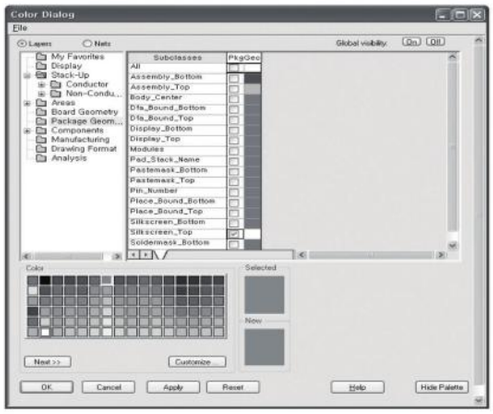


그림 1-76 Package Geometry 설정 창

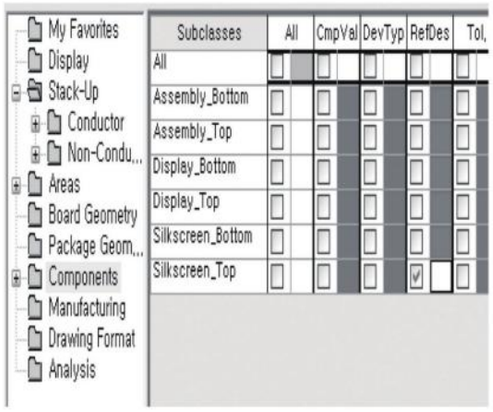


그림 1-77 Components 설정 창

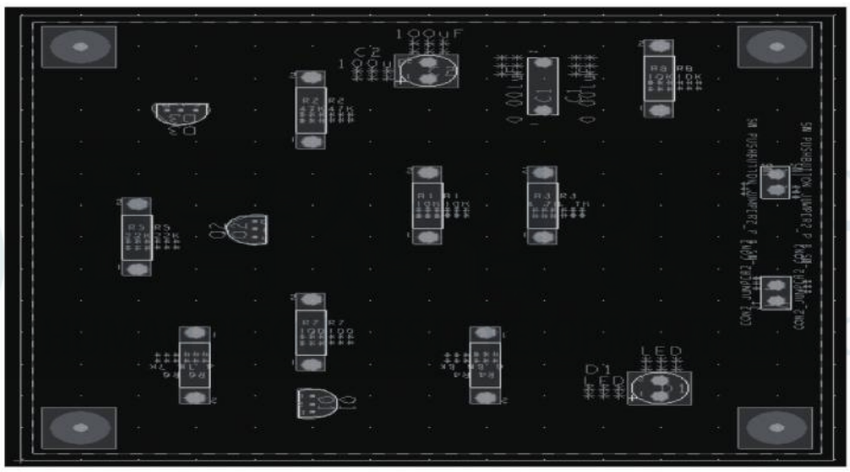


그림 1-78 컬러 속성 설정된 PCB 패턴

라. NET 속성 부여

1) 두께, 간격 설정하기

- 속성(Width, Spacing)을 부여하기 위해 메뉴바 Setup > Constraints > Constraint Manager 혹은 Constraint Manager 아이콘( )을 선택한다.
- [그림 1-79]와 같이 좌측 Physical Constraints Set의 All layers 선택 후 DEFAULT칸의 기본 0.1을 0.5mm로 수정한 다음 Enter한다.
- 다음 좌측 Net의 All Layers 선택 후 VCC, GND Net을 0.5mm에서 1mm로 각각 수정한다.
- 다음 좌측 Spacing 메뉴의 Spacing Constraints Set의 All Layers 선택 후 DEFAULT칸의 각각을 0.5mm로 변경한다. 그리고 Constraint Manager 창을 닫는다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

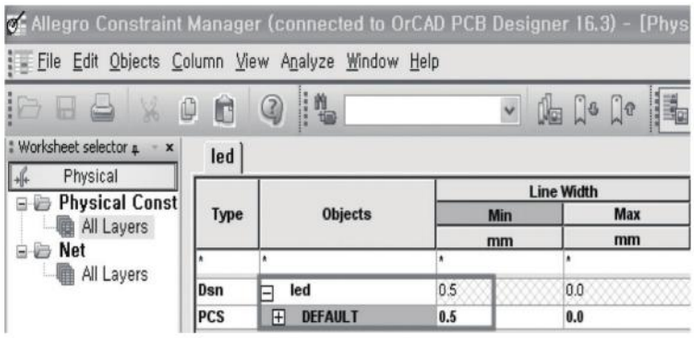


그림 1-74 두께 설정 창

마. Route(배선) 및 정리하기

1) 배선하기 설정

- 메뉴바 Display > Show rats >All 또는 Rats All 아이콘을 선택하여 배선한다.
- Ratsnest를 참조하여 메뉴바 Route > Connect 또는 Add Connect 아이콘( ) 을 선택하여 [그림 1-80]과 같이 배선(Routing)을 시작한다.
- Routing 시에는 [그림 1-81]의 Control Panel Fold Menu의 Options 탭 Act(Active) / Alt(Alternate)을 확인하여 현재의 Routing Layer(Act)를 필히 확인해야 하며, RMB 팝업 메뉴로도 Routing Layer 및 Option을 신속하게 적용시킬 수 있다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

TIP

▷ 배선할 Layer(Top이나 Bottom)를 선택하고 배선할 핀을 선택하면 배선이 시작된다.
▷ 배선은 최단거리로 배선하며 45도 배선을 기준으로 하며 90도(사선) 배선은 하지 않는다.
▷ 가로 배선은 Top Layer에 세로 배선은 Bottom Layer에 배선한다.

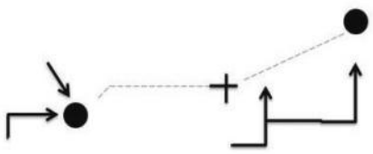


그림 1-80 배선 하기

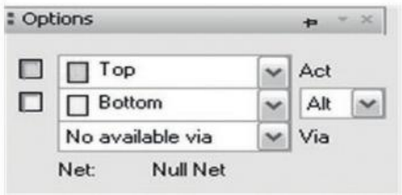
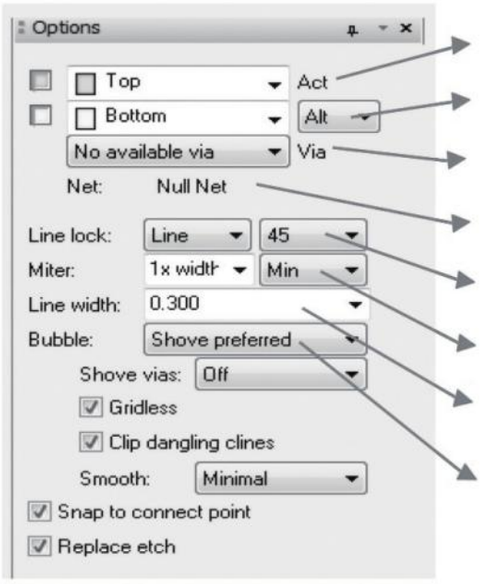


그림 1-81 배선하기 옵션 창

2) Add Connect – Control Panel – Option 설명

- Option 창의 기능에 대한 설명은 [그림 1-82]와 같다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



- 활성 Layer
- 대체 Layer
- 사용가능한 Via 선택
- Net name 정보
- 배선 각도 지정(45도, 90도, 자유각도)
- 배선 각이 45도인 경우, 배선의 크기 지정
- 배선 폭 지정
- 배선간 충돌을 막기 위해 배선우회
  - Shove : 기존 패턴의 배선우회
  - Hug : 현재 작업 중인 패턴의 배선우회
  - Gridless : 그리드를 타지 않는다.
  - Snap to connect point : 그리드가 맞지 않아도 핀에 배선을 연결

그림 1-82 옵션 창

- [그림 1-83]은 Bubble 및 Gridless에 대한 설명이다.
- [그림 1-84]는 Smooth에 대한 설명이다.

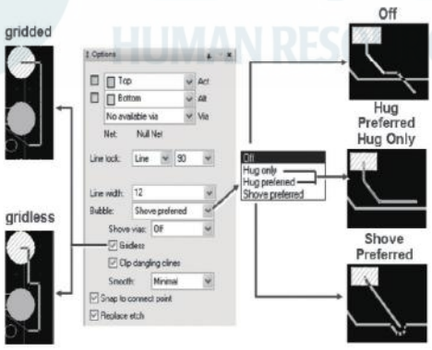


그림 1-83 Bubble 및 Gridless

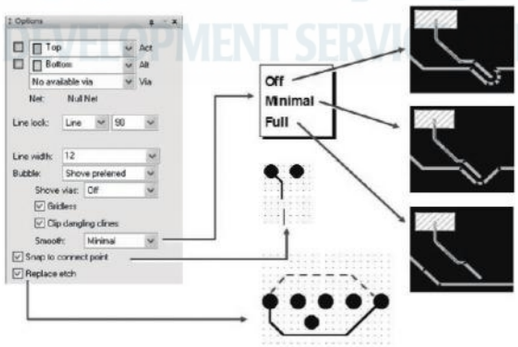


그림 1-84 Smooth

3) 배선 정리

- 각자를 삭제할 경우 Delete 아이콘(✖)을 선택하고 오른쪽 Control Panel Fold Menu의 Find 탭에서 [그림 1-85]와 같이 설정한 후 Cline를 두 번 클릭 후 오른쪽 마우스 버튼을 눌러 팝업 메뉴에서 RMB의 Done를 선택한다.
- 실수로 잘못 삭제한 경우에는 마우스 오른쪽 버튼 메뉴에서 oops를 선택하면 undo가 된다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

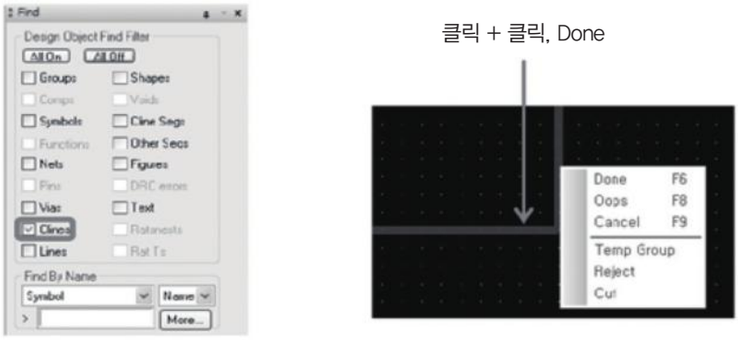


그림 1-85 배선 정리 창

- 이층 기판으로 VIA 적용 시 [그림 1-86]과 같이 Add Connect 명령에서 Act(Routing) Layer 확인 후 더블 클릭 또는 RMB 팝업 메뉴의 Add VIA를 이용하여 삽입 가능하다.
- VIA에는 [그림 1-87]과 같은 종류가 있으며 기판 층 수 및 설계자의 기호에 따라 각각 적용할 수 있다.
- [그림 1-88]과 같이 Nets나 Pin에 마우스를 가져가면 Net에 대한 간단한 Tool Tip이 보인다.
- [그림 1-89]는 부품의 배치/배선을 완료한 PCB이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

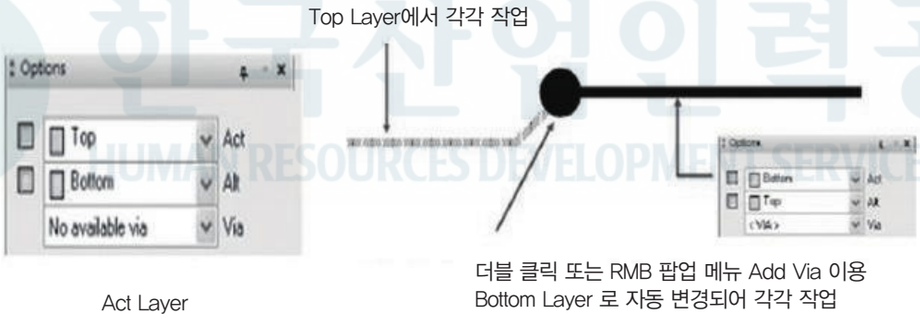


그림 1-86 이층 기판으로 VIA 적용 방법

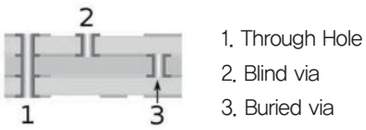


그림 1-87 VIA 종류

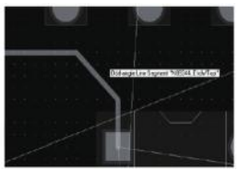


그림 1-88 Tool Tip

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

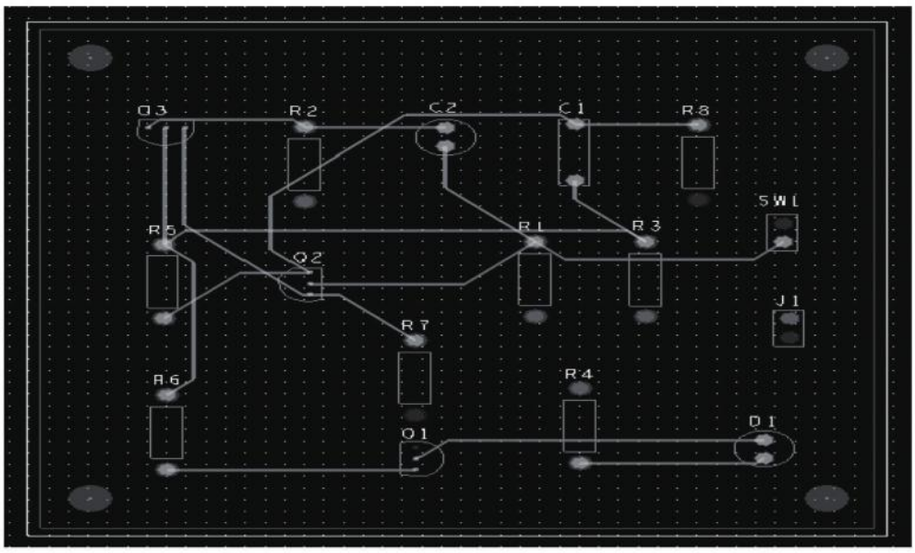


그림 1-89 부품의 배치/배선 완료된 PCB 패턴

4) Shape(Copper)생성

- Copper를 생성하기 위해서 메뉴바 Shape > Rectangular 또는 Shape Add Rect 아이콘( )을 선택한 후 Control Panel Fold 메뉴의 Options 탭에서 Etch Layer와 Dummy Net을 설정한다.
- Vcc Net에는 Thermal Relief 형태로 연결되고, 다른 Net은 Clearance가 [그림1-90]과 같이 생성된다.

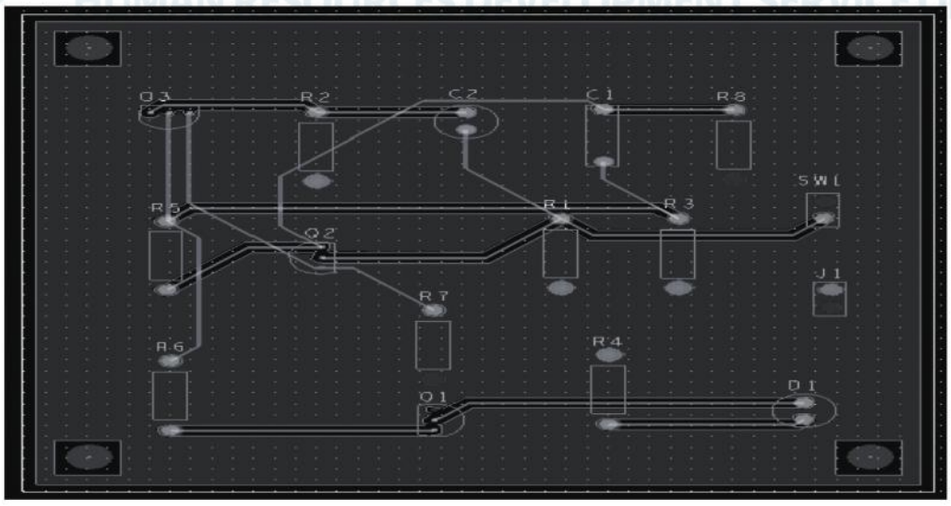


그림 1-90 VCC Shape가 생성된 PCB 패턴

- Bottom Layer에는 VCC Shape와 동일한 방법으로 GND와 연결하는 Shape을 형성한 후 RMB의 Done을 선택, 작업을 완료한다.

한국산업인력공단 HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 완성된 PCB 보드는 [그림 1-91]과 같으며, View > 3D View 혹은 아이콘(3D)을 실행시키면 전자CAD 소프트웨어에 새롭게 추가된 3D Viewer로 자신이 만든 기판을 [그림 1-92]와 같이 3D 형상으로 볼 수 있다.

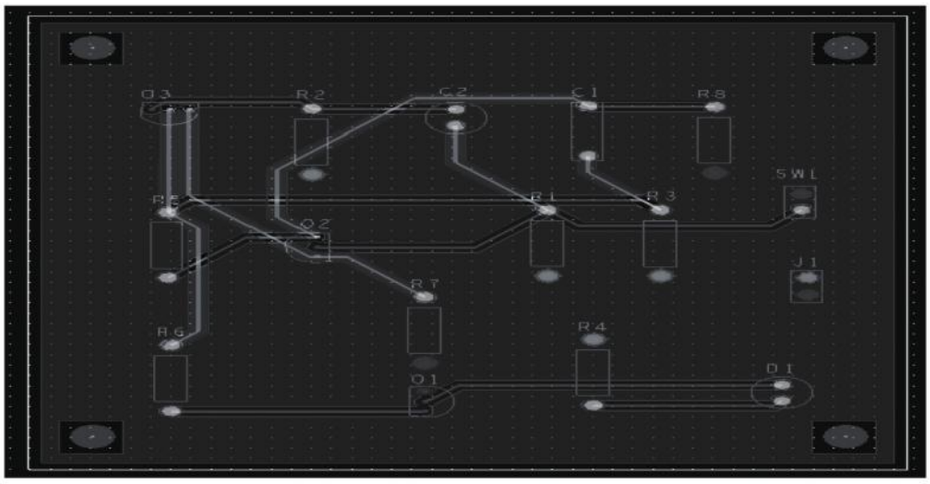


그림 1-91 LED 순차 점멸 회로 완성된 PCB턴

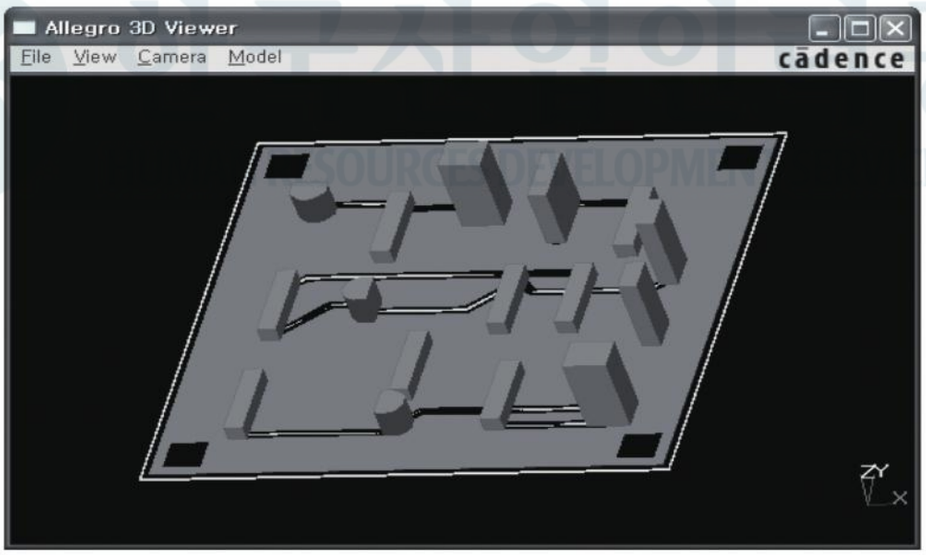


그림 1-92 LED 순차 점멸 회로 3D 형상

5) 보드 상태 확인 (DRC 체크)

• 보드를 완성한 후 설계 조건(Constraints)에 맞게 잘 완성했는지 체크를 하여야 한다.
• 메뉴 display - status...를 클릭하여 [Status] 창에서 [Update DRC] 버튼을 클릭하면 DRC 체크를 한번 진행하고 왼쪽의 색상과 몇 개의 에러가 있는지 결과를 수량으로 보여준다.
• 에러가 있을 때는 보드 화면으로 돌아가서 에러를 수정해 준다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

바. Gerber Data 생성

1) Drill Legend 생성

- Drill Legend란 Drill Chart라고도 하는데 Drill의 종류에 따른 Drill 수량을 Chart 형식으로 표현한 일종의 Drill 목록표이다.
- Drill Legend를 생성하기 위해 상단 메뉴의 Manufacturing을 클릭하여 Drill Customization한 다음 Drill Legend의 단위를 확인하여 [그림 1-93]과 같이 보드 하단이나 오른편에 박스를 위치시키면 Drill Chart가 배치된다.

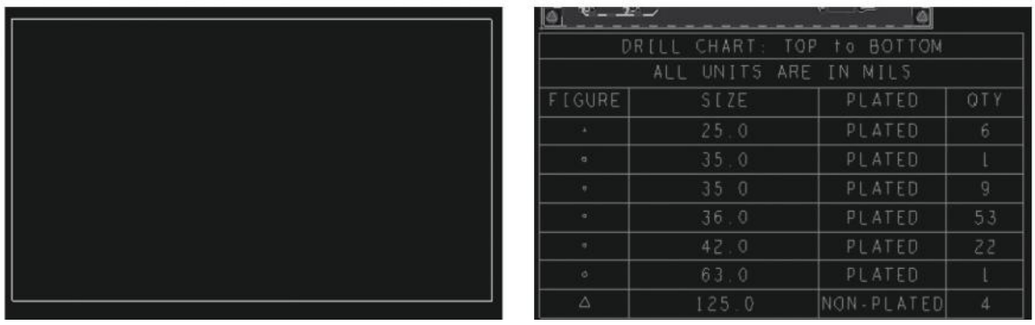
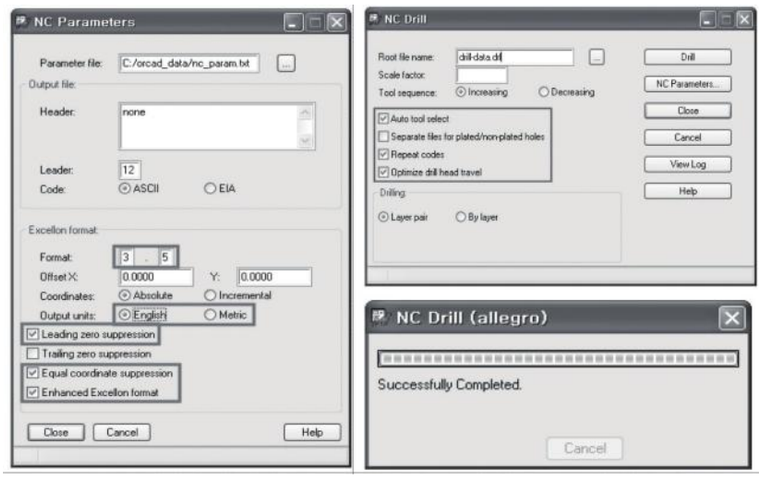


그림 1-93 Drill Chart 배치 (Drill Legend)

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) NC Drill 생성

- 메뉴바 Manufacture > NC > NC Drill..을 선택하여 Drill 관련 파일을 생성한다.
- [그림 1-94]의 (a)와 같이 옵션을 설정한 후 Drill을 선택하면 [그림 1-94]의 (b)와 같은 창이 뜨고 확장자 .drl 파일이 생성된다.



(a) NC Drill 생성 옵션 설정창 (b) NC Drill 생성 파일 창

그림 1-94 NC Drill 생성 옵션 설정 및 파일 창

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) Gerber 환경설정

- 거버 파일을 생성하기 위해 메뉴바에서 Manufacture Artwork.. 또는 Artwork 아이콘( )을 선택한다.
- General Parameters 탭으로 이동 후 Gerber RS274X를 선택한다.
- Output units 항목의 단위가 틀리면 단위를 맞춰준다.
- Shape Parameter와 설정이 맞지 않아 경고창이 뜨는데 확인을 선택한다.

4) Shape의 Gerber Format 변경 및 Aperture 설정

- Gerber RS274X Format에서는 Aperture 정보가 각 레이어의 거버 파일에 자동으로 포함된다.
- 그러나 RS274D Format으로 거버를 생성하는 경우에는 별도의 Aperture 파일이 생성된다.
- Aperture 정보는 Artwork control form 창의 "Aperture.." 버튼을 선택하여 확인한다.

5) Gerber Film 설정

다음과 같이 각각의 Film 생성을 위해 설정을 해주어야 한다.

- TOP / BOTTOM Film 설정
- Silkscreen TOP Film 설정
- Solder Mask Top/Bottom Film 설정
- Drill Draw Film 설정

6) Gerber Film 생성하기

- 모든 거버 필름의 설정이 완료되면 Film control 탭에서 "Select all"을 클릭해서 모든 필름들을 선택하고 아래쪽에 "Create Artwork" 버튼을 클릭하면 선택한 모든 필름이 .art라는 확장명의 거버데이터 파일로 생성된다.
- 작업한 폴더에 확장자가 .art인 거버 파일과 .drl 드릴 파일을 볼 수 있다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

측정 및 요구사항

1. PCB 설계하기

[그림 1-91]의 완성된 PCB 설계 패턴을 참고하여 PCB 설계 순서에 따라 설계를 한다.

가. LED 순차 점멸기 PCB설계 따라하기

1) 회로도 그리기

[그림 1-62]의 LED 순차 점멸기 회로도를 전자 CAD 프로그램을 이용하여 그린다.

2) PCB 설계(Schematic) 요구사항

- 양면 PCB(2-Layer)
- 보드 사이즈 : 가로 100mm × 세로 70mm
- 치수 보조선을 이용하여 보드 사이즈를 실크 스크린 Layer에 표시한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 부품 배치는 위 [그림 1-71]을 참조하여 임의로 배치하고 다음 사항에 준하여 작업한다.
  - 부품은 TOP Layer(부품면)에만 실장하고, 배선은 양면 모두에서 진행하되 TOP Layer의 배선 방향이 수평이면, BOTTOM Layer(배선면)의 배선 방향은 수직 또는 그 반대로 배선한다.
  - 부품의 실장 시 트랜지스터 등 극성이 있는 부품은 가급적 동일 방향으로 배열하도록 하고, 이격 거리를 계산하여 배치 한다.
  - 특별히 지정하지 않은 사항은 일반적인 PCB 설계 규칙에 준하여 설계한다.
- 부품의 생성
  - 부품의 생성 시 각 부품의 데이터에서 제공하는 규격을 참고하여 설계한다.
  - 제공하는 부품도가 있을 경우 참고하여 정확한 부품을 사용한다.

3) 도면 제출 및 확인
- 작성된 도면을 제출한다.
- 제출된 도면이 요구사항에 준하여 완성 되었는지 담당교사(수)에게 확인 받는다.
- 설계 규칙 검사(DRC)를 실시했는지 확인 받는다.

나. BIT OSCILLATOR 회로 PCB 설계

PCB 설계 과정을 참조하여 전자 CAD 프로그램을 이용하여 그린 [그림 1-92]의 Bit Oscillator 회로의 PCB를 설계한다.

1) 회로도 그리기

[그림 1-95]의 회로도를 전자 CAD 프로그램을 이용하여 그린다.

2) PCB 설계 패턴

[그림 1-96]의 완성된 PCB 패턴을 참고하여 PCB를 설계한다.

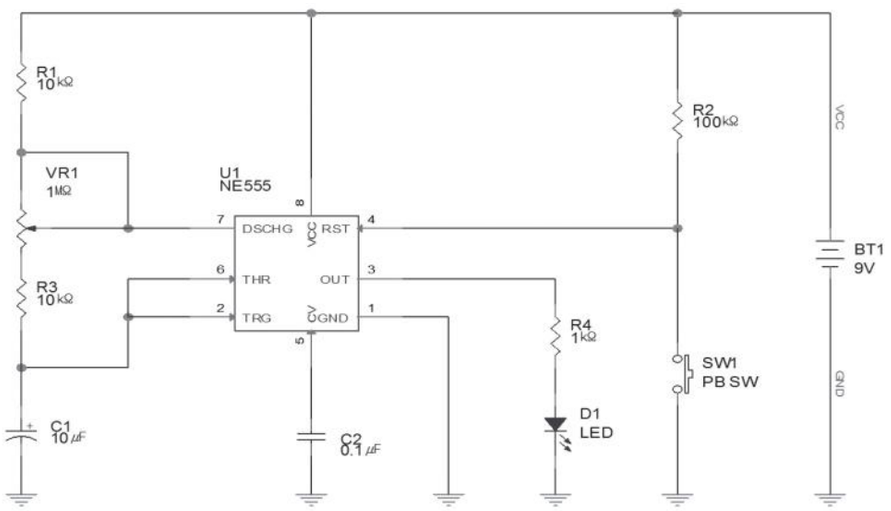


그림 1-95 Bit Oscillator 회로도

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

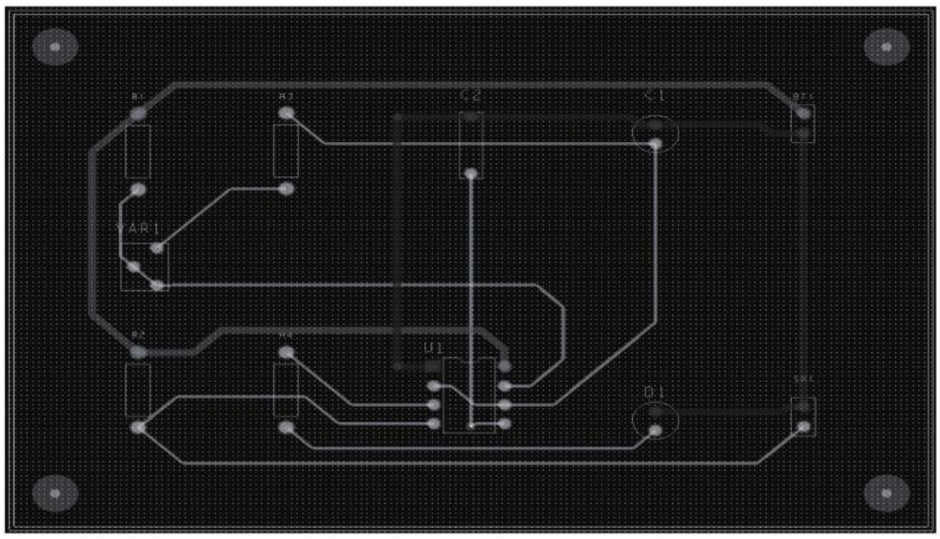


그림 1-96 Bit Oscillator PCB 패턴

3) PCB 설계(Schematic) 요구사항

- 양면 PCB(2-Layer)
- 보드 사이즈 : 가로 100mm × 세로 70mm
- 치수 보조선을 이용하여 보드 사이즈를 실크 스크린 Layer에 표시한다.
- 부품 배치는 위 [그림 1-xx]을 참조하여 임의로 배치하고 다음 사항에 준하여 작업한다.
  - 부품은 TOP Layer(부품면)에만 실장하고, 배선은 양면 모두에서 진행하되 TOP Layer의 배선 방향이 수평이면, BOTTOM Layer(배선면)의 배선 방향은 수직 또는 그 반대로 배선한다.
  - 부품의 실장 시 트랜지스터 등 극성이 있는 부품은 가급적 동일 방향으로 배열하도록 하고, 이격 거리를 계산하여 배치 한다.
  - 특별히 지정하지 않은 사항은 일반적인 PCB 설계 규칙에 준하여 설계한다.
- 부품의 생성
  - 부품의 생성 시 각 부품의 데이터에서 제공하는 규격을 참고하여 설계한다.
  - 부품의 데이터 시트를 제공하는 경우 참고하여 정확한 부품을 사용한다.

4) 도면 제출 및 확인

- 작성된 도면을 제출한다.
- 제출된 도면이 요구사항에 준하여 완성 되었는지 담당교사(수)에게 확인 받는다.
- 설계 규칙 검사(DRC)를 실시 여부를 확인 받는다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 01

4

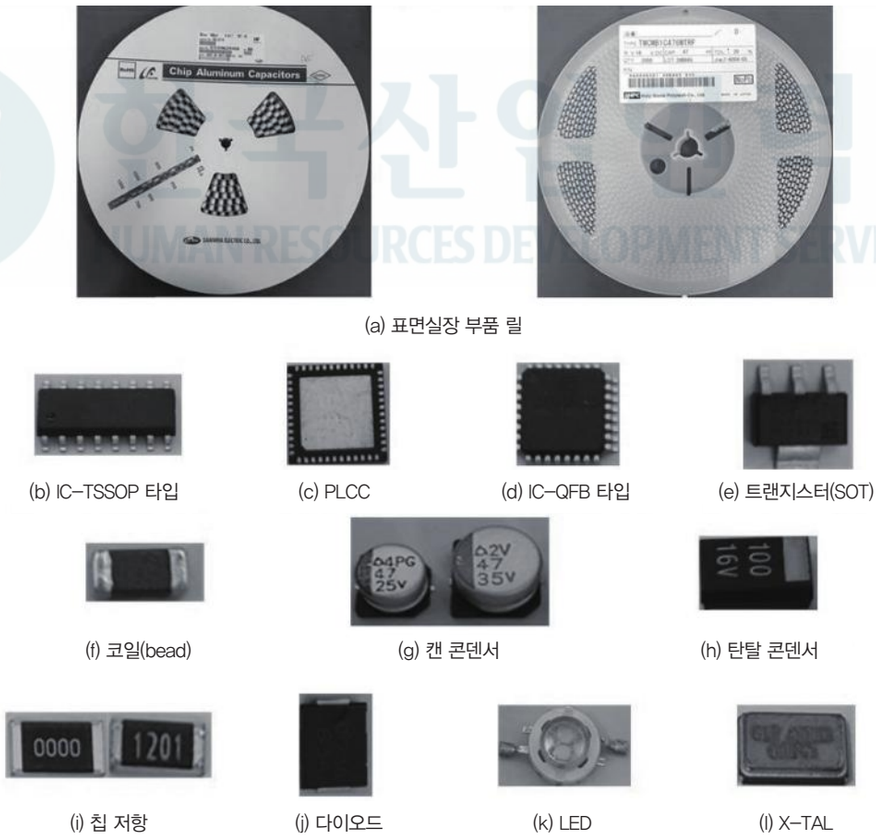
ELECTRONIC CIRCUIT

• 표면실장(SMD) 부품 판독법 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	4. 표면실장(SMD) 부품 판독법			
학/습/목표	1. 표면 실장 부품을 판독할 수 있다. 2. DIP 부품과 SMD 부품을 구별할 수 있다. 3. 라벨에 표기된 내역과 포장 방법을 판독 할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 줄자 • 계산기 • 확대경	SMD칩	필요 규격	필요부수	• SMD 부품의 경우 확대경을 이용하여 확인하고 판별 한다. • 부품 값 계산 시 승수 등에 주의하여 계산한다.



(a) 표면실장 부품 릴
(b) IC-TSSOP 타입
(c) PLCC
(d) IC-QFB 타입
(e) 트랜지스터(SOT)
(f) 코일(bead)
(g) 캔 콘덴서
(h) 탄탈 콘덴서
(i) 칩 저항
(j) 다이오드
(k) LED
(l) X-TAL

그림 1-97 표면 실장 부품

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

4 표면실장(SMD) 부품 판독법

1. 표면 실장의 개요

가. 표면 실장이란?

표면 실장 기술을 SMT(Surface Mount Technology)라 하며, 표면 실장 부품을 SMD(Surface Mount Device)라 한다. PCB 위에 납을 도포하고, 그 위에 적절한 전자 부품을 정확한 위치와 각도로 장착하는 것이다.
전자 부품과 PCB 사이의 납에 열을 가해서 경화시켜 PCB상의 전자 부품을 고정시키며 동작할 수 있도록 하는 일련의 과정이나 시스템을 말한다.

1) 표면 실장 부품(SMD)의 특징

- SMD 부품은 전체적으로 크기가 [그림 1-98]과 같이 작아지고 용량이 커지는 소형이 대중화하는 추세이다.
- 과거에는 5456(5.4mm×5.6mm) 정도의 사이즈 부품을 사용하였으나 최근에는 1005 사이즈의 부품이 주로 사용된다.
- [표 1-5]는 SMD 부품의 크기를 유형별로 구분한 것이다.
- 부품은 Axial, Radial, SMT, Insert(수삽) 부품으로 구분된다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

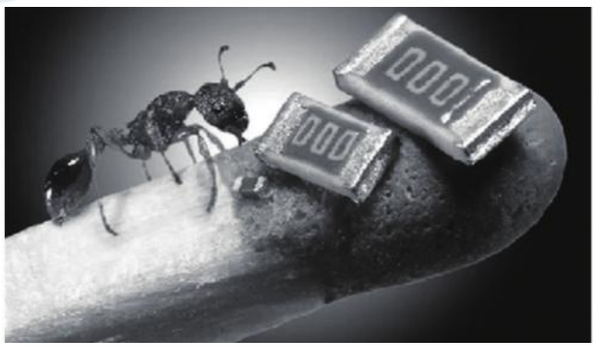


그림 1-98 SMD 부품 크기

표 1-5 Component Dimensions

Type		MILS	MM
mils	mm		
1206	3216	120×60	3.2×1.6
0805	2012	80×50	2.0×1.25
0603	1608	60×30	1.6×0.8
0402	1005	40×20	1.0×0.5
0201	0603	20×10	0.6×0.3

TIP

▷ Axial 부품 : 동축 방향의 lead선을 가진 전자 부품
▷ Radial 부품 : 동일 평행 방향의 lead선을 가진 전자 부품

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2) 전자 부품 PCB 장착

- 손으로 작업하는 수삽 부품(리드선이 있는 부품)을 사용하는 작업 형태인 [그림 1-99]의 (a)와 같은 수삽 작업 형태
- SMT 전용으로 사용되는 부품인 SMD 부품과 수삽 부품을 혼재하여 사용하는 [그림 1-99]의 (b)와 같은 혼재 작업 형태
- SMD 부품만을 사용하여 작업하는 [그림 1-99]의 (c)와 같은 작업 형태
- SMD 부품만을 사용하여 양면 기판에 장착하는 [그림 1-99]의 (d)와 같은 작업 형태
- SMD 부품과 수삽 부품을 함께 사용하여 양면 기판에 장착하는 [그림 1-99]의 (e)와 같은 작업 형태
- 수삽 부품을 사용하는 경우 자동화가 불가능하며, 효율이 떨어진다.
- SMD 부품을 사용하는 경우 자동화가 가능하여 효율적이다.
- 현재 대부분 전자 제품 등에서는 [그림 1-99]의 (e)와 같은 방법을 많이 사용하고 있다.

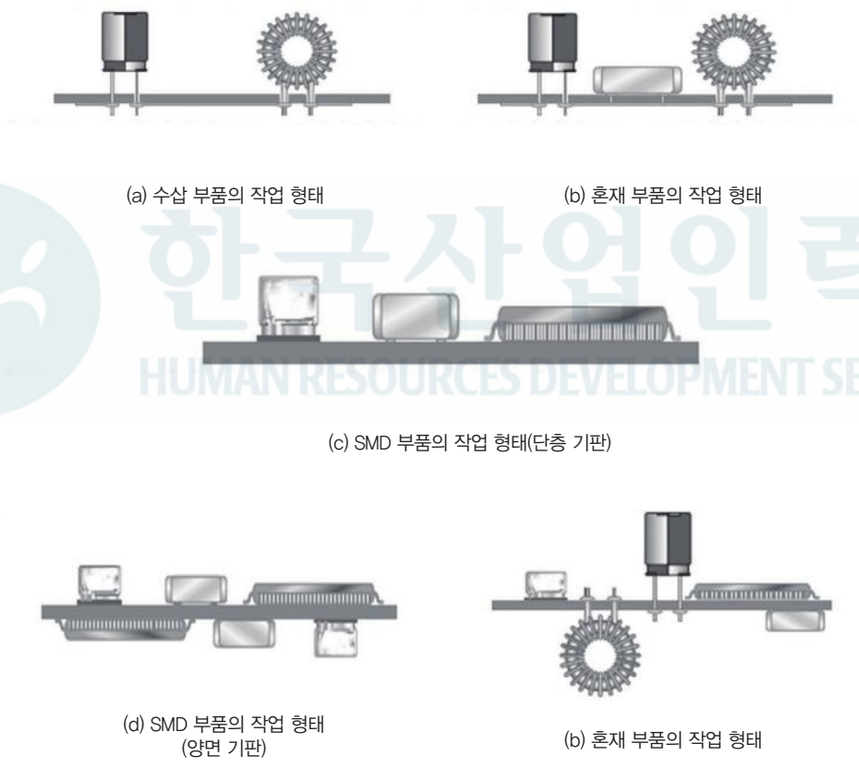


그림 1-99 전자 부품을 PCB에 장착하는 형태

2. 표면 실장 부품(SMD)의 종류 및 판독

일반적인 부품의 종류를 구분하면 [표 1-6]과 같으며, SMD 부품을 형태에 따라서 분류해보면 다음과 같다.

- 리드가 있는 부품과 없는 부품
- 리드가 있는 부품 중 외곽의 사면에 있는 부품과 양면에 있는 부품

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 리드가 몸체 밖에 있는 부품과 안에 있는 부품
- 리드가 있는 부품 중 리드 풋(foot)이 있는 부품과 없는 부품
- 바닥에 볼(ball)이 있는 부품과 없는 부품
- 리드가 없는 부품 중 몸체가 둥근 부품과 둥글지 않는 부품
- 그 이외 기타 모양 부품

표 1-6 부품의 종류

품명	종류
점퍼	Jumper Wire(J/W), 0Ω(SMT) 등
저항	카본 저항, 메탈, 반 고정, 가변, Chip 저항 등
커패시터	세라믹, 마일러, 전해, 탄탈, 알루미늄 커패시터 등
트랜지스터	TR, Power TR 등
다이오드	정류, 제너, 스위칭, 발광(LED) 등
반도체(IC)	BGA, PLCC, CSP, SOP, SOJ 등
기타	COIL, 트랜스포머, 커넥터, 램프, 스위치, 크리스털(X-TAL) 등

가. 수동 부품

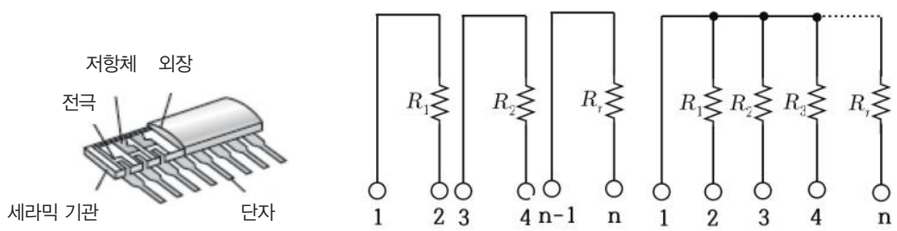
1) 저항(Resistor)

일반 저항은 컬러 코드를 읽어서 저항 값을 판독할 수 있으며, 소형 사이즈에 많은 저항을 사용하는 형태의 패키지 형태에는 다음과 같은 SIP(Single In-line Package)형과 DIP(Dual In-line Package)저항이 있다.

한국산업인력공단 HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가) SIP형 저항

- [그림 1-100]의 (a)와 같은 저항으로 한쪽에 리드를 가지고 있는 것이 많으며, PCB 위에 직렬로 사용하는 경우가 많다.
- 단자 2개씩 짝을 지어 하나의 저항으로 나태내는 [그림 1-100]의 (b)와 같은 독립형과 하나의 리드를 하나의 다른 리드로 사용하는 [그림 1-100]의 (c)와 같은 병렬형이 있다.



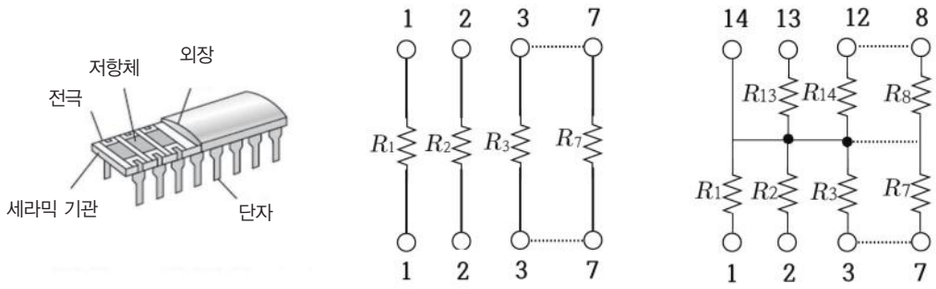
(a) 외형 (b) 독립형 (c) 병렬형

그림 1-100 SIP 저항

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나) DIP형 저항

- [그림 1-101]의 (a)와 같이 일반 IC 형태의 저항으로 양쪽 리드를 가지고 있다.
- 패키지 양쪽 리드를 하나씩 저항에 일치한 [그림 1-101]의 (b)와 같은 독립형과 하나의 리드를 저항의 공통 리드로 사용하는 [그림 1-101]의 (c)와 같은 병렬형이 있다.
- 저항 값이 적으며, 저항 값이 적은 경우에는 SMD용으로 개발되어 사용된다.



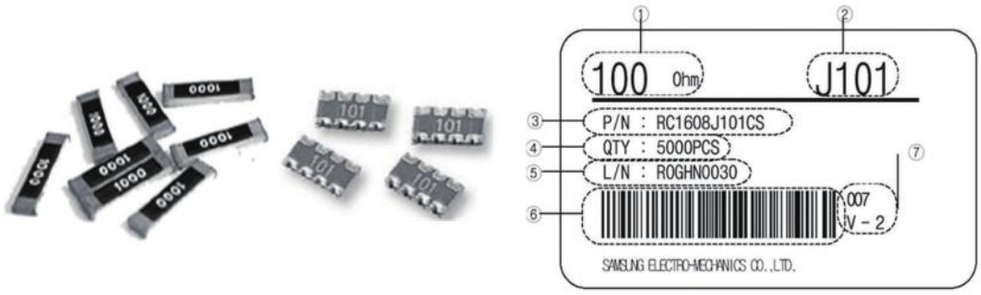
(a) 외형 (b) 독립형 (c) 병렬형

그림 1-101 DIP형 저항

다) SMD형 저항

- 리드가 없는 [그림 1-102]의 (a)과 같은 저항으로 저항 값이 적은 경우에 사용한다.
- 아주 작기 때문에 [그림 1-97]의 (a)와 같은 릴에 적재되어 사용하고 있으며, [그림 1-102]의 (b)는 릴에 부착된 라벨이며 다음과 같이 판독한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA



(a) 칩 저항 (b) 저항 라벨

그림 1-102 SMD 저항 및 라벨

① 저항 값 표시(100Ω) ② Tolerance Marking

③ Part Number(RC1608J101CS)

- RC : 저항
- 1608 : 가로 1.5mm, 세로 0.75mm

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

– J101 : 허용 오차 5% 용량 10×10^1 오옴
(F : ±1%, G : ±2%, J : ±5%, K : ±10%)
– CS : 포장 방법으로 7인치 릴
④ 부품 수량 : 5,000PCS ⑤ Lot Number
⑥ 부품 정보 Bar Code ⑦ Serial Number

• [표 1–7]은 코드별 포장 방법이다.

표 1–7 포장 방법

Cods	내용	크기	Packing 수량
CS	7"Reel Packing	0603, 1005	10,000 PCS
		1608, 2012, 3216	5,000 PCS
		5025, 6432	4,000 PCS
ES	10"Reel Packing	1608, 2012, 3216	10,000 PCS
AS	13"Reel Packing	0603, 1005	40,000 PCS
		1608, 2012, 3216	20,000 PCS
		5025, 6432	15,000 PCS
GS	Bluk Case Packing	1608	15,000 PCS
		2012	10,000 PCS

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

마) Chip Capacitor

부품 라벨이 [표 1–8]과 같을 때 다음과 같이 판독한다.

표 1–8 Chip Capacitor 라벨(삼성전기)

①	②	③	④	⑤	⑥	⑦	⑧
CL	21	B	102	K	B	N	C

① 공통 기호 표시로 MLCC(Multi Layer Chip Capacitor)
② 부품의 크기
– 10 : 1.6*0.8 – 21 : 21*1.2 – 31 : 3.2*1.6 – 32 : 3.2*2.5
③ 부품의 특성 (등급별 동작 온도 범위)
– B : –55℃~+125℃ – C : –55℃~+125℃ – F : –30℃~+85℃
④ 용량
– 왼쪽 2자리는 유효숫자, 3번째 자리는 승수
– (예) 102는 10×10^2 =1000pF
⑤ 허용 오차

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

– B : ±0.1pF – C : ±0.25pF – D : ±0.5pF – J : ±0.5%
– K : ±10% – M : ±20% – Z : –20 ~ +80%
⑥ 내 전압
– O : 16V – A : 25V – B : 50V – C : 100V
⑦ 전극 형태
– N : Ni(니켈) – P : Ag/Pd
⑧ 포장 형태(Packing)
– C : Tape Type – B : Bulk Type – E : Embossed Taping

나. 능동 부품

1) 다이오드

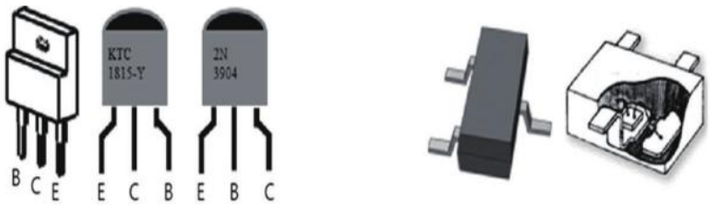
- 전류를 한쪽 방향으로만 흐르게 하는 반도체 부품이다.
- 전원 장치에서 교류를 직류로 바꾸는 정류용, 고주파 검파용, 빛을 발산하는 발광 다이오드(LED) 등이 있다.
- [그림 1–103]은 일반 다이오드와 SMD용 다이오드의 외형이다.

(a) TH용 일반 다이오드 (b) SMD용 다이오드

그림 1–103 다이오드 외형

2) 트랜지스터(BJT)

전류 또는 전압의 미세한 변화로 제어하는 소자로서 증폭과 스위칭 기능을 가지고 있으며, [그림 1–104]는 트랜지스터의 외형이다.



(a) TH용 일반 트랜지스터 (b) SMD용 트랜지스터

그림 1–104 트랜지스터 외형

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) IC(Intergrated Circuit) 부품의 분류

가) 집적도에 의한 분류

집적도에 의한 IC의 분류는 [표 1-9]와 같다.

표 1-9 집적도에 의한 IC분류

종류	이름	집적도
SSI (Small Scale Integrated)	소규모 집적 회로	100 소자 미만
HSI (High Scale Integrated)	중규모 집적 회로	100~1,000 소자
LSI (Large Scale Integrated)	대규모 집적 회로	1,000~1,0000 소자
VLSI (Very Large Scale Integrated)	최대 규모 집적 회로	10,000 소자 이상

나) 재질에 의한 집적회로(IC) 분류

재질에 따른 IC 분류는 [표 1-10]과 같으며 그 특징은 다음과 같다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

표 1-10 재질에 의한 IC분류

반도체 IC	MOS IC	Memory	ROM, RAM
		Logic	
	Bipolar IC	Linear	Studio, AMP
		Digtal	
	Bi MOS IC		MOS + 바이폴라
Hybrid IC	후막 (thick film)		R-층, C-층
	박막 (thin film)		세라믹에 탄소를 인쇄한 소자

- 반도체 IC : 구성 요소가 반도체를 중심으로 만든 IC
- MOS형 IC : MOS-FET를 중심으로 만든 IC
- Liner IC : 음향 기기의 증폭 회로등에 사용되는 IC
- Hybrid IC : 개별 부품을 조합한 미니 프린트 회로 IC

다) 패키지에 의한 IC분류

패키지에 의한 IC 분류는 [표 1-11]과 같으며, 특징은 다음과 같다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

표 1-11 패키지에 의한 IC분류

삽입형	표준 Package	DIP, DID, SIP, TO-xx
	압축 Package	PGA, ZIP
실장형 (SMD)	SOP (Small Outline Package)	SOP, SOJ, SOT
	QFP (Quad Flat Package)	QFP
TR Package	삽입형	TO220
	실장형(SMD)	Mini TR, Power TR
	고주파 회로	세라믹

- 패키지 형태는 금속을 반도체에 연결하는 과정과 이를 외부의 충격으로부터 보호하기 위하여 몰딩 혹은 세라믹이나 금속을 이용하여 패키지화 한 상태의 IC이다.
- DIP(Dual In-line Plastic) 형태는 내부 회로와 연결되어 있는 Pin이 양쪽으로 되어 있는 형태의 [그림 1-105]의 (a)와 같은 IC로 수삽 부품이다.
- DIP 형태의 IC를 SMD 부품으로 발전한 형태가 [그림 1-105]의 (b)와 같은 SOP 형태의 IC로 보통 리드의 간격이 1.27mm이며, 리드의 개수는 8~44개이다.
- 사면에 모두 있는 형태가 [그림 1-105]의 (c)와 같은 QFP 형태의 IC이다.
- SIP(Single In-line Plastic) 형태는 핀이 한쪽 방향으로만 있는 IC이다.
- [그림 1-105]의 (d)와 같은 SOJ와 SOP는 양면에만 리드가 있는 부품이다.
- [그림 1-105]의 (e)와 같은 PLCC와 QFB는 양면에 리드가 있는 것으로 구분한다.
- SOJ와 SOP는 굽어진 리드의 모양에 따라 구분되는데 SOJ 는 리드가 J자 형태로 굽어져 있고 SOP는 리드가 밖으로 휘어져 있다.
- [그림 1-105]의 (f)와 같은 SOT(Small Outline Transistor) 는 트랜지스터의 집합이며, 증폭과 스위치 기능을 가지고 있는 부품이다.

(a) DIP Package (b) SOP Package (c) QFP Package

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

(d) SOJ Package (e) PLCC Package (f) SOT Package

그림 1-105 IC 부품 Package 외형

측정 및 요구사항

1. 전자 부품 판독하기

수동 소자와 능동 소자들을 구분하여 나열하고 요구사항에 따라 작업을 수행하고 그 결과를 작성하여 담당교사(수)에게 제출한다.

가. 수동 소자 부품 판독

1) 저항 부품 판독

가) 라벨 용지에 의한 부품 판독

▷ [그림 1-106]의 부품 릴에 부착된 라벨용지이다. 판독 결과를 [표 1-12]에 작성하여 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

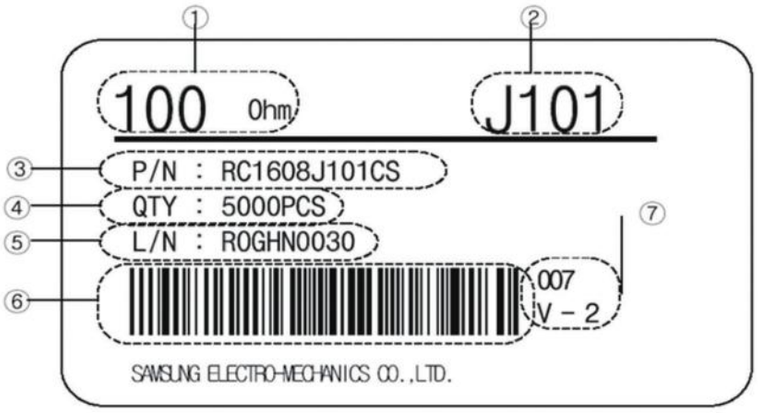


그림 1-106 부품 라벨

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

표 1-12 부품 라벨 판독표

번호	해독 의미	해독 결과
①		
②		
③		
④		
⑤		
⑥		
⑦		

▷ [그림 1-107]는 PHYCOMP사의 라벨 용지이다. [표 1-13]에 판독 결과를 기록하여 제출한다.

그림 1-107 PHYCOMP사 부품 라벨

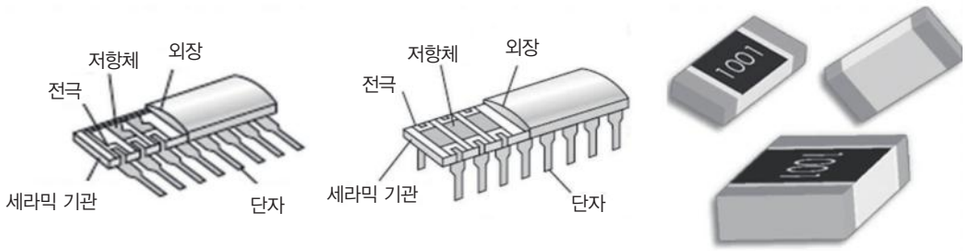
표 1-13 PHYCOMP사 부품 라벨 해독표

표기	RC	0402	F	R-07	120K
해독 의미					
해독 결과					

나) 칩 저항(Chip Registor)의 외형에 의한 부품 판독

[그림 1-108]은 저항의 외형을 도시한 것이다. 빈칸에 저항의 종류별 명칭을 기록하여 제출한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(　　)　(　　)　(　　)

그림 1-108 저항 종류별 명칭

2) 칩 커패시터(Chip Capacitor) 부품 판독

가) 라벨 용지에 의한 부품 판독

[표 1-14]는 삼성전기에서 출고 시 부품 릴에 부착된 라벨을 표기한 것이다. 해독 내용을 기록하여 제출 한다.

표 1-14 칩 커패시터의 라벨(삼성전기)

표기	CL	21	B	102	K	B	N	C
해독 의미								
해독 결과								

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

나) 커패시터의 외형에 의한 부품 판독

[그림 1-109]는 커패시터 외형을 도시한 것이다. 빈칸에 커패시터의 종류별 명칭을 기록하여 제출한다.

(　　)　(　　)　(　　)

그림 1-109 커패시터 종류별 명칭

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나. 능동 소자 부품 판독

1) 패키지 형태에 따른 부품 판독

[그림 1-110]의 패키지 형태의 부품명을 빈 칸에 기록하여 제출한다.

( ) ( ) ( )

( ) ( ) ( )

( ) ( ) ( )

그림 1-110 능동소자 패키지 형태 종류별 명칭

2) 패키지 형태에 의한 IC 분류 판독

다음의 패키지 형태별 특징에 대하여 작성하여 제출한다.

- DIP Type
- SOP Type
- QFP Type
- SIP Type
- SOJ Type
- PLCC Type
- SOT Type

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 01

5

ELECTRONIC CIRCUIT

• 전자회로 제작 활용법 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	5. 전자회로 제작 활용법			
학/습/목표	1. PCB 가공기를 사용하여 샘플 PCB를 가공할 수 있다. 2. 가공된 PCB에 부품을 삽입하고 납땜할 수 있다. 3. 완성된 작(제)품을 측정 장비를 이용하여 측정할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD 프로그램 • PCB가공기 등 PCB제작 시스템	PCB 가공용 부속품 IC 커패시터 저항 VR LED	FR4(20×20) 필요 규격 NE555 전해 10㎌/25V 마일러01.㎌ 1/4W 1㏁ 5ø 적생	1 필요 부수 1 1 1 필요 1 1	• 화약약품 취급에 주의한다. • 오븐 및 인두기 사용 시 열화상에 주의한다. • 가공기 취급 시 안전 수칙을 준수한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

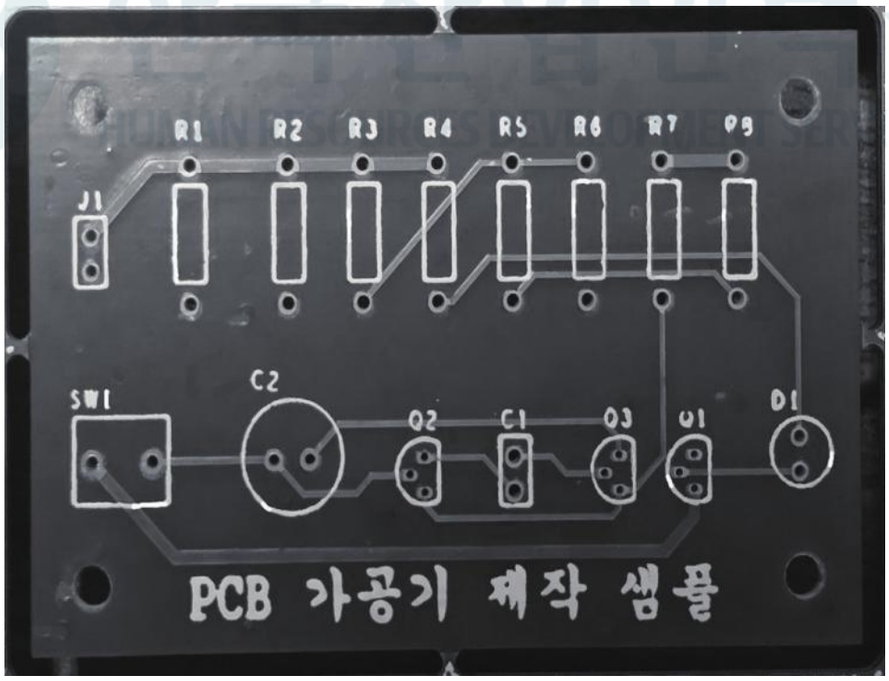


그림 1-111 PCB 샘플 가공기로 제작한 LED 순차 점멸 회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

5 전자회로 제작 활용법

1. 전자회로 제작 일반

그동안 교육 훈련 현장에서는 전자 회로를 설계한 후 브레드 보드(Lab Unit) 또는 만능 기판에 일반 부품(TH Type)을 삽입하여 납땜하는 작업 방법과 또는 시제품 제작 등을 위해서 [그림 1-12]와 같이 1개 또는 소량의 SMD칩을 수납땜 한 후 커넥터 핀 등으로 연결하여 사용할 수 있도록 하고있다.
그러나 산업 현장에서 사용하는 부품이 표면 실장 부품 위주로 회로를 설계하고 PCB를 가공하여 제작하기 때문에 여기서는 PCB 가공 방법을 위주로 설명하고자 한다. 앞에서 설계한 회로를 모의 실험(시뮬레이션)한 후 회로가 정상적일 경우 PCB 설계를 한 후에 PCB를 제작하여 수납땜 또는 표면 실장(SMT) 장치를 이용하여 부품을 실장하도록 하였다.

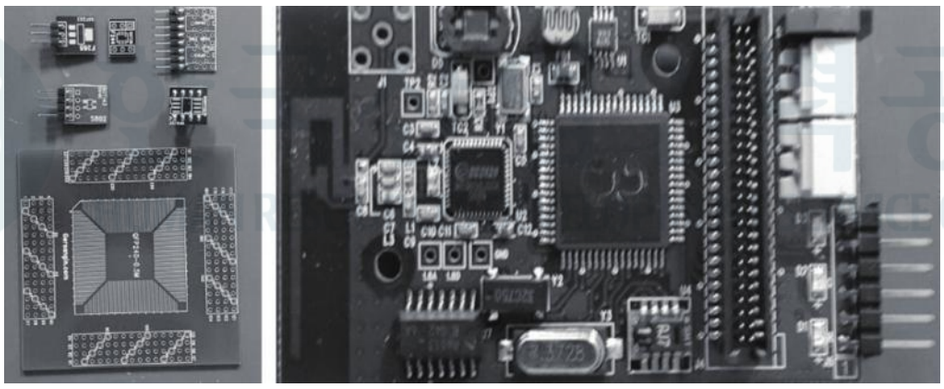


그림 1-112 납땜이 가능한 표면실장 부품 삽입용 보드

2. PCB의 가공

가. PCB 가공기를 이용한 PCB 제작 공정

교육 훈련 기관에서 PCB를 가공할 수 있는 조건은 가격과 공간 등을 고려해 볼 때 소형의 PCB 샘플 가공기를 이용할 수 있으며, 기판의 층수별로 분류하여 제작 공정을 살펴보면 다음과 같다.

1) 단면 인쇄회로 기판(PCB)의 제작 공정
단면은 [그림 1-113]과 같은 순서로 가공장치를 이용하여 제작할 수 있다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

가) CAM 변환　　나) 드릴 & 패턴　　다) 라우팅 가공　　라) PSR 인쇄　　마) 실크 인쇄

그림 1-113 단면 인쇄회로 기판의 제작 공정 순서

2) 양면 인쇄회로 기판(PCB)의 제작 공정

양면은 페이스트(Paste) 도금 방식과 무전해 도금 방식을 이용하여 가공할 수 있다.

가) Paste 도금 방식

단면 인쇄회로 기판 제작 공정에서 필름과 도금 방법이 추가된 방식으로 [그림 1-114]와 같이 가공한다.

가) CAM 변환　　나) 패턴 & 라우팅　　다) 필름 부착　　라) 드릴 가공

마) 스루홀 도금　　바) PSR 인쇄　　사) 실크 인쇄

그림 1-114 양면 인쇄회로 기판의 페이스트 도금 방식 제작 공정 순서

나) 무전해 도금 방식

단면의 인쇄회로 기판 제작 공정에서 무전해 도금 방식이 추가된 공정 방식으로 [그림1-115]와 같은 순서로 제작한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

가) CAM 변환

나) 드릴 가공

다) 무전해 홀 도금

라) 패턴 & 라우팅

마) PSR 인쇄

바) 실크 인쇄

그림 1-115 양면 기판의 무전해 도금 방식 제작 공정 순서

3) 다층 인쇄회로 기판(Multi Layer Board) 제작 공정

다층 인쇄회로 기판(MLB) 또한 양면 인쇄회로기판 제작 공정과 같은 페이스트 도금 방식과 무전해 도금 방식을 이용하지만 내층, 적층, 외층으로 구분하여 제작한다.

가) 페이스트(Paste) 도금 방식

[그림 1-116]과 같은 순서로 제작한다.

가) CAM 변환

나) 내층 가공

다) 적층 & Press

라) 외층가공 및 라우팅

마) 필름 부착

바) 드릴 가공

사) 스루홀 도금

아) PSR 인쇄

자) 실크 인쇄

그림 1-116 다층 인쇄회로 기판의 페이스트 도금 방식 제작 공정 순서

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나) 무전해 도금 방식

단면의 인쇄회로 기판 제작 공정에서 무전해 도금 방식이 추가된 공정 방식으로 [그림1-115]와 같은 순서로 제작한다.

가) CAM 변환 나) 내층 가공 다) 적층 & Press 라) 드릴 가공

마) 무전해 홀 도금 바) 외층가공 및 라우팅 사) PSR 인쇄 아) 실크 인쇄

그림 1-117 양면 인쇄회로기판의 무전해 도금 방식 제작 공정 순서

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

나. PCB 가공기를 이용한 PCB 제작

[그림 1-111]은 [그림 1-91]의 PCB를 설계한 LED 순차 점멸 회로를 독일의 LPKF PCB 샘플 가공기를 이용하여 제작 가공된 PCB의 실물이며, 제작하는 공정은 다음과 같은 내용과 순서에 의해 실시한다.

1) Gerber 파일 변환

각 레이어 별로 작성된 Gerber 파일을 CAM 소프트웨어(제작사별로 다름)에 불러들여 PCB가공기가 인식할 수 있는 형태로 자동 변환하는 공정인 [그림 1-114]의 가)와 같은 CAM 변환 작업을 말한다.

가) 파일 변환의 필요성

- Artwork 소프트웨어 종류에 따라서 각각 Gerber 파일의 Format이 다르기 때문이다.
- Gerber 파일은 RS-274-X 또는 RS-274-D Format으로 생성하면 CAM 소프트웨어의 종류가 다양하므로 소프트웨어 실행 절차는 생략하고 부분적으로 설명하면 다음과 같다.

나) 변환 절차

- PCB 가공에 꼭 필요한 Layer의 Gerber 파일만 가져 온다.
- 양면 PCB의 경우 TOP 패턴, BOTTOM 패턴, PCB 보드 외곽선, NC 드릴 정보만 가져오면 된다.
- '패턴이 없는 불필요한 공간의 동판을 벗기'는 Rubout 영역을 지정한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 절연처리 명령을 통해 '패턴의 외형을 Cutter Tool로 깍아내는 작업 경로'인 가공 경로를 자동 생성한다.
- 파일을 저장한다.

다) Gerber 파일 불러오기

- 작업 공정에 따른 필요한 파일은 [표 1-15]와 같다.

표 1-15 작업 공정에 따른 Gerber 파일

작업 공정	필요한 파일
단면(Single side)	Top, Drill, Board outline
양면(Double side)	Bot, Top, Drill, Board outline
다층(Multi layer)	Bot, Layer2, Layer3, Top, Drill, Board outline(4Layer)

- Gerber 파일이 있는 경로를 찾아 필요한 파일을 클릭하여 Open한다.
- Open한 각 파일들에 대하여 Layer/Template에서 이름을 부여하여야 한다.
- 그 이유는 각 Artwork 소프트웨어에서 변환되는 Gerber 파일 확장자 아름이 각기 다르기 때문에 PCB 가공기가 정확히 어떤 파일인지 인식할 수 있도록 하기 위하여 부여하는 이름에 대한 것은 [표 1-16]과 같다.

표 1-16 파일명에 따른 Layer 설정

파일명	Layer 설정	파일명	Layer 설정
Bot	Bottom Layer	Solder Mask	Solder Mask Top/Bot
Top	Top Layer	Silk Screen	Silk Screen Top/Bot
Drill	Drill Plated	다층	Layer2, Layer3
Board outline	Board outline		

- [그림 1-118]은 위와 같은 과정을 거쳐 불러온 Gerber 파일들이 PCB 가공기의 CAM에 삽입된 모양이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

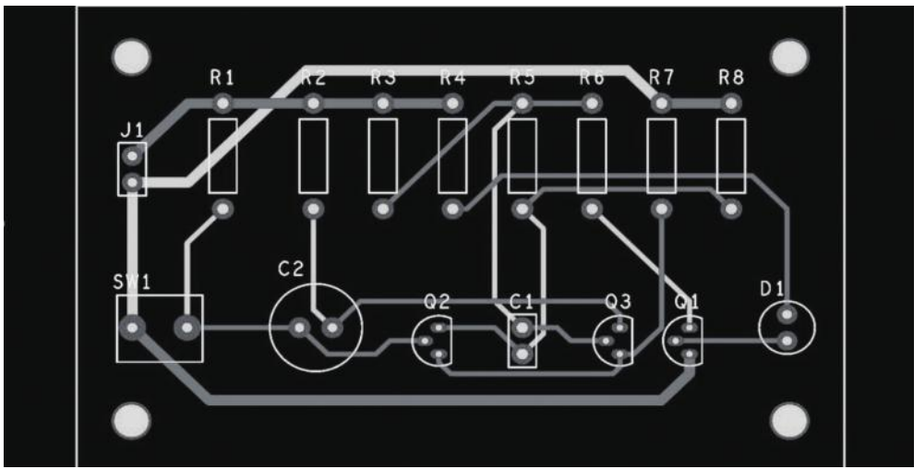


그림 1-118 Import 완료 후 가공기 CAM에 삽입된 모양

- 다음으로 절차 일부를 생략하고 PCB 가공기에서 실제 툴이 지나갈 경로를 자동 인식시키며 모든 회로를 절연 처리하는 Insulate과정을 거친 결과는 [그림 1-119]와 같다.

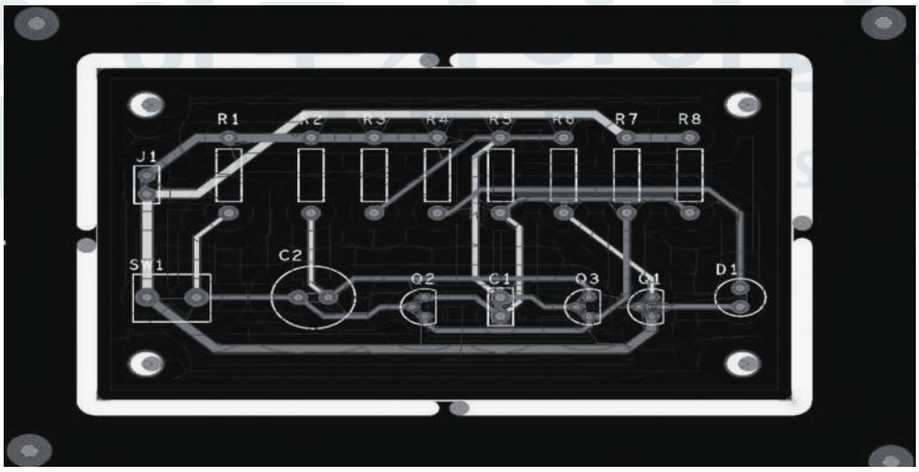


그림 1-119 Insulate 과정을 거친 후의 PCB모양

2) PCB 패턴 가공

PCB 패턴은 [표 1-17]과 같이 작업 공정별 작업 순서로 진행하며, 양면 PCB 가공은 [그림 1-114]와 같은 같은 절차에 의해서 작업을 한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

표 1-17 작업 공정별 작업 순서

작업 공정	작업 순서
단면	Drilling → Milling Top → Contour Routing
양면	Drill Fiducial → Drilling → Milling Bottom → 동판 뒤집기 → Milling Top → Contour Routing
양면 + 스루홀 도금(Paste 방식)	Drill Fiducial → Milling Bottom → 동판 뒤집기 → Milling Top → Contour Routing → 동판 표면에 Film 부착(양면) → Drilling → 스루홀 도금
양면 + 스루홀 전기도금	Drill Fiducial → Drilling → 전기 도금 → Milling Bottom → 동판 뒤집기 → Milling Top → Contour Routing

① PCB 가공기의 운용 소프트웨어를 실행한 후 장비의 전원을 켠다.
② 툴을 설정하고 장착한다.
③ CAM 소프트웨어의 마법사를 실행한다.
④ 가공기에 PCB 동판을 장착하고 PCB 동판의 다음과 같은 재료 값을 설정해준다.
- Material Type : 재료의 종류(FR4)
- Copper Thickness : 동박의 두께(35㎛)
- Material thickness : 재료의 두께(1.55mm)
- Underlay plate thickness : 보조 기판의 두께(2mm), Vacuum tab 장착 시에는 창이 비활성화 된다.

• [표 1-17]과 같이 작업 공정 및 작업 순서에 따라 PCB가공기를 이용하여 PCB를 가공한다. 단, 스루홀 도금, PSR인쇄, 실크인쇄는 아래의 별도 설명을 참고하도록 한다.
• [그림 1-120]은 가공이 완료된 PCB의 모습을 보여주고 있다.

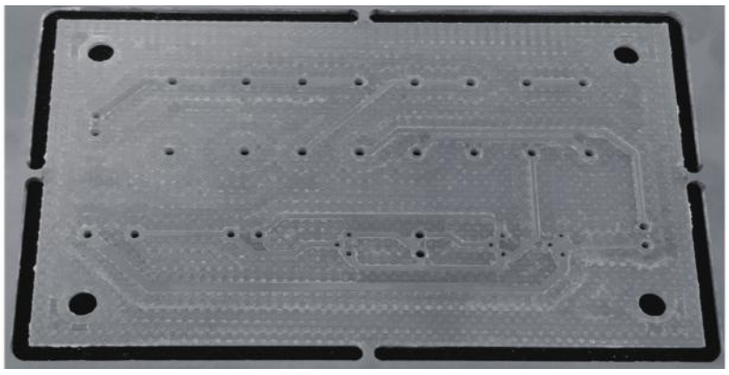


그림 1-120 드릴링 작업을 마친 가공된 PCB 기판

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 스루홀 도금(THrough hole plated)

가) 스루홀 도금 방법

홀 가공 후 드릴링 된 홀 속의 벽면은 전도성이 없는 상태로 레진과 그라스가 노출되어 있기 때문에 전기적으로 전도성이 있는 물질(금, 동)로 도금하게 되는 작업을 스루홀 도금이라 한다. 도금 처리 순서는 1차적으로 화학 약품에 의해 전기를 필요로 하지 않는 무전해 도금을 한 후 2차적으로 전기 방식으로 도금한다. 교육 훈련기관에서 이러한 스루홀 도금 방식의 시설과 장비를 구축하기는 어렵기 때문에 여기에서는 Paste 방식을 이용한 도금 방식을 사용하기로 한다.

나) Paste 방식 스루홀 도금

① 기판 표면에 필름을 부착하여 드릴링 작업이 완료된 기판에 소량의 페이스트를 바른 후 스퀴즈를 이용하여 가로, 세로로 잘 발라준다.

② 진공흡입 시스템을 이용하여 스루홀로 페이스트가 스며들게 한다.

③ PCB를 뒤집은 후 위 과정을 반복한다.

④ 투명 보호 필름 접착지를 제거한다.

⑤ 예열된 도금 전용 오븐에 넣고 160℃에서 30분간 구우면 스루홀 작업이 완료된 LED 순차 점멸 회로 PCB가 제작된다.

4) 솔더 마스킹 및 실크 스크린 작업

가) 솔더 마스크(PSR인쇄)

솔더 마스크(Solder Mask, PSR인쇄; Photo Solder Resist Print)란 부품 리드를 납땜하기 위한 패드(Pads) 부분을 남겨 놓고 나머지 부분에 일반적으로 녹색의 불변성 절연 페인트를 입히는 공정으로 다음과 같은 순서로 한다.

① CAM 소프트웨어를 이용하여 [그림 1-121]과 같은 패드만 있는 포토 마스크 필름을 출력한다.

② 솔더 마스크용 페인트와 컨디셔너를 섞어서 PCB에 잘 바른 후 전용 오븐에 넣고 80℃에서 10분간 굽는다.

③ PCB에 포토 마스크를 잘 맞춘 후 자외선 노광기에 넣고 30초 정도 노광을 한다.

④ PCB를 준비된 미지근한 현상액에 잠시 담근 후 부드러운 붓으로 붓질을 하여 패드 부분의 페인트를 제거한 후에 건져서 오븐에 넣고 160℃에서 30분간 구우면 [그림 1-122]와 같은 솔더 마스크 인쇄가 완성된 PCB가 제작된다.

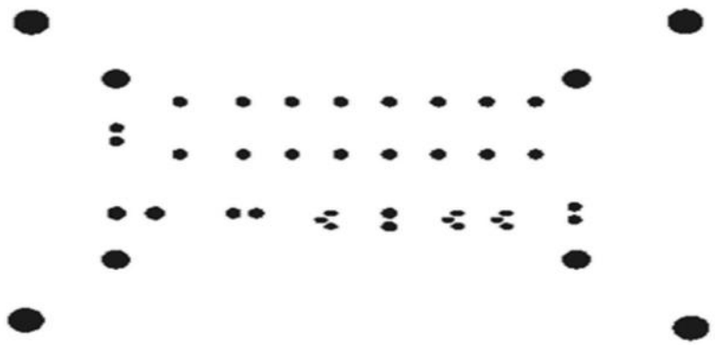


그림 1-121 포토 마스크 필름

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

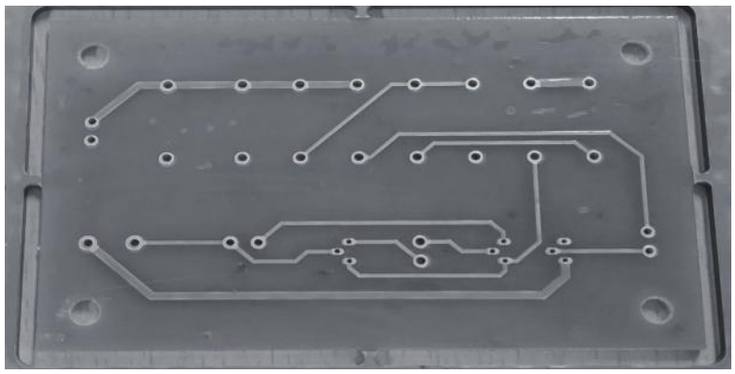


그림 1-122 솔더 마스크가 완료된 PCB

나) 실크 스크린(Silk Screen)

부품의 심볼, 회로 기호, 문자 등을 인쇄하는 공정으로 다음과 같은 순서로 작업을 한다.

① 부품 심볼, 회로 기호, 문자 등이 포함된 실크 데이터를 [그림 1-123]과 같이 Negative 방식의 포토 마스크 필름으로 출력한다.

② 마킹용 페인트와 컨디셔너를 섞어서 PCB에 잘 바른 후 전용 오븐에 넣고 80℃에서 10분간 굽는다.

③ [그림 1-122]의 솔더 마스크가 완료된 PCB에 포토 마스크 필름을 잘 맞춘 후 자외선 노광기에 넣고 2분 정도 노광을 한다.

④ PCB를 준비된 미지근한 현상액에 잠시 담근 후 부드러운 붓으로 붓질을 하여 불필요한 부분의 페인트를 제거한 후에 건져서 오븐에 넣고 160℃에서 30분 정도 굽는다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

5) LED 순차 점멸 회로 PCB 제작 완료

[그림 1-124]는 앞에서 제시하였던 [그림 1-111]과 동일한 실크 인쇄 및 PCB 제작 완료된 기판으로 부품 판독법에 의해 선택된 부품을 준비하여 납땜한 후 동작실험을 하면 된다.

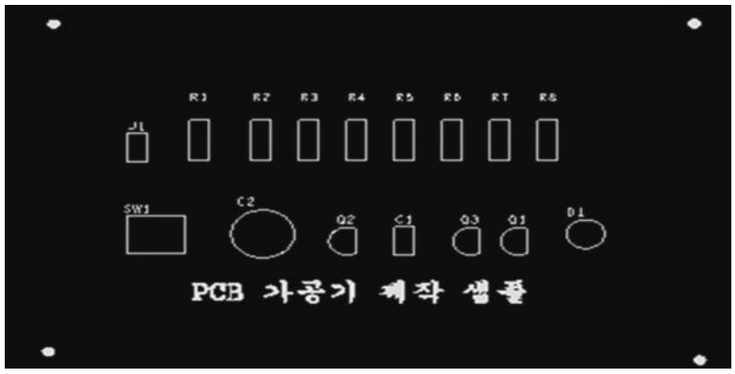


그림 1-123 Negative 방식의 포토 마스크 필름

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

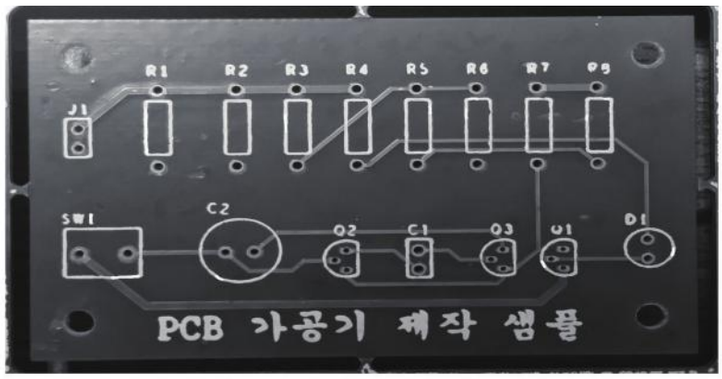


그림 1-124 제작이 완료된 PCB

측정 및 요구사항

1. Bit Oscillator 회로의 PCB 가공 및 제작 실습

1장의 3. PCB 디자인(패턴 설계) 실습 과제에 대하여 PCB를 가공하고 부품을 삽입한 후 제작 및 측정 실습을 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가. PCB 가공

[그림 1-125]의 Bit Oscillator 회로에 대한 PCB 패턴 설계 도면인 [그림 1-126]을 참고하여 PCB 가공기를 이용하여 가공한다. 만약 교육 훈련 현장에 가공기를 보유하고 있지 않다면 만능 기판에 제작하여 실습한다.

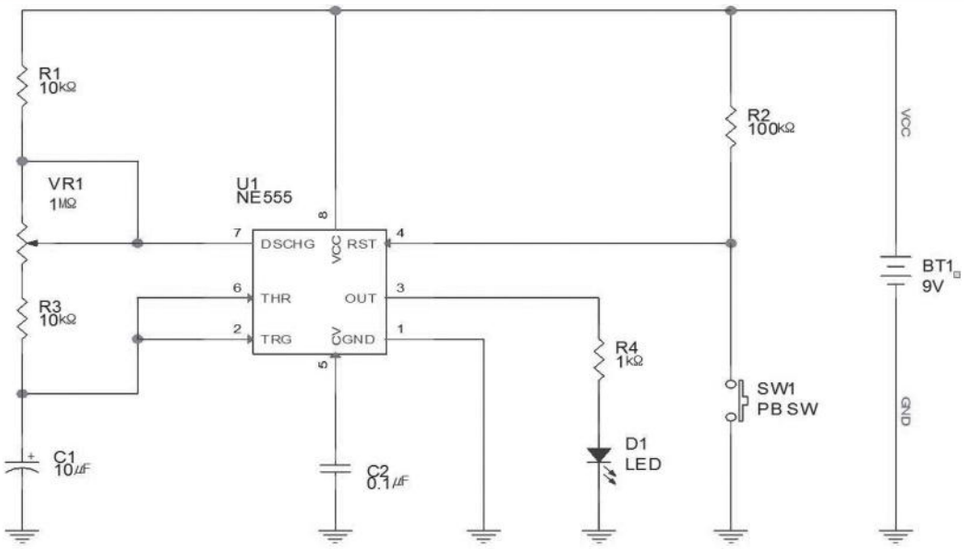


그림 1-125 Bit Oscillator 회로도

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

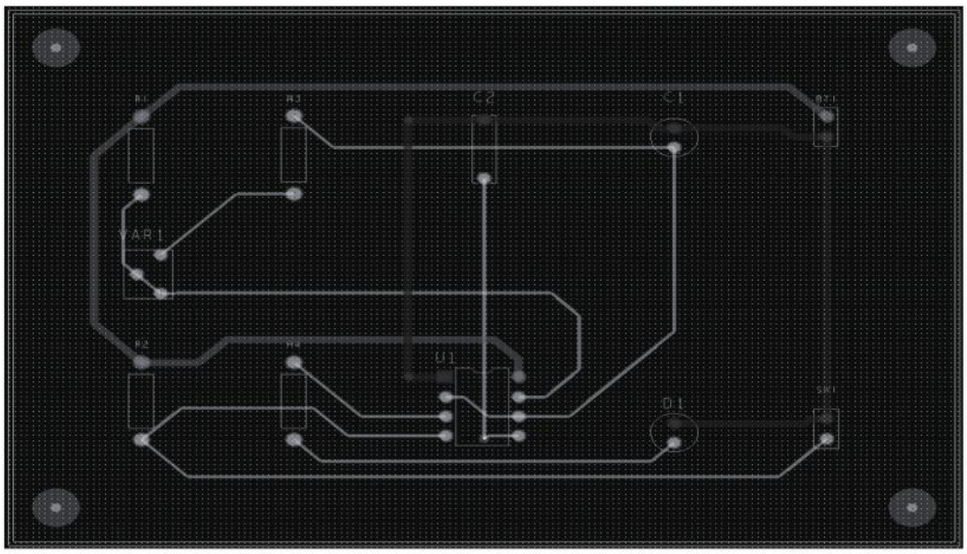


그림 1-126 Bit Oscillator PCB 패턴

1) PCB 가공 기준

- 양면 기판으로 가공한다.
- 기판 사이즈는 100×100㎜로 한다.
- 1장의 3. PCB 설계에서 실습한 Gerber 파일을 이용한다.
- 양면 기판 Paste 도금 방식을 적용하여 가공한다.
- PCB 가공 기준을 토대로 가공한다.

2) PCB 가공 준비

- PCB 가공기 및 부속품을 준비한다.
- 컴퓨터에서 각 레이어 별로 작성된 Gerber 파일을 불러온다.
- 불러온 Gerber 파일을 PCB 가공기가 인식할 수 있는 형태로 변환하기 위해 위 [그림 1-114]의 가)와 같이 CAM 변환 작업준비를 한다.
- 양면 PCB를 설계하므로 TOP 패턴, BOTTOM 패턴, PCB 외곽선, NC 드릴 정보만 불러온다.
- 그 이외의 것은 위에서 설명한 내용을 토대로 작업을 한다.

3) PCB 가공 전 작업 상태를 확인

- Import 완료 후 가공기 CAM에 삽입된 모양을 담당교사(수)에게 확인 받는다.
- Insulate 과정을 거친 후의 PCB 모양을 담당교사(수)에게 확인 받는다.

4) PCB 가공

- PCB 가공 작업 순서를 담당 교사(수)로부터 설명을 듣는다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 가공기 및 부속품은 각종 기계장치와 인체에 유해를 줄 수 있는 화학 약품 등으로 구비되어 있기 때문에 안전에 주의한다.
- 양면 가공의 PCB 패턴 가공에 대한 내용을 참고하여 작업한다.
- 가공이 완료된 PCB를 담당 교사(수)에 제출하고 확인 받는다.

5) 스루홀 도금
- 홀 가공 후 드릴링 된 홀 내부를 전기적으로 전도성이 있는 금속(동)으로 도금을 하기 위해 위에서 설명한 Paste 방식 스루홀 도금 작업을 한다.
- 페스트, 진공 흡입 시스템, 필름 접착지, 오븐 등을 이용하므로 화학 약품 취급 주의 및 열에 의한 화상에 주의한다.
- 스루홀 도금이 완료된 PCB를 담당 교사(수)에게 확인 받는다.

6) 솔더 마스킹 및 실크 스크린 작업
- CAM 소프트웨어를 이용하여 패드만 있는 포토 마스크 필름을 출력하는 등 위에서 설명한 내용을 토대로 작업을 한다.
- 솔더 마스크가 완료된 PCB를 담당 교사(수)에게 확인 받는다.
- 실크 스크린 작업을 수행하고 오븐에 넣고 160℃에서 30분 정도 굽는다 .

7) 제작 완료된 PCB 납땜 및 측정 작업
- 완료된 PCB를 담당 교사(수)에게 확인 받는다.
- 회로도에 명시된 다음과 같은 목록의 부품을 준비한다.
  - IC(NE555), LED(5ø), 전해 커패시터(10㎌), 마일러 커패시터(0.1㎌), 푸시 버튼 스위치(2P), 저항(1㎏, 10㎏, 100㎏), 가변저항(1㎆), 실납 등
- 완료된 PCB에 회로도 및 패턴도를 참고하여 부품을 삽입하고 납땜 작업을 한다.
- 다음과 같은 수공구 및 측정 장비를 준비한다.
  - 인두기, 니퍼 등 수공구, 회로 시험기, 오실로스코프, 직류전원공급기 등
- 푸시 버튼 스위치를 눌렀을 때 LED 동작을 확인한다.
- 오실로스코프로 NE555 4번 핀을 스위치를 눌렀을 때와 누르지 않을 때를 각각 측정하여 기록한다.

8) 종합 실습 보고서 작성 제출
- 종합적으로 위에서 요구한 내역 등을 작성하여 담당교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter

02

전원회로 응용 및 활용회로

1. 정류회로 특성 실험
1) 직류 전원회로 일반
2) 정류회로의 종류
▷ 측정 및 요구 사항

2. 평활회로 특성 실험
1) 평활회로 개요
2) 평활회로의 종류
▷ 측정 및 요구 사항

3. 정전압 전원회로 특성 실험
1) 정전압 안정화회로 개요
2) 직류 안정화 전원회로
▷ 측정 및 요구 사항

4. 스위칭 방식 레귤레이터를 이용한 정전압회로
1) 스위칭 방식 정전압회로
▷ 측정 및 요구 사항

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

OPEN 공공누리 출처표시 상업용금지 변경금지 공공저작물 자유이용허락

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 02

1

ELECTRONIC CIRCUIT

• 정류회로 특성 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	1. 정류회로 특성 실험			
학/습/목표	1. 정류회로의 종류별 특징과 구성 원리에 대하여 설명할 수 있다. 2. 정류회로에서 다이오드의 역할에 대하여 설명할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 등 공구 사용 시 안전에 유의하여 작업 한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

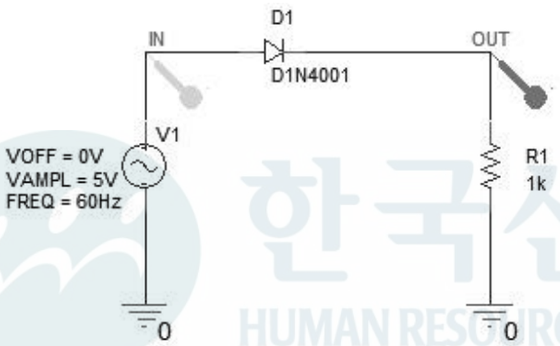


그림 2-1 반파 정류회로

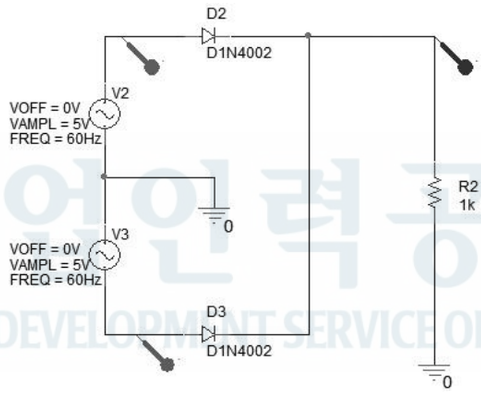


그림 2-2 전파 정류회로

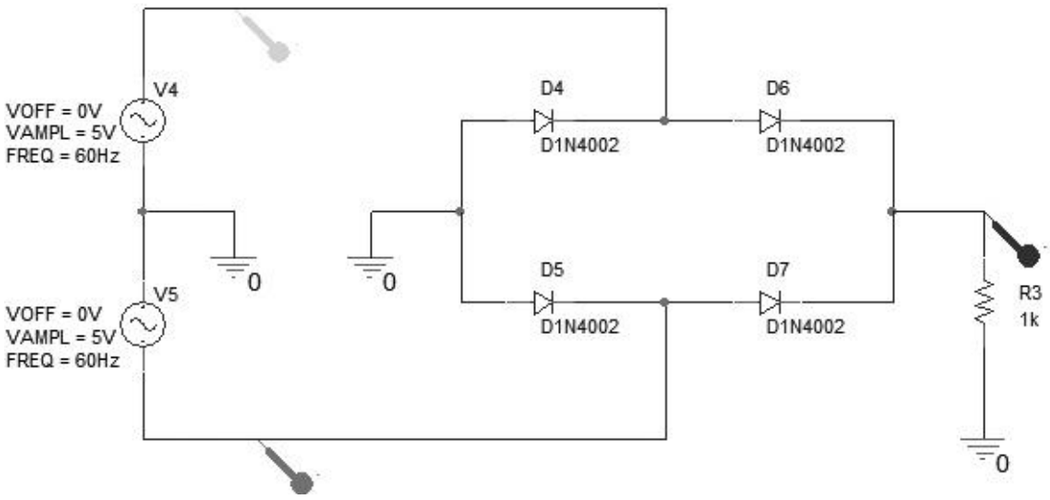


그림 2-3 브리지 정류회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

1 정류회로 특성 실험

1. 직류 전원회로 일반

직류 전원장치의 구성은 일반적으로 [그림 2-4]와 같이 구성하여 제작하여 활용하고 있으며, 부분별 특징은 다음과 같다.

본 단원에서는 특성 실험을 해보고 제작 실험을 통해 전원회로를 이해하고자 하기 때문에 변압기 회로는 생략하고 직류 전압원을 인가하여 실험과 제작할 수 있도록 하였다.

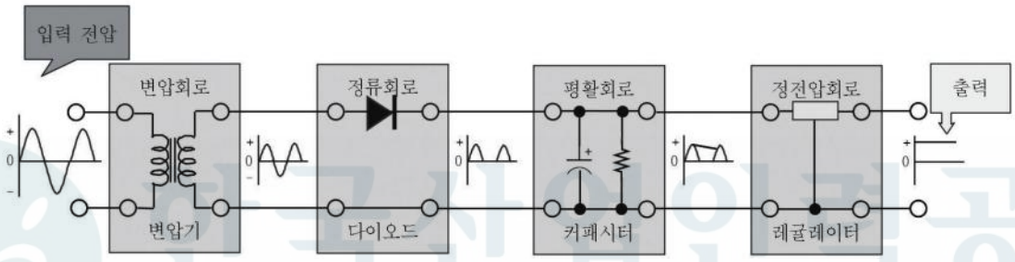


그림 2-4 직류 전원장치 구성

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가. 정류회로

(+), (−) 전압으로 바뀌면서 변하는 교류 전압을 (+) 또는 (−)의 한쪽 방향으로 전압을 흐르게하는 직류(맥류)를 만드는 회로이다

나. 평활 회로

정류기의 출력은 맥동하는 직류 전압으로 직류와 교류가 포함되어 있는 맥류전압이다. 맥류에 남아있는 교류 전압을 제거하여 평활한(smooth) 직류 성분만을 얻는 회로이다.

다. 정전압 안정화회로

평활회로를 거친 직류 전압은 부하 조건이나 입력 교류 전압의 전압 변동에 따라 출력 전압이 함께 변하므로 불안정한 전원이다. 외부 조건(부하 조건과 입력 전원의 변동)에 관계 없이 항상 일정한 출력 전압을 유지하지 않으면 시스템 동작이 불안정하여 오동작의 원인이 된다. 그러므로 외부 조건의 변동에 대하여 출력 전압의 변동을 제거하는 회로가 정전압 안정화 회로이다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2. 정류회로의 종류

교류 전압을 직류 전압으로 변화시키는 정류회로의 핵심 소자인 다이오드의 구성에 따라서 반파 정류회로, 전파 정류회로, 브리지 정류회로가 있다.

가. 반파 정류 회로

[그림 2-1]와 같이 구성된 회로이며, 다이오드에 순방향 전압이 흐르면 회로가 도통(ON)되어 전류가 흐르고, 역방향 전압이 흐르면 다이오드가 차단(OFF)되어 전류가 흐르지 못하여 교류의 한(반)쪽 만을 통과시키는 회로이다.

1) 반파 정류회로의 특징

- 정류회로 중 가장 간단하게 구성할 수 있다.
- 전파 정류회로보다 효율이 반으로 떨어진다.
- 스위칭 모드 전원
- 회로처럼 주파수가 높은 경우의 회로에 사용한다.

2) 반파 정류회로의 출력 전압

- 첨두값(V_{peak})은 $V_{in} \times \sqrt{2}$이다.
- 평균값(V_{dc})은 $V_{in} \times \frac{1}{\pi}$ 이다.
- 실용적인 다이오드 모델을 사용할 경우 0.7[V]의 순반향 전압 강하(V_F)를 고려해야 한다.
- 최대 역전압(peak inverse voltage, PIV)은 다이오드가 역방향 바이어스 되었을 때 입력의 부(−)의 반주기 첨두값에서 발생한다.
- 다이오드는 반복되는 최대 역전압을 견딜 수 있어야 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

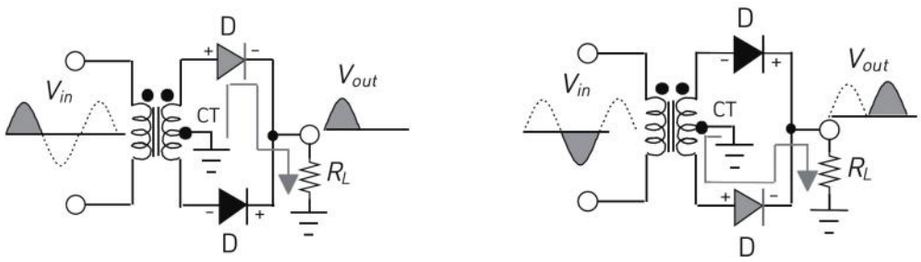
나. 전파 정류회로

[그림 2-2]와 같이 구성된 회로이며, 트랜스포머(변압기)에 인가된 교류의 양쪽 전압을 모두 한쪽 방향으로 흐르게 하는 정류회로이다. 전파 정류는 입력의 반주기마다 2배가 되어 맥동하는 전압을 출력하는 중간 탭 전파 정류회로와 브리지 정류회로가 있다.

1) 전파 정류회로의 동작

트랜스포머(변압기)를 연결 했다고 가정했을 때 전파 정류회로의 동작은 [그림 2-5]와 같이 동작한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(a) 정(+) 반주기 동안 D_1은 순방향 바이어스, D_2는 역방향 바이어스

(b) 부(−) 반주기 동안 D_2은 순방향 바이어스, D_1는 역방향 바이어스

그림 2-5 중간 탭 전파 정류회로의 동작

2) 중간 탭 전파 정류회로의 출력 전압

- 트랜스포머(변압기)의 권선비가 1인 경우 1차 입력 전압이 2차 권선의 중간 탭에 의해 양분되어 첨두값의 반이 된다
- 출력 전압을 입력 전압과 같게 하려면 권선비가 2인 승압기를 사용한다.
- 출력 전압은 권선비에 관계 없이 2차 전압의 1/2이 된다.
- 각 다이오드가 견뎌야 하는 최대 역 전압은 2차 전압의 첨두값이다.

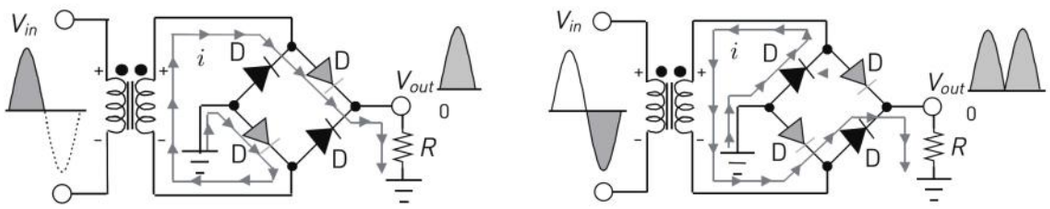
다. 브리지 정류회로

[그림 2-3]과 같이 다이오드 4개를 브리지 형태로 연결한 회로이며, 가장 많이 사용하는 것으로 2개의 다이오드를 통과함으로써 순방향 전압 강하(V_F)가 2배로 된다는 단점이 있지만 가격면이나 전체 정류 효율에 있어서 가장 좋은 정류회로이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

1) 브리지 정류회로의 동작

트랜스포머(변압기)를 연결했다고 가정했을 때 브리지 정류회로의 동작은 [그림 2-6]와 같이 동작 한다.



(a) 입력의 정(+) 반주기 동안의 전류 흐름

(b) 입력의 부(−) 반주기 동안의 전류 흐름

그림 2-6 브리지 정류회로의 동작

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2) 브리지 정류회로의 출력 전압

- 첨두값(V_{peak})은 $V_{in} \times \sqrt{2}$이다.
- 다이오드의 전압 강하를 고려하면 $(V_{in} \times \sqrt{2}) - 1.4[V]$
- 평균값(V_{dc})은 $V_{in} \times \frac{2}{\pi}$ 이다.
- 최대 역전압은 이상적인 다이오드인 경우 첨두값과 같으며, 전압 강하를 고려하면 첨두값에 0.7[V]를 더해주어야 한다.

측정 및 요구사항

1. 정류회로의 실험

[그림 2-1]부터 [그림 2-3]의 다이오드의 특성을 이용한 종류별 정류회로를 시뮬레이션 프로그램을 이용하여 그리고 실험한다.

가. 반파 정류회로의 시뮬레이션 실험

[그림 2-1]의 회로를 그리고 다음의 요구사항에 따라 실험하고 그 결과를 기록한다.

1) 사용 가능한 부품을 선택하여 도면을 그린다.

- 교류에 타고 있는 직류 값이며, 과도 해석용 전압원 VSIN 라이브러리를 [그림 2-7]과 같이 값을 설정하고 시뮬레이션 한다.
- R1의 저항을 부하로 생각하고 값을 1k로 한다.
- 다이오드는 정류용 50V, 1A용 다이오드 라이브러리인 D1N4001을 선택하여 그린다.

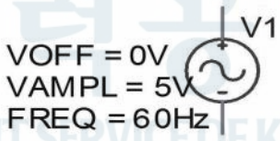


그림 2-7 VSIN

2) 시뮬레이션 환경 설정 및 측정

- 프로 파일은 half로 생성하고 [그림 2-8]과 같이 Time Domain, Run time을 0.005s, step size를 0.0001s으로 설정 창을 설정한다.
- 회로의 IN, OUT에 측정용 마커를 연결하고 실행한 결과를 그래프에 그린다.
- 결과 파형인 [그림 2-9]을 참고하여 그래프에 그린 결과와 비교해본다.
- [그림 2-10]은 [그림 2-9]의 Probe 윈도우에서 Add plot하여 입력과 출력을 구분한 결과 파형이다.
- [그림 2-11]과 같이 커패시터를 연결하였을 때 시뮬레이션 결과인 [그림 2-12]을 참고하여 그 결과를 그래프에 그린다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

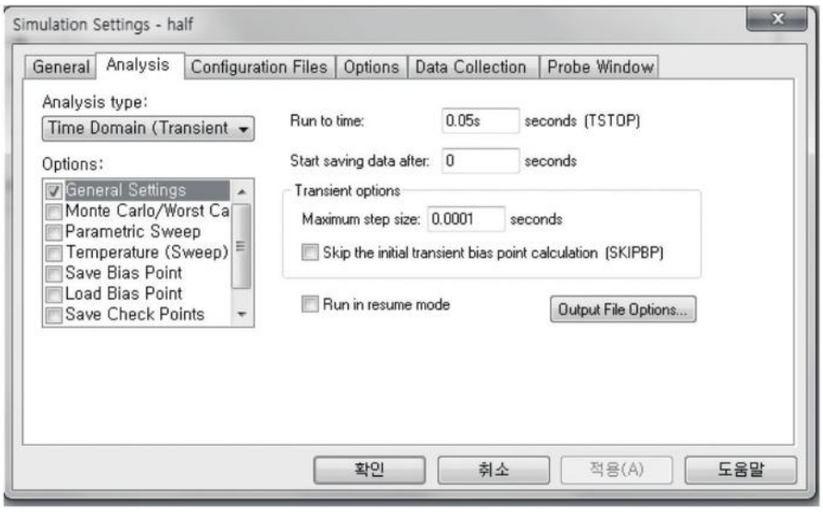


그림 2–8 시뮬레이션 설정 창

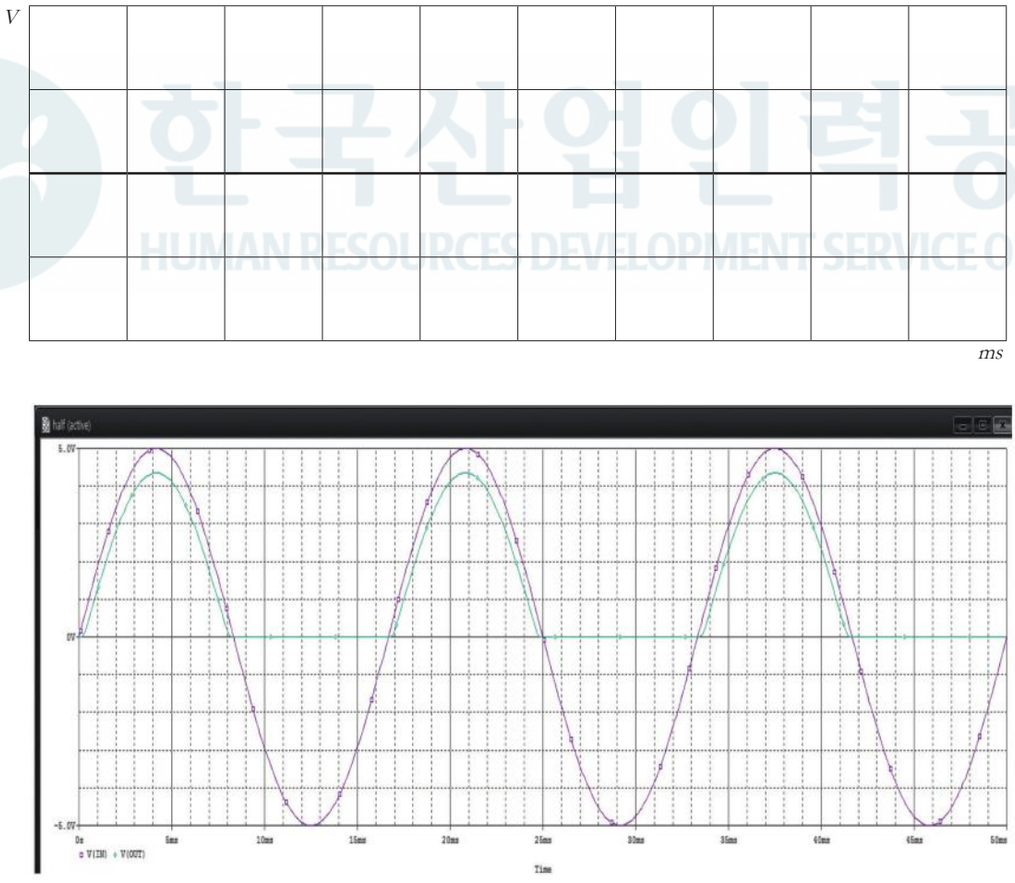


그림 2–9 반파 정류회로 입 · 출력 시뮬레이션 결과 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

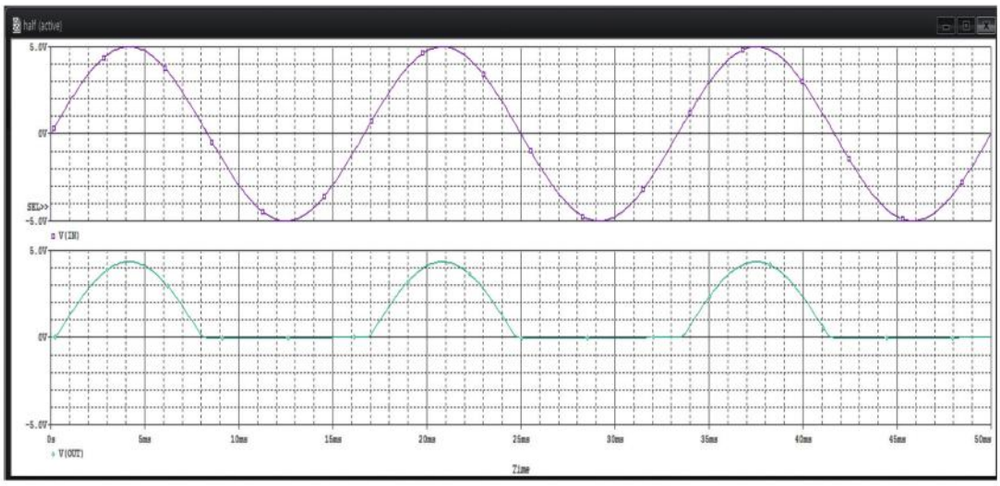


그림 2-10 반파 정류회로 시뮬레이션 Add Plot한 입력과 출력 파형

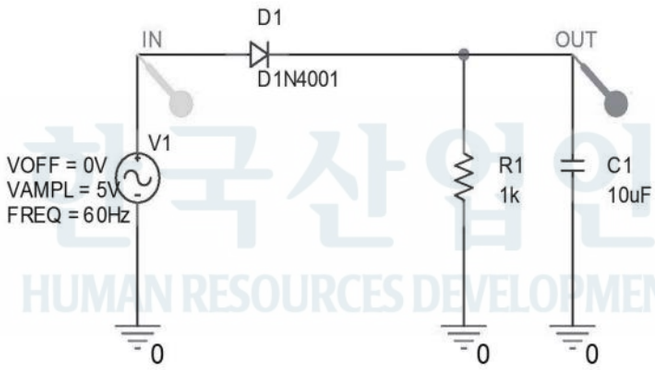


그림 2-11 반파 정류회로 출력에 커패시터 연결 회로

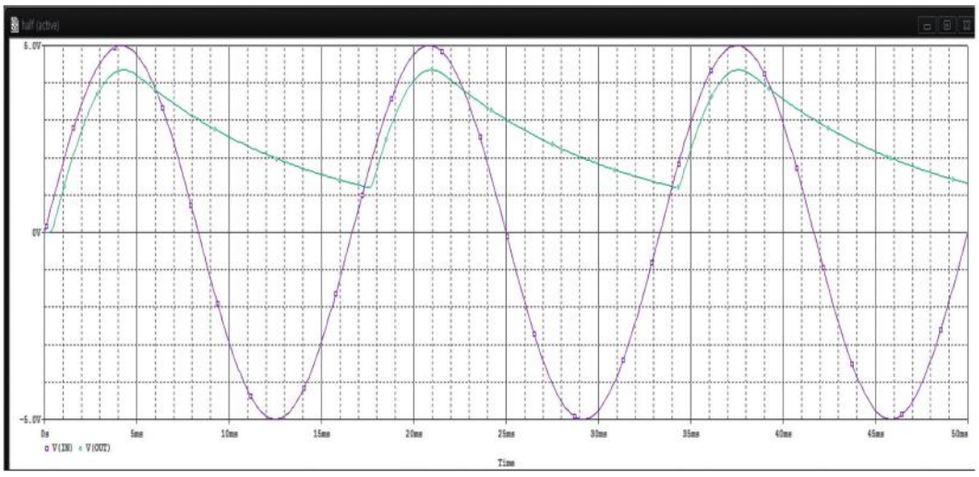
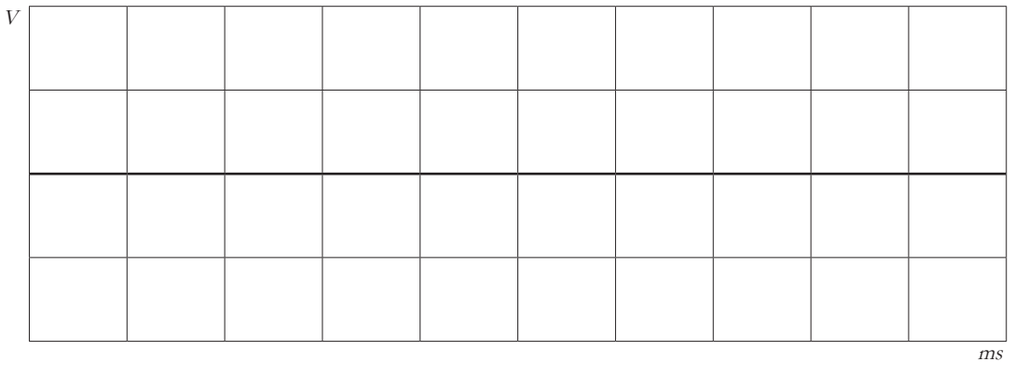


그림 2-12 출력에 커패시터 연결시 입 · 출력 시뮬레이션 결과 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



- 커패시터 용량을 100㎌, 470㎌, 1000㎌, 2200㎌으로 교체하여 각각의 출력 파형을 측정하고 교류 잡음에 대하여 관찰해본다.
- 시뮬레이션 도면 및 실험 결과 등을 작성해 담당교사(수)에게 제출한다.

나. 전파 정류회로 시뮬레이션 실험

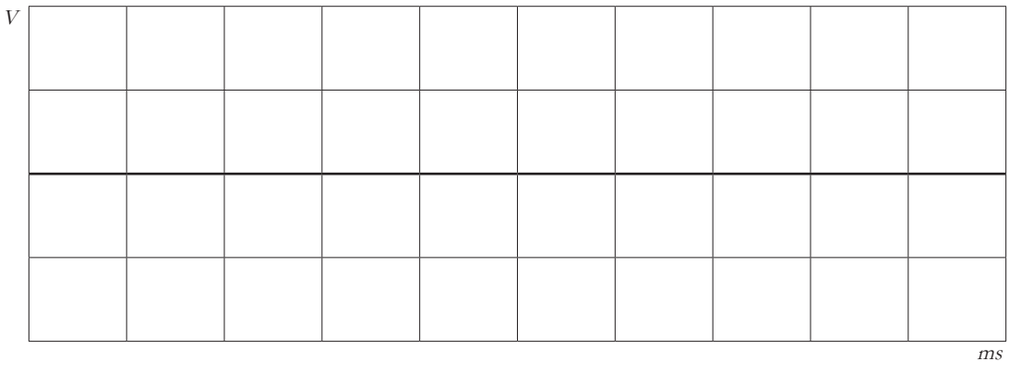
[그림 2-1]의 회로를 그리고 다음의 요구사항에 따라 실험하고 그 결과를 기록한다.

1) 사용 가능한 부품을 선택하여 도면을 그린다.
- 전압원은 VSIN을 각각 입력 한다.
- R2의 저항을 부하로 생각하고 값을 1k로 한다.
- 다이오드는 100V, 1A, 정류용인 D1N4002 라이브러리를 선택한다.

2) 시뮬레이션 환경 설정 및 측정
- 프로 파일은 full로 생성하고 [그림 2-8]과 같이 Time Domain, Run time을 0.05s, step size를 0.0001s으로 설정 창을 설정한다.
- 회로의 V2, V3 및 부하에 측정용 마커를 연결하고 실행한 결과를 그래프에 그린다.
- 시뮬레이션 실향 결과를 Probe 윈도우에서 Add plot하여 파형을 구분한 [그림 2-13]과 위에서 그린 실행 결과와 비교한다.
- [그림 2-2]회로에 용량이 100㎌인 커패시터를 연결하였을 때 시뮬레이션 결과인 [그림 2-14]을 관찰해 본다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



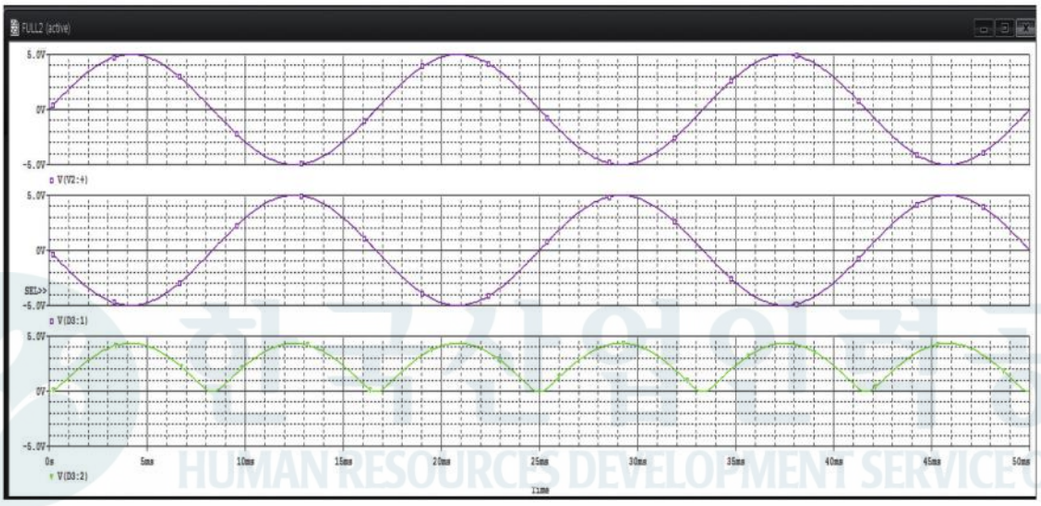


그림 2-13 전파 정류회로 시뮬레이션 결과 파형

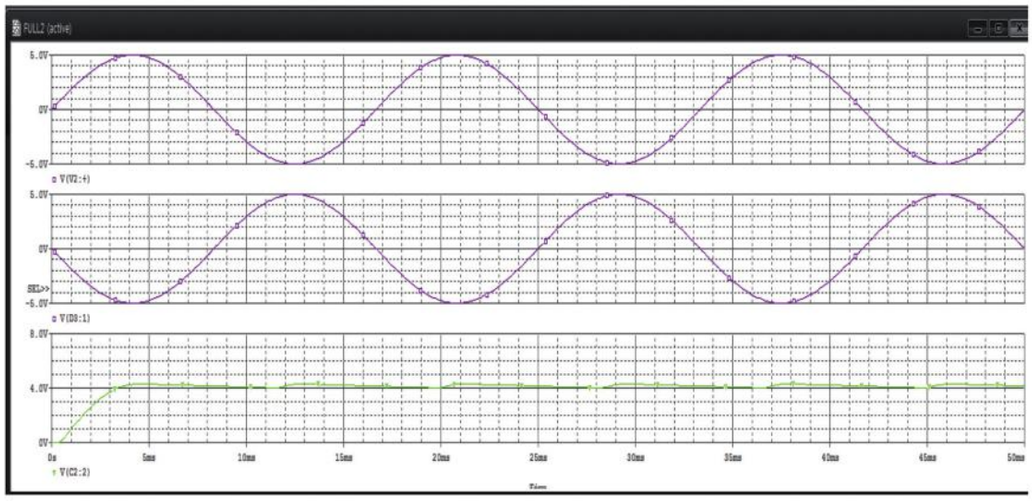


그림 2-14 전파 정류회로에 커패시터 100μF 연결했을 때 결과 파형

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

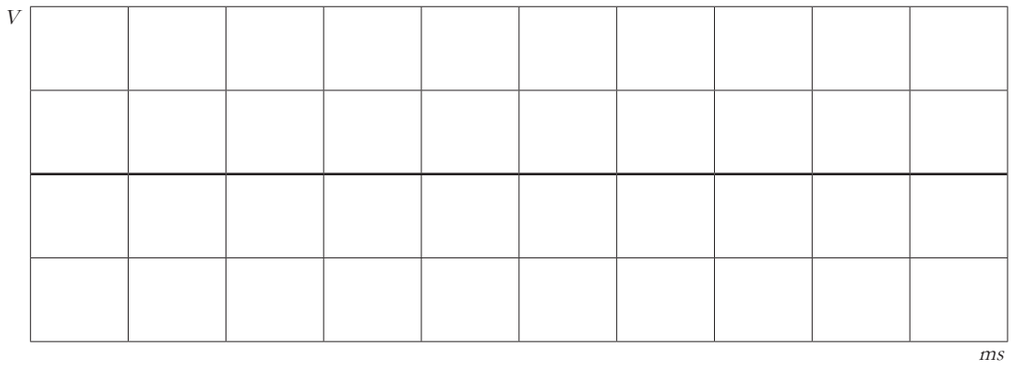
- 커패시터 용량을 10㎌, 470㎌, 1000㎌, 2200㎌으로 교체하여 각각의 출력 파형을 측정 해보고 교류 잡음에 대하여 관찰해 본다.
- 시뮬레이션 도면 및 실험 결과 등을 작성해 담당교사(수)에게 제출한다.

다. 브리지 전파 정류회로 시뮬레이션 실험

[그림 2-3]의 회로를 그리고 다음의 요구사항에 따라 실험하고 그 결과를 기록한다.

1) 사용 가능한 부품을 선택하여 도면을 그린다.
- 전압원은 VSIN을 각각 입력 한다.
- R3의 저항을 부하로 생각하고 값을 1k로 한다.
- 다이오드는 100V, 1A, 정류용인 D1N4002 라이브러리를 선택한다.

2) 시뮬레이션 환경 설정 및 측정
- 프로 파일은 bridge로 생성하고 [그림 2-8]과 같이 Time Domain, Run time을 0.05s, step size를 0.0001s으로 설정 창을 설정한다.
- 회로의 V1, V2 및 부하에 측정용 마커를 연결하고 시뮬레이션 결과를 그래프에 그린다.
- Probe 윈도우 창에서 Add plot하여 출력을 구분한 [그림 2-15]의 파형을 참고하여 위에서 그린 시뮬레이션 결과와 비교 해본다.
- [그림 2-3]회로에 용량이 100㎌인 커패시터를 연결하였을 때 Add Plot한 시뮬레이션 결과인 [그림 2-16]을 참고하여 시뮬레이션을 한 후 그 결과를 그래프에 그린다.
- 커패시터 100㎌를 연결하지 않을 때와 연결 하였을 때 부하에 출력되는 교류 잡음을 관찰 해본다.
- 커패시터 용량을 10㎌, 470㎌, 1000㎌, 2200㎌으로 교체하여 각각의 출력 파형을 측정 해보고 교류 잡음에 대하여 관찰 해본다.
- 시뮬레이션 도면 및 실험 결과 등을 작성해 담당교사(수)에게 제출한다.



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

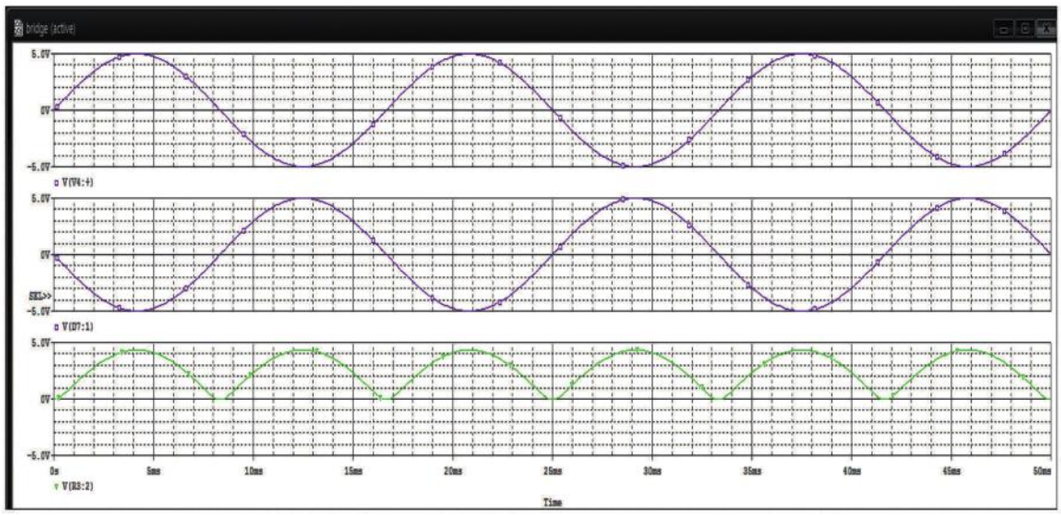


그림 2-15 브리지 전파 정류회로 시뮬레이션 결과 파형

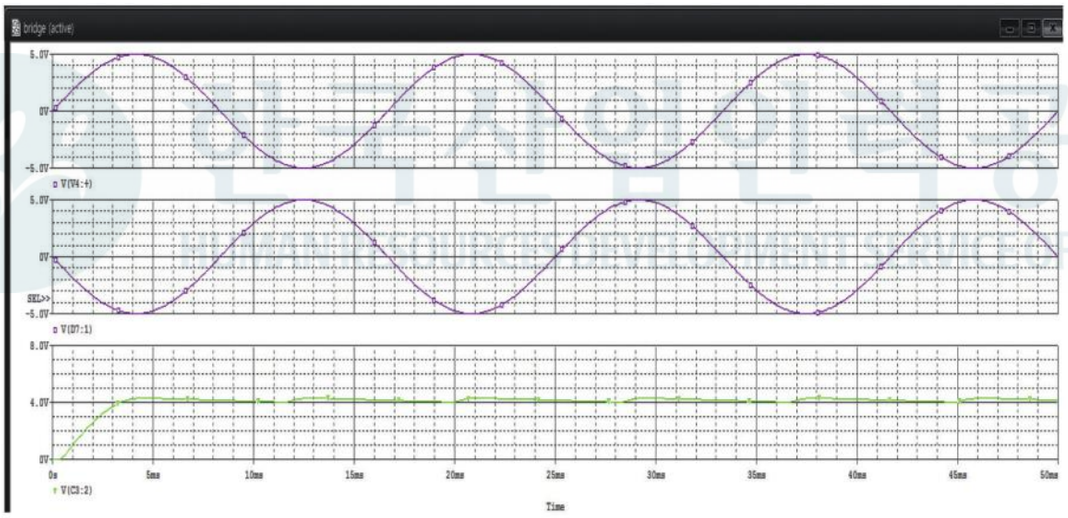


그림 2-16 브리지 정류회로에 100㎌ 커패시터 연결했를 때 결과 파형

4) 정류회로 시뮬레이션 결과에 따른 비교

- 반파, 전파, 브리지 정류회로의 각각의 시뮬레이션 결과에 따라 부하에 출력 되는 파형을 비교하고 주요 특징을 작성하여 지도교사(수)에게 제출한다.
- 정류회로 출력에 커패시터를 연결할 경우와 연결하지 않았을 경우의 결과를 비교하고 작성하여 지도교사(수)에게 제출한다.
- 커패시터의 용량값이 작은 값에서 큰 값으로 변할 때 부하에 출력 되는 파형을 관찰하고 교류 잡음에 대하여 작성하고 지도교사(수)에게 제출한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 02

2

ELECTRONIC CIRCUIT

• 평활회로 특성 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	2. 평활회로 특성 실험			
학/습/목표	1. 평활 회로에 사용되는 L, C의 기능을 설명할 수 있다. 2. 필터 역할을 이해하고 종류별 특성을 설명할 수 있다. 3. 전자 회로에서 리플 잡음의 영향을 성명할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 직류 전원장치 • 함수발생기 • 오실로스코프 • DVM	다이오드 코일 커패시터 저항 저항	1N4001 1mH 470μF 100Ω 1kΩ	4 2 2 1 1	• 부품의 극성에 유의한다. • 입력 전압 인가 시 +, − 극성에 주의하여 인가한다. • 측정 값 측정 시 직독 오차가 없도록 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

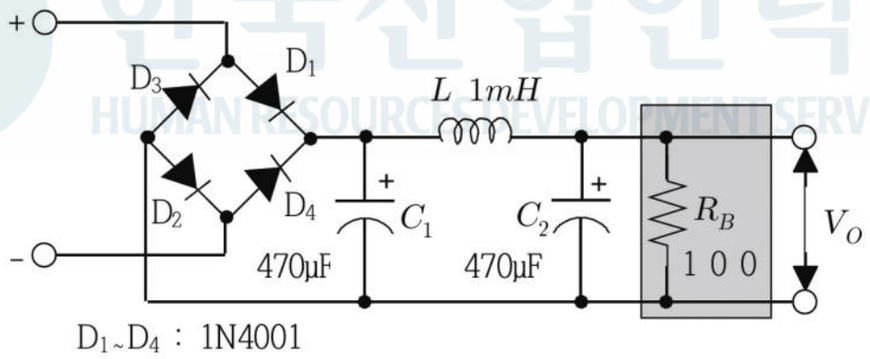


그림 2-17 LC π 형 평활회로 특성 실험 회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

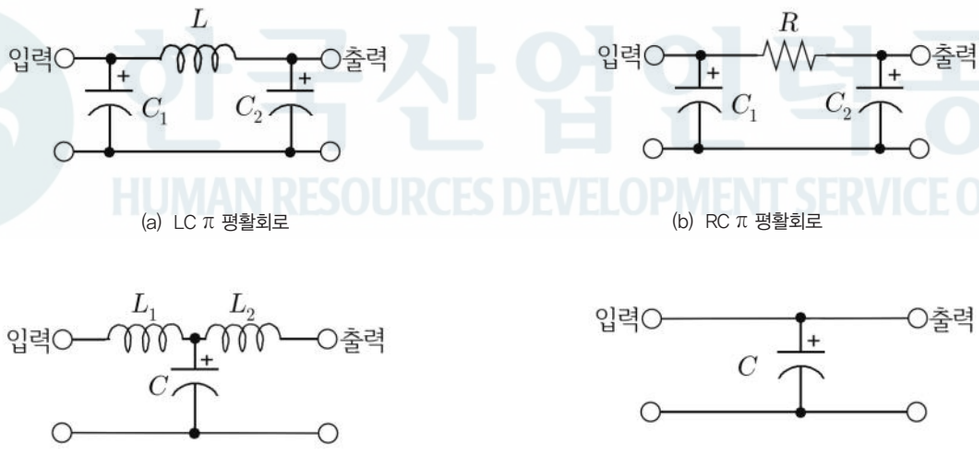
2 평활회로 특성 실험

1. 평활회로의 개요

정류회로를 통과한 맥류파는 전압 변동을 줄이기 위해 필터(여파) 되어야 한다. 여기에 R, L, C 소자의 특성을 이용하여 완전한 직류에 가깝게 만들어 주는 필터(filter)회로를 평활회로(smoothing circuit) 또는 여파기 회로라 한다.

2. 평활회로의 종류

R, L, C 소자의 특성을 이용하여 소자간 결합 형태에 따라 [그림 2-17]과 같이 분류된다.



(a) LC π 평활회로

(b) RC π 평활회로

(c) LC T 평활회로

(d) C 평활회로

그림 2-18 평활회로의 종류

가. 종류별 특징

1) LC π 평활회로

- 대부분의 평활회로에는 [그림 2-18]의 (a)와 같은 인덕터(L), 커패시터(C)가 사용된다.
- L과 C는 주파수에 따라 리액턴스 특성이 서로 반대이므로 이 특성을 이용하여 필요한 주파수를 차단하거나 통과시키는 필터회로를 구성할 수 있다.
- 고주파 회로 분야에서 많이 활용되며, 주파수 선택성이 예민하다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2) RC 평활회로

- [그림 2-18]의 (b)와 같은 저항(R), 커패시터(C)가 사용된다.
- 쵸크 코일 대신 저항을 사용한 회로로서 비용이 저렴하다.
- 저항에서의 전압 강하로 출력 단자 전압이 낮아지는 단점이 있다.

3) LC T 평활회로

[그림 2-18]의 (c)와 같은 회로로서 회로와 비슷한 특징이다.

4) C 평활회로

- [그림 2-18]의 (d)와 같은 회로로 현재 일반적으로 많이 사용되고 있는 평활회로이다.
- 저항이나 쵸크 코일의 도움을 받지 못하지만 충분히 큰 용량의 전해 커패시터를 사용하여 리플을 제거할 수 있는 회로이다.

나. 리플 잡음

교류 전원을 입력 전원으로 사용할 경우 평활회로를 거쳐 교류 성분을 제거한다고 해도 건전지와 같은 완벽한 직류 전원을 얻기는 불가능하다. 이렇게 평활회로를 거친 직류 전원에 남아 있는 교류 성분을 리플 잡음이라 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

1) 전압 변동률

- 전압 변동률 $VR = \dfrac{V_O - V_L}{V_L} \times 100[\%]$

  (V_O : 무신호시의 출력 전압, V_L : 부하 운전시의 출력 전압)

2) 리플 잡음

- 전원회로 설계에서 리플 잡음을 적게 만드는 것이 중요하다.
- 리플 함유율 $r = \dfrac{V_{ac}}{V_{dc}} \times 100[\%]$

  (V_{ac} : 직류 속에 포함된 교류의 실효값, V_{dc}: 평균 직류 출력 전압)
- 커패시터의 충전과 방전으로 인한 출력 전압의 변동을 리플 전압(V_r)이라 한다.
- 맥동률(ripple factor)은 필터의 효율을 나타내며 $r = \dfrac{V_r}{V_{dc}}$이다.

3) 스위칭 잡음

- 전위칭 모드 전원회로(SMPS)에서 발생하는 리플 잡음이다.
- 스위칭 방식의 전원회로는 수십[㎑]에서 수백[㎑]의 스위칭 주파수를 사용함으로써 수백[㎑]에서 수십[㎒] 대역의 고주파 잡음이 발생한다.
- 스위칭 잡음은 정밀 계측기기의 회로 성능에 심각한 영향을 주기 때문에 잡음을 제거해야 한다.
- 스위칭 잡음 고조파는 전자파를 발생시켜 주변의 다른 전자제품 등에 영향을 줄 수 있다. 이하로 규제하는 국제 및 국내 규격에 맞도록 전원회로를 설계해야 한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

바. 평활회로와 블리더 저항

[그림 2-17]에서와 같이 LC π형 평활회로의 부하에 앞서서 병렬로 접속한 저항 R_B를 블리더 저항이라고 하며, 그 역할은 다음과 같다.

- 블리더 저항 $R_B \approx = 5R_L$정도로 잡아 전압 변동률 향상과 전력 낭비가 없도록 한다.
- 전원회로에 블리더 저항이 없이 갑자기 스위치가 OFF되었을 때 대용량 커패시터에 충전되었던 전하는 방전 통로가 없어 그대로 충전 상태에 머물러 있게 된다.
- 커패시터 내의 잔류 전하는 제작 과정 및 수리 과정에서 불의의 감전 쇼크를 유발하게 된다.

측정 및 요구사항

1. LC π형 평활회로의 제작 실험

[그림 2-17]의 LC π형 평활회로를 브레드 보드에 제작한 후 다음 사항에 따라 실험하고 그 결과를 기록한다.

가. 제작 도구 및 측정 장비를 준비한다.

- 부품을 준비한다.
- 브레드 보드 및 조립용 수공구를 준비한다.
- 직류 전원장치, 함수 발생기, 오실로스코프 등을 준비한다.

나. 브레드 보드에 회로를 조립한다.

- [그림 2-17]의 LC π형 평활회로를 브레드 보드에 조립한다.
- 평활회로 부분을 [그림 2-18]의 종류별로 변경하여 조립할 수 있도록 조립 영역을 여유롭게 배치하여 조립한다.
- 부품 및 전원 극성 등에 주의하여 조립한다.

다. 평활회로 종류별 전압 측정

- 직류 전원장치의 +, − 전압을 12V에 맞춘다.
- 조립된 회로의 +, − 단자에 전원을 인가한다.
- [그림 2-17]의 LC π형 평활회로의 출력 전압을 DVM으로 측정하고 그 결과를 기록한다.
- 평활회로 부분을 LC π형으로 변경한 후 출력 전압을 DVM으로 측정하고 그 결과를 기록한다.
- 평활회로 부분을 LC π형으로 변경한 후 출력 전압을 DVM으로 측정하고 그 결과를 기록한다.
- 평활회로 부분을 C형으로 변경한 후 출력 전압을 DVM으로 측정하고 그 결과를 기록한다.
- 블리더 저항(R_B)을 제거한 후 출력 전압을 측정한다.
- 평활회로별로 측정한 전압 값을 비교하여 작성하고, 주요 특징 등을 작성하여 담당교사(수)에게 제출한다.

라. 평활회로 종류별 파형 측정

- 함수발생기의 신호를 정현파 60㎐, 5Vp-p 발생시킨다.

한국산업인력공단
HUMAN RESOURCES INSTITUTE DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 조립된 회로의 +, − 단자에 함수발생기 60Hz, 5Vp-p 신호를 인가한다.
- [그림 2-17]의 *LC* π형 평활회로의 출력을 오실로스코프를 이용하여 파형을 측정하고 파형 모양, 전압 등의 결과를 기록한다.
- 평활회로 부분을 *RC* π형으로 변경한 후 출력을 오실로스코프를 이용하여 파형을 측정하고 파형 모양, 전압 등의 결과를 기록한다.
- 평활회로 부분을 *LC* π형으로 변경한 후 출력을 오실로스코프를 이용하여 파형을 측정하고 파형 모양, 전압 등의 결과를 기록한다.
- 평활회로 부분을 *C*형으로 변경한 후 출력을 오실로스코프를 이용하여 파형을 측정하고 파형 모양, 전압 등의 결과를 기록한다.
- 평활회로별로 측정한 파형 모양, 전압 값 등을 비교하여 작성하고, 주요 특징 등을 작성하여 담당교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 02

3

ELECTRONIC CIRCUIT

• 정전압 전원회로 특성 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	3. 정전압 전원회로 특성 실험			
학/습/목표	1. 정전압회로의 종류별 소자를 구분하고 특성을 설명할 수 있다. 2. 되먹임 회로를 이용한 정전압회로의 동작 원리를 설명할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 등 공구 사용시 안전에 유의하여 작업한다. • 프로그램 사용시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

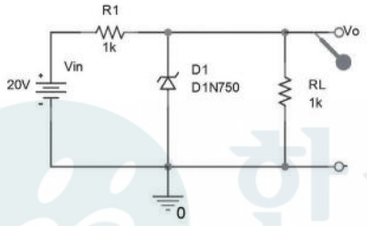


그림 2-19 병렬 제너 다이오드 정전압회로

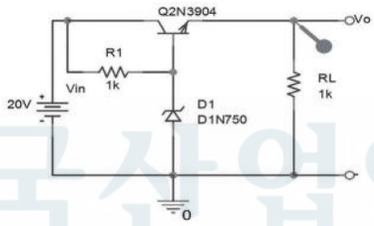


그림 2-20 직렬 제어형 정전압회로

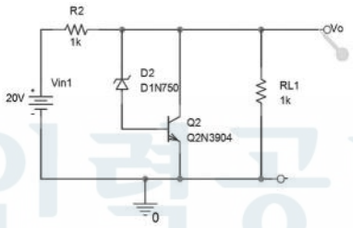


그림 2-21 병렬 제어형 정전압회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

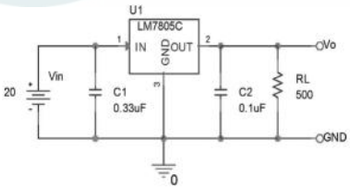


그림 2-22 3단자 (+) 전원 레귤레이터를 이용한 정전압회로

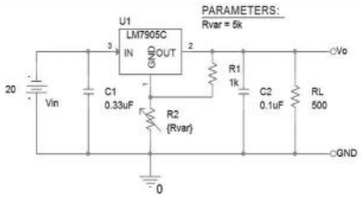


그림 2-23 3단자 (−) 전원 레귤레이터를 이용한 정전압회로

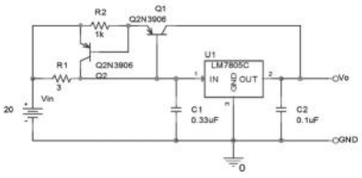


그림 2-24 3단자 전원 레귤레이터를 이용한 정전압 응용회로

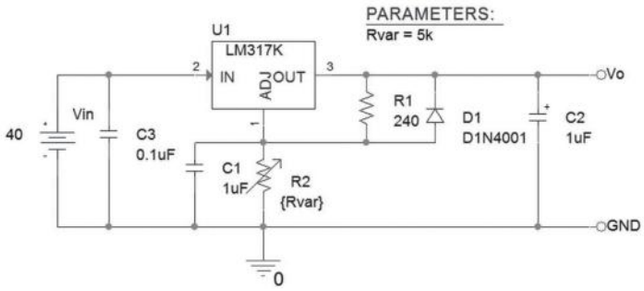


그림 2-25 가변 출력 안정화 정전압회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3 정전압 전원회로 특성 실험

1. 정전압 안정화회로의 개요

정밀한 제어 장치나 IC가 사용되는 각종 전자 회로 등에서는 [그림 2-26]과 같이 매우 안정되고 규정된 전압을 공급해야 한다.

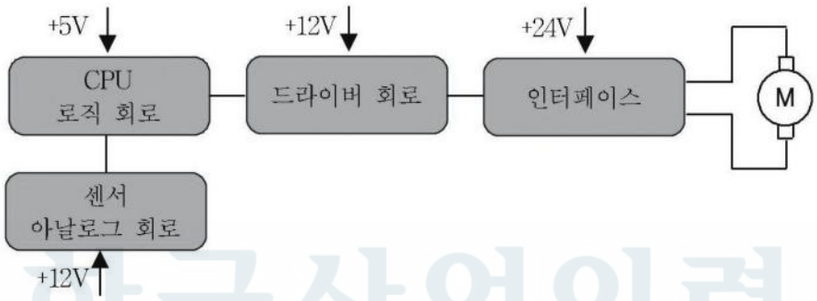


그림 2-26 각종 전원 전압의 공급

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2. 직류 안정화 전원회로

입력 전원이나 부하의 변동이 발생해도 출력전압을 일정하게 유지하도록 하는 안전화회로의 시스템 구성은 리니어(연속 제어) 방식과 스위칭(단속 제어) 방식이 있으며, 리니어 방식은 직렬형과 병렬형, 3단자 레귤레이터형으로 구별할 수 있다.

가. 제너 다이오드를 이용한 정전압회로

[그림 2-19]에서의 제너 다이오드는 제너효과를 이용하여 전류에 관계 없이 다이오드에 출력 전압을 일정하게 유지하기 위한 정전압 다이오드이며, 특징은 다음과 같다.

- 다이오드에 전압을 역방향으로 변화시키면 갑자기 역방향 전류가 흐르고, 역방향 전압을 점차 증가시켜도 다이오드에 걸리는 전압은 커지지 않고 거의 일정한 상태로 유지된다.
- 제너 다이오드 정격 이내로 제한된 출력 전압이 출력 된다.

1) 직렬 제어형 정전압회로

- [그림 2-20]과 같이 트랜지스터 Q1이 부하 저항 RL과 직렬로 연결된 정전압회로이다.
- 전원전압 V1이 변하든가 부하저항 RL이 변하게 되면 Q1에 의해서 출력전압 Vo가 일정하도록 가변 저항기 역할을 하므로 [그림 2-27]과 같이 등가회로에서 RT로 나타낼 수 있다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 트랜지스터의 B-E간 전압을 V_{BE}라 할 때 출력전압은 다음과 같다.

$$V_O = \frac{R_L}{R_L - R_T} V1$$

$$V_{BE} = V_O - V_Z$$

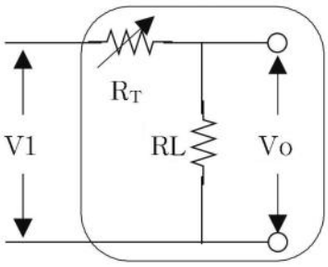


그림 2-27 등가 회로

• Vo가 증가하면 V_{BE}가 감소하고, R_T는 증가하므로 부하 저항 RL이 변하면 R_T도 변하여 출력전압 Vo는 감소한다.

2) 병렬 제어형 정전압 회로

• [그림 2-21]과 같이 Q1이 부하 저항과 병렬로 연결되어 있는 정전압 회로이다.
• 출력전압 Vo가 일정하도록 가변 저항기 역할을 하므로 등가 회로에서 RT로 나타냈을 때 [그림 2-28]과 같이 구성되고 출력전압은 다음과 같다.

$$I_1 \simeq I_C + I_L$$

$$V_{BE} = V_O - V_Z$$

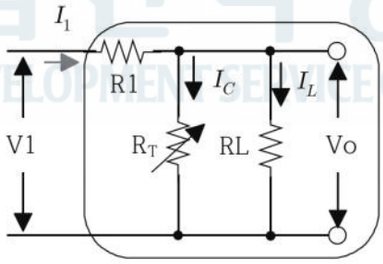


그림 2-28 등가 회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

나. 3단자 레귤레이터를 이용한 정전압회로

1) 3단자 레귤레이터 회로

• [그림 2-22]와 같은 (+) 전압용인 78XX 시리즈 레귤레이터 IC를 이용한 회로에서 7805인 경우 5V용 레귤레이터이다.
• [그림 2-23]과 같은 (−) 전압용인 79XX 시리즈 레귤레이터 IC를 이용한 회로에서 7905인 경우 −5V용 레귤레이터 이다.
• 정전압회로내의 오차, 검출, 증폭 제어에 이르는 모든 기능을 IC화하여 세 개의 단자만 연결하면 고성능의 안정화 전원회로 기능을 다하는 정전압 IC를 사용한다.
• 반드시 입력 및 출력 양단에 커패시터를 연결하여야 한다.
• 입력단 커패시터는 발진 방지용, 출력단 커패시터는 출력전압의 과도 응답에 대한 방지용이다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 커패시터를 연결할 때에는 최대한 *IC*와 가까이 연결한다.
- *Vin-Vo*만큼 전력이 열로 소모되므로 방열 대책을 마련하지 않으면 레귤레이터가 파손된다.

2) 3단자 레귤레이터 응용회로

- 3단자 레귤레이터의 정격 전류보다 많은 전류가 필요한 경우에 [그림2-24]와 같이 전류 증폭 및 전류 제한회로를 두어 과전류에 의한 과열로 부품의 파괴 및 수명 단축을 방지한다.
- 전류 증폭회로는 부하 저항이 단락되어 급격한 부하 전류가 흐르면 트랜지스터 및 3단자 레귤레이터가 과열되어 결국 부품이 파괴된다.
- 전류 제한회로는 부하저항의 단락과 같은 급격한 전류의 흐름을 제어하여 일정한 전류만 흐르게 하여 회로를 보호한다.

3) 가변 출력 단일 안정화 전원회로

- [그림 2-25]와 같은 출력전압을 가변할 수 있는 안정화 전원회로로서 LM317, LM337은 3단자 레귤레이터와 전기적 특성은 비슷하나 전압을 조절할 수 있도록 설계가 가능한 정전압용 IC이다.
- 회로에서 가변 저항을 조절하면 최저 1.25V부터 38V까지 조절이 가능하다.
- 입력전압은 출력 보다 2V이상 높은 최대 40V 까지 입력할 수 있다.
- TO-220 패키지인 LM317에 방열판을 부착하여야 한다.
- [그림 2-25]에서 출력이 1A 용량인 경우 R_1=240Ω, VR인 R_2=5㎏을 연결하면 되고, 2A 용량인 경우 R_1=270Ω, VR인 R_2=2.5㎏을 연결하면 된다.

측정 및 요구사항

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

1. 정전압 전원회로 시뮬레이션 실험

[그림 2-19]부터 [그림 2-25]의 각 종류별 정전압 회로를 시뮬레이션 프로그램을 이용하여 도면을 그리고 다음 사항에 따라 실험하고 그 결과를 기록한다.

가. 제너 다이오드 정전압회로 실험

- 다음과 같은 라이브러리를 이용하여 [그림 2-19]의 도면을 그린다.

(Place Part)	VDC, R, D1N750
(Place Ground)	0
(Place Wire)	
(Place Net Alias)	Vin, Vo 등

- 프로 파일을 dc sweep1으로 한다.
- 분석 형태인 DC Sweep 항목을 Sweep variable와 Sweep 형태를 [그림 2-29]와 같이 설정한다.
  (단, Voltage source는 도면에 표시된 전압명을 기록하여야 한다.)

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• Vo에 측정용 마커를 연결한 후 실행한 결과인 [그림 2-30]를 참고하여 측정 결과를 그래프에 기록한다.

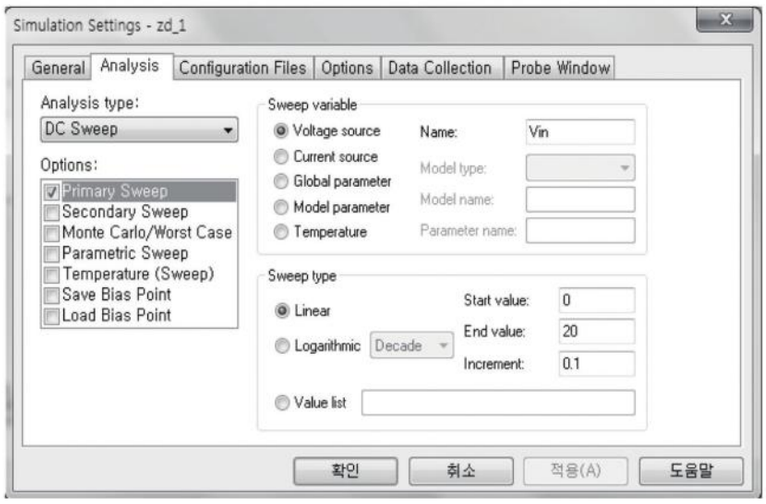


그림 2-29 시뮬레이션 설정 창

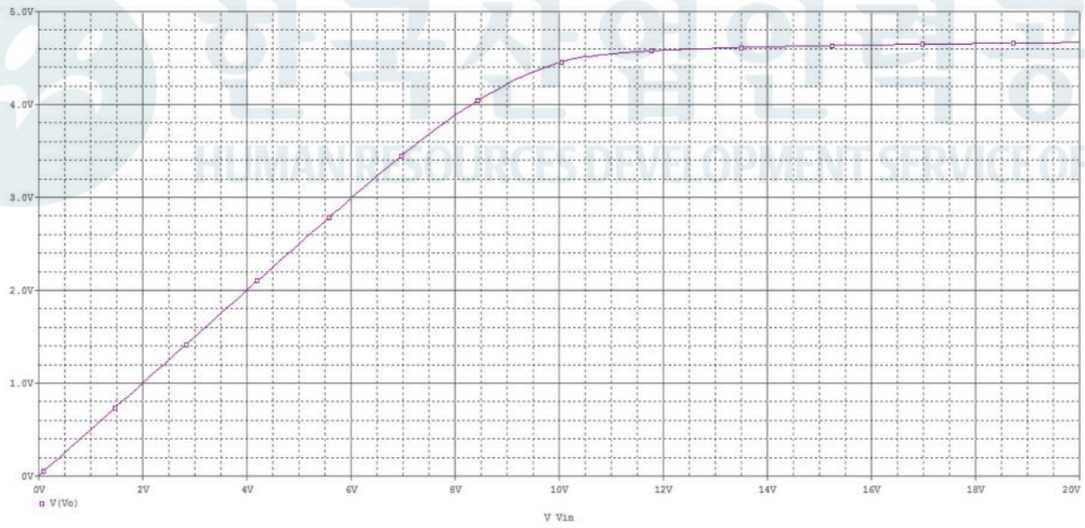


그림 2-30 병렬 제너 다이오드 정전압회로 출력 파형

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

V										
										V

- 제너 다이오드의 특성과 측정 결과를 작성하여 담당교사(수)에게 제출한다.

나. 직렬 제어형 정전압 회로 실험

- 라이브러리를 이용하여 [그림 2-20]의 직렬 제어형 정전압회로를 그린다. (Q2N3904 추가)
- 프로파일을 dc sweep2로 한다.
- 분석 형태인 DC Sweep 항목을 Sweep variable와 Sweep 형태를 [그림 2-29]와 같이 설정한다.
  (단, Voltage source는 도면에 표시된 전압명을 기록하여야 한다.)
- Vo에 측정용 마커를 연결한 후 실행한 결과인 [그림 2-31]를 참고하여 측정 결과를 그래프에 기록한다.
- 입력 전압소스를 VSRC로 변경하여 도면을 그리고 실행 결과를 측정하여 소스 전압원의 변경에 따른 결과를 비교해본다.
- (Enable Bias Voltage Display), (Enable Bias Current Display), (Enable Bias Power Display)을 이용하여 측정 해본다

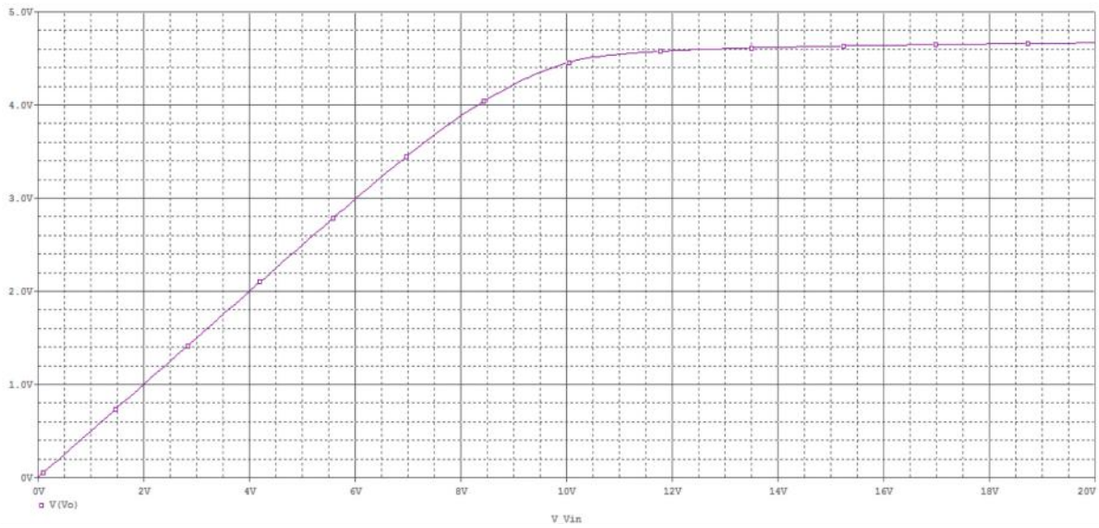
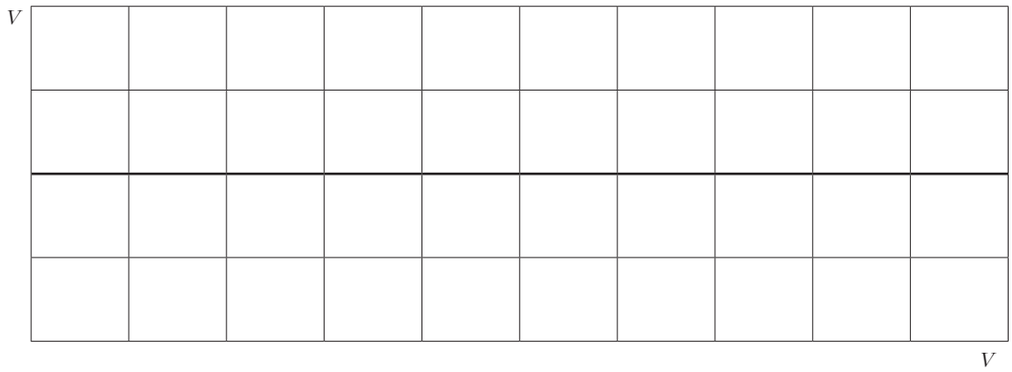


그림 2-31 직렬 제어형 정전압회로 출력 파형

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



다. 병렬 제어형 정전압회로 실험

- 라이브러리를 이용하여 [그림 2-21]의 병렬 제어형 정전압회로를 그린다.
- 위에서 제시한 직렬형 제어 정전압회로 실험과 동일하게 설정 창을 설정하고 측정한 결과를 그래프에 기록한다.
- 직렬 제어형과 비교하여 특성을 기록한다.
- 측정한 결과를 작성하여 담당교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

라. 3단자 레귤레이터를 이용한 정전압회로 실험

1) (+) 전압용 레귤레이터회로

- 라이브러리를 이용하여 [그림 2-22]의 (+) 전원 레귤레이터를 이용한 정전압회로를 그린다.
- 프로파일을 dc_7805로 설정하고 분석 형태인 Time Sweep 형태에서 Start valve을 0, End valve를 20, Increment를 0.1로 설정하고 출력을 측정한 시뮬레이션 결과인 [그림 2-32]을 참고하여 결과를 그래프에 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

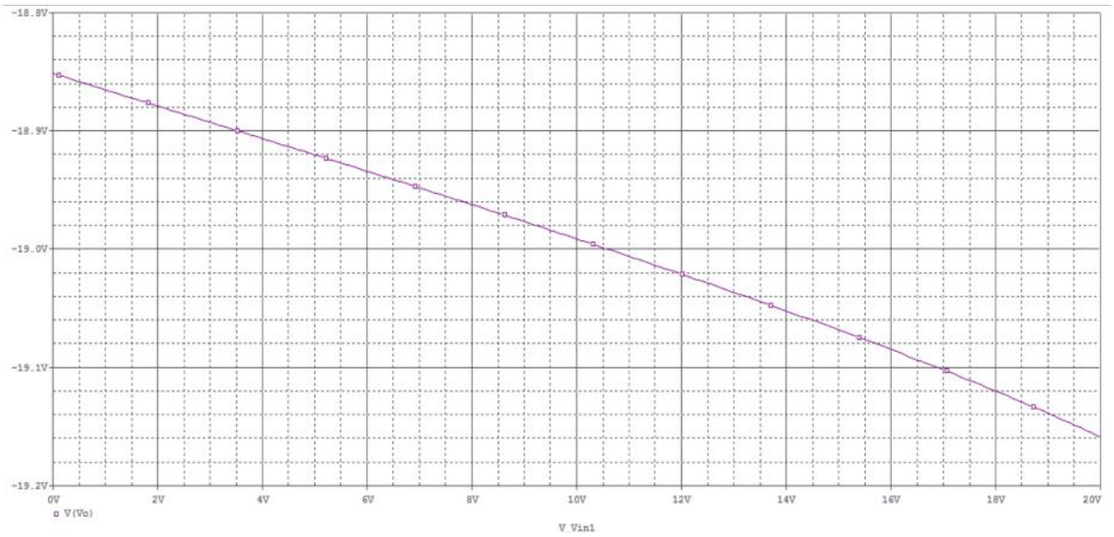


그림 2-32 (+) 전원 3단자 레귤레이터 회로 출력 파형(7805)

V										
										V

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) (−) 전압용 레귤레이터회로

- 라이브러리를 이용하여 [그림 2-23]의 (−) 전원 레귤레이터 이용한 정전압회로를 그린다.
- R2의 값은 가변 저항이므로 PARAMETER를 이용하여 그린다.
- 프로 일을 dc_7905로 설정하고 분석 형태인 DC Sweep으로 [그림 2-33]과 같이 설정하고 출력을 측정한 시뮬레이션 결과인 [그림 2-34]을 참고하여 결과를 그래프에 기록한다.
- 앞에서 측정한 (+) 전압용 레귤레이터 회로와 비교하여 측정 결과를 기록하여 담당교사(수)에게 제출한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

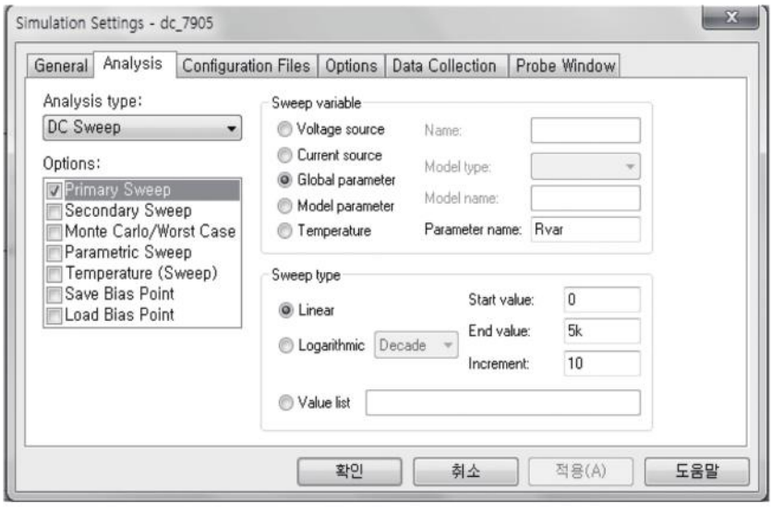


그림 2-33 DC Sweep 설정 창

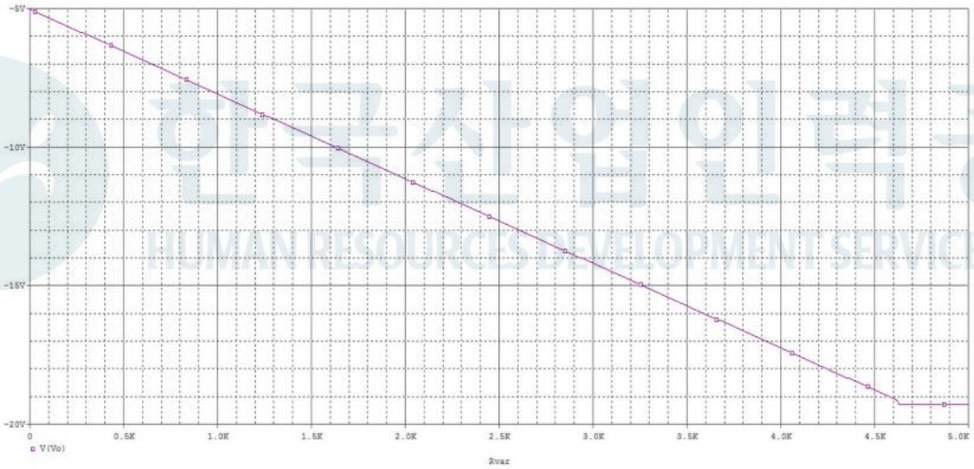
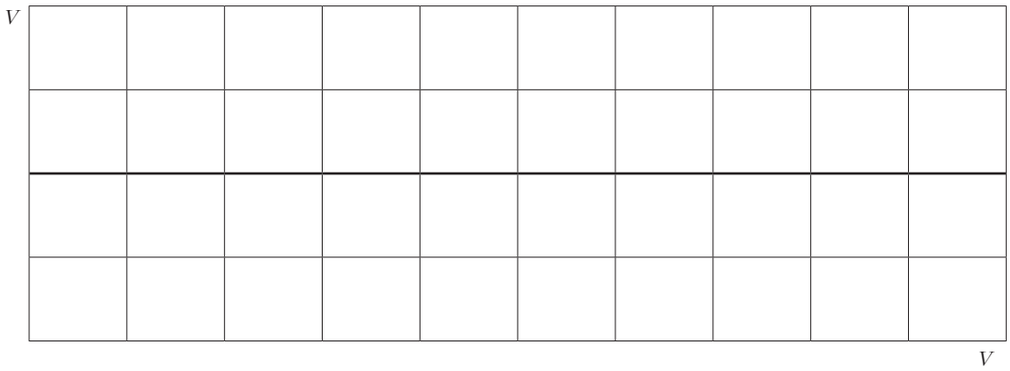


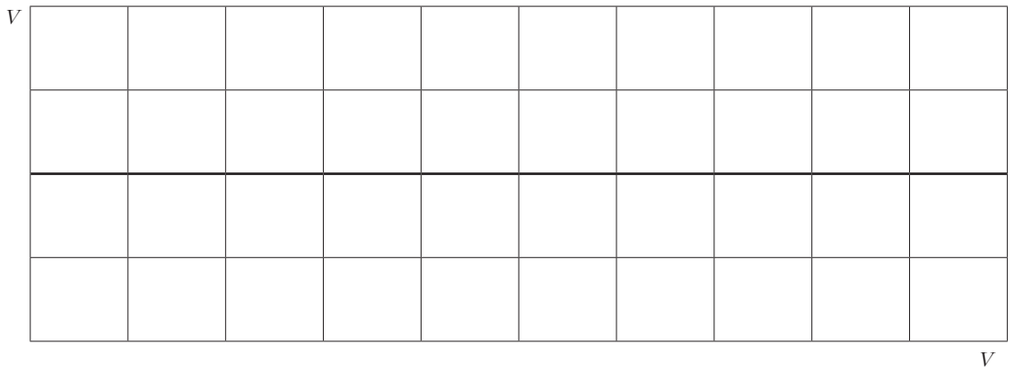
그림 2-34 (-) 전원 3단자 레귤레이터 회로 출력 파형(7905)



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 3단자 전원 레귤레이터를 이용한 응용회로

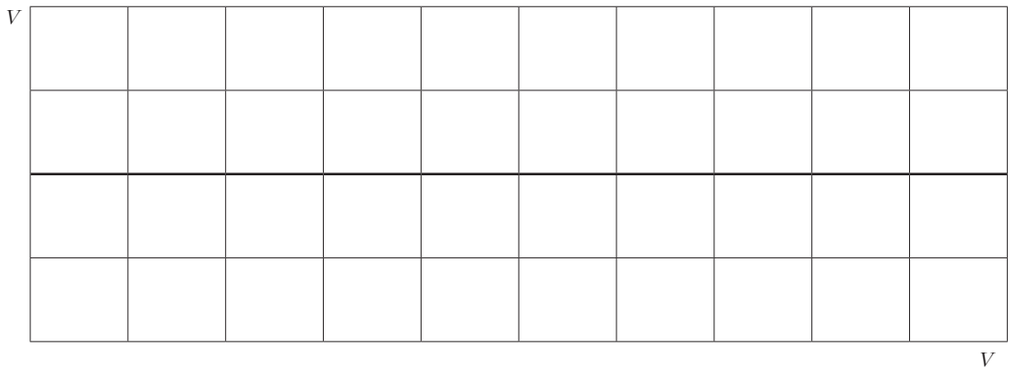
- 라이브러리를 이용하여 [그림 2-24]의 전원 레귤레이터를 이용한 정전압 응용회로를 그린다.
- 프로파일을 dc_7805_App로 설정하고 분석 형태인 DC Sweep으로 [그림 2-33]과 같이 설정하고 시뮬레이션 결과를 그래프에 그린다.
- 앞에서 측정한 (+) 및 (-) 전압용 레귤레이터 회로와 비교하여 측정 결과를 기록하여 담당교사(수)에게 제출한다.



마. 가변 출력 안정화 정전압회로

1) 시뮬레이션 실험

- 라이브러리를 이용하여 [그림 2-25]의 도면을 그린다.
- R2의 값은 가변 저항이므로 PARAMETER를 이용하여 그린다.
- 프로파일을 dc_317로 설정하고 분석 형태인 DC Sweep으로 [그림 2-33]과 같이 설정하고 출력을 측정한 시뮬레이션 결과를 그래프에 기록한다.
- 측정 결과 및 특징 등을 기록하여 담당교사(수)에게 제출한다.



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2) 양전원 가변 정전압회로의 제작

[그림 2-35]의 회로를 브레드 보드에 제작하고 실험한다.

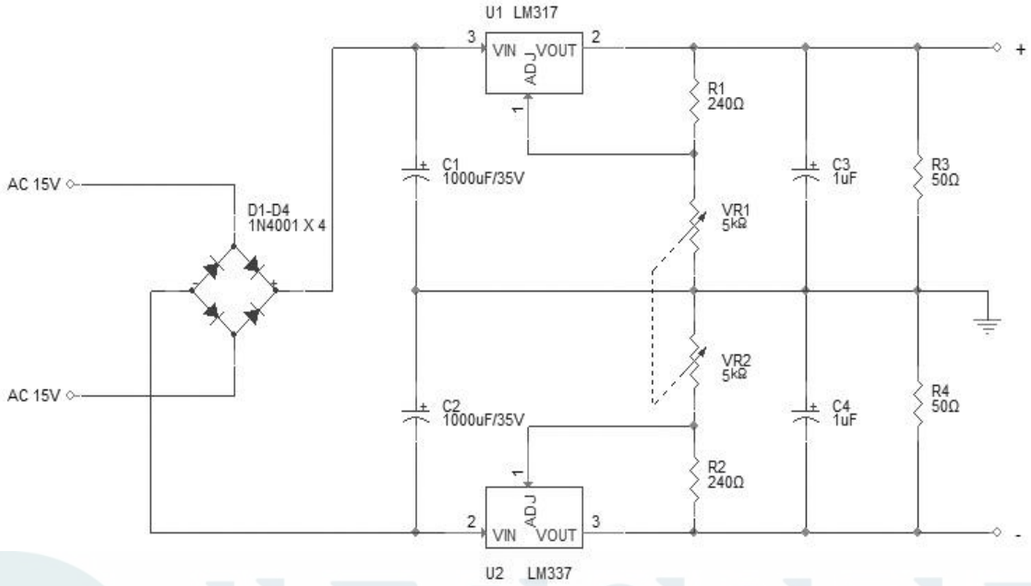


그림 2-35 양전원 가변 정전압회로

- 단일 전원용회로에 LM317과 LM337를 대칭으로 연결하여 출력전압을 가변할 수 있는 회로이다.
- [그림 2-36]의 3단자 (+)용 가변 레귤레이터인 LM317과 (-)용 가변 레귤레이터인 LM337의 TO-220형의 핀 번호를 참고하여 제작한다.
- [그림 2-37]은 2련 가변 저항의 연결 방법으로 VR1과 VR2의 조절에 의해 최대 출력전압이 결정된다.
- VR을 조절하여 전압을 측정하는데 최대 전압일 때의 VR1과 VR2의 저항값과 최대전압을 측정하여 기록한다.
- VR을 조절하여 전압을 측정하는데 최소전압일 때의 VR1과 VR2의 저항값과 최소전압을 측정하여 기록한다.
- 측정한 결과 값 등을 기록하고 담당교사(수)에게 제출한다.

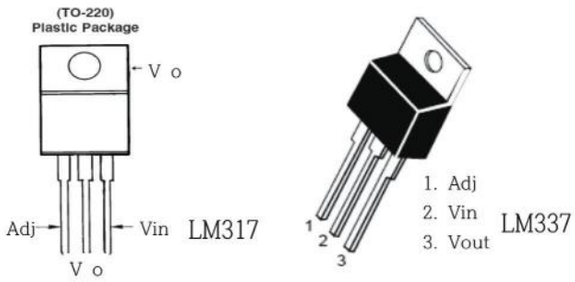


그림 2-36 3단자 (+), (-)용 레귤레이터 핀 번호

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

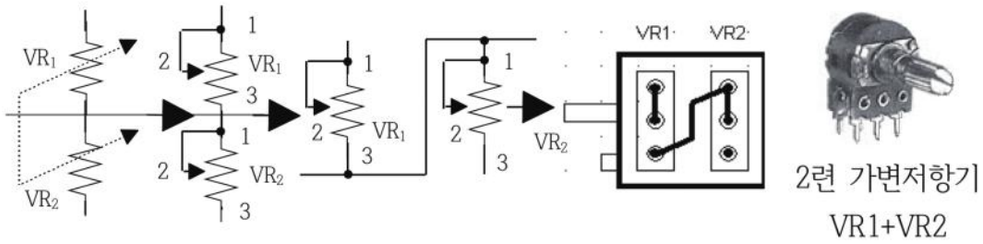


그림 2-37 2련 가변 저항(VR) 연결법

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 02

4

ELECTRONIC CIRCUIT

• 스위칭 방식 레귤레이터를 이용한 정전압회로 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	4. 스위칭 방식 레귤레이터를 이용한 정전압회로			
학/습/목표	1. 전력 변환 효율이 낮은 리니어 방식의 단점을 이해하고 변환 효율이 높은 스위칭 방식을 설명할 수 있다. 2. Buck 방식의 스위칭 전원회로를 이해하고 설계 제작할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 브레드보드 • 직류 전원 장치 • DVM • 악어 크립선	IC 다이오드 코일 커패시터 저항	LM2575-Adj ICL7660 1N5819 150μH, 20μH 100μF,10μF 1.1kΩ	필요 부수	• IC 핀 배치에 주의하여 조립한다. • 부품의 극성과 입 · 출력 단자의 극성에 주의한다.

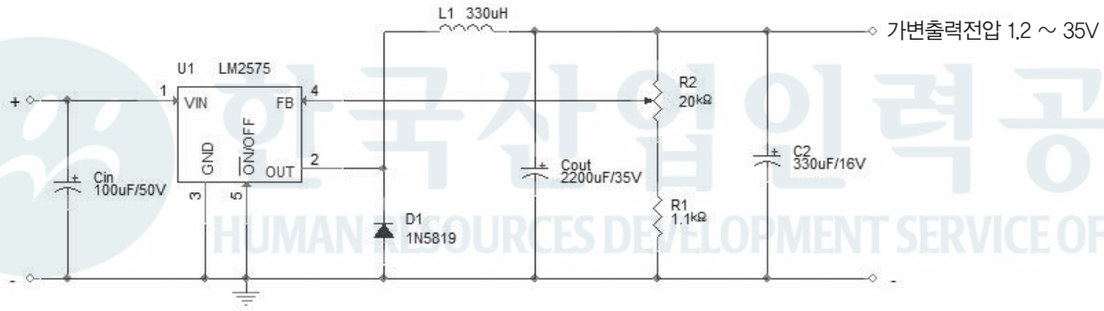


그림 2-38 가변 0~35V 스위칭 전원회로

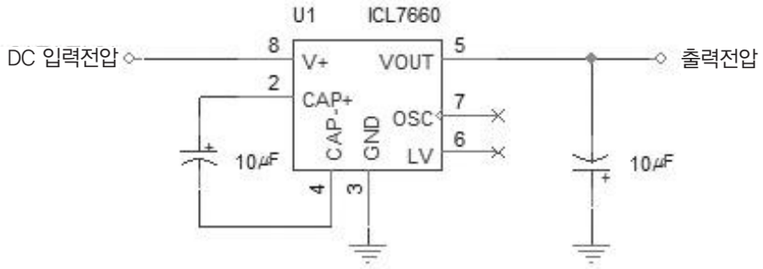


그림 2-39 ICL를 이용한 스위칭 전원회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

4 스위칭 방식 레귤레이터를 이용한 정전압회로

1. 스위칭 방식 정전압회로

[그림 2-40]의 스위칭 방식 정전압회로는 정류회로를 거친 직류 전압을 트랜지스터를 사용하여 온/오프(ON/OFF) 동작을 반복하면서 스위칭 주기를 조절하면 전압의 평균치를 필요한 값만큼 계산에 의하여 얻을 수 있는 방식이다.

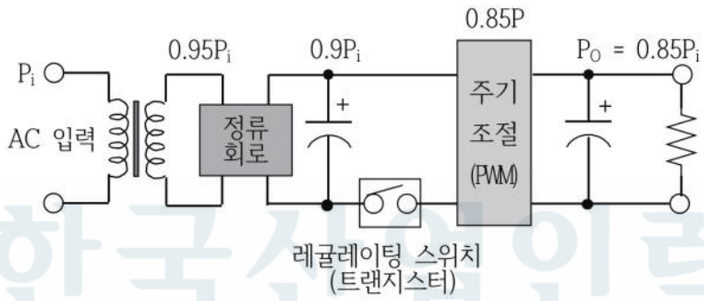


그림 2-40 스위칭 방식의 전력 변환 효율

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가. 변환 효율

- 리니어 방식은 레귤레이터 내부에서 소비되는 전력 소모가 전체 전력 소모의 대부분(55% 전력 손실중 40%)을 차지한다.
- [그림 2-40]에서 보듯이 스위칭 방식은 거의 85%에 가까워 리니어 방식에 비해 전력 변환 효율이 좋다.

나. 스위칭 레귤레이터를 이용한 전원회로 설계

- 스위칭 방식의 전원 장치는 복잡한 회로를 구성한다.
- 출력단의 변압기의 턴(turn)수에 따라서 출력 전압이 결정되므로 학교 등의 실험실 수준에서는 출력용 트랜스포머(변압기)를 정확하게 만들 수 없다.
- 그러나 최근에는 모든 회로를 하나의 레귤레이터 IC로 제작한 2575, 2576과 같은 소자가 개발되어 간단한 스위칭 전원회로를 손쉽게 만들어 사용할 수 있다.
- [그림 2-38]은 스위칭 전원회로용 레귤레이터 IC인 2575을 이용하여 전압을 가변할 수 있는 회로이다.
- [그림 2-38] 회로에서 $V_{ref} = 1.23V$ 일 때 다음과 같이 출력 전압이 결정된다. 단, R1의 저항 값이 1㏀~5㏀사이일 때 $V_{ref} = 1.23V$ 가 된다.

$$V_{out} = V_{ref}\left(1+\frac{R_2}{R_1}\right), \quad R_2 = R_1\left(\frac{V_{out}}{V_{ref}}-1\right)$$

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• [그림 2-38] 회로에서 R1이 OPEN되고, R2의 [표 2-1]은 저항 값이 변할 때 출력되는 전압 값을 나타내고 있다.

표 2-1 R2 저항 값에 따른 출력 전압

R2 저항 값	출력 전압
1.7㏀	3.3V
3.1㏀	5.0V
8.84㏀	12V
11.4㏀	15V

• 수백[㎃] 정도의 전류만 필요로 하는 경우에는 전압 변환(voltage converter) IC인 ICL7660, ICL7662 등을 이용하여 [그림 2-35]와 같이 설계 · 제작하여 이용한다.

TIP

1. LM2575-X에서 X는 출력전압을 표기한다.
- LM2575-5.0이면 출력 전압이 5[V]이다.
- 가변용은 2575-Adj라고 표시한다.
- 2575는 전류 용량이 1[A], 2576은 3[A]용이다

2. 전압 변환용 ICL 7660 및 ICL 7662
- Intersil Corperration사 제품으로 모노 CMOS로 제작된 전압 변환용 IC이다.
- ICL 7660의 공급 전압이 +1.5~10[V]일 때 출력 전압은 -1.5~-10[V]이다.
- ICL 7662는 공급 전압이 +4.5~20[V]일 때 출력 전압은 -4.5~-20[V]이다

다. 전원회로 설계 시 주의 사항

• 전해 커패시터의 극성을 반대로 사용하면 안 된다.
• 파워 트랜지스터는 1년이 경과 후에 열에 의해 파괴될 우려가 있다.
• AC 라인의 전류가 2차측으로 누설되는 것을 방지하기 위해서는 누설 1차측과 2차측을 절연하여야 한다.
• 전원 스위치를 ON/OFF 반복하면 몇 개월 후에 파워 MOSFET 등이 파괴된다.
• 마이컴이 내장된 시스템에서 모터 드라이브의 주 전원 장치가 ON/OFF되면 마이컴이 폭주한다. 즉, 스위치가 ON될 때마다 순간적으로 전압은 저하된다.
• 정류용 다이오드는 열이 있는 상태에서 실장하지 않는다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

측정 및 요구사항

1. 스위칭 방식 레귤레이터를 이용한 정전압 회로 제작

[그림 2-38]과 [그림 2-39]의 스위칭 방식 정전압회로를 브레드 보드에 제작하여 실험 실습한다.

가. 가변 0~35V 스위칭 전원회로

1) 부품을 준비한다.

- IC(LM2575-Adj), 제너다이오드(1N5819), 코일(150μH, 20μH), 전해 커패시터(100㎌/50V×3), 가변 저항(50㎏), 저항(1.1㎏), 점퍼선(5mm), 데이터시트 등

2) 조립 및 측정 장비를 준비한다.

- 브레드 보드, DVM, 직류 전원장치, 악어 클립선(적×2, 흑×2) 등

3) 브레드 보드에 조립한다.

- [그림 2-41]의 1A용 조절이 가능한 STEP-DOWN 방식의 스위칭 레귤레이터인 LM2575-Adj의 핀 배치도를 참고하여 브레드 보드에 조립한다.
- 코일의 규격에 맞는 부품을 선택하여 조립한다.
- DC 입력 단과 가변 출력 전압 단자 배선을 다르게 하여 혼선이 되지 않도록 한다.

4) 입 · 출력 전압을 측정한다.

- R1의 저항을 빼고, R2의 저항을 3㎏으로 교체하고, [표 2-2]와 같이 입력을 인가했을 때 출력전압을 측정하여 기록한다.
- 스위칭 레귤레이터 IC를 LM2575-05으로 교체하고 출력전압을 측정하여 기록한다.

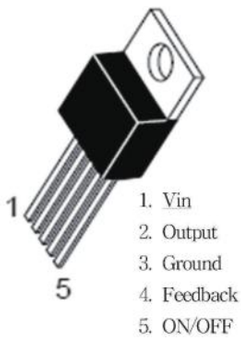


그림 2-41 LM2575 핀 배치도

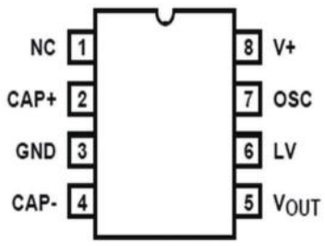


그림 2-42 ICL 7660 핀 배치도

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

표 2-2 LM2575-Adj 스위칭 전원회로 입 · 출력전압

입력 전압	출력 전압
3V	
5V	
9V	
12V	
24V	

나. 전압 변환용 ICL 7660 스위칭 전원회로

1) 부품을 준비한다.

- ICL 7660, 전해 커패시터(10㎌/50V×2), 점퍼선(5mm), 데이터시트 등

2) 조립 및 측정 장비를 준비한다.

- 브레드 보드, DVM, 직류 전원장치, 악어 클립선(적×2, 흑×2) 등

3) 브레드 보드에 조립한다.

- [그림 2-42]의 모노 CMOS급의 전압 변환용 IC인 ICL 7660의 핀 배치도를 참고하여 브레드 보드에 조립한다.

4) 입 · 출력 전압을 측정한다.

- DC 입력 단자에 [표 2-3]과 같이 입력 했을 때 출력 전압을 측정하여 기록한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

표 2-3 ICL 7660 스위칭 전원회로 입 · 출력전압

입력 전압	출력 전압
1.5V	
3V	
5V	
7.5V	
10V	

- 전압 변환용 IC인 7660를 빼고 7662로 교체했을 때와 입력전압을 4.5V~20V 범위로 했을 때의 출력전압을 측정하여 기록한다.

다. 스위칭 전원회로 실험 보고서 작성 제출

위에서 실험한 결과를 작성하여 담당교사(수)에게 제출한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter

03

트랜지스터회로

1. 트랜지스터 특성회로 실험
   1) 트랜지스터 일반
   2) 트랜지스터 특성과 파라미터 해석
   3) 소신호 증폭회로
   ▷ 측정 및 요구 사항
2. FET 특성회로 실험
   1) 전계 효과 트랜지스터 일반
   2) MOSFET 일반
   ▷ 측정 및 요구 사항
3. 트랜지스터 전력 증폭회로 실험
   1) 전력 증폭회로의 개요
   2) 전력 증폭기의 종류
   ▷ 측정 및 요구 사항

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 03

1

ELECTRONIC CIRCUIT

• 트랜지스터 특성회로 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	1. 트랜지스터 특성회로 실험			
학/습/목표	1. 트랜지스터의 구조를 이해하고 기본적인 동작 원리를 설명할 수 있다. 2. 트랜지스터의 특성과 파라미터의 종류별 특성을 이해하고 회로를 해석할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 등 공구 사용 시 안전에 유의하여 작업한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

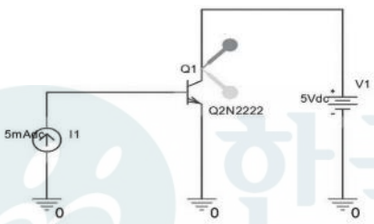


그림 3-1 트랜지스터 Vce-Ic 특성 실험회로

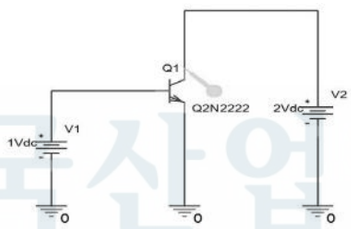


그림 3-2 트랜지스터 Ic-Vbe 특성 실험회로

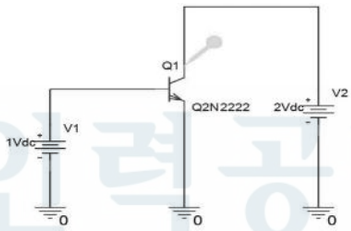


그림 3-3 hfe-Ic 특성 실험회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

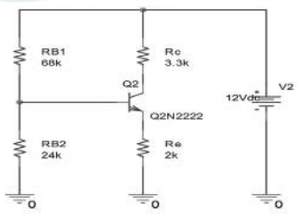


그림 3-4 트랜지스터 re 값 구하는 실험회로

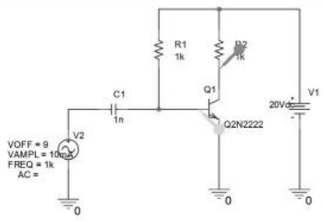


그림 3-5 트랜지스터 hfe(β)값 측정 실험회로

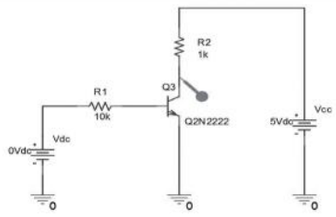


그림 3-6 트랜지스터 스위칭 특성 실험회로

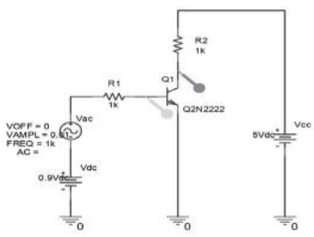


그림 3-7 트랜지스터 증폭작용 특성 실험회로

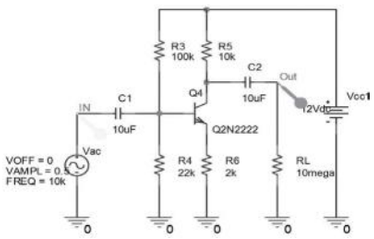


그림 3-8 트랜지스터 증폭도 특성 실험회로1

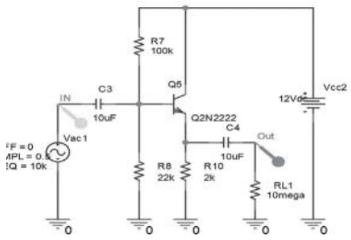


그림 3-9 트랜지스터 증폭도 특성 실험회로2

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

1 트랜지스터 특성회로 실험

1. 트랜지스터 일반

트랜지스터는 기본적으로 바이폴라 접합 트랜지스터(BJT)와 전계 효과 트랜지스터(FET) 두 가지가 있다. BJT는 두 가지의 넓은 용도로 사용되는데, 첫 번째는 전기적 신호를 증폭하거나 부스트하기 위한 선형 증폭기 용도이고, 두 번째는 전자 스위치로서의 용도이다.

가. 기본적인 트랜지스터의 구조와 동작

1) 트랜지스터 구조

- 바이폴라란 의미는 트랜지스터 구조 내에서 반송자와 정공 두 가지를 사용하는 것에 기인한 것이다.
- 트랜지스터에는 [그림 3-10]의 (a)의 npn형과 [그림 3-9]의 (b)와 같은 pnp형이 있다.
- 트랜지스터 단자 극성은 E(Emitter,이미터), C(Collector, 컬렉터), B(Base, 베이스)가 있다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

(a) npn형 (b) pnp형

그림 3-10 바이폴라 접합 트랜지스터의 기호

2) 트랜지스터 동작의 개념

[그림 3-11]은 증폭기로 사용하는 트랜지스터의 작동의 예를 나타낸 것이다. 여기에서 주의해서 살펴볼 부분은 바이어스 인가 부분으로 다음과 같이 설명할 수 있다.

- 바이어스 인가로 베이스 전류의 변화에 따라 트랜지스터의 출력 전류 값이 변한다.
- 음성 입력과 같이 교류 신호인 경우 npn형 트랜지스터 회로에서 베이스 입력 전류로 (−)신호가 들어오면 전혀 작동하지 않고 계속 OFF 상태가 된다.
- (+) 신호에 대해서는 베이스 전류가 반대로 흐르지 않기 때문에 증폭을 한다
- +40~−40[μA]의 입력 전류에 +80[μA]의 바이어스 전류를 인가하여, 변화하는 모양은 원래 가지고 있는 (+) 신호로 바꾸어서 베이스로 들어가게 된다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 전체 입력 신호의 변화에 대응하는 출력 전류의 변화가 나타나게 되며, 그대로 연결하면 미세한 신호가 증폭되어 스피커를 구동시켜 귀로 들을 수 있게 된다.

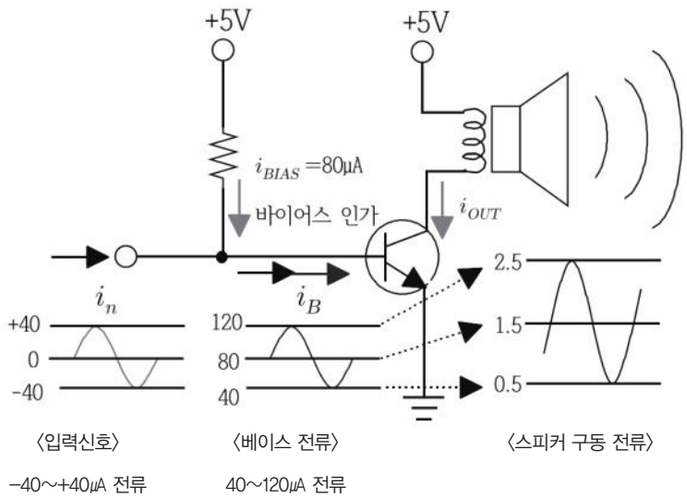


그림 3-11 트랜지스터의 작동의 예

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2. 트랜지스터의 특성과 파라미터 해석

가. 트랜지스터의 특성

1) Vce−Ic 특성

• [그림 3-1]의 회로를 통해 트랜지스터의 베이스−이미터간 전압 변화에 따라 트랜지스터 Q1의 컬렉터 전류(Ic)의 변화를 확인할 수 있다.
• [그림 3-2]의 회로를 통해 Vbe가 0.6V 부근에서 Ic 전류가 급격히 증가하는 것을 확인할 수 있다.
• 트랜지스터가 정상적으로 동작할 경우는 Vbe가 0.6V에서 0.7V내외를 유지하며 0.5V일 경우는 거의 Ic 전류가 흐르지 않는다고 볼 수 있다.
• 1V 이상일 경우는 트랜지스터가 파괴되었다고 볼 수 있다.
• Vbe가 60mV 변화하면 Ic는 10배 정도 변화한다.

2) 트랜지스터의 hfe−Ic 특성

• 트랜지스터에서 hfe란 Ic/Ib를 의미하며 직류 전류 증폭률이라고 한다.
• [그림 3-3]을 통해 Ic가 매우 적거나 Ic가 매우 큰 영역에서는 hfe가 저하된다.
• 동일한 트랜지스터일지라도 hfe가 약간씩 차이가 있으면 hfe가 Ic전류의 크기에 무관하게 일정한 것이 양질의 것이라고 볼 수 있다.
• 통상 hfe는 수십mA~수천 mA까지의 범위이다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 트랜지스터의 re저항 계산법

- 트랜지스터가 능동상태 즉 증폭작용을 할 경우는 컬렉터, 베이스, 이미터간에 특별한 상태에 있게 된다.
- 베이스와 이미터간에 re저항이 존재하며 베이스와 컬렉터 사이에는 무한대(∞) 상태, 컬렉터와 에미터 사이에도 무한대(∞) 상태가 된다.
- [그림 3-4]의 실험 회로에서 re 저항은 트랜지스터로 구성된 증폭회로에 있어 매우 유용하게 쓰인다.
- re 저항은 다음과 같이 구한다.
  $re = \frac{V_t}{I_c}$ 이며, Vt는 반도체 물성 관련 요소로서 항상 26mV이고, Ic는 증폭회로가 바이어스가 걸렸을 때의 컬렉터 전류이다.

4) 트랜지스터의 hfe(β) 측정

- 트랜지스터의 특성 중 가장 중요한 요소중에 하나인 전류 증폭률인 hfe를 β로 표기하기도 한다.
- β 값은 바이어스 상태에 따라 바뀌기도 하고, 컬렉터 전류에 따라서도 바뀌며 또한 동일 트랜지스터라도 값이 상이하다.
- 직류 바이어스 상태에서 hfe =Ic/Ib식에 의해 구한다.
- [그림 3-5]는 트랜지스터의 전류 증폭률을 측정 실험하는 회로이다.

5) 트랜지스터 스위칭 동작

- 트랜지스터는 베이스, 이미터, 컬렉터간의 전위에 따라 차단영역, 활성(능동)영역, 포화영역으로 나누어진다.
- 트랜지스터가 스위칭 작용을 할 때는 차단영역과 포화영역을 오가며 ON/OFF 작용을 하게 되며 증폭작용을 할 때는 활성(능동)영역에서 이루어진다.
- [그림 3-6]은 트랜지스터의 스위칭 특성을 실험할 수 있는 회로이다.

한국산업인력공단 HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

3. 소신호 증폭 회로

트랜지스터 바이어스는 순수 직류 동작이며 바이어스 목적은 교류 입력 신호에 따라 전류와 전압의 변동이 발생할 수 있도록 동작점(Q)을 설정하는 것이다. 마이크로폰 등과 같이 작은 신호 전압을 증폭시키는 장비 등에서는 Q점에 대한 변동이 상대적으로 적다. 이와 같이 작은 교류 신호를 취급하기 위해 설계된 증폭기를 소신호 증폭기라 하며, 사용 목적과 입력 신호의 종류에 따라 증폭기는 [그림 3-12]와 같이 분류 한다.

그림 3-12 증폭기 분류

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

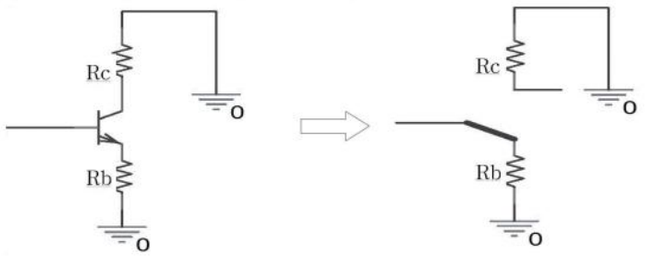
가. 소신호 증폭회로의 동작

1) 트랜지스터의 증폭 동작

- 트랜지스터가 증폭작용을 하기 위해서는 베이스에 일정한 전류공급이 있어야 한다.
- 어떤 형태로든 베이스에 바이어스 공급을 위한 조건이 이루어져야 한다.
- [그림 3-7]의 회로에서 Vdc가 바이어스 공급 역할을 하며 신호원은 Vac를 인가함으로서 Vdc에 의한 컬렉터 직류 전압 값에 증폭된 신호출력이 중첩되어져 결과적으로 증폭된 결과가 나온다.
- 트랜지스터는 전류 드라이브 소자이므로 Vdc에 의해 베이스 전류가 나오면서 트랜지스터의 컬렉터 전류(IO)가 흘러 컬렉터에 일정의 직류 전압이 걸리게 되고 이러한 상태를 동작점이 잡힌 상태라고 한다.
- 바이어스가 잡힌 동작 상태에서 트랜지스터의 베이스에 Vac에 의한 신호 전류가 흐르면 컬렉터 전류는 비례하여 전류의 변동이 발생한다.
- 전류 변동이 전압으로 나타나 최종의 입력 Vac가 증폭되어 Vout에 나타나게 된다.

2) 트랜지스터의 증폭도 계산법

- 트랜지스터는 증폭작용을 하게 되면 베이스와 이미터 간에는 re 저항이 존재하게 되고, 베이스와 컬렉터와 이미터 간에는 ∞ 상태로 된다.
- 동작점을 잡기 위해 저항들은 일반적으로 무시해도 증폭도 계산에 큰 오차를 주지는 않는다.
- 따라서 원래 공통 이미터 접지 증폭기를 아래 [그림 3-13]의 (a)]와 같이 변환이 가능하며 이는 [그림 3-13]의 (b)와 같은 변환이 가능하다.
- 이렇게 단순화시키는 이미터 접지(CE), 베이스 접지(CB), 컬렉터 접지(CC) 모두 동일하게 가능하다.
- 베이스, 이미터 사이에 등가 저항 re를 구하기 위해서는 re에 걸리는 전압을 측정하고 Ve/re를 하면 된다.
- [그림 3-13]의 (b)에서 보듯이 입력단 전체 저항과 출력단 전체 저항을 계산하여 Zout/Zin을 계산하면 본 회로의 전압 증폭도를 간력하게 계산할 수 있다.
- 간이 계산에서 중요한 사항은 트랜지스터 자체가 베이스와 컬렉터. 이미터 사이에 전류의 양이 전류 증폭률(β)만큼 차이가 있으므로 베이스 라인에 있는 저항 값들은 β로 나누어 규격을 통일시키고 계산해야 한다는 점이다.
- [그림 3-8]은 공통 이미터 접지 증폭기이며, [그림 3-9]은 공통 컬렉터 접지 증폭기로 부하 RL을 증폭 소자의 컬렉터, 또는 이미터에 접지 했는지에 따라 출력 특성이 달라진다.



(a) 이미터 접지 증폭기　　(b) 간략화된 이미터 접지 증폭기

그림 3-13 이미터 접지 증폭기 이해 도면

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

측정 및 요구사항

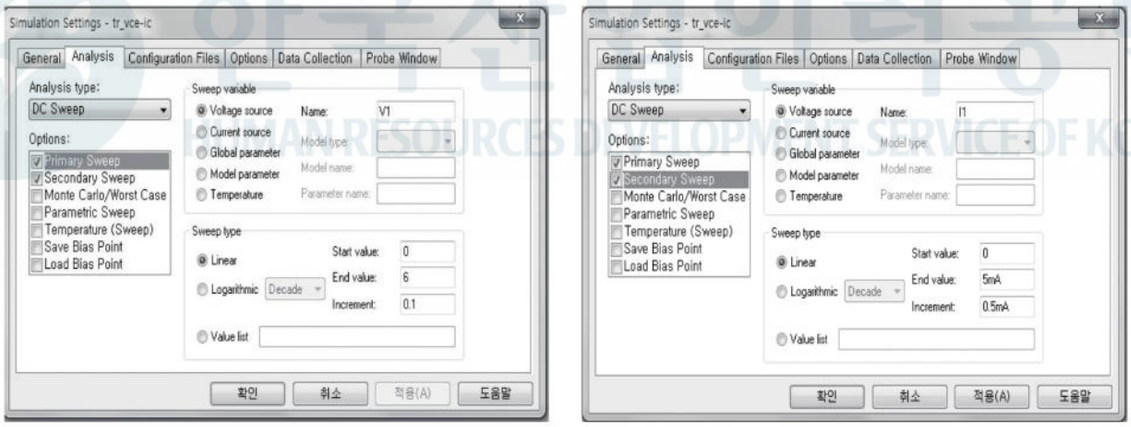
1. 트랜지스터의 특성 실험

[그림 3-1]부터 [그림 3-8]의 트랜지스터의 기본적인 파라미터 특성과 트랜지스터의 동작 요건에 따른 기본적인 회로를 전자 회로 설계용 시뮬레이션 프로그램을 이용하여 그리고 요구사항에 따라 실험한 후 그 결과를 기록한다.

가. 트랜지스터의 파라미터 실험

1) 트랜지스터의 Vce - Ic 특성 회로

- [그림 3-1] 회로의 IDC(전류원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_vce_ic으로 정의하고 [그림 3-14]의 (a)와 같이 바이어스용과 [그림 3-14]의 (b)와 같은 전류원의 시뮬레이션 값을 설정하고 실행한다.
- [그림 3-1]에서와 같이 전류 마커( ) 두개를 트랜지스터의 컬렉터 측에 연결한다. 이 때 하나의 측정용 마커는 회전시켜 마주보도록 연결한다.
- [그림 3-15]와 같은 실행한 결과 파형을 참고하여 실행 결과를 그래프에 기록한다.



(a) 바이어스용 전압원

(b) 입력소스 전류원

그림 3-14 트랜지스터 파라미터 실험 설정 창

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

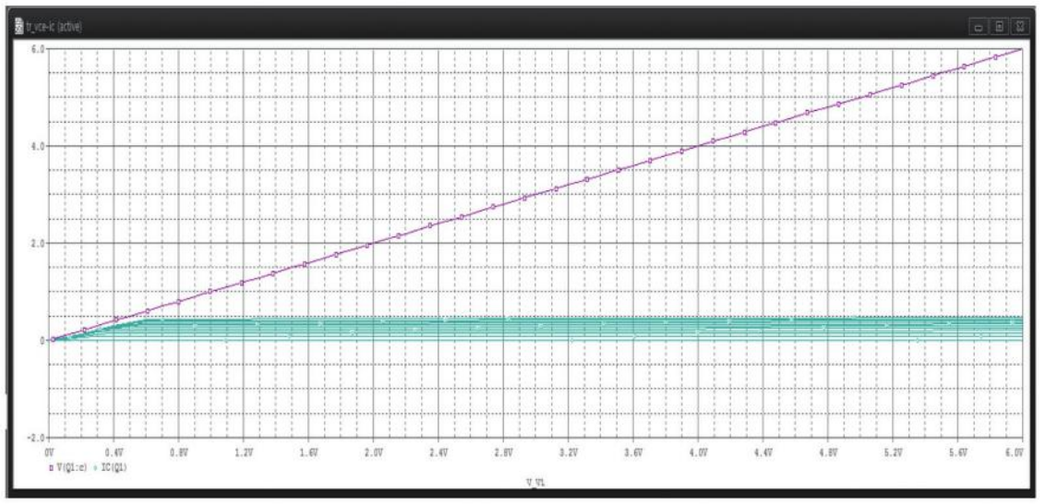
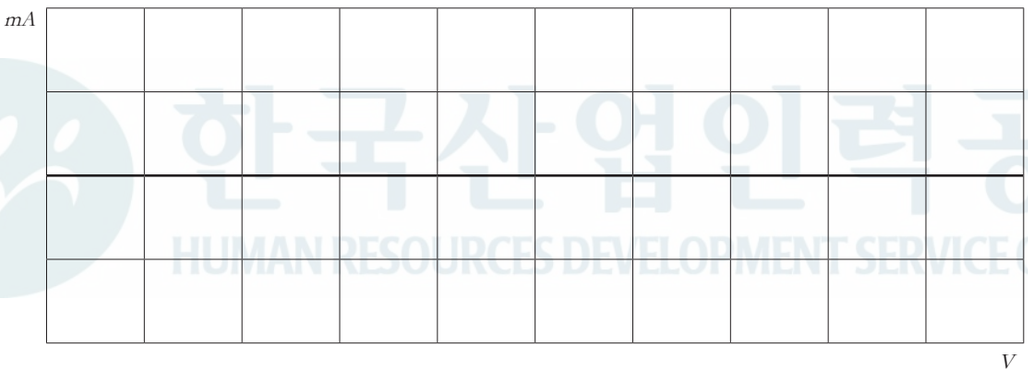


그림 3-15 트랜지스터의 Vce-Ic 특성 실험 결과 파형



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

- 베이스 전류 값에 따른 컬렉터 전류 특성이 트랜지스터 동작에 미치는 영향에 대하여 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

2) 트랜지스터의 Ic-Vbe 특성 실험

- [그림 3-2] 회로의 VDC(전압원) 등을 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_ic_vbe으로 정의하고 전입원에 대한 시뮬레이션 값을 설정하고 실행한다.
- [그림 3-2]에서와 같이 전류 마커를 트랜지스터의 컬렉터 측에 연결한다.
- [그림 3-16]과 같은 실행한 결과 파형을 참고하여 실행 결과를 그래프에 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

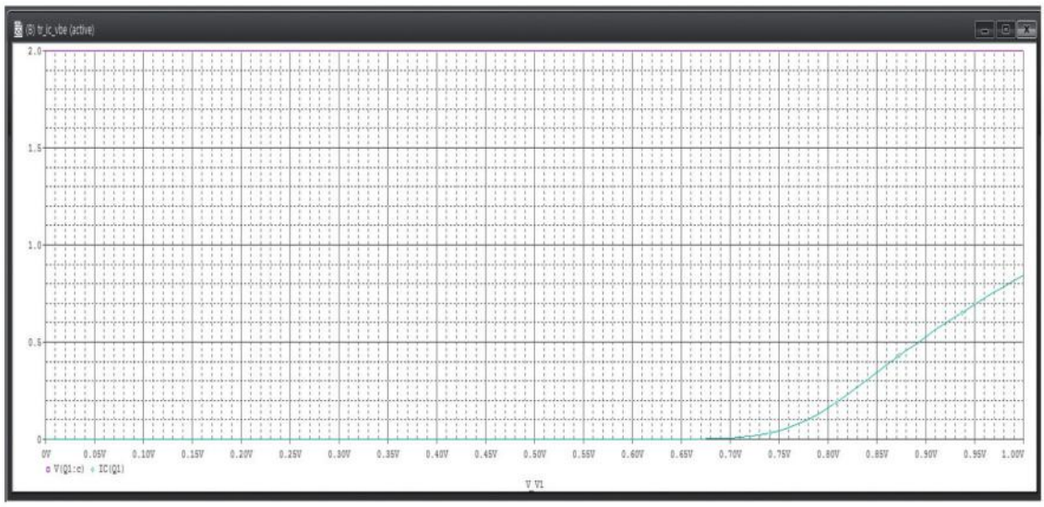
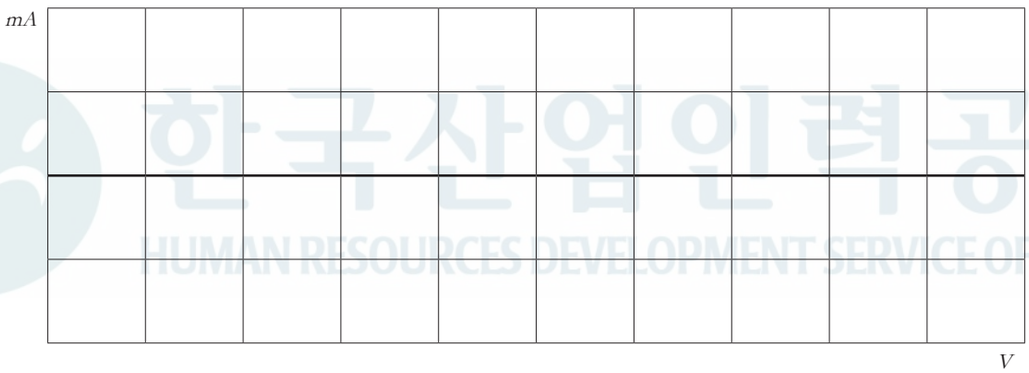


그림 3-16 트랜지스터의 Ic-Vbe 특성 실험 결과 파형



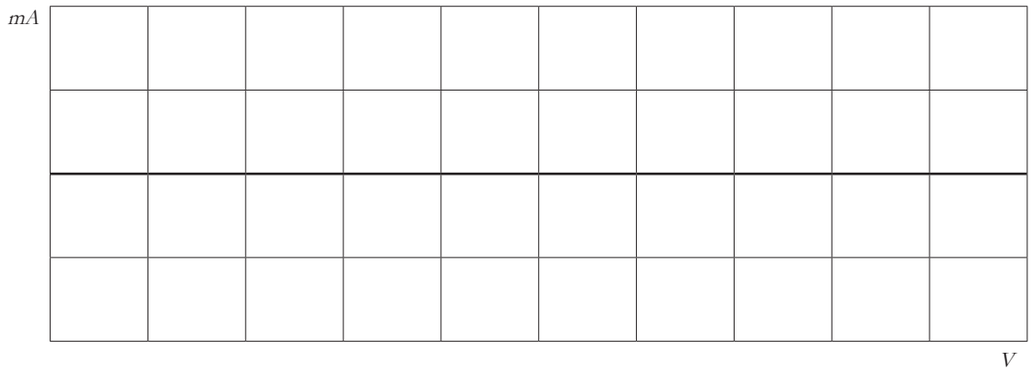
- 컬렉터 전류 값에 따른 베이스-이미터 간 전압 특성이 트랜지스터 동작에 미치는 영향에 대하여 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

3) 트랜지스터의 hfe-Ic 특성 실험

- [그림 3-3] 회로의 IDC(전류원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_hfe_ic으로 정의하고 분석 형태를 DC Sweep, 옵션을 Primary Sweep, Voltage source Name과 Sweep Type의 Linear의 값을 설정하고 측정용 마커를 연결한 다음 실행한다.
- 실행 결과를 그래프에 기록한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



- 트랜지스터의 컬렉터 전류가 전류 증폭률(hfe)에 미치는 영향에 대하여 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

4) 트랜지스터의 re 값을 계산하기 위한 실험

- [그림 3-4] 회로의 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_re으로 정의하고 분석 형태를 DC Sweep, 옵션을 Primary Sweep, Voltage source Name과 Sweep Type의 Linear의 값을 설정하고 측정용 마커를 연결한 다음 실행한다.
- 실행 결과를 그래프에 기록한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

- 트랜지스터의 열 전압(Vt)가 26㎷라 할 때 측정 한 Ic값과 비교하여 트랜지스터의 베이스-이미터건 저항 re를 계산하여 기록한다.
- 트랜지스터 re 값이 동작 특성에 미치는 영향에 대하여 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

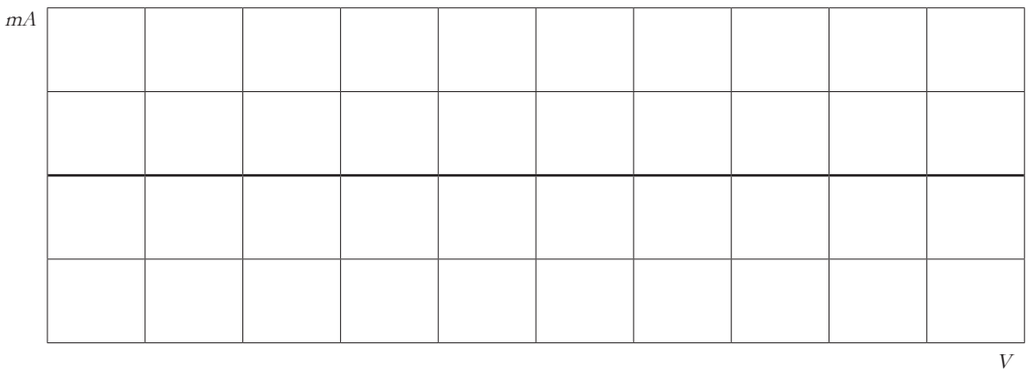
5) 트랜지스터의 전류 증폭률(β) 특성 실험

- [그림 3-5] 회로의 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_beta로 정의하고 분석 형태를 DC Sweep, 옵션을 Primary Sweep와 Secndary Sweep, Voltage source Name과 Sweep Type의 Linear의 값을 각각 설정하고 전류 마커를 베이스와 컬렉터에 각각

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

연결한 다음 실행한다.

- 실행 결과를 그래프에 기록한다.



- 베이스 전류와 컬렉터 전류의 비를 그린 그래프에서 각각 읽어 hfe(β) 값을 계산하여 기록한다.
- 트랜지스터 β 값이 동작 특성에 미치는 영향에 대하여 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCE DEVELOPMENT SERVICE OF KOREA

6) 트랜지스터의 스위칭 작용 특성 실험

- [그림 3-6] 회로의 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_switching으로 정의하고 분석 형태를 DC Sweep, 옵션을 Primary Sweep, Voltage source Name과 Sweep Type의 Linear의 값을 설정하고 전압 마커를 연결한 다음 실행한다.
- [그림 3-17]의 실행 결과를 참고하여 실행 결과를 그래프에 기록한다.

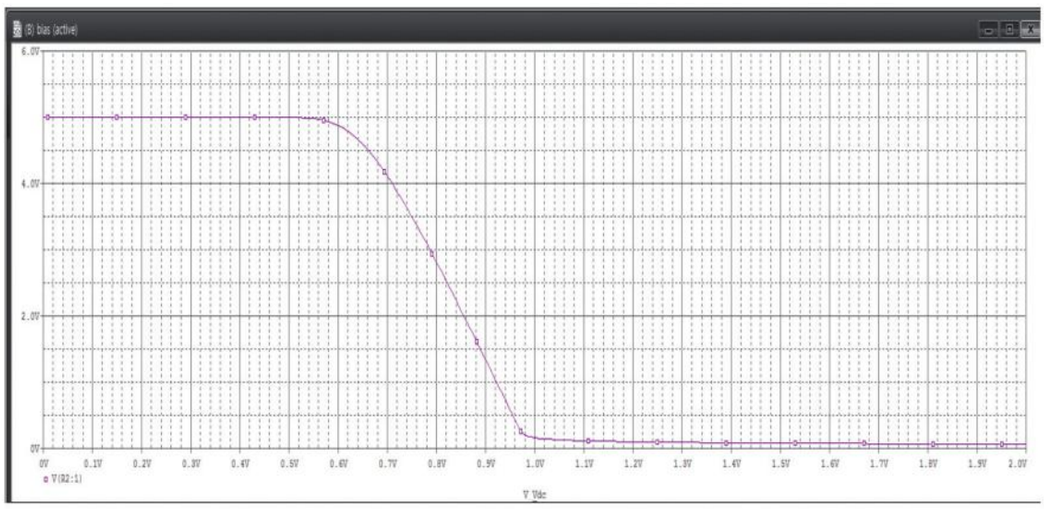


그림 3-17 트랜지스터의 스위칭 특성 시험 결과 파형

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

mA										
										V

- 트랜지스터의 스위칭 작용은 차단, 능동, 포화 영역의 어느 영역에서 동작하는지 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

7) 트랜지스터의 증폭작용 특성 실험

- 소신호 이미터 접지 증폭기인 [그림 3-7] 회로의 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_vce_ic으로 정의하고 분석 형태를 [그림 3-18]과 같이 값을 설정하고 전압 마커를 베이스와 컬렉터에 각각 연결하여 입 · 출력 파형을 측정한다.
- [그림 3-19]의 실행 결과를 참고하여 실행 결과를 그래프에 기록한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

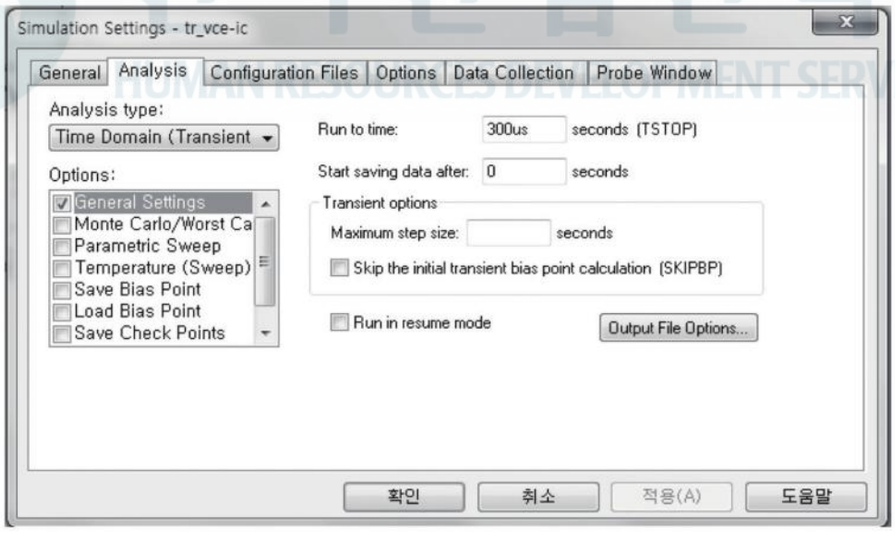


그림 3-18 트랜지스터 증폭작용 실험 설정 창

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

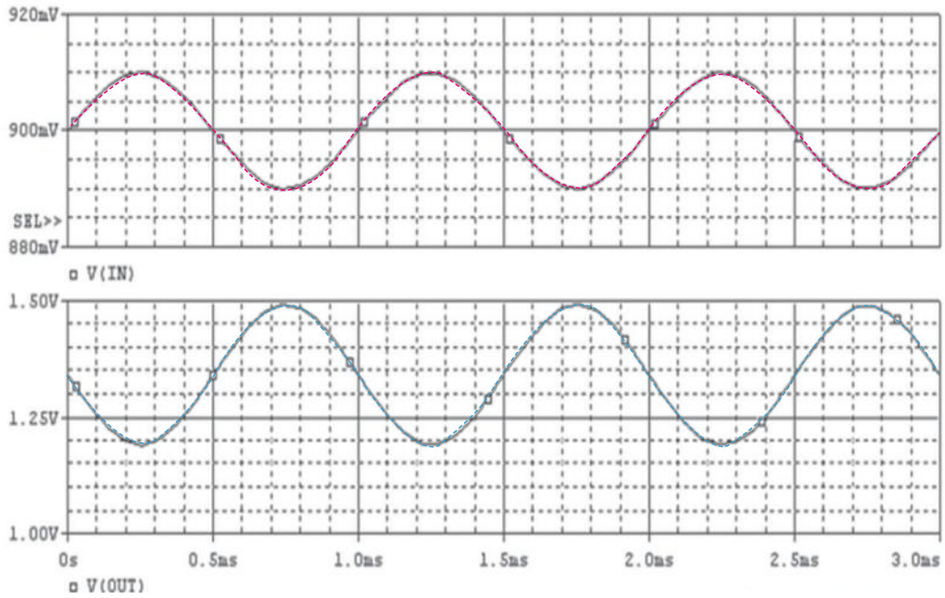


그림 3-19 트랜지스터의 증폭작용 입 · 출력 결과 파형

- 트랜지스터가 증폭작용을 하기 위해서는 베이스에 바이어스 전압을 공급하여야 한다. 이때 회로에서의 바이어스 전압원을 기록한다.
- 증폭회로의 출력에는 어떠한 입력의 소스가 증폭되는지 기록한다.
- 트랜지스터의 증폭작용에 대하여 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

8) 트랜지스터의 증폭도 특성 실험 1

- 컬렉터 접지 증폭회로인 [그림 3-8] 회로의 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_vce_ic로 정의하고 분석 형태를 [그림 3-17]과 같이 값을 설정하고 전압 마커를 베이스와 컬렉터에 각각 연결하여 입 · 출력 파형을 측정한다.
- [그림 3-20]의 실행 결과를 참고하여 실행 결과를 그래프에 기록한다.
- 측정 파형을 보고 입력전압과 출력전압의 비로 전압 증폭도를 계산하여 기록 한다.
- [그림 3-8]의 회로의 접지 방식은 무엇인지 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

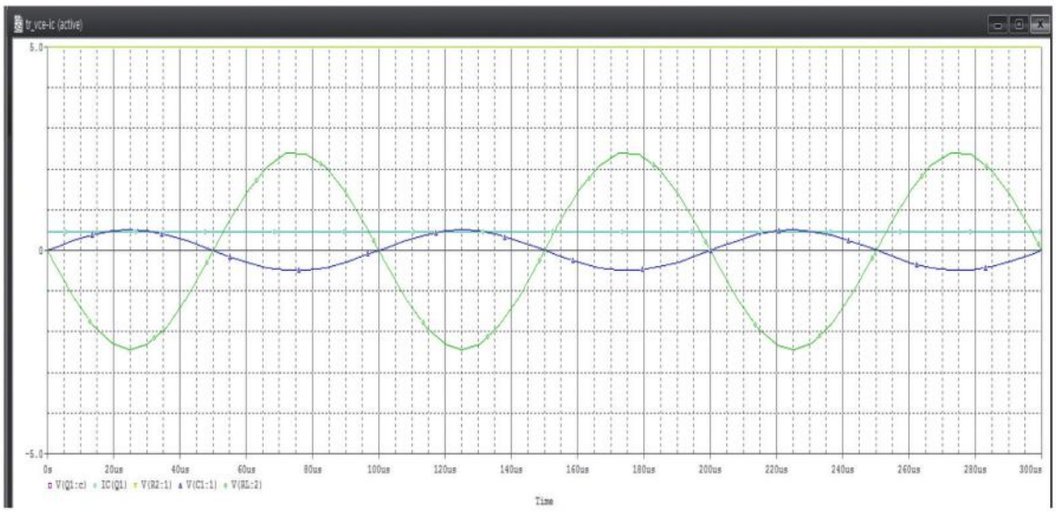


그림 3-20 컬렉터 접지 증폭 회로의 입 · 출력 결과 파형

mV										
										V

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

9) 트랜지스터의 증폭도 특성 실험 2

- 이미터 접지형 증폭회로인 [그림 3-9] 회로의 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 tr_vce_ic1으로 정의하고 분석 형태를 [그림 3-17]과 같이 값을 설정하고 전압 마커를 베이스와 컬렉터에 각각 연결하여 입 · 출력 파형을 측정한다.
- [그림 3-21]의 실행 결과를 참고하여 실행 결과를 그래프에 기록한다.
- 측정 파형을 보고 입력전압과 출력전압의 비로 전압 증폭도를 계산하여 기록한다.
- [그림 3-9]의 회로의 접지 방식은 무엇인지 기록한다.
- [그림 3-8]과 [그림 3-9]에서 측정한 결과를 비교하여 기록한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

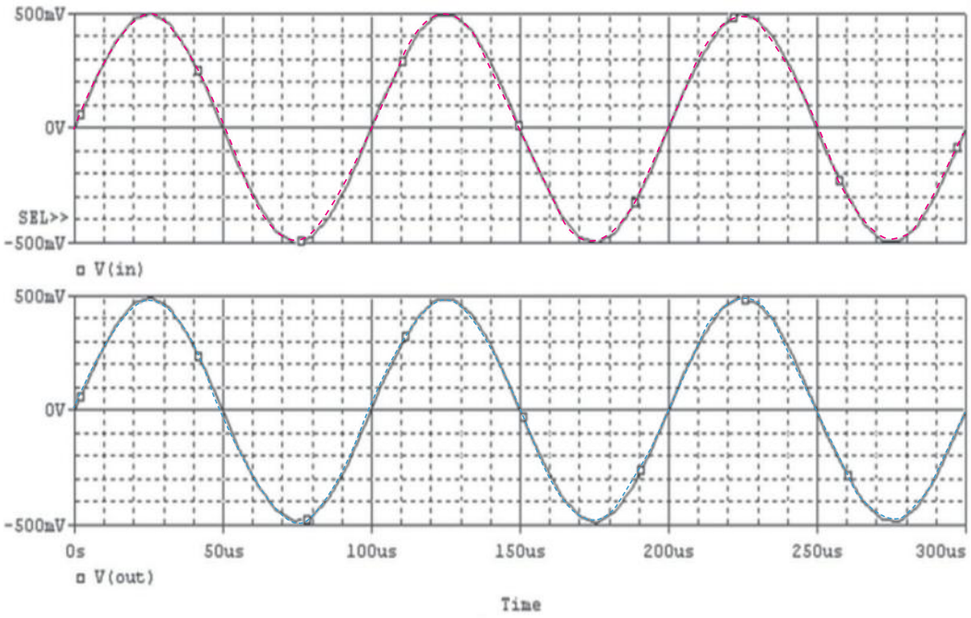


그림 3-21 이미터 접지형 증폭 회로의 입 · 출력 결과 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

포인트 학습

납땜용 기판 또는 브레드 보드를 이용하여 증폭기를 제작할 경우 고장 진단과 주파수 측정은 다음을 참고하여 실시한다.

증폭기회로의 고장 진단

(1) 회로 고장진단을 위해서 가장 먼저 필요한 것은 적절한 직류전압과 신호전압의 표시가 되어 있는지 확인하는 것이다.

(2) 어떤 회로도에서 임의 점에 표시된 전압을 적절히 이용할 수 있는데 그러하지 않은 경우라면 정확한 전압을 결정하기 위해 회로 동작원리를 이해하여야 한다.

(3) 고장 진단 절차는 다음과 같이한다.

- 증상을 확인한다.
- 시스템에 인가한 전원을 조사한다.
- 감각체크를 해본다.
- 단일회로 결합을 식별하기 위한 신호 추적 기술을 적용한다.
- 단일 소자 또는 복합소자의 고장을 식별하기 위한 고장 진단을 실행한다.
- 문제 해결을 위한 부품 교체 및 수리한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

증폭기의 주파수 특성 측정

제작한 증폭기에 입력되는 주파수에 따라 이득이 달라지며, 주파수 특성을 측정하기 위한 측정회로 결선은 [그림 3-22]와 같이 한다.

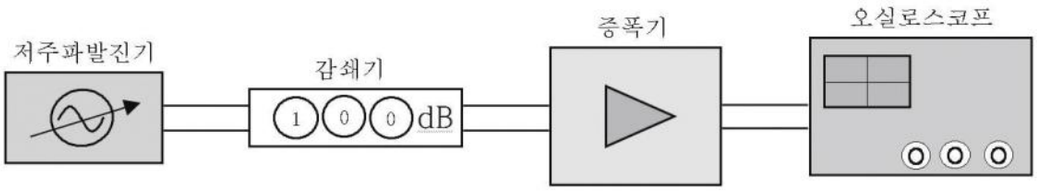


그림 3-22 주파수특성 측정을 위한 계측기 접속도

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 03

2

ELECTRONIC CIRCUIT

• 전계 효과 트랜지스터 특성 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	2. 전계 효과 트랜지스터 특성 실험			
학/습/목표	1. 전하 반송자를 이용하는 단극 소자인 전계 효과 트랜지스터의 기본 구조를 이해하고 동작에 대하여 설명할 수 있다. 2. 전계 효과 트랜지스터의 파라미터 및 바이어스 방법에 따른 회로를 이해하고 해석할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 등 공구 사용 시 안전에 유의하여 작업한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

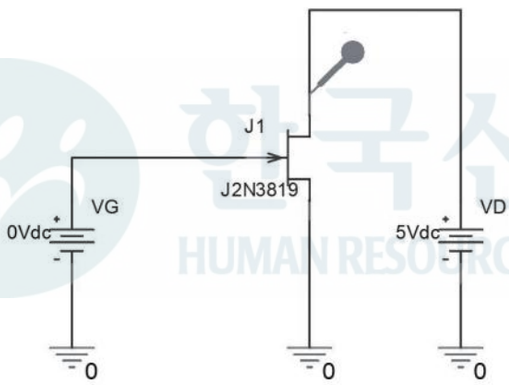


그림 3-23 FET의 전압-전류 특성 실험회로

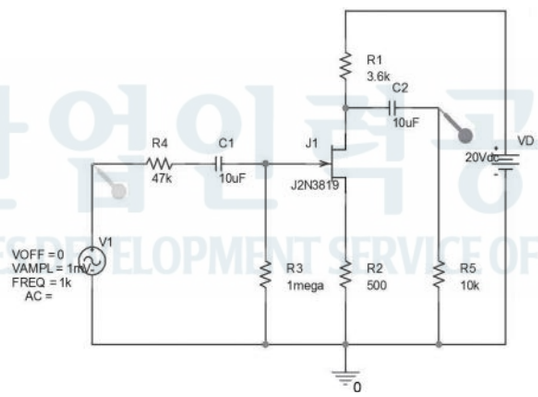


그림 3-24 FET를 이용한 증폭 특성 실험회로

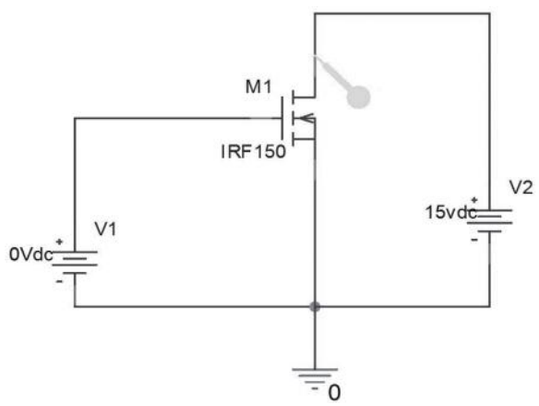


그림 3-25 MOSFET를 이용한 실험회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2 전계 효과 트랜지스터 특성 실험

1. 전계 효과 트랜지스터 일반

전계 효과 트랜지스터(Field Effect Transistor : FET)는 하나의 전하 반송자만을 이용하는 단극 소자이며, 접합 전계 효과 트랜지스터(JFET)와 금속산화물 반도체 전계 효과 트랜지스터(MOSFET)의 두 가지 형태가 있다. FET는 전압 제어 소자로서 게이트와 소스 단자 사이의 전압으로 전류를 제어하며, 입력 저항이 매우 높은 장점을 가지고 있다.

가. 접합 전계 효과 트랜지스터(JFET)의 원리와 특성

1) JFET 구조

[그림 3-26]의 (a)는 JFET의 구조 및 기호이며, 도입선은 n채널의 각 끝에 연결되어 있고 두 개의 p형 영역은 n형 물질 내에 확산되어 채널을 형성하고, 이 두 개의 p영역에는 게이트 단자가 연결되어 있다. [그림 3-26]의 (b)는 p채널 JFET의 구조 및 기호이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

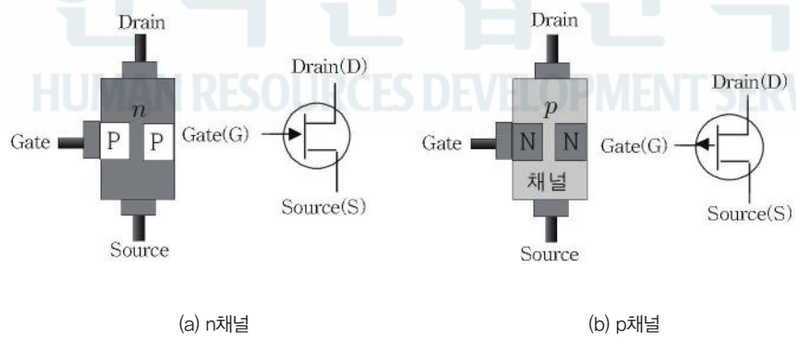


그림 3-26 JFET의 기본 구조 및 기호

> **TIP**
>
> FET 단자 극성의 의미
>
> ▷ 소스(source) : 전자가 공급되는 단자, 공급원
> ▷ 드레인(drain) : 전자가 흘러나오는 단자, 방출구

2) 역바이어스 전압과 공핍층 넓이

• JFET의 동작은 [그림 3-27]과 같이 n채널 소자의 드레인-소스 V_{DD}사이에 전압을 공급한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 드레인에서 소스로 전류가 흐르도록 하고, 게이트와 소스 사이에는 역방향 바이어스 전압V_{GG}를 걸어준다.
- 항상 게이트-소스 사이 pn 접합에 역방향 바이어스가 걸린 상태에서 동작한다.

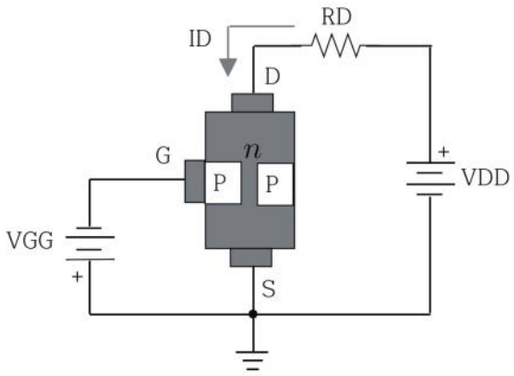


그림 3-27 바이어스된 n채널 JFET

3) JFET의 동작

- 위 [그림 3-27]에서 V_{GG}값을 크게 하면 채널 폭이 줄어들고 채널의 저항은 증가하여 I_D값은 감소하게 된다.
- V_{DD}값이 작으면 반대로 채널 폭이 넓어지고 채널의 저항은 감소하며, I_D값은 증가하게 된다.
- 즉, 역방향 바이어스에 의해 공핍 영역이 발생한다.
- 이때 게이트와 드레인 간의 역방향 전압이 게이트와 소스 간의 역방향 전압보다 더 크기 때문에 공핍 영역은 드레인 쪽으로 확산된다.
- 게이트 방향이 n채널에서는 내부로 p채널에서는 외부로 향한다.

4) 실용적인 바이어스회로

게이트와 소스 전극 간의 역바이어스를 위해 별도의 전원을 사용하는 수고를 덜어주기 위한 실용적인 회로가 [그림 3-24]와 같은 자기 바이어스 회로이다.

2. MOSFET 일반

가. MOSFET의 원리와 특징

1) 원리

- pn 접합 구조가 아니라는 면에서 MOSFET는 JFET와 다르다.
- MOSFET의 게이트는 산화실리콘(SiO_2)층에 의해 채널과 격리되어 있다. MOSFET에는 공핍형과 증가형 두 가지 형태가 있다.
- 게이트가 격리되어 있으므로 이들 소자를 종종 IGFET라 한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2) 특징

- 게이트는 채널과 절연되어 있고, (+) 또는 (−) 게이트 전압을 인가할 수 있다.
- 부(−)의 게이트−소스 전압이 가해지면 MOSFET는 공핍형(depletion)으로 동작하고, 정(+)의 게이트−소스 전압이 가해지면 증가형(enhancement)으로 동작한다.
- 일반적으로 공핍형 모드를 사용한다.

3) MOSFET의 종류

가) 공핍형 MOSFET(D−MOSFET)

- 드레인과 소스를 기판 재료에 확산시켜 만든 후 절연 게이트 밑의 좁은 채널로 연결한 형태인 n채널과 p채널의 공핍형 MOSFET가 있다.
- 공핍형 MOSFET의 기호는 [그림 3−28]과 같다.

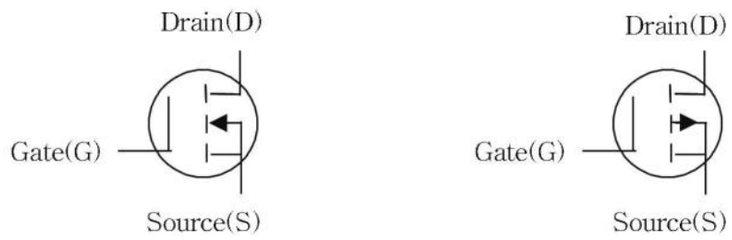
(a) n채널 (b) p채널

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

그림 3−28 공핍형 MOSFET 기호

나) 증가형 MOSFET(E−MOSFET)

- 증가형이 공핍형과 다른 점은 공정을 통해 만든 구조적 채널이 없다는 점이다.
- 게이트−소스 전압이 증가할수록 채널의 전도도가 증가하고 채널로 더 많은 전자가 끌려온다.
- 임계값 이하의 게이트 전압에서는 채널이 만들어지지 않는다.
- n채널과 p채널 E-MOSFET의 기호는 [그림 3−29]와 같다.



(a) n채널 (b) p채널

그림 3−29 E−MOSFET 기호

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

다) 이중 게이트형 MOSFET

- 공핍형과 증가형이 있다.
- 차이점은 [그림 3-30]과 같이 단지 두 개의 게이트를 갖는 데 있다.
- 게이트형 소자는 입력 커패시터를 줄여 고주파 RF 증폭기에 사용된다.
- 고주파(RF)증폭기에서 자동 이득 제어(AGC) 입력이 가능하다.

(a) D-MOSFET (b) E-MOSFET

그림 3-30 이중 게이트형 n채널 MOSFET 기호

측정 및 요구사항

1. JFET의 특성 실험

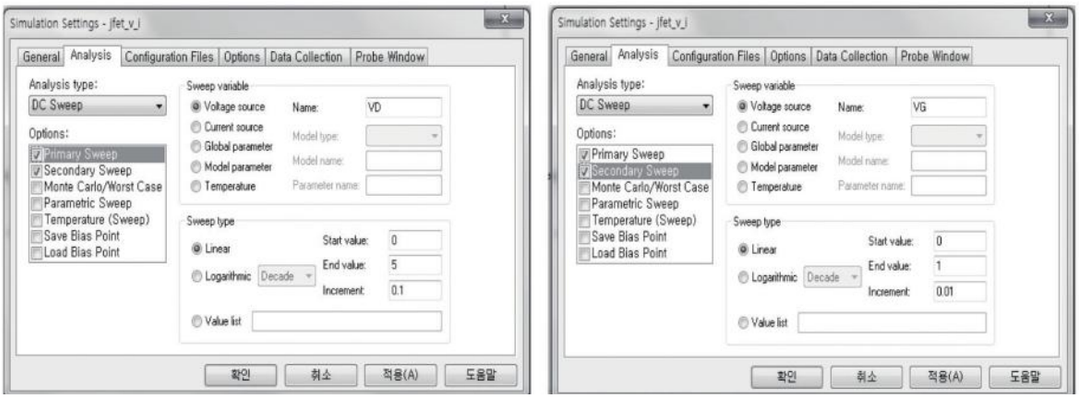
[그림 3-23]의 FET V-1 특성 실험 회로와 [그림 3-24]의 FET 증폭 회로 실험을 전자 회로 설계 시뮬레이션 프로그램을 이용하여 도면을 그리고 요구사항에 따라 실험하고 그 결과를 기록한다.

가. JFET의 파라미터 특성 실험

1) V-I 특성 실험

- [그림 3-23]의 회로를 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 jfet_v_i으로 정의하고 [그림 3-31]과 같이 각각 값을 설정한다.
- 전류 프로브를 드레인에 연결하고 실행한 결과 [그림 3-32]를 참고하여 실행한 후 그 결과를 그래프에 기록한다.
- VG(Vds) 전압 값의 End value 값을 0.5V 이하일 때와 그 이상일 때를 비교하여 실험하고 그 결과를 기록한다.
- VG 값의 변화에 따라 특성 곡선이 어떻게 변화하는지 관찰한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(a) 바이어스 전압원 (Primary)　　(b) 소스 전압원(Secondray)

그림 3-31 JFET의 V · I 특성 실험 설정 창

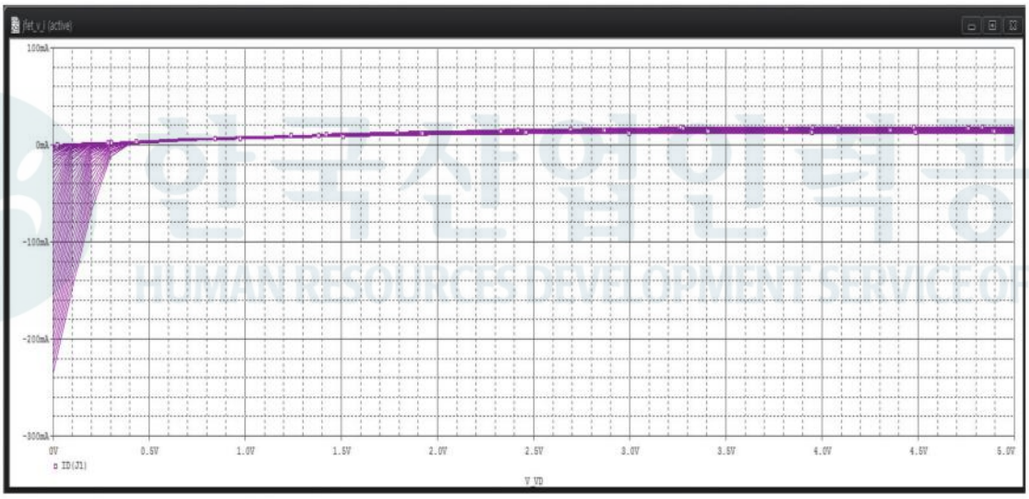


그림 3-32 JFET의 V · I 특성 실험 결과 파형

mA										

V

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나. JFET의 증폭회로 실험

1) 자기 바이어스 증폭회로의 시뮬레이션 실험

- [그림 3-24] 회로의 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 jfet_self_bias으로 정의하고 분석 형태를 DC Sweep에서 바이어스 전압원과 Time Domain에서 Genenal setting의 Run to time를 10ms로 신호원의 값을 각각 설정한다.
- 전류 마커를 드레인에 연결하고 실행한 결과인 [그림 3-33]을 참고하여 실행한 후 그 결과를 그래프에 기록한다.
- 신호원의 파형과 출력 신호 파형을 비교해본다.
- 실행 결과의 그래프를 보고 증폭도를 계산한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

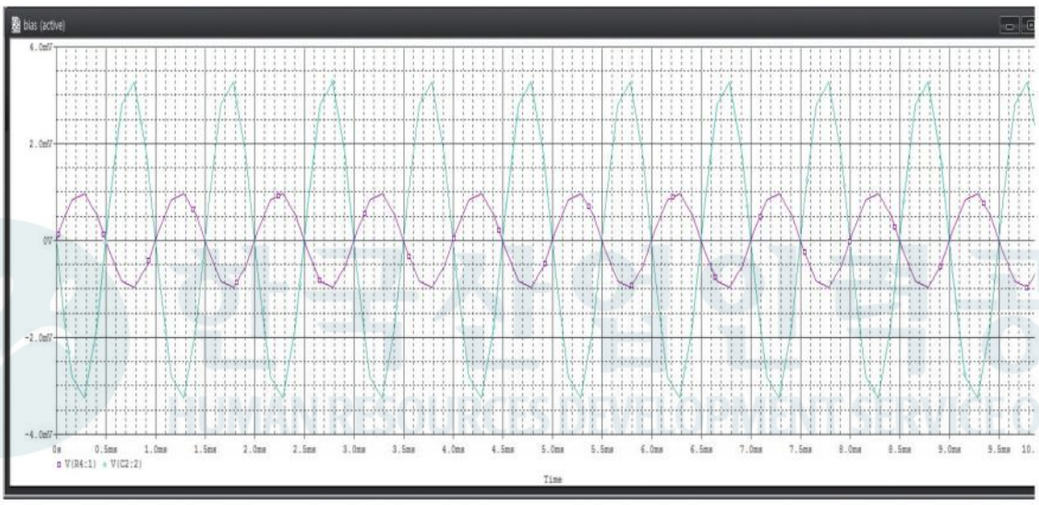


그림 3-33 자기바이어스 증폭 회로의 입 · 출력 결과 파형

mA										
										V

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2. MOSFET의 특성 실험

[그림 3-34]의 MOSFET의 전압-전류 특성을 실험하기 위한 시뮬레이션 실험과 MOSFET의 특성 회로를 실제 제작 실험하여 실제로 적용할 수 있도록 하였다.

가. MOSFET의 시뮬레이션 실험

1) MOSFET의 V-I 특성 실험

- [그림 3-34] 회로의 VDC(전압원) 등의 라이브러리를 이용하여 그린다.
- 프로파일명을 mosfet_v_i으로 정의하고 [그림 3-35]와 같이 각각 값을 설정한다.
- 전류 마커를 드레인에 연결하고 실행한 결과인 [그림 3-36]을 참고하여 실행한 후 그 결과를 그래프에 기록한다.
- VG 값의 변화에 따라 특성 곡선이 어떻게 변화하는지 관찰한다.
- 실험한 결과를 담당교사(수)에게 제출한다.

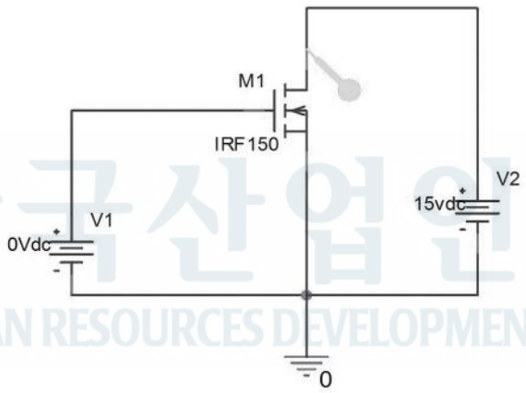
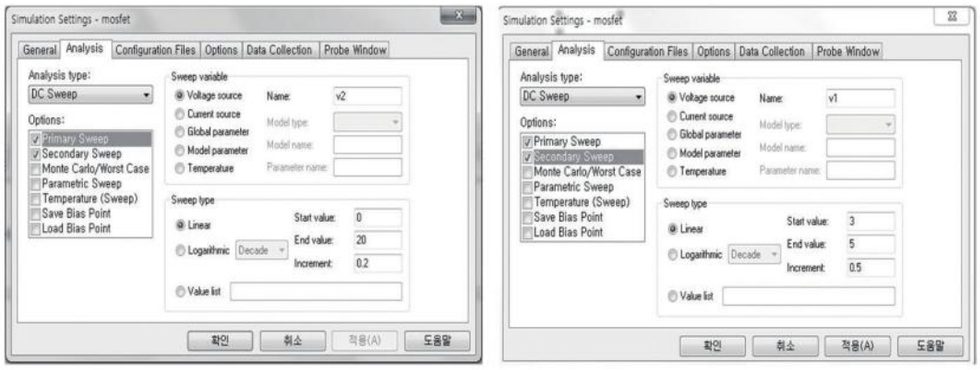


그림 3-34 MOSFET의 V-I 특성 실험 회로



(a) Primary 전압원 (b) Secondray 전압원

그림 3-35 MOSFET의 V · I 특성 실험 설정 창

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

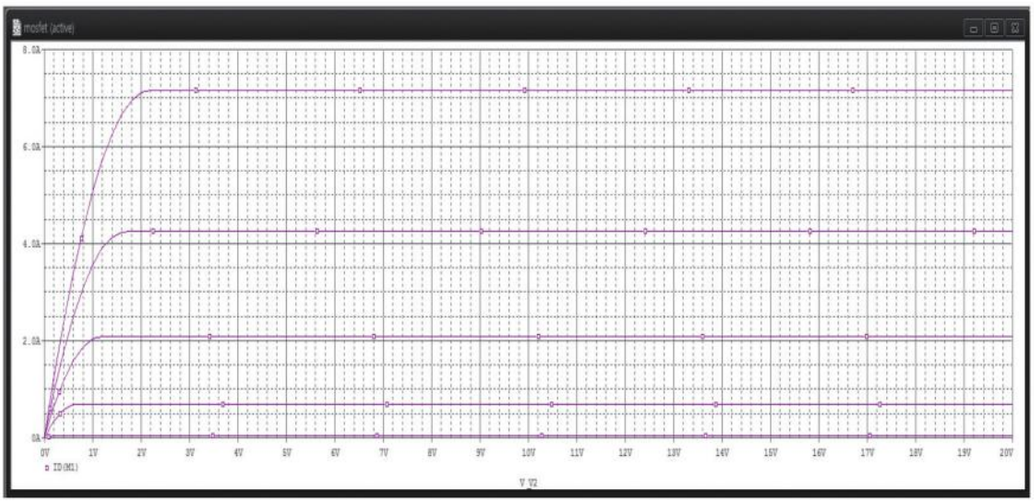


그림 3-36 MOSFET의 V-I 특성 결과 파형

mA										
										V

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

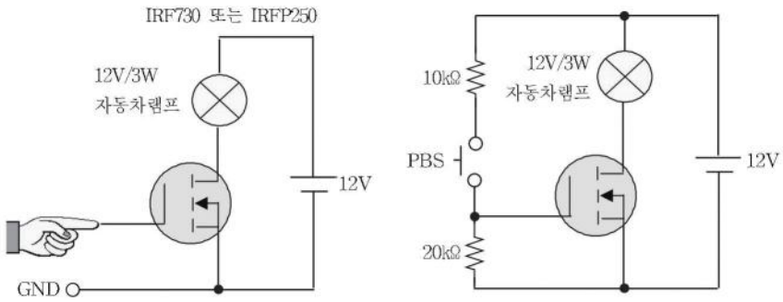
나. MOSFET의 제작 실험

1) MOS FET를 이용한 스위칭회로 제작 실험

가) 조립 및 측정 준비

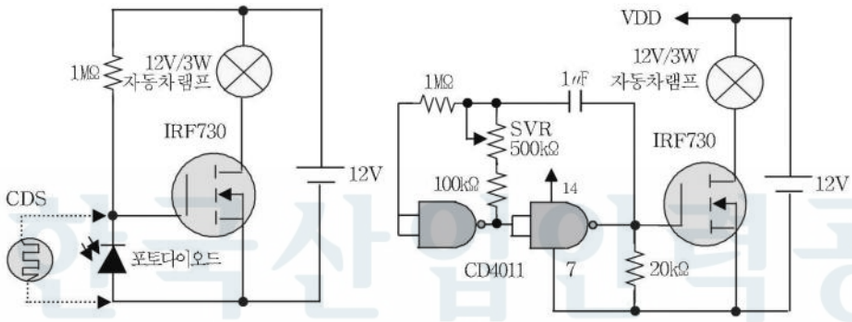
- [그림 3-37] 및 [그림 3-38]의 파워 MOSFET를 이용한 회로를 브레드 보드에 조립한다.
- 다음과 같은 부품을 준비한다.
  - MOSFET(IRF730), 자동차용 램프(12V/3W), CDS, 포토 다이오드
  - 저항 (10㏀, 20㏀), 배선 등
- 측정 장비를 준비한다.
  - 직류 전원장치, 오실로스코프, DVM 등

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(a) 실험 1 (b) 실험 2

그림 3-37 파워 MOSFET의 실험회로



(a) 실험 1 (b) 실험 2

그림 3-38 파워 MOSFET의 스위칭 실험회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

나) 실험 측정 1

- [그림 3-37]의 (a)에서 손끝으로 게이트와 연결된 선을 살짝 터치할 때 램프의 점등 상태를 확인한다.
- 램프가 점등되는 원리는 무엇인가?
- 램프가 켜지면 1분 정도 기다린 다음 점등되었던 램프는 계속 유지하는가?
- 게이트와 GND(−) 간에 1MΩ 정도의 저항을 접속하고 위 실험을 한다.
- [그림 3-37]의 (b)에서 푸시버튼 스위치(PBS)를 누르고 램프 점등 상태를 확인한다.
- 다음과 같이 드레인, 게이트, 소스 사이의 전압을 DVM으로 측정한다.

  ① Power FET가 OFF일 때, V_{DS} = [V], V_{GS} = [V]

  ② Power FET가 ON일 때, V_{DS} = [V], V_{GS} = [V]

다) 실험 측정 2

- [그림 3-38]의 (a)에서 포토다이오드 또는 CDS에 빛을 가할 때와 차단했을 때 부하의 점등 상태를 확인한다.
- [그림 3-38]의 (a)에서 빛을 가할 때의 센서의 작용을 설명해 보아라.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- [그림 3-38]의 (b)에서 전원전압을 가할 때 램프가 점멸되는지 확인한다.
- [그림 3-38]의 (b)에서 SVR(500㎏)을 조절하면 저항 값에 비례하여 주기가 길어지는지 확인한다.
- 오실로스코프로 파워 MOSFET의 드레인-소스 간 전압 파형을 측정하여 그래프에 기록한다.
- [그림 3-38]의 (b)에서 CMOS 게이트와 파워 스위치 사이에 별도의 인터페이스가 있는 이유를 설명해 보아라.
- 실험한 결과를 작성하여 담당교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 03

3

ELECTRONIC CIRCUIT

• 트랜지스터 전력 증폭회로 특성 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	3. 트랜지스터 전력 증폭회로 특성 실험			
학/습/목표	1. 전력 증폭회로의 종류별 특징을 이해하고 설명할 수 있다. 2. 전력 증폭회로의 동작을 이해하고 전력 증폭기를 설계할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 오실로스코프 • 직류전원 장치 • 브레드 • 보드 • DVM • 기타 수공구 일체	트랜지스터 마이크 저항 커패시터 스피커 마이크	필요 규격	필요 부수	• 조립 시 유의 사항을 숙지한 후 조립한다. • 공기구 또는 수공구 사용 시 안전에 유의하여 작업한다. • 스피커 및 마이크는 충격에 유의한다.

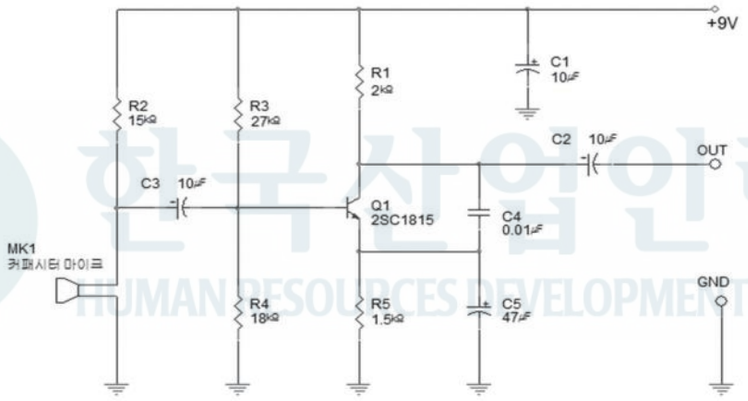


그림 3-39 커패시터 마이크 증폭회로

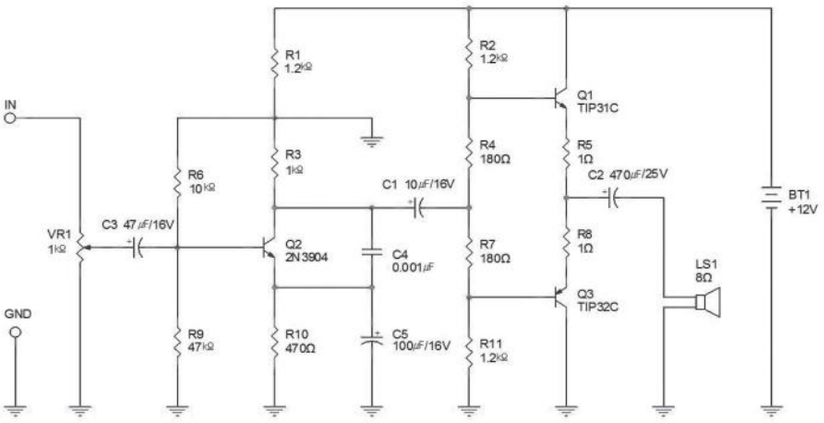


그림 3-40 3석 OTL 증폭기

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3 트랜지스터 전력 증폭회로 특성 실험

1. 전력 증폭회로의 개요

전력 증폭기는 대신호 증폭기이다. 이는 소신호 증폭기보다 부하선상의 더욱 큰 신호 동작에서 사용된다. 전력 증폭기의 종류는 증폭기가 선형 영역에서 동작하기 위한 입력 주기의 비율에 근거하여 A급, B급, C급, AB급으로 나누어지며, 대신호 증폭기에서 전력 증폭용으로 스피커나 송신 안테나에 신호 전력을 제공하기 위하여 통신 장비의 수신기나 송신기의 최종단에 적용된다.

2. 전력 증폭기의 종류

가. A급 증폭기

공통 이미터, 공통 컬렉터, 공통 베이스 증폭기가 바이어스 되었을 때 입력 전주기에 대해 선형 영역에서 동작하면 A급 증폭기이며, 특징은 다음과 같다.

- 증폭기는 차단 영역이나 포화 영역으로 넘어가지 않는다.
- [표 3-1]과 같이 출력 파형의 모양이 입력 파형의 모양과 같다.
- 반전과 비반전이 모두 가능하다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

> **TIP**
>
> ▷ 모든 소신호 증폭기는 A급 증폭기이며, 출력은 입력 위상과 같거나(동위상) 180°위상차를 나타낼 수 있다.

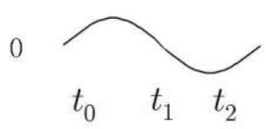
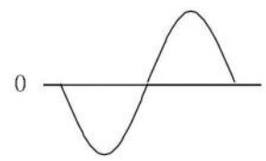
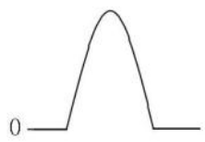
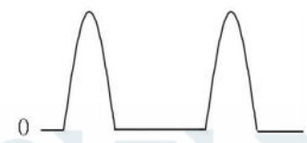
나. B급, AB급 푸시풀 증폭기

1) B급 증폭기

- B급의 경우 동작 시간(t)에 따라 출력되는 파형은 [표 3-1]과 같다.
- [그림 3-41]은 이미터 플로어(emitter follower)이며, 출력이 입력 신호의 완벽한 재현은 아니므로 입력 파형을 보다 더 충실하고 좋게 재현하기 위해서는 푸시풀(push-pull)로 알려진 2개의 트랜지스터 구조가 필요하다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

표 3-1 전력 증폭기의 종류별 입 · 출력 관계

전력 증폭기 종류	입력 파형	출력 파형
A급		
B급		
C급		

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

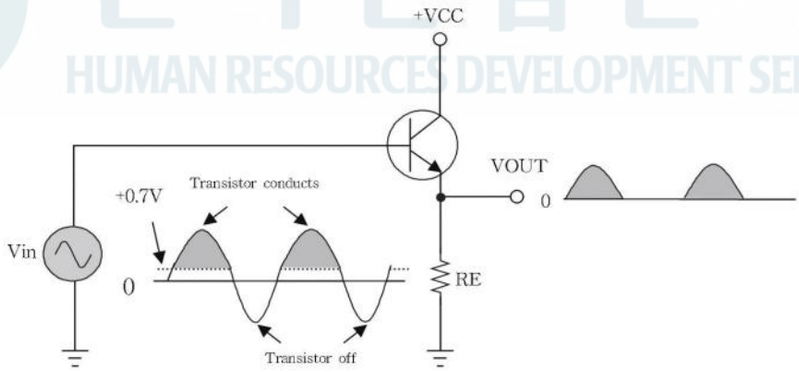
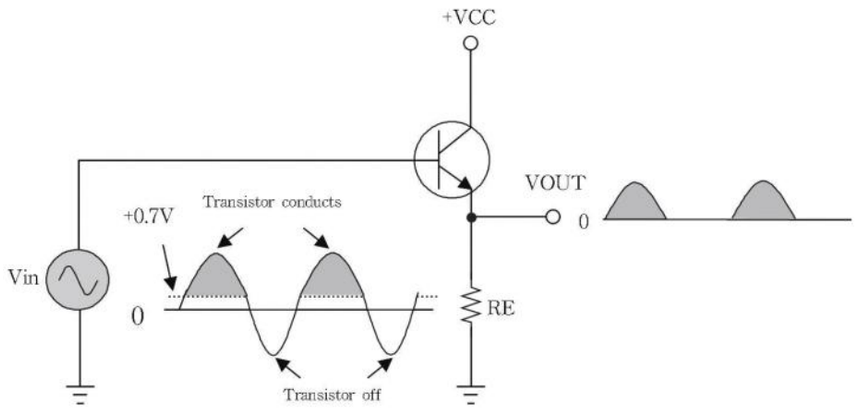


그림 3-41 이미터플로워 B급 증폭기

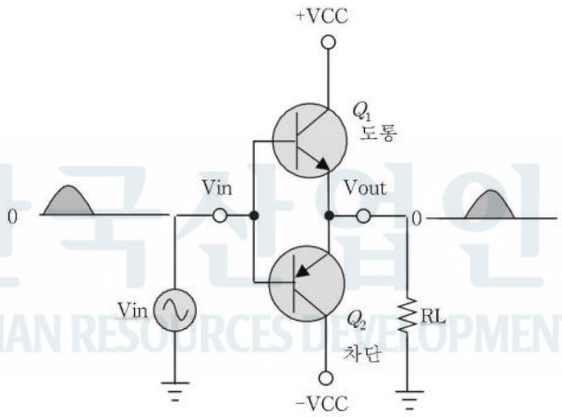
2) B급 푸시풀 동작

- B급의 경우 동작 시간(t)에 따라 출력되는 파형은 [표 3-1]과 같다.
- [그림 3-41]은 이미터 플로어(emitter follower)이며, 출력이 입력 신호의 완벽한 재현은 아니므로 입력 파형을 보다 더 충실하고 좋게 재현하기 위해서는 푸시풀(push-pull)로 알려진 2개의 트랜지스터 구조가 필요하다.
- [그림 3-42]에서 Q_1은 입력 주기의 정(+)의 반주기 동안 도통하고 Q_2는 부(−)의 반주기 동안 도통하며, 교차(크로스 오버)일그러짐이 발생하는 증폭기이다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(a) 정(+)의 반주기 구간



(b) 부(−)의 반주기 구간

그림 3-42 B급의 푸시풀 동작

3) AB급 동작

- B급 증폭기의 단점인 교차(크로스 오버)일그러짐을 제거하기 위한 증폭기이다.
- AB급의 바이어스는 입력에 해당하는 베이스에 저항과 다이오드 등을 이용하여 전압 분배 바이어스하여 교차 일그러짐을 제거한다.

4) 달링톤 AB급 증폭기

- 증폭기는 부하 저항이 상대적으로 적기 때문에 푸시풀 구조가 많이 사용된다.
- AB급 푸시풀 증폭기에서 8Ω 스피커는 공통 부하이다.
- 입력 저항을 증가시키고 큰 전압이득의 감소를 줄이기 위하여 달링톤 푸시풀 증폭기를 이용한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

5) A급 구동기를 가지는 푸시풀 증폭기

- B급, AB급 푸시풀 증폭기로 들어가는 입력 신호는 입력 신호원으로부터 각각 두 개의 트랜지스터에 용량성으로 결합되어 있어야 한다.
- A급 증폭기를 구동기로 사용하는 방식에서 구동기는 선행하는 전치 증폭기와 푸시풀 증폭기를 효과적으로 접목시켜 준다.

6) C급 증폭기

- 180° 미만에서 도통될 수 있도록 바이어스된 회로로, 다른 증폭기보다 효율이 훨씬 높다.
- [표 3-1]에서와 같이 큰 출력전력을 얻을 수 있지만 출력 파형이 심하게 일그러짐으로써 통상 무선주파(고주파) 동조 증폭기에만 한정적으로 응용된다.

다. 전력 증폭기 특성 실험 방법

1) 동작점 따른 전력 증폭기 종류

- [그림 3-43]은 전력 증폭기의 종류를 동작점에 따라서 구분한 것이다.
- 일반적인 특성과 동작점에 따라서 전력 증폭기를 설계할 수 있다.

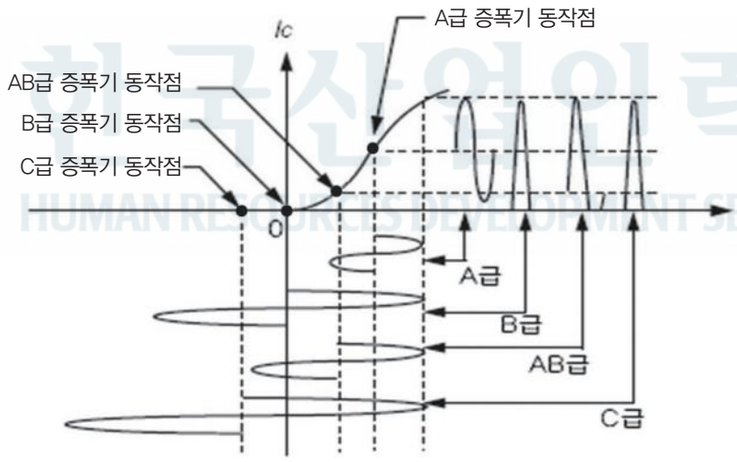


그림 3-43 동작점에 따른 전력증폭기 종류

2) 전력증폭기 구성에 따른 종류

- 전력 증폭기는 [그림 3-44]와 같이 구성하며, 부하저항의 선택에 따라 출력이 크게 좌우되고 왜곡이 적게 되는 것이 문제가 된다.
- 그러므로 부하단과 전원의 연결 방법에 따라서 [그림 3-45]와 같이 DEPP(Double Ended Push Pull)와 SEPP(Single Ended Push Pull) 회로로 구분된다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

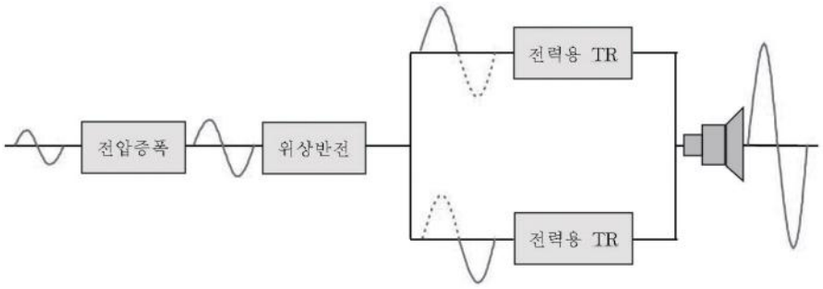
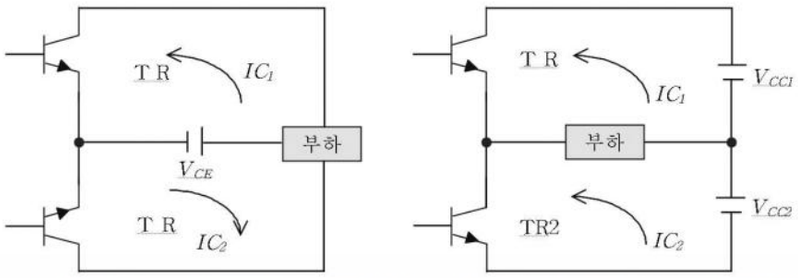


그림 3-44 전력 증폭기 구성도



(a) DEPP (b) SEPP

그림 3-45 접속 방법에 따른 전력 증폭기 분류

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

측정 및 요구사항

1. 전력 증폭기 제작 실험

[그림 3-39]의 마이크 앰프 회로와 [그림 3-40]의 3석 OTL 증폭회로를 브레드 보드에 제작하고 요구사항에 따라 측정하고 기록한다.

가. 마이크 앰프 회로

1) 부품 및 측정 장비를 준비한다.

- 트랜지스터(2SC1815), 전해 커패시터(10㎌×3, 47㎌), 저항(15㎏, 27㎏, 2㎏, 1.5㎏), 커패시터 마이크, 스피커(8Ω 소형), 배선(5mm) 등
- 직류전원장치, 브레드보드, 오실로스코프, DVM, 수공구 등

2) 마이크 앰프 조립하기

- 트랜지스터를 중심으로 배치하고 마이크는 브레드 보드의 가장자리에 배치한 커넥터를 통해 접속한다.
- 조립은 부품 삽입-리드 구부림-리드 절단-부품 삽입 순으로 한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 마이크 앰프 측정하기

- [그림 3-46]을 참고로 동작 시험을 위하여 결선한다.
- 입력에 마이크, 출력 측에 10㎏ 저항에 오실로스코프를 접속한다.
- 직류 전원장치의 출력 전압을 9V로 맞춘 다음 마이크 앰프 회로에 연결한다.
- 음성을 마이크에 가할 때 오실로스코프의 출력 파형을 관찰한다.
- 음성 신호를 크게 입력하였을 때 출력 파형이 관측되는지 확인한다.
- 입력 신호를 가하지 않은 상태에서 트랜지스터의 동작 전압을 측정한다.

VB = _____ [*V*]　　*VE* = _____ [*V*]

VC = _____ [*V*]　　*VBE* = VB−VE = _____ [*V*]

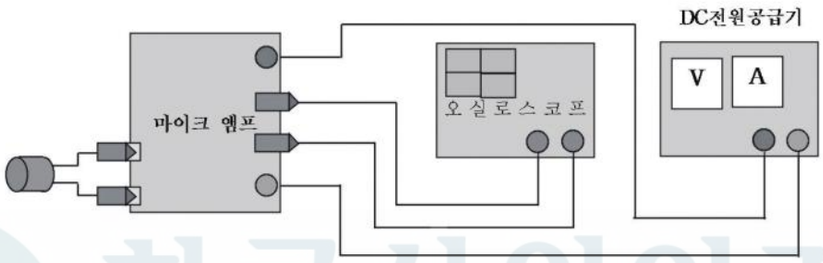


그림 3-43 동작점에 따른 전력증폭기 종류

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

나. 전력증폭기 조립 실험하기

1) 부품 및 측정 장비를 준비한다.

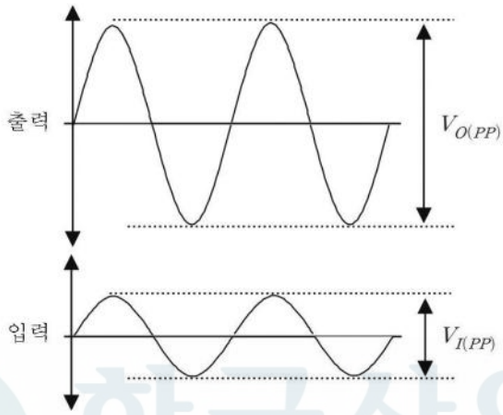
- 트랜지스터(2N3904, TIP31C, TIP32C), 전해 커패시터(10㎌, 47㎌,100㎌,470㎌), 저항(1㎏, 1,2㎏×3, 10㎏, 47㎏, 470Ω, 180Ω×2, 1Ω×2), 가변 저항(VR, 1㎏) ,커패시터 마이크, 스피커(8Ω 소형), 배선(5mm) 등
- 직류전원장치, 브레드보드, 오실로스코프, 신호 발생기, DVM 등

2) 마이크 앰프 조립하기

- 입력단자 1-2에 저주파 발진기를 연결하고 주파수 1[KHz]에, 출력 레벨은 0.1V 정도 설정한 다음 가변 저항 1㎏은 중간 위치에 둔다.
- 전원 전압 (VCC = 6V)를 가하고 소리가 들리는지 가변 저항을 조정할 때 소리의 크기가 변화하는지 확인한다.
- VR 1㎏을 최소로 놓고 전원 전압 VCC를 서서히 증가시켜 무신호 전류가 20㎃가 될 때 멈춘다. 이때의 전압을 전원 전압이라 할 때 전압을 측정하여 기록한다.
  Id가 20[㎃]일 때의 전원 전압(VCC) = [V]
- 출력 단자 3-4에 오실로스코프를 접속하고 신호 발생기 출력과 VR을 돌려 입력을 서서히 증가시키면서 출력 파형을 관찰한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 무신호시 최대 출력 전압을 측정한다.
- [그림 3-47]의 입 · 출력 전압의 크기를 측정하는 관계 내용을 숙지하고 출력 파형의 찌그러짐이 생기기 직전의 최대 출력전압을 측정한다. 또 이때의 입력 전압의 크기를 측정한다.
- 최대 출력 전압 계산
- 최대 출력 $P_O = \frac{(V_{PP})^2}{8R_L}$, 이론상의 최대 출력 $P_{Omax} = \frac{(V_{CC})^2}{8R_L}$ [W]
- 트랜지스터의 각 단자와 접지 사이의 전압을 측정하여 [표 3-2]에 기록한다.



전압이득 $G_P = 20\log \frac{V_O}{V_I}$

그림 3-47 입 · 출력전압의 크기 측정

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

표 3-2 트랜지스터의 동작 전위 측정 결과

측정 위치	전압 명칭	측정값	측정 위치	측정 위치	측정값
Q1 컬렉터	V_{C1}		Q1 베이스	V_{B1}	
Q1 이미터	V_{E1}		Q2 컬렉션	V_{C2}	
Q2 베이스	V_{B2}		Q2, Q3 이미터	V_{E2}, V_{E3}	
Q3 베이스	V_{B3}		Q3 컬렉터	V_{C3}	
Q2 B-E사이	V_{BE2}		Q3 E-B사이	V_{BE3}	

TIP

▷ 앰프가 정상적으로 동작될 때는 각각의 트랜지스터에 걸리는 전압에는 특징이 있으므로 참고치를 활용한다.
▷ V_{BE} = 0.6 [V] 내외가 표준이고 V_{BE} 는 전원 전압의 1/3 ~ 2/3 내외가 적당하다.
▷ 기준치에 크게 벗어나는 전압이 걸리면 고장이므로 소자의 양부 또는 연결 상태를 확인한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter

04

연산 증폭기 회로

1. 연산 증폭기 특성회로 실험
   1) 연산 증폭기 일반
   2) 연산 증폭기 회로
   ▷ 측정 및 요구 사항

2. 기본 연산 증폭회로 실험
   1) 기본 연산 증폭기 회로
   ▷ 측정 및 요구 사항

3. 연산 증폭기 응용회로 실험
   1) 연산 증폭기 회로의 구성
   ▷ 측정 및 요구 사항

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

OPEN 공공누리 출처표시 상업용금지 변경금지 공공저작물 자유이용허락

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 04

1

ELECTRONIC CIRCUIT

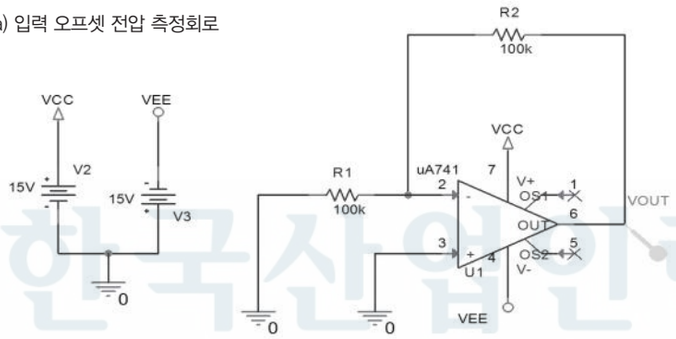
• 연산 증폭기 특성회로 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

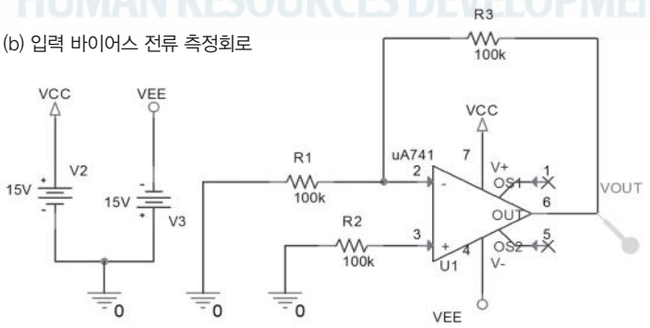
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	1. 연산 증폭기 특성회로 실험			
학/습/목표	1. 연산 증폭기의 일반적인 개념을 이해할 수 있다. 2. 특성 회로의 구성과 동작 원리를 이해할 수 있다. 3. 연산 증폭기용 IC를 구별 할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 등 공구 사용 시 안전에 유의하여 작업한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

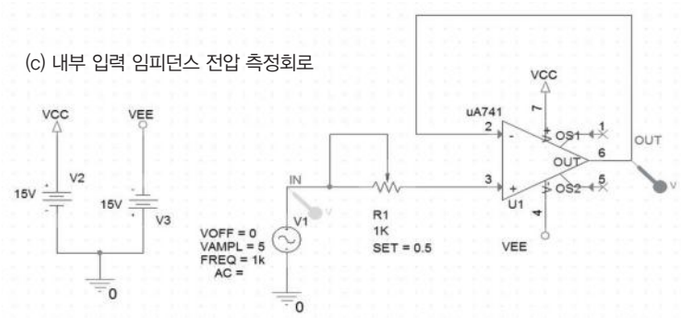
(a) 입력 오프셋 전압 측정회로



(b) 입력 바이어스 전류 측정회로



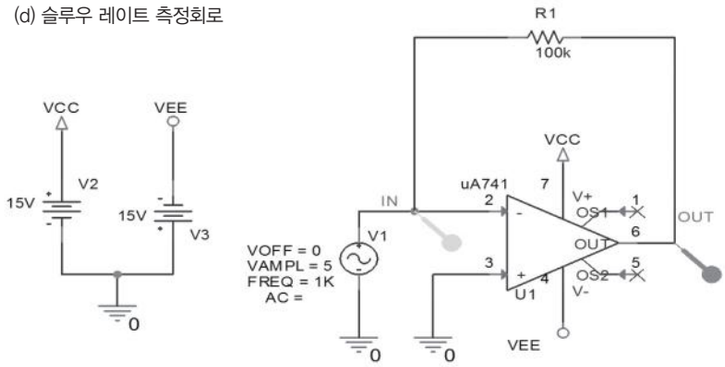
(c) 내부 입력 임피던스 전압 측정회로



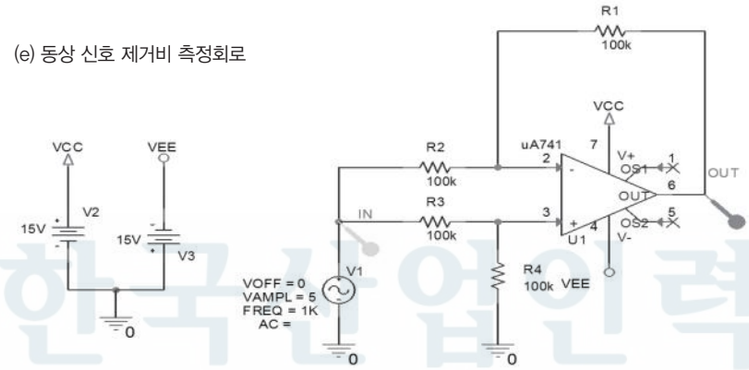
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

(d) 슬루우 레이트 측정회로



(e) 동상 신호 제거비 측정회로



(f) 이득 및 주파수 대역 측정회로

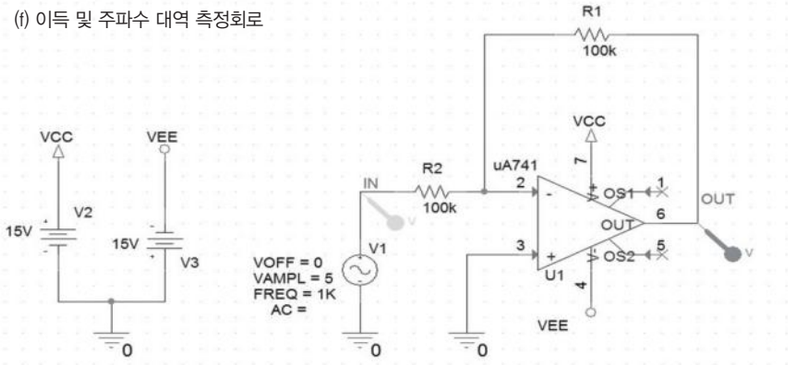


그림 4-1 연산 증폭기 특성회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

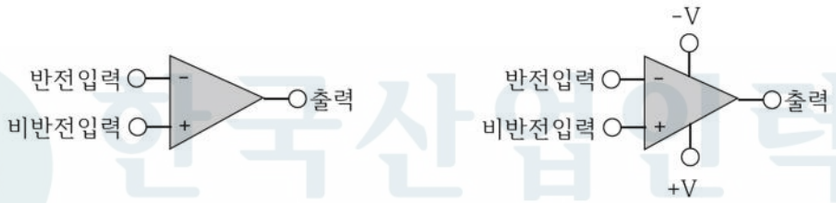
1 연산 증폭기 특성회로 실험

1. 연산 증폭기 일반

가. 연산 증폭기(OP-AMP)의 개요

1) 기호와 단자

- 표준 기호는 [그림 4-2]의 (a)와 같으며, 기호는 반전(−) 입력과 비반전(+) 입력의 입력 단자 2개와 출력 단자 1개를 가지고 있다.
- 보통 증폭기는 입력 단자 1개인 경우가 많지만 일반적인 연산 증폭기는 2개의 입력 단자를 갖는 차동 증폭기로 [그림 4-3]의 (b)와 같이 (+)와 (−) 2개의 직류 공급 전압에 의해 동작한다.



(a) 기호 (b) 직류 공급 전압 연결 기호

그림 4-2 연산 증폭기의 표준 기호

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) 이상적인 연산 증폭기

[그림 4-3]과 같은 이상적인 연산 증폭기는 다음과 같은 특성을 가진다.

> **TIP**
>
> ▷ 연산 증폭기에서 보통 기호를 단순화하기 위해 단자의 기호를 생략하지만 항상 존재하고 있다.

- 무한대의 전압 이득과 무한대의 대역폭을 갖는다.
- 개방 상태에서는 입력 임피던스가 무한대이므로 구동을 위한 공급 전원이 연산 증폭기의 내부로 유입되지 않는다.
- 출력 임피던스가 0이다.

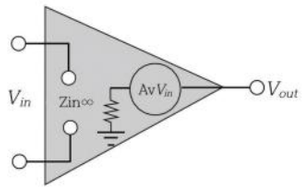


그림 4-3 실제의 연산 증폭기

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나. 연산 증폭기 종류

연산 증폭기는 [표 4-1]과 같이 트랜지스터와 유사형태(TO-92)의 것과 IC 형태의 것 등 여러 가지 유형이 있으며, [표 4-2]와 같이 패키지 형태, 범용(General Purpose)성, 고성능(High Performance), 계기용 등급(Instrumentation Grade)으로 구분하여 사용하고 있다.

표 4-1 OP-AMP 외관

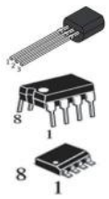
구분	분류	실물 모형
겉모양 구조	• 트랜지스터 형(TO-90형) • DIP형 • 기타(규격에 의한 하이브리드형) • SMD형	
내부 구조	• 하이브리드 IC형 • 모노리딕 IC형	
수용 회로수	• 싱글형 • 복수형(듀얼,쿼드형)	
회로 구성	• 바이폴라형(트랜지스터를 주로 사용) • Bi-FET형(입력 회로 등에 FET) • Bi-MOS형(입력 회로 등에 MOS-FET)	

표 4-2 대표적인 OP-AMP의 형별 일람표

구분		범용	고성능	계기용 등급
싱글	바이폴라형	μA741, OP02	LM318, μPC159C	NE5534P, BA15534
	FET형	MC34001, TL071/0812(2)	LF355/LF356 AD542/547	AD515A
듀얼	바이폴라형	OP04/14 MC1458, LM358(단)	LN2904(단) NE5532P, BA15332	LM13600N BA13600
	FET형	uA722 TL072/082 LF353 CA3240(단)	LMV358 TCL272C, MC14573	ICL76L4A TS27L2BC, LMC662A
쿼드	바이폴라형	LM348(단), LM324(단) MC3403(단)	M5216P TA75W558FU	μPC458C TA7508F, BA14741F
	FET형	TL064/074/084 uA774, LF374	LMC660C TCL274, ICL764C	ICL76L4A TS27M4BC, LMC660A

㈜ 단 : 단일전원방식, 표시가 없는 것은 양전원, 숫자 앞 영문은 제조사

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

다. 연산 증폭기 이용 시 회로 결선 방법

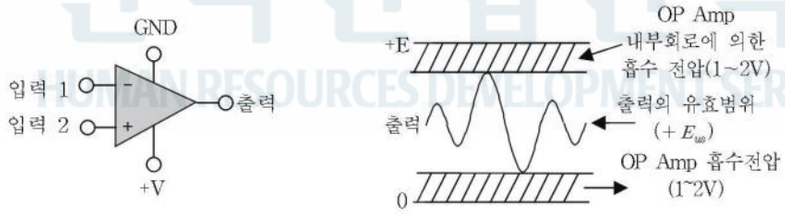
- 아날로그 데이터 북에서 목적에 맞는 적절한 *IC*를 선택한다.
- 저항, 커패시터 그 이외의 부품을 선택한다.
- 전원 전압 $\pm V_{cc}$에서 OP-AMP 내부 회로에 의해 흡수 전압(1~2*V*)을 뺀 전압이 유효 출력 전압으로 되는 것에 유의한다.
- 전원의 바이패스용 커패시터는 세라믹 0.1μF 정도의 것을 삽입한다.
- 회로 결선이 끝나면 반드시 배선의 오류가 있는지 확인한다.
- 회로에 따라서 오프셋(offset, 영점) 조정을 한다.
- 시험 세트로 어느 정도의 실험은 되지만 고주파인 경우에는 배선, 접지 그 이외의 점에서 배선과 부품, 배선 상호 간의 노이즈 영향을 받을 수 있다.

라. 연산 증폭기의 전원

1) 단일 전원 방식

- [그림 4-4]의 (a)와 같은 단일 전원 회로에서는 내부의 흡수 전원을 고려하여 다음과 같은 전원을 이용한다.
- (−)V 단자를 접지시키면 출력 전압은 (+)전압이 나오며, [그림 4-5]의 (b)와 같이 전원 전압 +E에서 흡수 전압을 뺀 전압이 나온다.
- 교류 출력만 필요로 할 때 결합 커패시터로 직류 분을 차단한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA



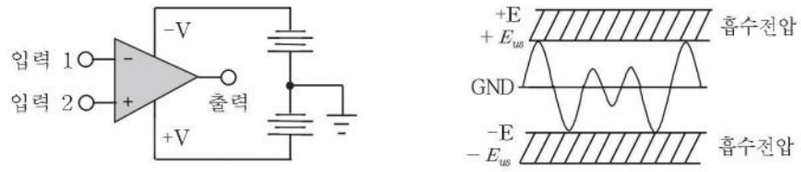
(a) 단일 전원 회로 (b) 내부 흡수 전압 관계

그림 4-4 단일 전원 접속

2) 양 전원 방식

- [그림 4-5]의 (a)와 같은 회로에서는 [그림 4-5]의 (b)와 같이 흡수 전압을 뺀 전압이 출력 전압으로 나타난다.
- [그림 4-6]과 같이 (+)전원, GND, (−)전원을 직류 전원장치에 연결하여 사용한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(a) 양 전원 회로 (b) 내부 흡수 전압 관계

그림 4-5 양 전원 접속

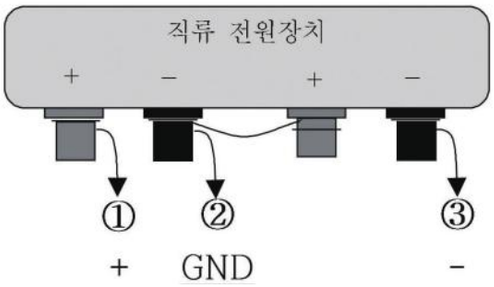


그림 4-6 OP-AMP 사용시 양전원 직류 전원장치 연결도

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2. 연산 증폭기 회로

연산 증폭기는 비교적 낮은 직류 공급전원을 사용하는 선형 집적회로를 사용하며 대표적인 회로 구성은 [그림 4-7]과 같이 반전과 비반전 2개의 입력 단자를 갖는 차동 증폭 회로와 다단 직류 증폭기의 직류 전압 레벨을 0으로 하기 위한 오프셋 조절에 의한 직류 레벨 시프트 회로 및 전력 증폭 회로로 구성되어 있다. 또한 동상 성분만을 음되먹임(부귀환:negative feedback)시키는 동상 음되먹임 회로와 각 블록의 안정된 동작을 위한 정전류 바이어스 회로가 포함되어 있다.

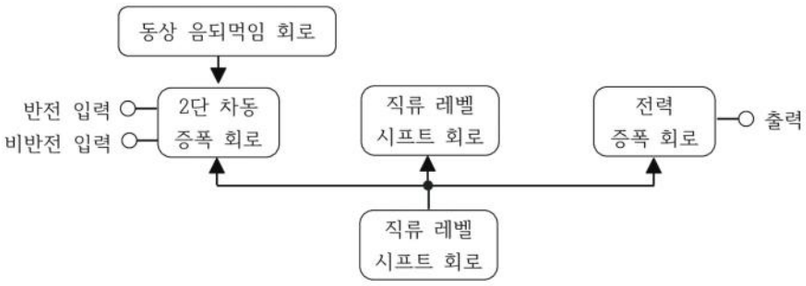


그림 4-7 연산 증폭기의 블록 구성

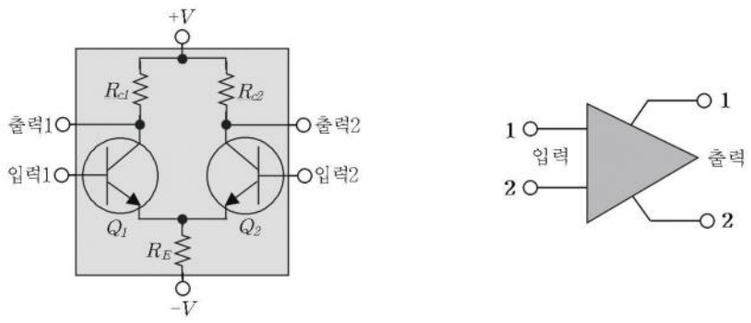
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

가. 연산 증폭기 기본 회로

1) 차동 증폭기

- [그림 4-8]은 기본적인 차동증폭기의 회로 및 기호이다.
- 연산 증폭기에서 차동 증폭단은 높은 전압 이득과 동상 신호 제거 기능을 가진다.

2) 차동 증폭기의 동작 모드



(a) 차동증폭기 회로 (b) 기호

그림 4-8 기본적인 차동증폭기

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

차동 증폭기는 신호 동작 모드에 따라 다음과 같이 구분하여 동작을 해석할 수 있다.

- 단일 입력(single-ended input) 모드는 공통 베이스 증폭기와 동일하게 동작한다.
- 차동 입력(differential input) 모드는 위상이 서로 다른 두 개의 입력 신호를 인가하는 경우이며, 이중 입력(double-ended)을 할 경우 출력 1, 2의 신호를 각각 합친 신호와 같은 전체 차동 동작 특성을 얻을 수 있다.
- 공통 모드 입력(common-mode input)은 동일 위상, 동일 주파수 및 동일 진폭을 가지는 입력 신호 전압이 두 입력단자에 인가되는 동상의 경우에 의해 차동 증폭기의 중요한 특징 중 하나인 동상 신호 또는 잡음(noise) 제거를 해석할 수 있는 입력 모드이다.

3) 동상 신호 제거비(common mode rejection ratio : CMRR)

원하지 않는 신호(잡음)는 동상으로 두 입력단자에 유기되므로 차동 증폭기에 의해 제거되어 출력에 나타나지 않도록 하는 정도를 말한다.

- 증폭기의 성능을 평가하는 데 중요한 파라미터이다.
- 동상 이득(A_{cm})에 대한 차동 이득($A_{U(d)}$)의 비로 다음과 같다.

$$CMRR = \frac{A_{U(d)}}{A_{cm}}$$

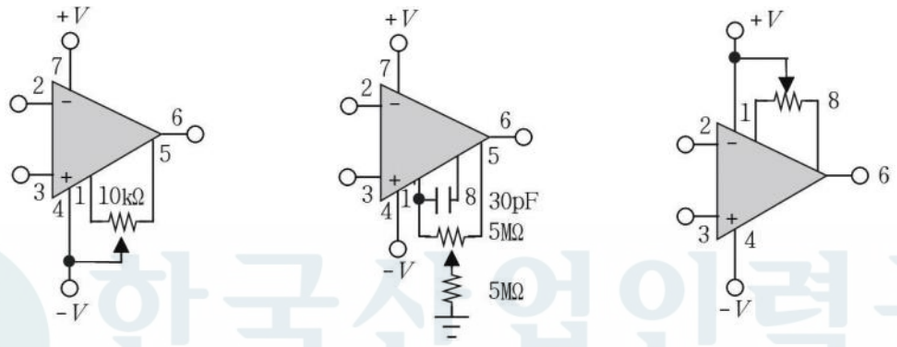
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

4) 연산 증폭기의 파라미터

OP-AMP는 차동증폭기이므로 반전과 비반전 2개의 입력단자를 단락(쇼트)시키면 전압은 0V(제로)이므로 출력 전압도 0V가 되어야 한다. 그러나 0V입력에 대하여 출력이 0V로 주어지지 않는다. 여기에 남아 있는 전압을 오프셋이라 한다.

5) 입력 오프셋 전압 조정

- 연산 증폭기의 규격표에 명시되어 있는 입력 오프셋 전압(input offset voltage) V_{OS}는 차동 출력을 0V로 만들기 위해 입력단자 사이에 요구되는 차동 직류 전압이다.
- 전형적인 입력 오프셋 전압은 2㎷ 또는 그 이하의 값을 가지며, 이상적인 경우에는 0[V]이다.
- 그림 4-9와 같이 회로를 구성하여 오프셋을 조절한다.



(a) 1단 오프셋 방식 (b) 2단 오프셋 방식 (c) 3단 오프셋 방식

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

그림 4-9 싱글 타입 OP-Amp 오프셋 조절 방식

6) 온도에 따른 입력 오프셋 전압 드리프트

- 오프셋 전압(V_{OS})과 관계되는 파라미터이며 온도가 1℃ 변함에 따라 오프셋 전압이 변하는 정도를 나타낸 값으로 보통 5㎶/℃~50㎶/℃ 사이의 값을 가진다.
- 일반적으로 높은 입력 오프셋 전압을 가지는 연산증폭기는 높은 드리프트를 가진다.

7) 입력 바이어스 전류

- 입력 바이어스 전류는 증폭기의 첫째 단을 적절히 동작시키기 위해 증폭기의 입력에 필요한 직류 전류이다.
- 이 값은 입력전류의 평균값으로 [그림 4-10]과 같이 정의된다.

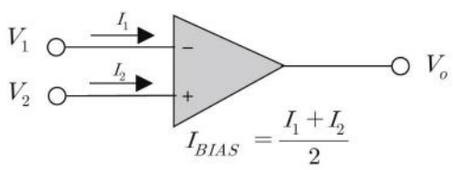


그림 4-10 입력 바이어스 전류

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

8) 입력 임피던스

- [그림 4-11]의 (a)와 같은 차동 입력 임피던스는 반전 입력과 비반전 입력 사이의 전체 저항을 말한다.
- 차동 입력 임피던스는 차동 입력의 변화에 따라 흐르는 바이어스 전류의 변화값을 측정하여 결정한다.
- [그림 4-11]의 (b)와 같은 동상 입력 임피던스는 각 입력과 접지 사이의 저항을 말한다.
- 주어진 동상 입력 전압 변화에 따라 흐르는 바이어스 전류의 변화값을 측정하여 결정한다.

(a) 차동 입력 임피던스 (b) 동상 입력 임피던스

그림 4-11 연산증폭기 입력 임피던스

9) 입력 오프셋 전류

- 이상적으로 두 입력 바이어스 전류가 같으면 그 전류 오차는 0이다.
- 실제 연산 증폭기에서 바이어스 전류는 정확히 일치하지 않는다.
- 오프셋 전류 I_{OS}는 입력 바이어스 전류 간의 차이다. 즉 $I_{OS} = |I_1 - I_2|$ 이다.
- 실제 오프셋 전류의 크기는 대체로 바이어스 전류보다 10분의 1 정도로 작은 크기를 갖는다.
- 대부분 무시할 수 있으나 높은 이득과 높은 입력 임피던스를 갖는 증폭기는 가능한 한 I_{OS}가 작아야 한다. 그 이유는 높은 입력 저항을 통해 흐르는 전류의 차이가 실제적인 오프셋 전압을 유발시키기 때문이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

10) 출력 임피던스

- 연산 증폭기의 출력 단자에서 본 저항이다.

11) 동상 입력 전압 범위

- 모든 연산 증폭기는 동작할 수 있는 전압의 범위가 제한되어 있다.
- 동상 입력 전압 범위는 두 입력 단자에 신호 전압을 인가하였을 때 출력에 클리핑(clipping)이나 왜곡(distortion)을 초래하지 않는 입력 전압의 범위를 말한다.
- 대다수 직류 공급 전압 ±15V를 가한 경우에 ±10V의 동상 입력 전압 범위를 갖는다.

12) 개방 루프 전압이득

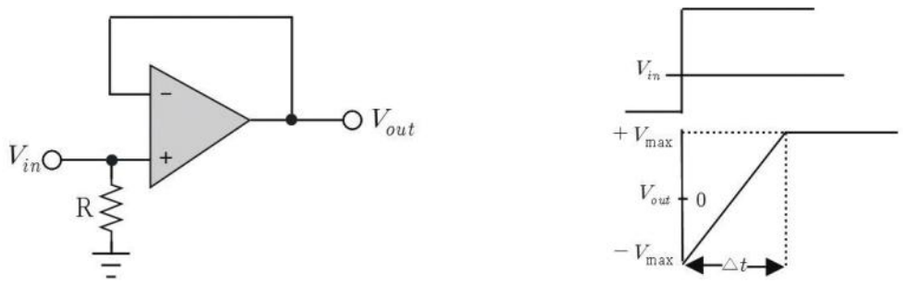
- 개발 루프 전압 이득(A_d)은 출력에서 입력까지 외부적인 되먹임이 없는 경우의 이득이다.
- 성능이 우수한 연산증폭기는 보통 50,000 ~ 200,000 정도의 매우 높은 개방 루프 이득을 갖는다.

13) 슬루율

- 계단파 입력(step input) 전압이 인가되었을 때 시간에 따른 출력 전압의 최대 변화율이다.
- 슬루율은 연산 증폭기의 내부 증폭단에서의 고주파 응답에 의존한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- [그림 4-12]의 (a)와 같이 연결하여 슬루율을 측정한다.
- 증폭기는 계단파 입력에 대해 동작할 수 있는 고역 임계 주파수 한계를 갖고 있기 때문에 증폭기의 고역 임계 주파수가 작으면 작을수록 계단파 입력에 대한 출력 전압은 [그림 4-12]의 (b)와 같이 경사지게 나타난다.
- 슬루율 (*Slew rate*) = $\dfrac{\Delta V_{out}}{\Delta t}$ 이다.



(a) 시험 회로　　(b) 계단파 입력 전압에 따른 출력전압

그림 4-12 슬루율 측정

14) 주파수 응답
- 연산 증폭기 내부 증폭단의 전압 이득은 접합 정전 용량에 의해 제한된다.
- 연산 증폭기는 내부 결합 커패시터가 없기 때문에 저주파 응답은 거의 dc(0Hz) 수준까지 확장될 수 있다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

측정 및 요구사항

1. 연산 증폭기 특성회로 실험

[그림 4-1]의 (a)~(f)회로 도면를 그리고 시뮬레이션 프로그램을 이용하여 다음의 요구사항에 따라 측정용 마커를 연결하고 전압 파형을 측정하여 그래프에 그리고 계산하여 기록한다. (단, 시뮬레이션에서 측정한 결과값이 부품을 조립하여 측정한 결과값 보다 아주 작지만 특성 실험에서는 무관하다)

가. 입력 오프셋 전압 측정회로

[그림 4-1]의 (a)회로 도면을 그리고 입력 오프셋 전압을 측정하기 위하여 다음과 같이 측정하고 계산하여 기록한다.
- 폐쇄 루프 이득을 계산한다.

$$A_C = \frac{R_2}{R_1}$$

- [그림 4-1]의 (a) 회로를 그리고 시뮬레이션 프로그램을 이용하여 출력 전압(V_{out}) 단자에 전압 마커를 이용하여 측정한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

V_{out} = [mV]

- 폐쇄 루프 이득과 출력전압에 의해 입력 오프셋 전압 V_{Oi}를 계산한다.

$$V_{Oi} = \frac{V_{out}}{A_C} = \qquad [mV]$$

나. 입력 바이어스 전류 측정회로

[그림 4-1]의 (b)회로를 그리고 바이어스 전류를 측정하기 위하여 다음과 같이 측정하고 계산하여 기록한다.

- OP-AMP 2번 단자와 V_{out} 점의 파형을 측정용 마커를 이용하여 측정하고 기록한다.

$IC_{2번단자}$ = [mV] V_{out} = [mV]

- 측정한 입 · 출력파형 전압값을 이용하여 입력전류 I_{b1}, I_{b2}를 계산한다.

$$I_{b1} = \frac{IC_{2번단자전압}}{R_1} = \qquad [nA], \qquad I_{b2} = \frac{V_{out}}{R_2} = \qquad [nA]$$

- 입력 바이어스 전류 I_b를 계산한다.

$$I_b = \frac{I_{b1} + I_{b2}}{2} = \qquad [nA]$$

다. 내부 입력 임피던스 측정회로

[그림 4-1]의 (c)회로 도면을 그리고 내부 임피던스 측정하기 위하여 다음과 같이 측정하고 계산하여 기록한다.

- 프로파일은 inpu_impedance로 생성하고 [그림 4-13]와 같이 설정한 다음 측정용 마커를 out단자에 연결하고 실행한 결과를 그래프에 기록한다.
- 결과 파형인 [그림 4-14]을 참고하여 그래프에 그린 결과와 비교한다.

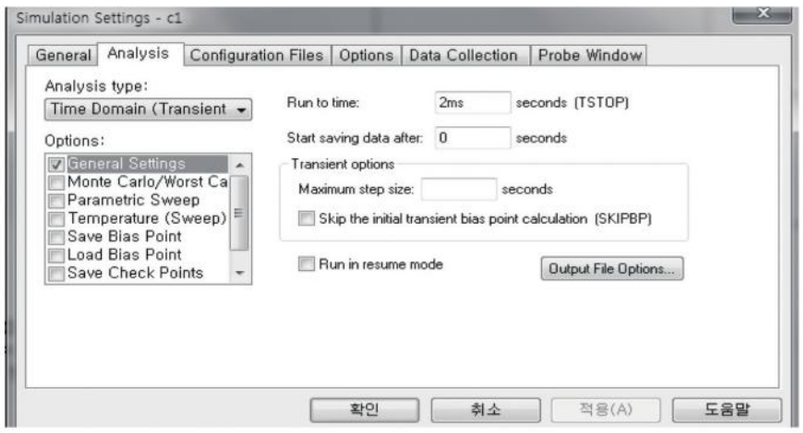


그림 4-13 시뮬레이션 설정 창

한국산업인력공단 HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

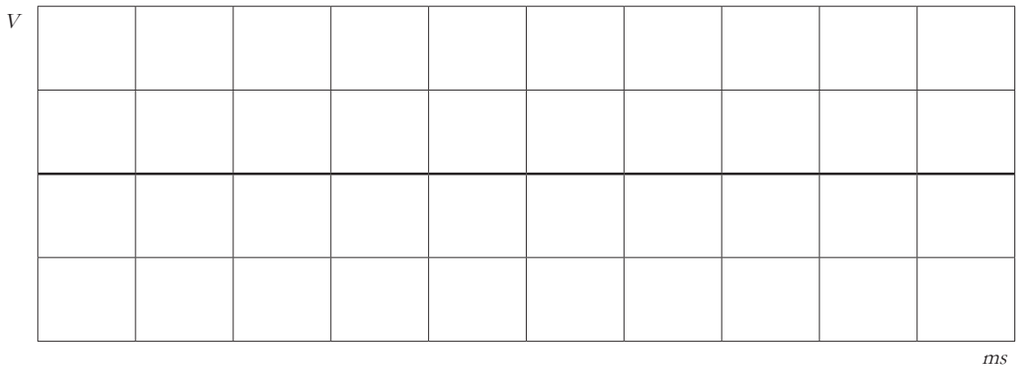


그림 4-14 프로브 윈도우 창

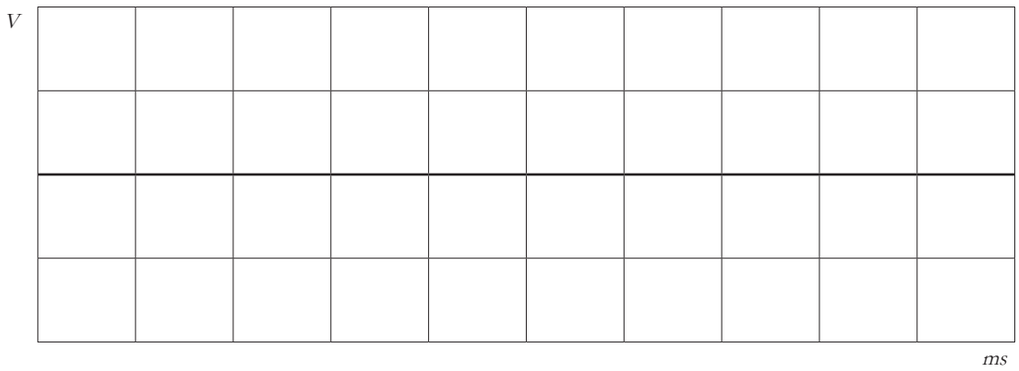
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

라. 슬루우 레이트 측정 회로

1) [그림 4-1]의 (d)회로에서 입 · 출력파형 측정

[그림 4-1]의 (d)회로도면를 그리고 입 · 출력파형을 측정하기 위하여 다음 사항을 계산하고 측정한다.

- 프로파일은 slew_rate로 생성하고 [그림 4-13]과 같이 설정한 다음 측정용 마커를 입력과 out단자에 연결하고 실행한 결과를 그래프에 기록한다.
- 결과 파형인 [그림 4-15]을 참고하여 그래프에 그린 결과와 비교한다.



한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

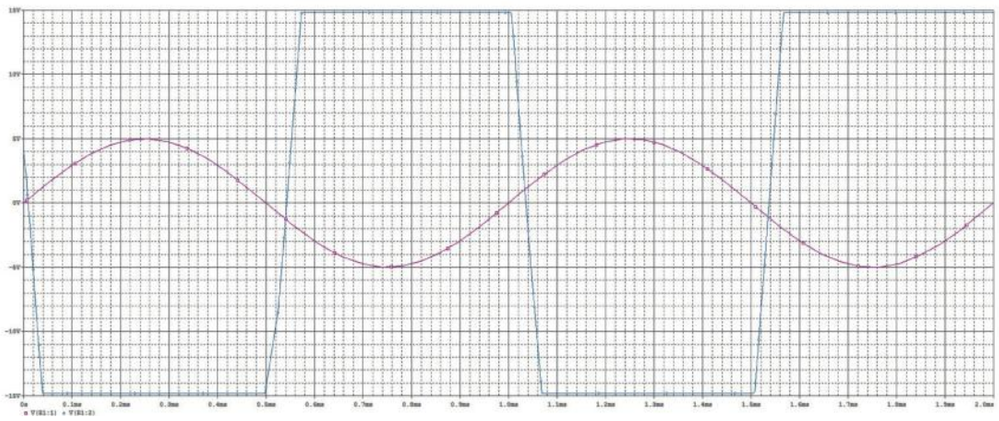


그림 4-15 프로브 윈도우 창

2) [그림 4-1]의 (d)회로에서 슬루우 레이트(SR) 측정

- 위의 출력 파형 측정에서 출력 전압이 최소값에서 최대값으로 또는 반대로 전환되는데 소요되는 시간 Δt를 측정한다.

  Δt = [μs]

- 슬루우 레이트($SR = \Delta t$)를 기록한다. 참고로 μA741의 경우 SR=0.5 이다.

  SR = [$V/\mu s$]

- μA741 IC 대신 LM318 IC로 대체하여 슬루우 레이트를 측정해보고 비교해 본다.

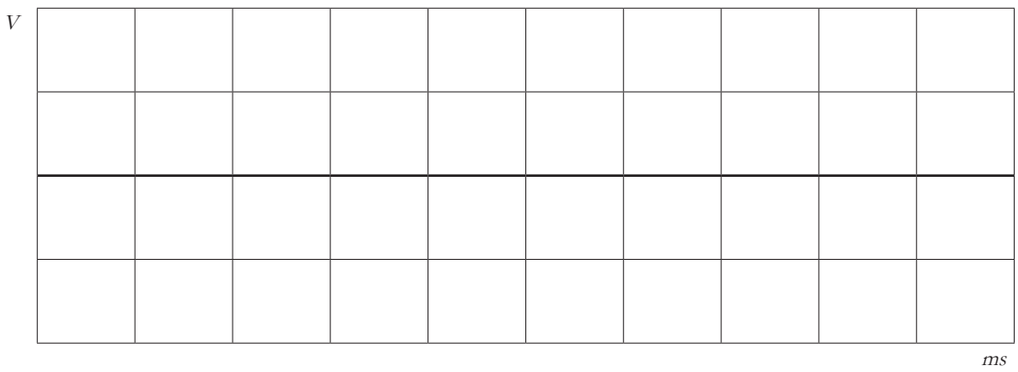
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

마. 동상 신호 제거비 측정회로

1) [그림 4-1]의 (e)회로에서 입 · 출력 파형 측정

[그림 4-1]의 (e)회로 도면을 그리고 입 · 출력파형을 측정하기 위하여 다음 사항을 계산하고 측정한다.

- 프로파일은 cmrr으로 생성하고 [그림 4-13]과 같이 설정한 다음 측정용 마커를 입력과 out단자에 연결하고 실행한 결과를 그래프에 기록한다.
- 결과 파형인 [그림 4-16]을 참고하여 그래프에 그린 결과와 비교한다.



한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

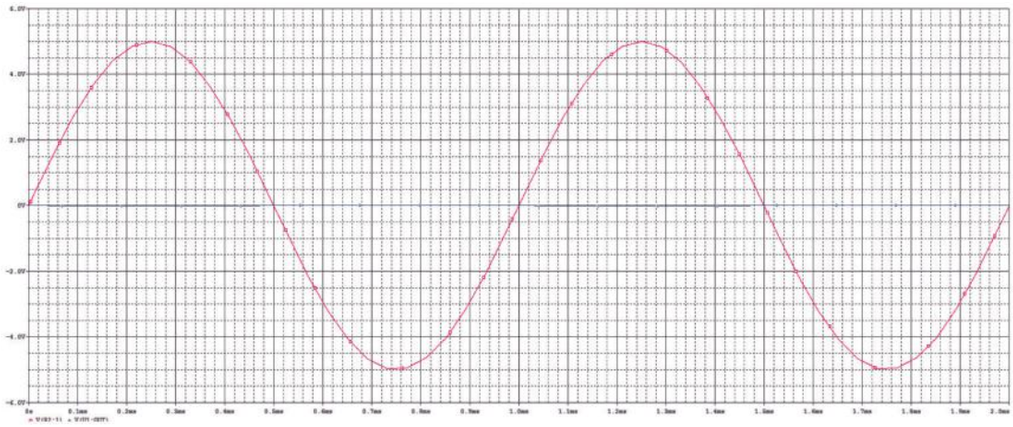


그림 4-16 프로브 윈도우 창

2) [그림 4-1]의 (e)회로 동상 신호 제거비 측정

- 위에서 측정한 입 · 출력 파형의 전압값을 이용하여 동상 이득과 차동 이득을 계산하여 기록한다.

동상이득 $A_C = \dfrac{V_O}{V_i} =$ 　　차동이득 $A_d = \dfrac{R_f}{R_i} =$

- 동상 신호 제거비를 계산한다.

$$CMRR = 20\log_{10}\frac{A_d}{A_c} = \qquad [\text{dB}]$$

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

바. 이득 및 주파수 대역 측정

1) [그림 4-1]의 (f)회로에서 이득 측정

- 프로파일은 gain으로 생성하고 [그림 4-13]과 같이 설정한 다음 측정용 마커를 입력과 out단자에 연결하고 실행한 결과를 그래프에 기록한다.

V										

ms

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 전압이득(A_U)을 계산한다.

A_U =

2) [그림 4-1]의 (f)회로에서 차단 주파수 고찰

• 입력 신호의 주파수를 가변하면 출력 전압이 변하게 된다. 즉, 주파수를 증가시키면 이득이 줄어든다. 이 때 주파수를 키우면서 이득이 70.7%(3dB)만큼 줄어들었을 때의 주파수를 3dB 주파수라 한다. 또한, 0~3dB 주파수 영역을 이 소자의 대역폭으로 정의한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 04

2

ELECTRONIC CIRCUIT

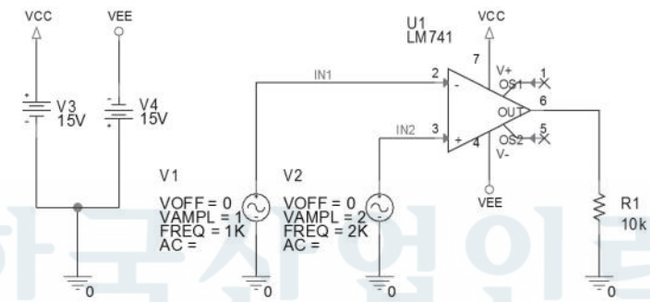
• 기본 연산 증폭회로 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

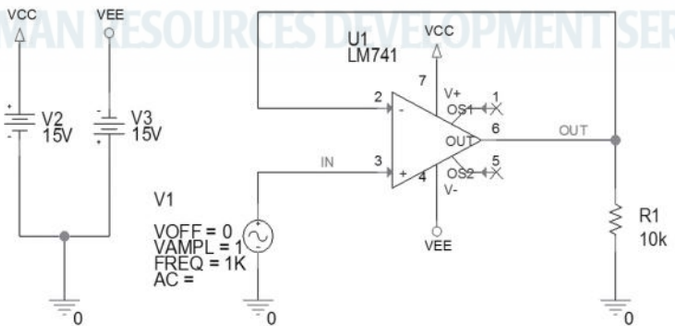
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	2. 기본 연산 증폭회로 실험			
학/습/목표	1. 연산 증폭기의 기본회로를 구분할 수 있다. 2. 연산 증폭기의 기본회로 특성과 동작원리를 이해할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 등 공구 사용 시 안전에 유의하여 작업한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

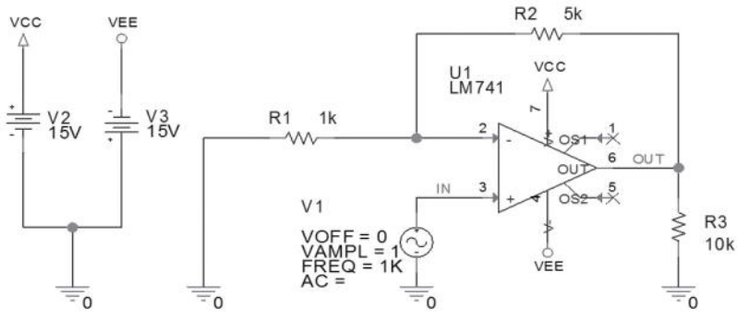
(a) 비교기회로



(b) 전압 플로어회로



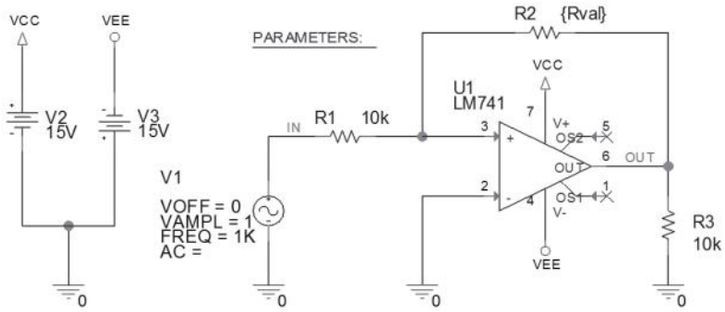
(c) 비반전 증폭회로



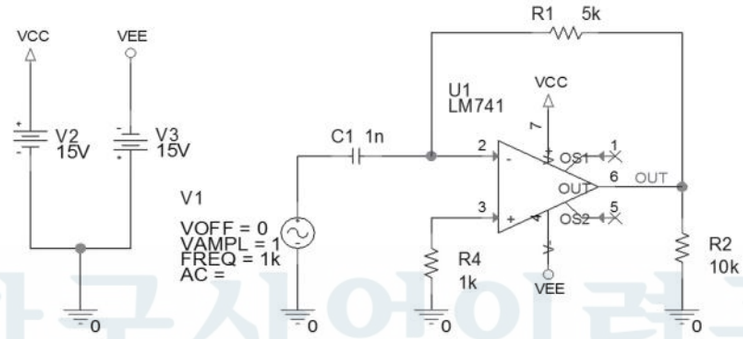
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

(d) 반전 증폭회로



(e) 미분회로



(f) 적분회로

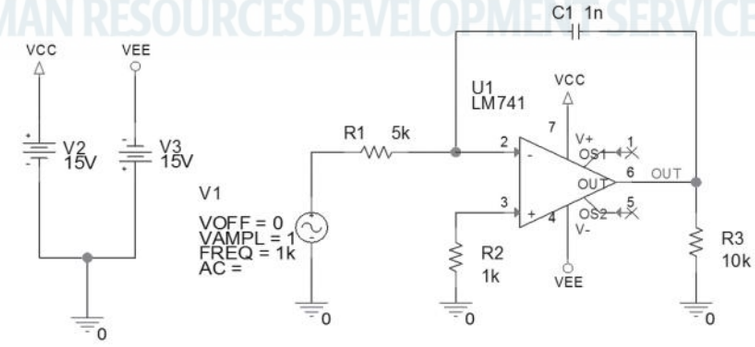


그림 4-17 기본 연산 증폭 회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2 기본 연산 증폭회로 실험

1. 기본 연산 증폭회로

가. 비교기(Comparator)회로

[그림 4-17]의 (a)와 같은 회로를 말하며 기준 전압과 입력 형태에 따라서 특성이 달라지며, 주요 특징은 다음과 같다.

- 두 입력 단자에 크기가 다른 입력을 가하면 절대값이 큰 입력 쪽 극성에 따라 전원전압과 같은 값 출력이 나타난다.
- 크기를 비교 판단하는 목적이므로 음되먹임(부귀환:negative feedback)없는 무한 이득을 사용한다.

나. 전압 플로어 회로

[그림 4-17]의 (b)와 같은 회로에서와 같이 모든 출력 전압이 반전(−) 입력 단자로 되먹임 되는 특수한 비반전 증폭기이며, 완충 증폭기(buffer amplifier)라고도 한다. 특징은 다음과 같다.

- 전압 이득은 거의 1이다.
- 폐루프 전압 이득은 1/β이고, 되먹임률은 β=1 이다.
- 폐루프 전압 이득 $A_{U(d)}$ =1이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

다. 비반전 및 반전 증폭회로

1) 비반전 증폭회로

- [그림 4-17]의 (c)와 같은 회로이며, 출력은 입력과 동일한 극성의 출력이 나온다.
- 증폭도는 되먹임률에 따라 좌우된다.
- 양(±) 전원 사용이 일반적이지만 정(+) 신호만 취급하는 경우 단일전원도 사용 가능하다.
- 증폭 이득 $A_{U(d)} = 1 + \frac{R_f}{R_i}$ 이다.

2) 반전 증폭회로

- [그림 4-17]의 (d)와 같은 회로이며, 출력은 입력과 동일한 극성의 출력이 나온다.
- 증폭도 및 단일 전원 사용 여부 등도 비반전 증폭회로와 동일하다.
- 증폭 이득 $A_{U(d)} = -\frac{R_f}{R_i}$ 이다.

라. 미분 및 적분회로

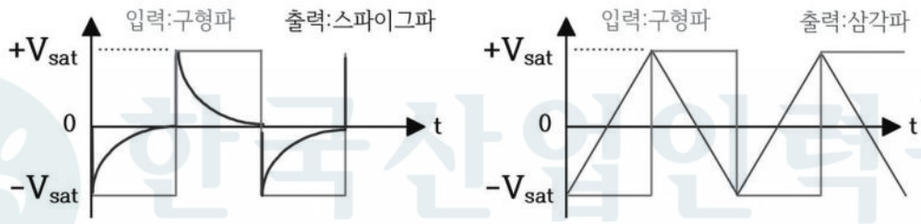
미분기(differentiator)는 출력 파형의 임의 시간의 순시값을 그 시점의 입력 변화율과 같도록 만드는 회로이

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

며, 적분기(integrator)는 출력 파형값이 그 시간까지의 입력 파형의 총 면적과 같도록 만드는 장치이다.

1) 미분기 회로

- [그림 4-17]의 (e)회로이며, [그림 4-18]의 (a)와 같이 구형파가 입력되면 출력에는 미분파, 삼각파가 입력되면 구형파가 출력된다.
- 입력 전압이 0[V]에서 +V로 변화할 때 커패시터는 지수적으로 충전하기 시작하고, 시정수 5배 정도의 시간이 경과한 후 커패시터 전압은 최종 전압의 1[%]이내가 된다.
- 커패시터 양 끝의 전압은 초기에 0에서 +V로 갑자기 점프하며 이후 지수 함수적으로 감소한다.
- 미분기 출력에 좁은 펄스 폭을 발생시키려면, 시정수는 적어도 펄스폭 T보다 10배 이상 작아야 한다.
- 차단 주파수 이상의 고주파 신호가 입력될 때에는 전압 이득이 커지는 고역 통과 필터로 동작한다.
- 입력 주파수를(f), 차단 주파수를(f_c)라 할 때 $f < f_c$일 경우만 미분기로 동작하고, $f > f_c$일 경우는 반전 증폭기로 동작한다.
- 회로 설계 시 고주파가 입력되면 출력이 포화되지 않도록 고주파 이득을 일정한 값으로 제한시켜 주는 것도 고려할 필요가 있다.



(a) 미분 회로 입 · 출력 파형　　(b) 적분 회로 입 · 출력 파형

그림 4-18 미분 및 적분기 입 · 출력 파형

2) 적분기 회로

- [그림 4-17]의 (f)회로이며, 되먹임 소자는 커페시터이고 입력 저항과 같이 RC 회로를 구성한다.
- I_c는 커패시터 C를 충전하고 충전이 계속되면 C의 양단 전압 V_c는 충전 시간에 비례하여 증가한다.
- I_i과 I_c의 값이 언제나 같아지게 동작하므로 V_i가 일정하면 V_C는 직선적으로 증가하고 따라서 $-V_C$도 시간에 비례하여 – 방향으로 증가한다.
- [그림 4-17]의 (b)와 같이 구형파를 입력하면 삼각파가 출력되므로 적분기는 삼각파 발진기에 사용된다.

측정 및 요구사항

1. 기본 연산 증폭회로 실험

[그림 4-13]의 전원 인가 회로와 [그림 4-17]의 (a)~(f)의 시뮬레이션용 도면을 그리고 각 요구사항에 따라 실험 실습한 결과를 기록한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

가. 비교기 회로

1) [그림 4-17]의 (a)회로 특성 실험

- pm01로 프로젝트를 생성하고 [표 4-4]의 사용 가능한 부품 목록을 참고하여 [그림 4-17]의 (a) 회로를 그린다.

(Place Part)	VSIN, R, UA741, PARAM
(Place Wire)	
(Place Ground)	0. VCC, VCC_BAR
(Place N et Alias)	IN, Out

- PARAM 소자를 배치하고 더블클릭하여 Rval 속성을 추가하고 파라미터 해석을 위해 속성값을 추가한다.
- 시뮬레이션 프로파일을 생성하고 과도 해석한다.
- 측정용 마커 단자를 IN1, IN2에 연결하고 설정값을 [그림 4-19]와 같이 2ms까지 설정한 후 과도 해석한 [그림 4-20]의 파형을 관찰한다.

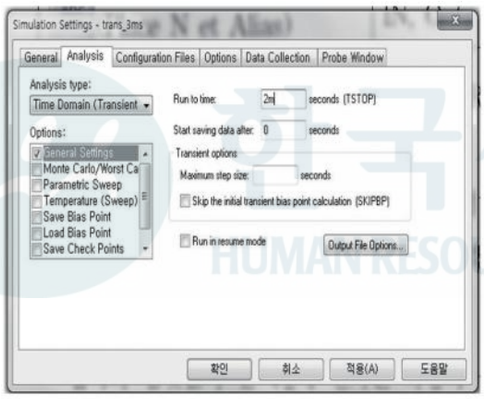


그림 4-19 설정 창

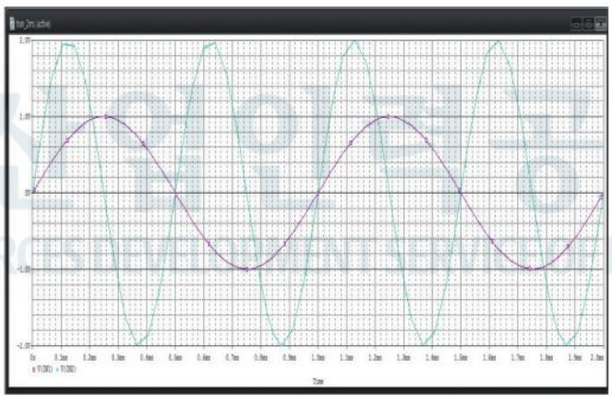
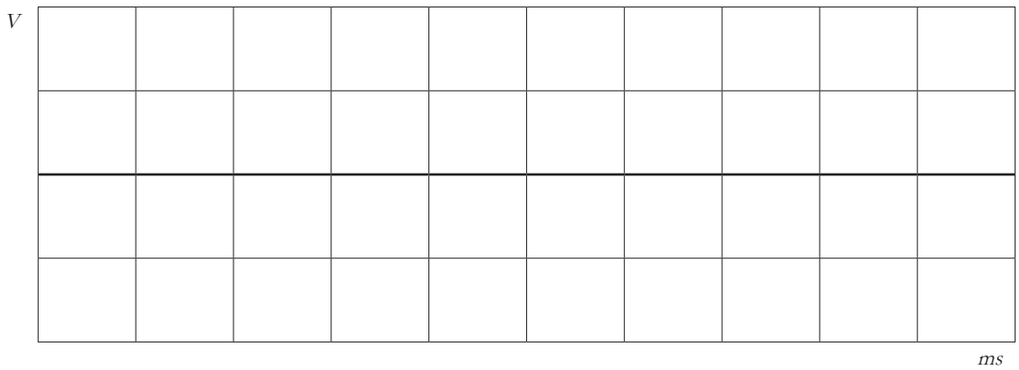


그림 4-20 IN1, IN2 파형

- 측정용 마커 단자를 Out에 연결하고 출력 파형을 측정하여 그래프에 그린다.



한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

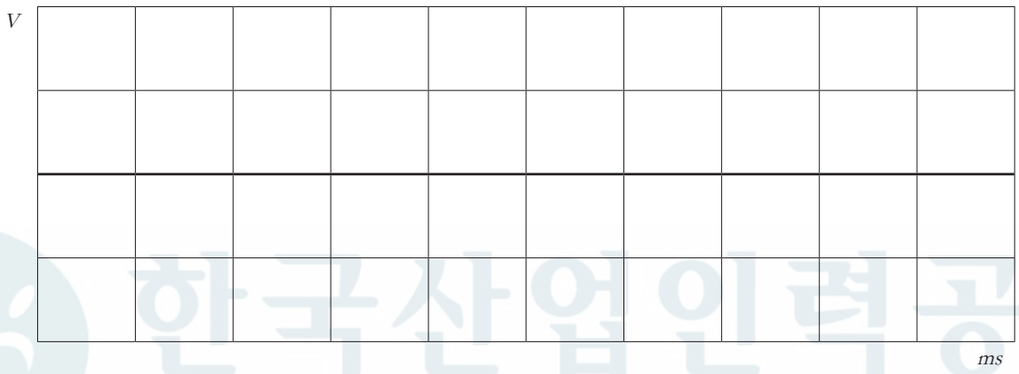
2) 두 입력과 출력 비교 측정

- 위에서 측정한 파형의 입력값과 출력값을 비교해본다.

나. 전압 플로어 회로

1) [그림 4-17]의 (b)회로의 특성 실험

- pm02로 프로젝트를 생성하고 [표 4-4]의 사용 가능한 부품 목록을 참고하여 [그림 4-17]의 (b)회로를 그린다.
- 시뮬레이션 프로파일을 생성하고 과도 해석한다.
- 측정용 마커를 IN1, Out에 각각 연결하고 설정값을 [그림 4-19]와 같이 2ms까지 설정한 후 과도 해석한 파형을 그래프에 기록한다.



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) [그림 4-17]의 (b)회로의 전압 증폭도 측정

- 이론상의 전압 증폭도를 계산하고 측정값에 의한 전압 증폭도를 각각 계산한다.

다. 비반전 증폭 회로

1) [그림 4-17]의 (c)회로의 특성 실험

- pm03으로 프로젝트를 생성하고 [표 4-4]의 사용 가능한 부품 목록을 참고하여 [그림 4-17]의 (c) 회로를 그린다.
- 시뮬레이션 프로파일을 생성하고 과도 해석한다.
- 측정용 마커를 IN1, Out에 각각 연결하고 설정값을 [그림 4-19]와 같이 2ms까지 설정한 후 과도 해석한 파형을 그래프에 그린다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

V										
										ms

2) [그림 4-17]의 (c)회로의 이득 측정

- 위에서 측정한 증폭기의 이득을 계산한다.
  증폭기 이득(A_V) = V_{out} / $IN1$ =
- 이론상 증폭기의 이득을 계산한다.
  증폭기 이득(A_V) = R_6 / R_5 =
- 측정값과 이론값의 오차를 계산한다.
  오차 =

3) [그림 4-17]의 (c)회로에서 되먹임 저항값에 따른 전압 증폭도 측정

- Place Part에서 PARAM 소자를 불러와서 parameters를 더블클릭하여 속성창이 뜨면 New Property... 버튼을 클릭하고 변수명을 RP로 하고 10k 속성값을 준다.
- 속성값을 변경했을 때 전압 증폭도가 어떻게 변하는지 그 결과를 기록한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

라. 반전 증폭 회로

1) [그림 4-17]의 (d)회로의 특성 실험

- pm04로 프로젝트를 생성하고 [표 4-4]의 사용 가능한 부품 목록을 참고하여 [그림 4-17]의 (d) 회로를 그린다.
- PARAM 소자를 배치하고 더블클릭하여 Rval 속성을 추가하고 파라미터 해석을 위해 속성값을 추가한다.
- 시뮬레이션 프로파일을 생성하고 과도 해석한다.
- 측정용 마커를 IN1에 연결하고 설정값을 [그림 4-19]와 같이 2ms까지 설정한 후 과도 해석한 [그림 4-21]의 파형을 관찰하고 측정한 파형을 그래프에 기록한다.
- 측정용 마커를 Out에 연결하고 설정값을 [그림 4-19]와 같이 2ms까지 설정한 후 과도 해석한 [그림 4-22]의 파형을 관찰하고 측정한 파형을 그래프에 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

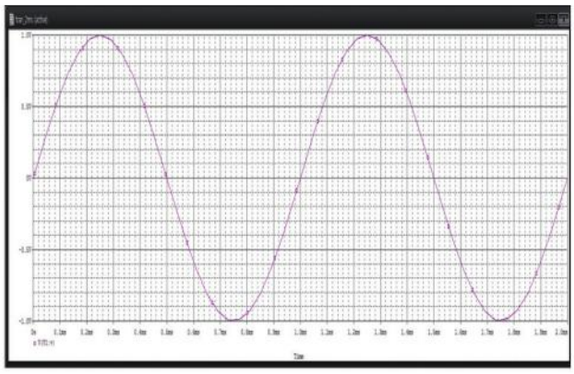


그림 4-21 입력파형

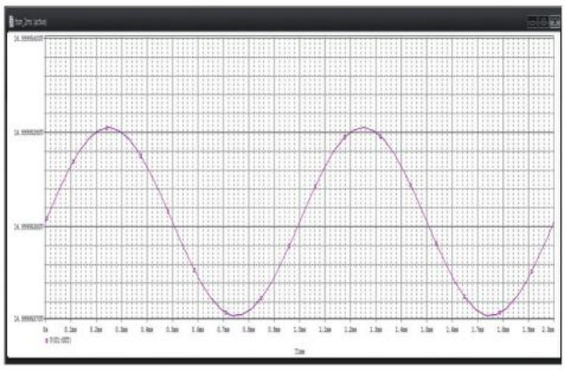


그림 4-22 출력파형

V										
										ms

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) [그림 4-17]의 (d)회로의 이득 측정

- 위에서 측정한 증폭기의 이득을 계산한다.
  증폭기 이득(A_V) = V_{out} / $IN1$ =
- 이론상 증폭기의 이득을 계산한다.
  증폭기 이득(A_V) = R_2 / R_1 =
- 측정값과 이론값의 오차를 계산한다.
  오차 =

3) [그림 4-17]의 (d)회로에서 되먹임 저항값에 따른 전압 증폭도 측정

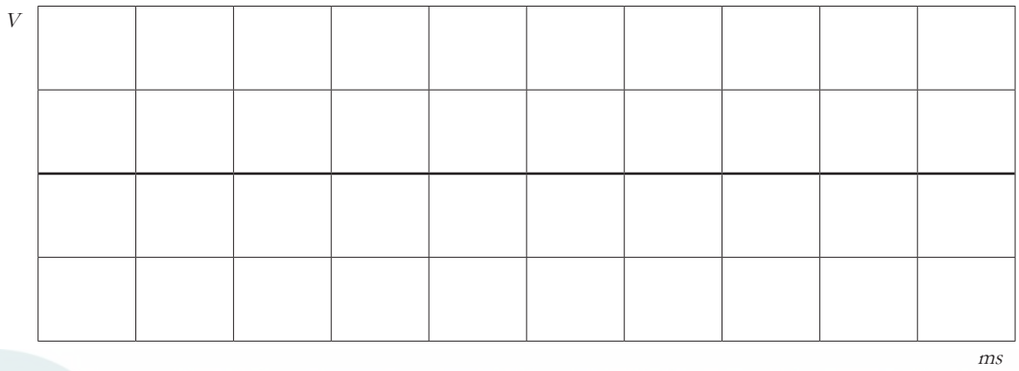
- Place Part에서 PARAM 소자를 불러와서 parameters를 더블클릭하여 속성창이 뜨면 New Property... 버튼을 클릭하고 변수명을 RP로 하고 10k 속성값으로 준다.
- 속성값을 변경했을 때 전압 증폭도가 어떻게 변하는지 그 결과를 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

마. 미분 회로

1) [그림 4-17]의 (e)회로의 특성 실험

- pm05로 프로젝트를 생성하고 [표 4-4]의 사용 가능한 부품 목록을 참고하여 [그림 4-17]의 (e) 회로를 그린다.
- 측정용 마커를 IN1, Out에 연결하고 설정값을 [그림 4-18]과 같이 2ms까지 설정한 후 과도 해석한 입·출력 파형을 그래프에 기록한다.

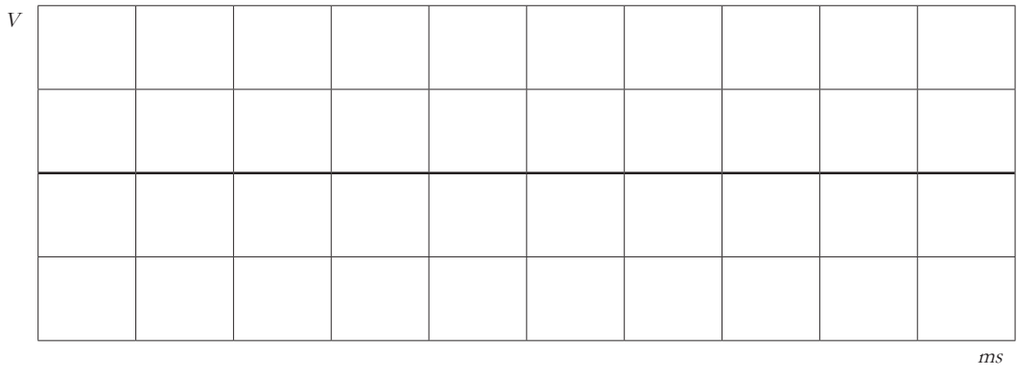


한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

바. 적분 회로

1) [그림 4-17]의 (f)회로의 특성 실험

- pm06로 프로젝트를 생성하고 [표 4-4]의 사용 가능한 부품 목록을 참고하여 [그림 4-17]의 (e)회로를 그린다.
- 측정용 마커를 IN1, Out에 연결하고 설정값을 [그림 4-18]과 같이 2ms까지 설정한 후 과도 해석한 입·출력 파형을 그래프에 그린다.



한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 04

3

ELECTRONIC CIRCUIT

• 연산 증폭기 응용회로 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	3. 연산 증폭기 응용회로 실험			
학/습/목표	1. 연산 증폭기를 이용한 발진 회로를 설계할 수 있다. 2. 설계된 발진 회로의 종류별 특성을 이해하고 응용 회로를 설계할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD프로프램	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 시뮬레이션 할 경우 전원부를 반드시 그리고 실시한다. • 측정용 마커 선택 시 요구사항을 준수한다.

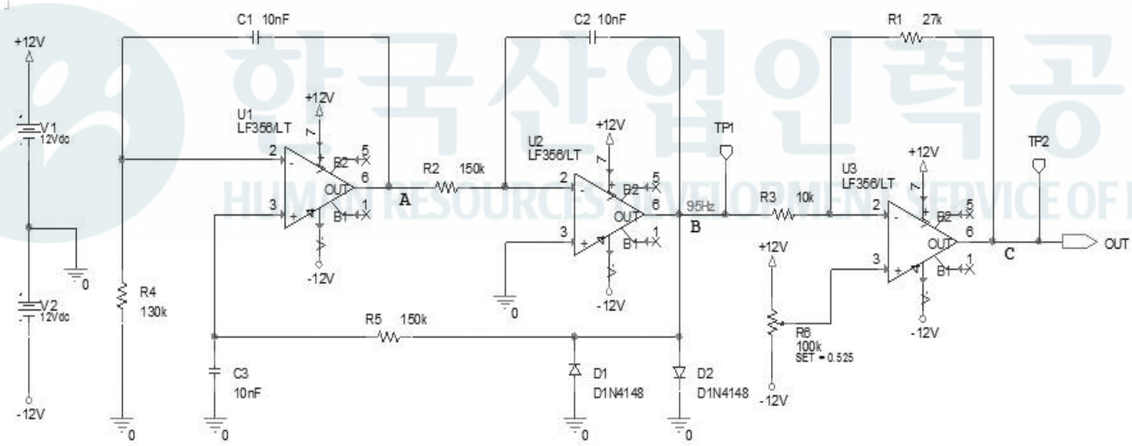


그림 4-23 정현파 발생회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

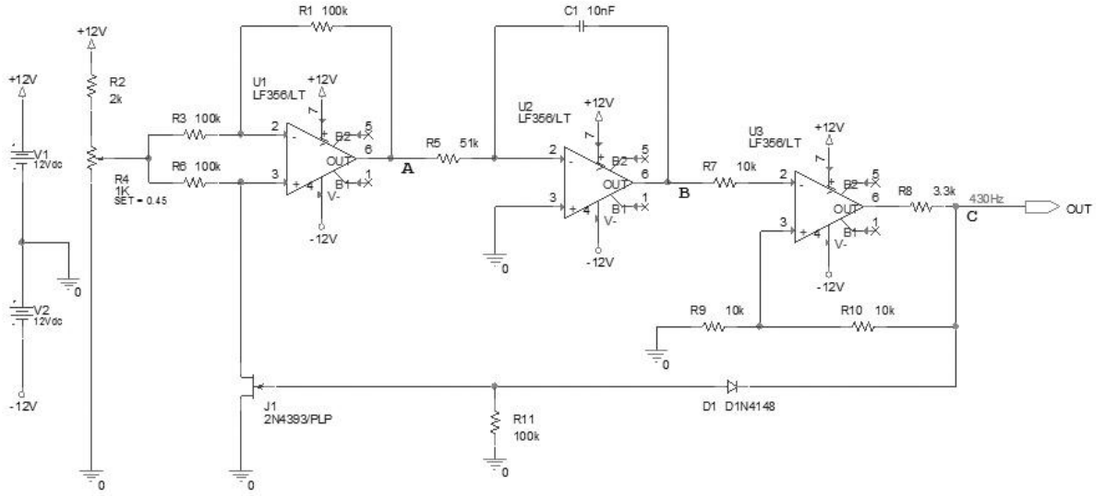


그림 4-24 구형파 발생회로

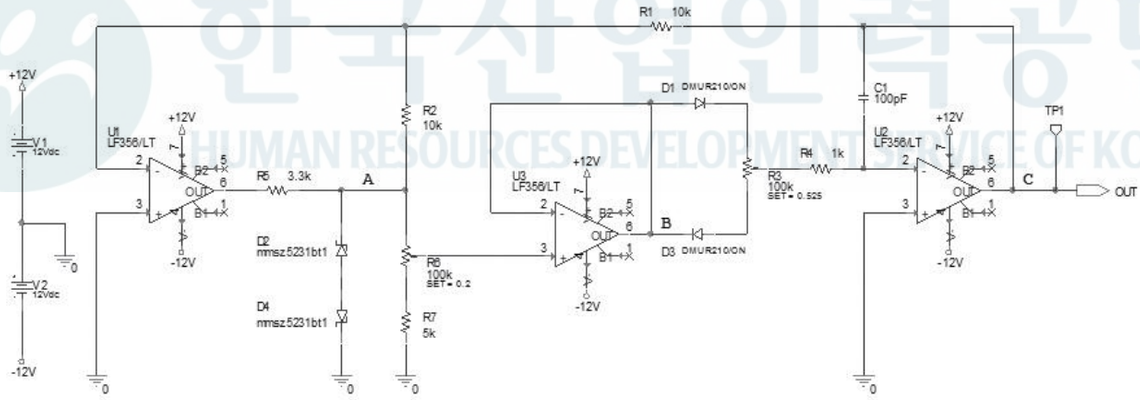


그림 4-25 삼각파 발생 회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3 연산 증폭기 응용회로 실험

1. 연산 증폭기 응용회로의 구성

가. 정현파 발생 회로

[그림 4-23]의 회로는 구상발진 또는 쿼드라쳐(Quadrature) 발진회로라 하며 정현파(sin)와 여현파(cosin)를 동시에 발생하는 2상 발진회로와 클램프회로로 구성되어 있다.

1) 구상 발진 회로 구성

- A의 출력인 사인파를 미분 또는 적분하면 사인파와 90°의 위상차를 앞서 가지는 코사인파가 B에서 출력된다.
- 회로에서 $U1$은 비반전형 적분 회로이며, $U2$는 반전형 적분 회로이다.
- 코사인파 출력의 신호는 시정수 $R6$, $C3$을 가진 수동 적분 회로, 시정수 $R4$, $C1$의 비반전형 적분 회로를 통하여 반전형 적분 회로 $U2$를 경유하여 사인파를 출력한다.
- 회로의 발진 주파수 $f_O = \dfrac{1}{2\pi\sqrt{R_4 C_1 R_2 C_2}}$ 이다.
- $R_2 = R_4 = R,\ C_1 = C_2 = C$ 이면, $f_O = \dfrac{1}{2\pi RC}$ 이다.
- 저항 $R4$는 회로에 전원을 인가했을 때 즉시 동작하도록 하기 위해 $R6$보다 약간 작은 것을 사용한다.
- 다이오드 $D1$, $D2$는 리미터 회로로서 $U2$에 연결되어 파형의 전압을 제한한다.
- 출력 파형의 의율을 개선하려면 다이오드 리미터의 바이어스 전압을 조정하여 상하의 진폭을 정확하게 대칭되도록 하면 된다.

2) 클램프 회로

- 회로의 B에서 출력되는 사인파인 입력 파형의 변동 없이 필요로 하는 일정한 전압의 출력을 얻는 회로이다.
- $R5$의 가변 저항을 조정하여 오프셋 전압을 조정한다.

나. 구형파 발생 회로

[그림 4-24]의 회로는 차동 증폭기에 의해 구형파를 발생하고 적분기에 의해 삼각파로 변환시킨 다음 시미트 트리거회로를 거쳐 발진기의 출력 주파수가 입력 제어전압에 비례하도록 하는 전압 제어 발진회로로 구성되어 있다.

1) 전압 제어 발진(VCO:Voltage Control Oscillator)회로

- $U1$을 기반으로 이루어진 차동 증폭기와 $U2$의 적분회로, $U3$인 시미트 트리거회로가 조합 되어진 VCO는 입력전압을 조절하여 출력 주파수 자체를 바꾸는 발진기이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 즉, FET 직류 바이어스를 조정하거나 전압 조절 장치를 만들어 전압을 조절함으로써 출력 주파수를 변화시킨다.
- VCO는 이동 통신에 할당된 주파수로 자동 전환하여 채널을 매칭하는데 사용되며, 위상동기 루프회로에 아주 유용하게 사용된다.

2) VCO회로 동작

- $U1$의 출력은 반전 입력과 비반전 입력의 차를 증폭하는 차동 증폭기에 의해 구형파가 출력된다.
- $U2$의 출력은 $U1$의 출력을 적분하여 삼각파가 발생하도록 한다.
- $U1$의 입력 전압을 가변시킬 수 있도록 가변 저항을 이용하였다.
- 입력 전압이 변하면 구형파와 삼각파의 주파수가 변하여 출력되는데, 이때의 주파수 $f = \dfrac{R_8 + R_9}{8R_5C_1R_8 12V}$ 이다.
- 가변 저항을 조정하여 A_1에 입력되는 전압이 커지면 발진 주파수가 커진다.
- 적분회로 부분이 입력이고, 차동 증폭기회로 부분이 출력이 되면 입 · 출력 파형이 바뀌는 VCO회로를 구현할 수 있다.

보충 학습

이동 통신기기의 핵심 부품인 VCO IC 소자의 조건은 다음과 같다.

▷전압 변동에 주파수가 안정하여야 한다.

▷신호의 순도가 좋아야 한다.

▷안정된 발진을 하여야 한다.

▷저전압으로 동작하여야 한다.

▷소형이어야 한다.

▷고 신뢰성을 가져야 한다.

▷가격 대비 성능이 우수하여야 한다.

한국산업인력공단 HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

3) NE566을 이용한 VCO회로

- [그림 4-26]은 함수발생기(function generater)를 목적으로 만든 NE566 구성 회로이다.
- NE566 전류원인 6번 핀의 전류는 외부 저항 R_1과 외부 입력 전압 V_C에 의해 결정된다.
- 입력전압이 커지면 출력 발진 주파수가 증가하는 VCO를 구성할 수 있다.
- 커패시터 C_1의 충전, 방전 역할에 의해 출력단 증폭회로에서 증폭되어 4번 핀으로 삼각파가 출력된다.
- 소신호를 시미트 트리거회로를 통해 증폭단에서 증폭하여 3번 핀으로 구형파가 출력된다.
- 이와 같은 원리를 이용하여 구성된 NE566를 이용한 함수발생기는 [그림 4-26]이며, R_1,C_1,V_C에 의해 발진 주파수가 변하므로 R_1,C_1을 고정시키고 V_C를 변화시켜주면 주파수가 변하는 VCO를 구성할 수 있다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

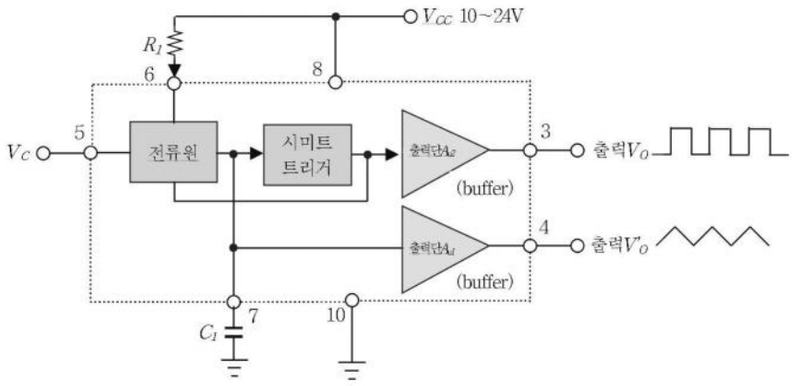
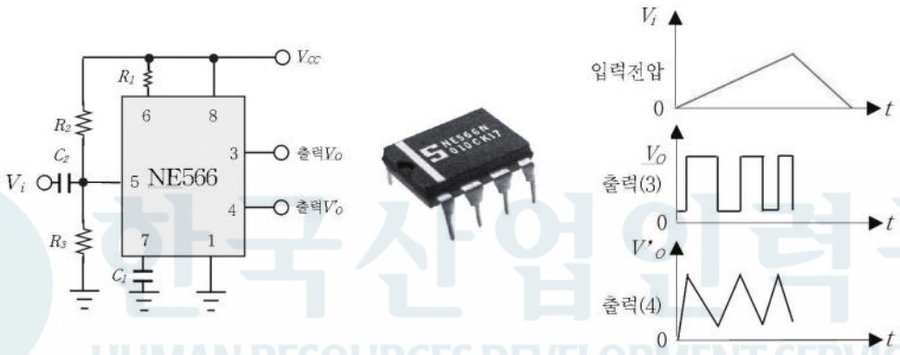


그림 4-26 NE566 구성도



(a) 기본회로 (b) NE 566 IC (c) 동작파형

그림 4-27 함수 발생기 입 · 출력파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

4) 위상 동기 루프회로(PLL)

- 위상 고정 루프라고도 하며, 기준 신호와 발진기의 출력 신호를 비교하여 발진기의 출력신호의 위상(phase)을 일정하게 고정시켜(locking) 제어할 수 있도록 구성되어 있는 되먹임회로이다.
- 텔레비전, VTR 등의 신호처리, 휴대용 카세트의 디지털 신호 선택뿐만 아니라 휴대전화 등의 각종 통신에서 주파수를 선택하는데 있어서 필수적인 회로이다.

5) PLL(Phase Locked Loop)회로의 구성

- [그림 4-24]에서 얻어진 구형파를 [그림 4-28]의 이차 액티브 필터회로에 의해 정현파를 얻고자 할 때 사용한다.
- [그림 4-24]에서 얻어진 구형파의 특정 주파수 대역을 통과시키고 그 밖의 대역은 차단(감쇄) 시키는 필터회로에서 필터링한 후 정현파가 된다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

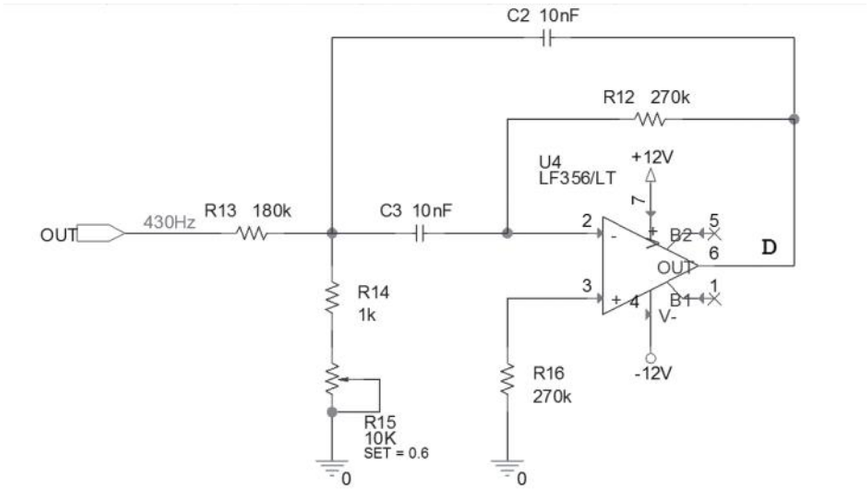


그림 4-28 이차 액티브 필터 회로

다. 삼각파 발생회로

[그림 4-25]의 삼각파 발생회로는 자체적으로 발진하는 양되먹임(정귀환)을 이용한 시미트 트리거회로의 출력인 구형파의 주파수를 설정하도록 한 후 전압 플로어를 거쳐 듀티비를 설정하고 적분기에 의해 삼각파가 출력되는 회로이다.

1) 시미트 트리거회로

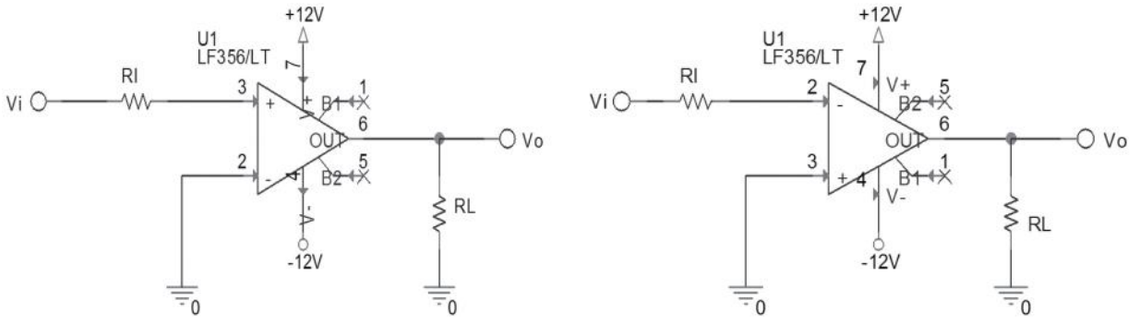
- 시미트 트리거회로(Schmitt trigger circuit)는 입력신호(정현파, 삼각파, 톱니파 등)를 구형파 출력으로 변화하는 회로이다.
- 입 · 출력이 히스테리시스 전달 특성을 갖는 반전 또는 비반전 전압 레벨 비교기나 영전위 비교기의 전달 특성과 일치하기 때문에 비교기를 그대로 이용하여 시미트 트리거회로를 구현할 수 있다.
- 시미트 트리거회로에 적분회로를 추가하면 삼각파로 바꾸는 삼각파 발생회로가 된다.

2) 비교기에 의한 리미터회로

- 전압 비교기는 신호전압과 기준전압을 비교하거나 1개의 큰 신호를 비교한다.
- [그림 4-29]의 (a)와 같이 반전 입력은 접지되고 외부 Vi의 전압은 비반전 입력에 접속되어 있어 V_i와 0V 사이에서 전압을 비교한다.
- 만약 V_i가 0보다 크면(+인 경우) +12V의 포화 출력이 일어나며 작으면(−인 경우) −12V의 포화 출력이 일어난다.
- [그림 4-29]의 (b)는 비반전 입력 전압 비교기이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(a) 비 반전 입력

(b) 반전 입력

그림 4-29 비교기에 의한 리미터회로

3) 제너 다이오드를 이용한 리미터회로

- [그림 4-30]의 회로에서 Z_1, Z_2 제너 다이오드는 출력 전압을 제한하기 위한 것이다.
- 각각의 항복 전압을 V_{z1}, V_{z2}라 하고 반전 접속된 경우 $V_i < V_R$이면 $V_O = V_{z1}$가 되고, $V_i > V_R$이면 $V_O = -V_{z2}$가 된다.
- 비반전 접속된 경우 $V_i < V_R$ 이면 $V_O = -V_{z2}$가 되고, $V_i > V_R$이면 $V_O = V_{z1}$이 된다.
- 만약 회로에서 입력 단자 Vi와 V_R를 바꾸어 반전 접속일 경우 $V_i < V_R$ 이면 $V_O = V_{z1}$이 되고, $V_i > V_R$ 이면 $V_O = -V_{z2}$가 된다.
- 입력 전압이 일정한 값 이상이 되면 출력 펄스가 상승하고, 반대로 일정한 값 이하이면 출력 펄스가 감소하는 회로이다.
- [그림 4-30]과 같은 회로는 A/D 및 D/A변환기, 정전압회로, 위상 검출기, 시미트 트리거회로, 각종 계측기 등의 많은 분야에 응용되는 회로이다.

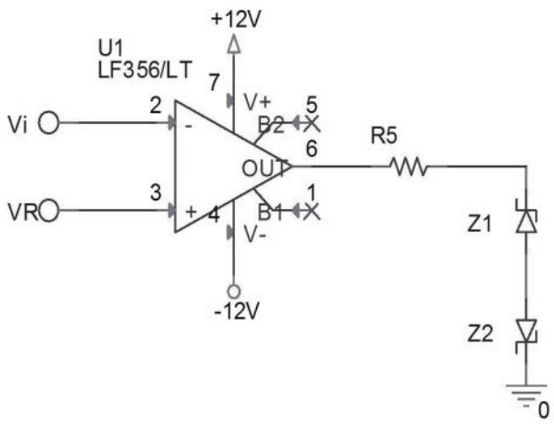


그림 4-30 제너 다이오드를 이용한 비교기회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

측정 및 요구사항

1. 정현파 발생회로 측정 실험

가. 구상 발진회로

[그림 4-23]의 전체 회로에서 [그림 4-31]의 회로 부분이 구상 발진회로이다.

1) 시뮬레이션 도면을 그린다.

[그림 4-31]의 구상 발진회로를 그린다.

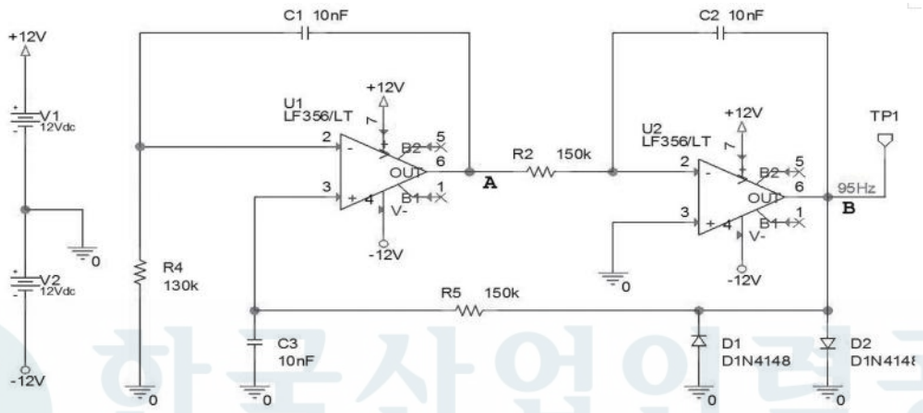


그림 4-31 구상 발진회로 시뮬레이션 도면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) 시뮬레이션 실행한 후 결과 측정

- [그림 4-32]의 설정 화면과 같이 설정한 후 측정용 마커를 A에 연결하고 시뮬레이션한 실행 결과인 [그림 4-33]의 파형을 관찰 비교한다.
- 측정용 마커를 B에 연결하고 시뮬레이션 측정 파형을 그래프에 기록한다.
- 단자 A, B 파형을 비교하여 그래프에 측정 파형을 기록한다.

그림 4-32 시뮬레이션 설정값 화면

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

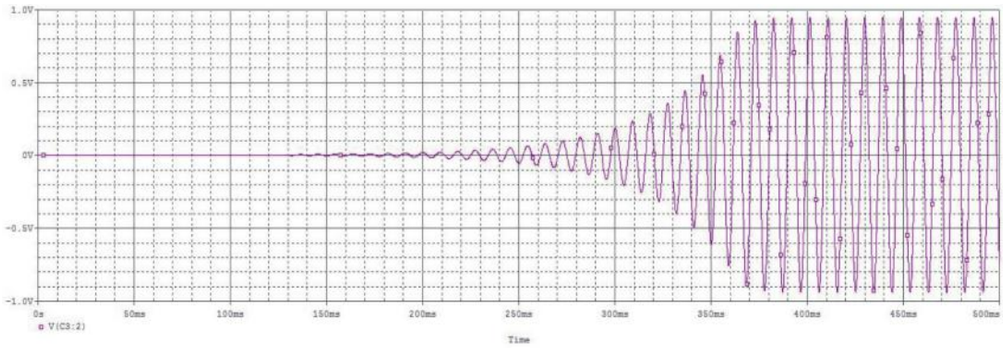


그림 4-33 구상 발진회로 "A"단자 시뮬레이션 파형

V										
										ms

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

- 시뮬레이션 측정 Table의 측정값을 기록한다.

구분	A점	B점
출력전압(VAC)		

나. 클램프회로

1) 클램프회로 도면을 그린다.

- [그림 4-23]의 회로에서 [그림 4-34]의 회로의 입력에 VOFF=0, VAMPL=1V, FREQ=95Hz, AC의 신호를 연결한 도면을 그린다.

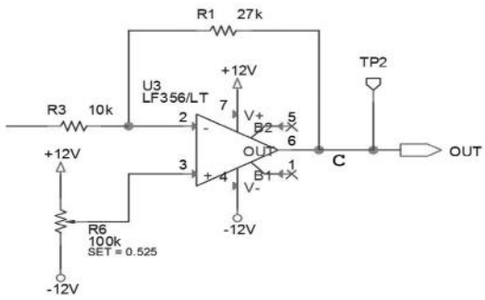


그림 4-34 클램프회로 시뮬레이션 도면

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2) 시뮬레이션 실행한 후 결과 측정

- [그림 4-32]의 설정 화면과 같이 설정한 후 측정용 마커를 C에 연결하고 시뮬레이션한 실행 결과인 [그림 4-35]와 비교하여 그래프에 기록한다.

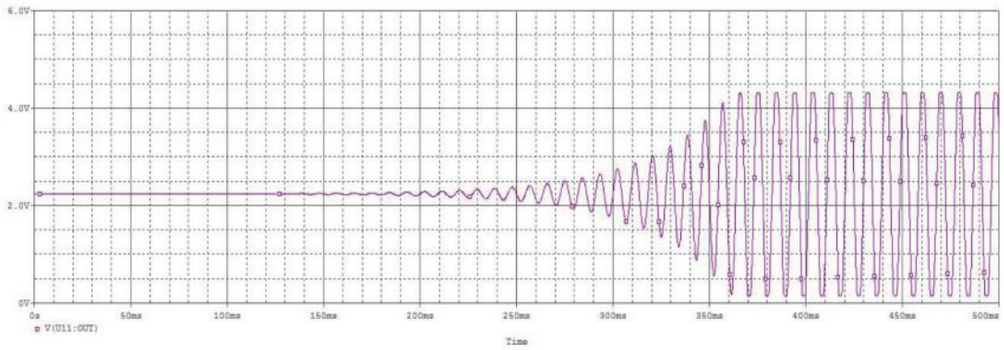


그림 4-35 "C"단자 시뮬레이션 파형

V										

ms

- 시뮬레이션 측정 Table의 측정값을 기록한다.

구분	C점
출력전압(VAC)	

다. 정현파회로 특성 파형 실험

1) 시뮬레이션 도면을 완성한다.

[그림 4-23]의 정현파 발생회로를 그린다.

2) 시뮬레이션 실행한 후 결과 측정

- [그림 4-32]의 설정 화면과 같이 설정한 후 측정용 마커를 A, B, C에 연결하고 시뮬레이션한 실행 결과인 [그림 4-36]과 비교하여 그래프에 기록한다.

한국산업인력공단 HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

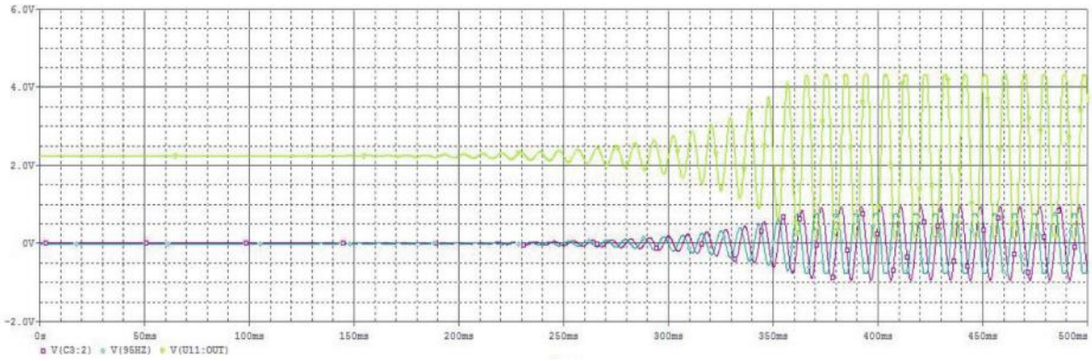


그림 4-36 정현파 회로 A, B, C 단자 시뮬레이션 파형

V										
										ms

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

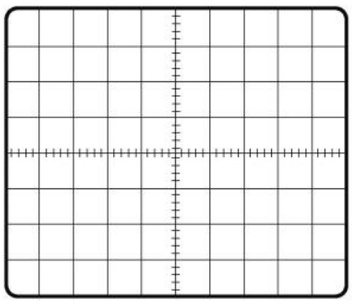
- 시뮬레이션 측정 Table의 측정값을 기록한다.

구분	A점	B점	C점
출력전압(VAC)			

3) 시뮬레이션 결과와 브레드 보드 조립 측정값과 비교

- 부품과 브레드 보드 및 측정 장비를 준비한다.
  - 부품 : IC(LF356 3개), 저항(130㏀, 150㏀ 2개, 27㏀, 10㏀), 세라믹 커패시터(10nF 3개), 다이오드 (1N4148 2개), VR(100㏀), 점퍼선(5mm)
  - 조립용 도구 : 브레드 보드, 니퍼, 롱노우즈플라이어 등
  - 측정용 장비 : DVM, 오실로스코프, 직류 전원장치 등
- [그림 4-23]의 회로와 부품을 확인하고 브레드 보드에 조립한다.
- 오실로스코프를 이용하여 “A”점 “B”점, “C”점을 측정하여 모눈종이에 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



출력(A, B, C) 파형
Volt/Div =
Time/Div =
출력(A) 파형명 :
출력(B) 파형명 :
출력(C) 파형명 :
※ 파형을 다른 색으로 표기

- 오실로스코프로 측정한 전압을 기록한다.

구분	A점	B점	C점
출력전압(VAC)			

- 시뮬레이션 결과와 비교한다.

2. 구형파 발생회로 특성 파형 측정

가. 전압 제어 발진회로

1) 시뮬레이션 도면을 그린다.
[그림 4-24]의 전압 제어발진의 구형파 발생회로를 그린다.

2) 시뮬레이션 실행한 후 결과 측정
- [그림 4-37]의 설정 화면과 같이 설정한 후 측정용 마커를 A에 연결하고 시뮬레이션한 실행 결과인 [그림 4-38]과 비교 해본다
- 시뮬레이션 측정 Table의 측정값을 기록한다.
- 측정용 마커를 B에 연결하고 시뮬레이션를 실행한 후 측정 파형을 그래프에 기록한다.
- 시뮬레이션 측정 Table의 측정값을 기록한다.

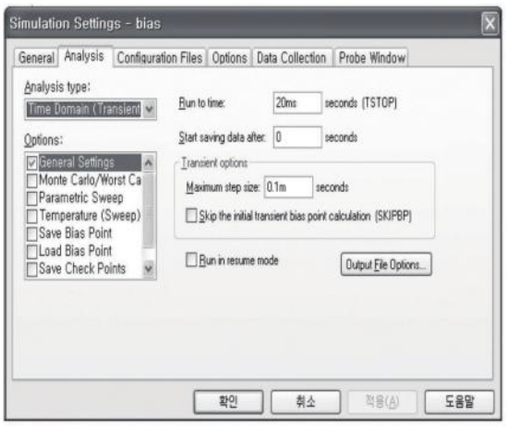


그림 4-37 시뮬레이션 설정값

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

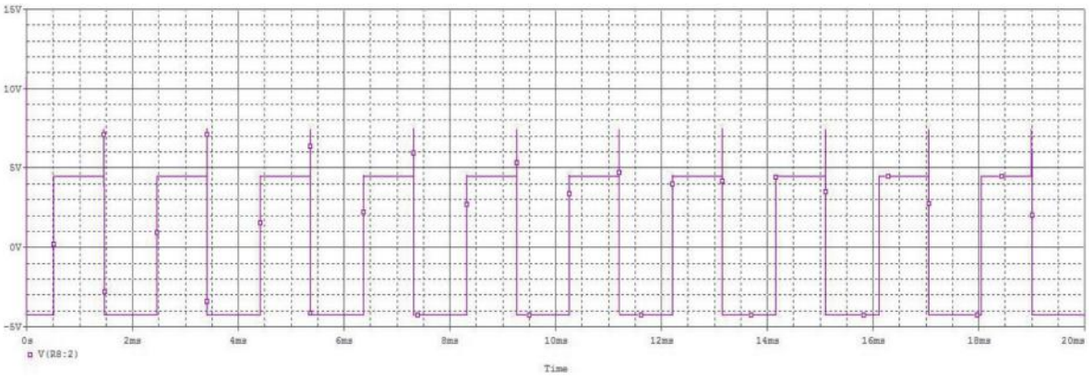
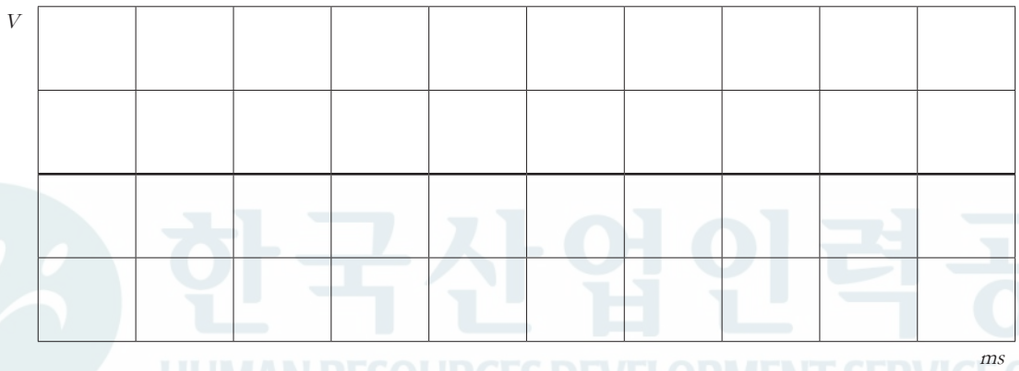
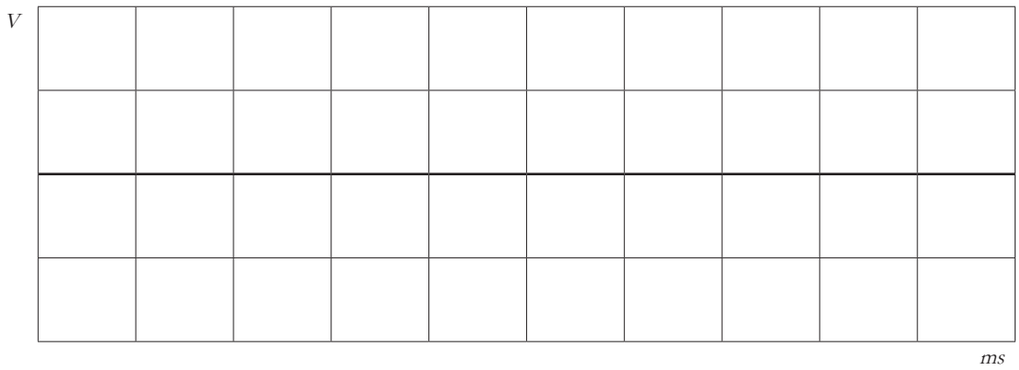


그림 4-38 "A" 단자 시뮬레이션 파형



구분	A점
출력전압(VAC)	



구분	B점
출력전압(VAC)	

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 측정용 마커를 C에 연결하고 시뮬레이션한 실행 결과인 [그림 4-39]와 비교하여 그래프에 그린다.

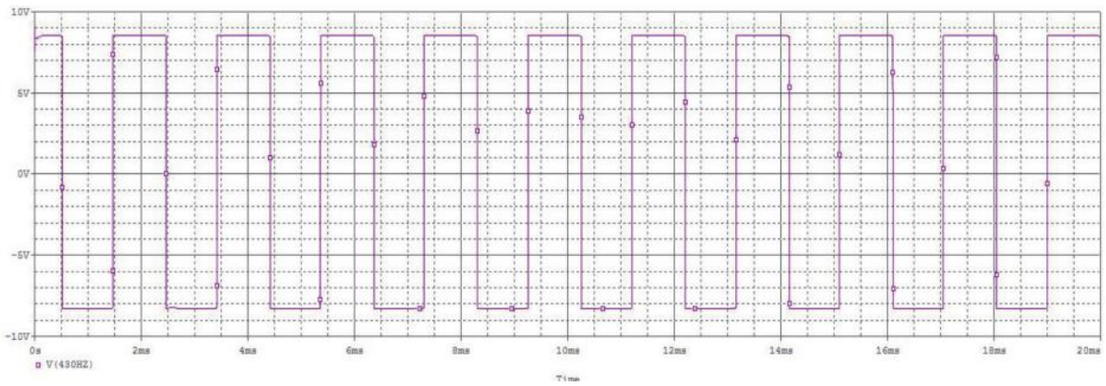


그림 4-39 "C"단자 시뮬레이션 파형

V										

ms

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

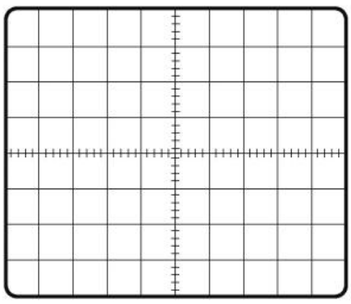
• 시뮬레이션 측정 Table의 측정값을 기록한다.

구분	A점	B점	C점
출력전압(VAC)			

3) 시뮬레이션 결과와 브레드 보드 조립 측정과 비교

• 부품과 브레드 보드 및 측정 장비를 준비한다.
  – 부품 : IC(LF356 3개), 저항(100㏀ 4개, 10㏀ 3개, 51㏀, 3.3㏀, 2㏀), FET(2N4393), 세라믹 커패시터 (10㎋), 다이오드(1N4148), VR(10㏀), 점퍼선(5mm)
  – 조립용 도구 : 브레드 보드, 니퍼, 롱노우즈플라이어 등
  – 측정용 장비 : DVM, 오실로스코프, 직류 전원장치 등
• [그림 4-24]의 회로와 부품을 확인하고 브레드 보드에 조립한다.
• 오실로스코프를 이용하여 "A"점 "B"점, "C"점을 측정하여 모눈종이에 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



출력(A, B, C) 파형
Volt/Div =
Time/Div =
출력(A) 파형명 :
출력(B) 파형명 :
출력(C) 파형명 :
※ 파형을 다른 색으로 표기

- 오실로스코프로 측정한 전압을 기록한다.

구분	A점	B점	C점
출력전압(VAC)			

- 시뮬레이션 결과와 비교한다.

나. 위상 동기 루프(PLL)회로

1) 시뮬레이션 도면을 그린다.

[그림 4-24]의 구형파 발생회로와 [그림 4-28]의 이차 액티브 필터회로 도면을 연결하여 그린다.

2) 시뮬레이션 실행한 후 결과 측정

- [그림 4-37]과 같이 설정한 후 측정용 마커를 D에 연결하고 시뮬레이션한 실행 결과인 [그림 4-36]과 비교하여 그래프에 기록한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

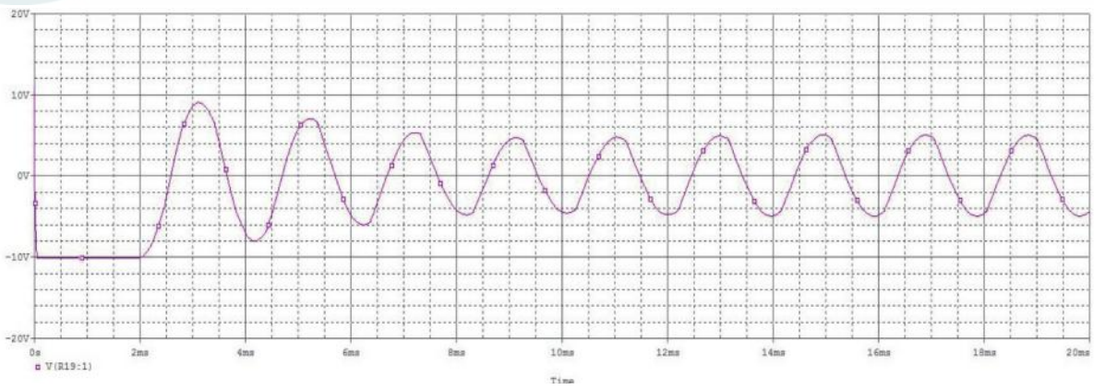


그림 4-40 "D" 단자 시뮬레이션 파형

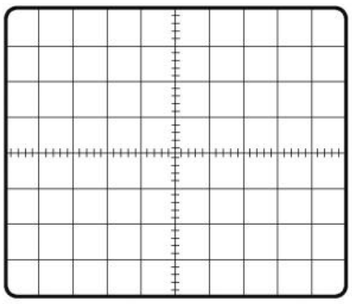
- 시뮬레이션의 측정 Table의 측정값을 기록한다.

구분	D점
출력전압(VAC)	

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 시뮬레이션 결과와 브레드 보드 조립 측정값과 비교

- [그림 4-24]의 구형파 발생회로와 [그림 4-28]의 이차 액티브 필터회로를 결합한 [그림 4-41]의 회로를 브레드 보드에 조립하여 측정한다.
- 다음의 추가 부품을 준비한다.
  - IC(LF356), 저항(270㏀ 2개, 180㏀, 1㏀), VR(10㏀), 세라믹커패시터(10㎋ 2개)
- 오실로스코프를 이용하여 "A"점 "B"점 "C"점 "D"점을 측정하여 모눈종이에 기록한다.



출력(A, B, C, D) 파형
Volt/Div =
Time/Div =
출력(A) 파형명 :
출력(B) 파형명 :
출력(C) 파형명 :
출력(D) 파형명 :
※ 파형을 다른 색으로 표기

- 오실로스코프로 측정한 전압을 기록한다.

구분	A점	B점	C점	D점
출력전압(VAC)				

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

- 시뮬레이션한 결과와 비교한다.

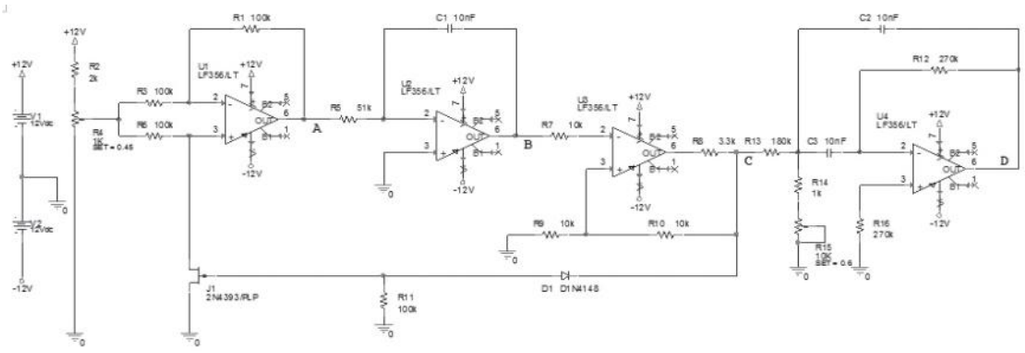


그림 4-41 위상 동기 루프회로

다. NE566 IC를 이용한 함수발생기 실험

[그림 4-27]의 (a)회로를 브레드 보드에 조립하고 함수 발생기를 이용하여 출력 파형을 측정한다.

1) 부품과 브레드 보드 및 측정 장비를 준비한다.

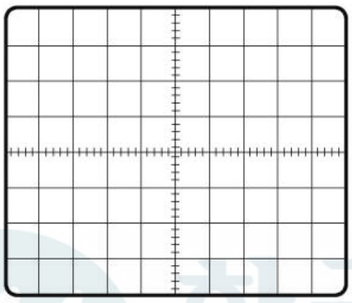
- 부품 : 저항(10㏀, 1.5㏀, 4.7㏀), 커패시터(0.047㎌, 0.001㎌), NE566

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 조립용 도구 : 브레드 보드
• 측정용 장비 : DVM, 함수발생기, 오실로스코프 등

2) 브레드 보드에 조립한다.
• 회로와 부품을 확인하고 브레드보드에 조립한다.
• 저항과 커패시터 부품을 선택하여 조립한다.

3) 측정
• 함수발생기를 이용하여 1[㎑], 1[V_{p-p}]의 구형파를 발생시켜 V_i에 인가하고, 오실로스코프를 이용하여 출력 V_O, V'_O 을 측정하여 모눈종이에 그린다.



입출력(V_i 및 V_O, V'_O) 파형
Volt/Div =
Time/Div =
출력(V_O) 파형명 :
출력(V'_O) 파형명 :
※ 입출력 파형을 다른 색으로 표기

3. 삼각파 발생회로 특성 파형 측정

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

가. 시미트 트리거회로

1) 시뮬레이션 도면을 그린다.
[그림 4-25]의 삼각파 발생회로를 그린다

2) 시뮬레이션 실행한 후 결과 측정
• [그림 4-42]의 설정 화면과 같이 설정한 후 측정용 마커를 A에 연결하고 시뮬레이션한 실행 결과인 [그림 4-43]과 비교하여 그래프에 측정 파형을 기록한다.
• 시뮬레이션 측정 Table의 A점의 측정값을 기록한다.
• 측정용 마커를 B에 연결하고 시뮬레이션을 실행한 후 [그림 4-44]와 비교하여 그래프에 기록한다.
• 시뮬레이션 측정 Table에 B점 측정값을 기록한다.

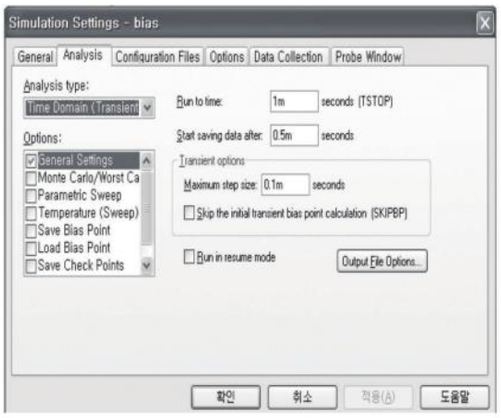


그림 4-42 시뮬레이션 설정값

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

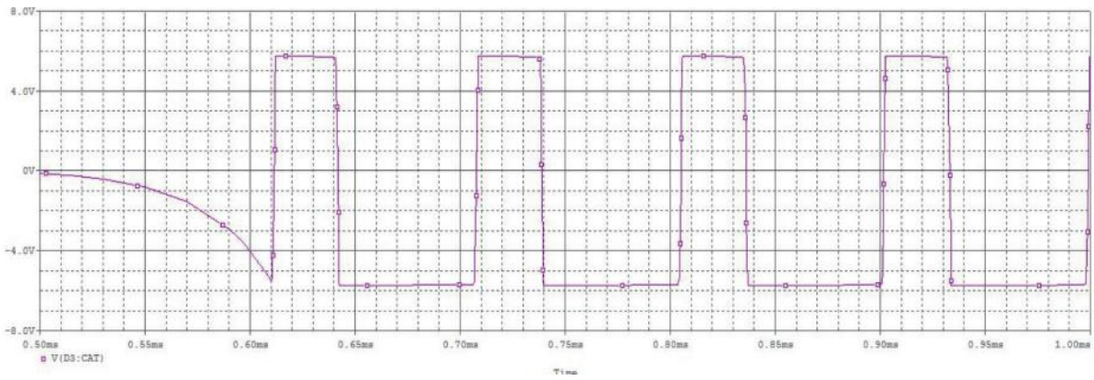
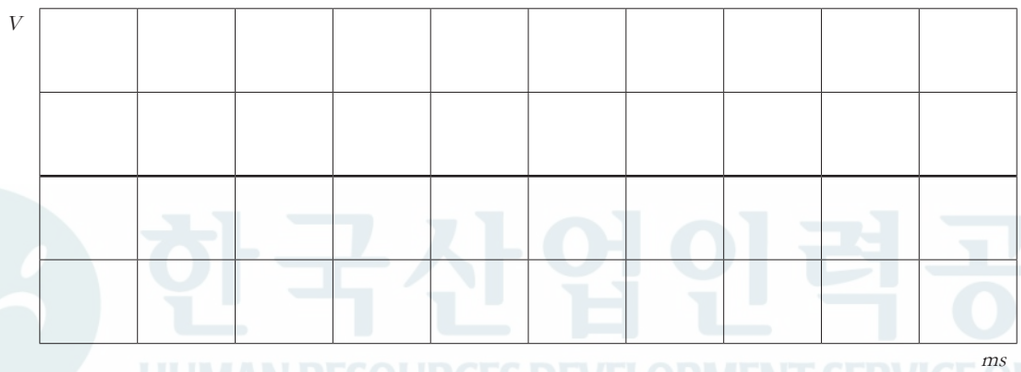


그림 4-43 삼각파 발생회로 "A" 단자 시뮬레이션 파형



구분	A점
출력전압(VAC)	

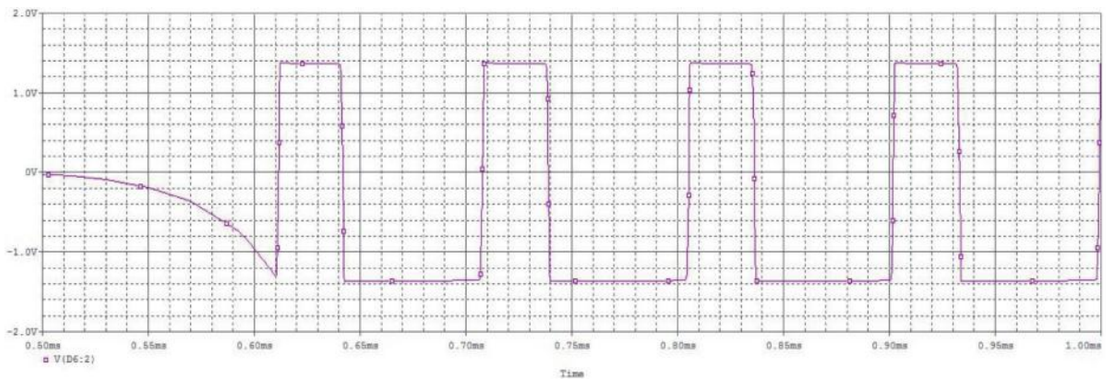


그림 4-44 삼각파 발생회로 "B" 단자 시뮬레이션 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

V

ms

구분	B점
출력전압(VAC)	

- 측정용 마커를 C에 연결하고 시뮬레이션을 실행한 후 [그림 4-45]와 비교하여 그래프에 기록한다.
- 시뮬레이션 측정 Table의 측정값을 기록한다.

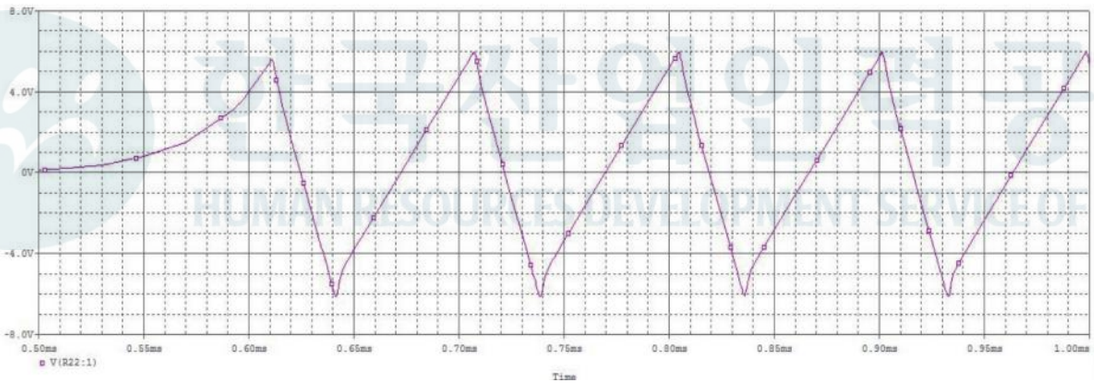


그림 4-45 삼각파 발생회로 "C" 단자 시뮬레이션 파형

V

ms

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

구분	C점
출력전압(VAC)	

• 측정용 마커를 A, B, C에 연결하고 시뮬레이션한 실행 결과인 [그림 4-46]과 비교하고 위에서 측정한 단자 A, B, C의 측정 Table의 측정값과 비교해서 기록한다.

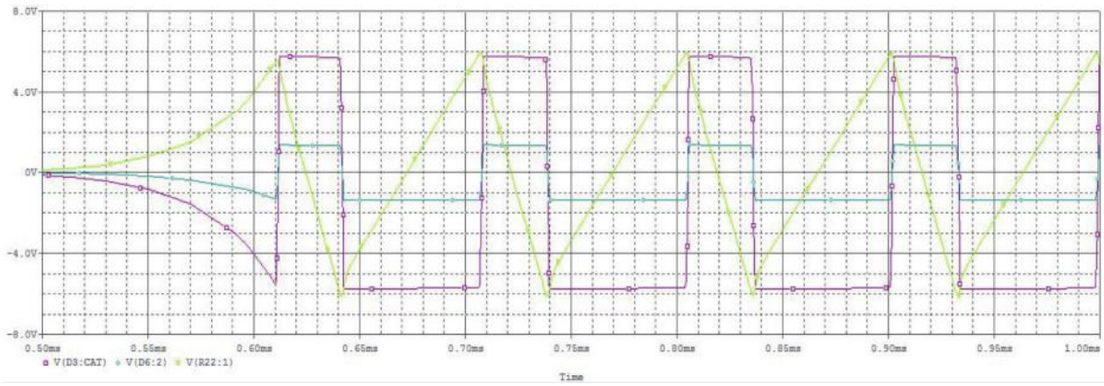


그림 4-46 삼각파 발생회로 A, B, C 단자 시뮬레이션 파형

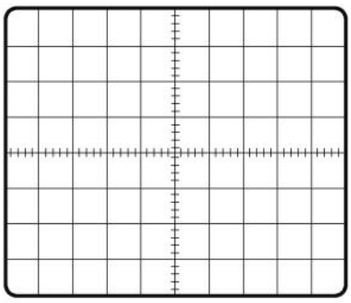
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

구분	A점	B점	C점
측정한 출력전압(VAC)			
관찰한 출력전압(VAC)			

3) 시뮬레이션 결과와 브레드 보드 조립 측정값과 비교

• [그림 4-25]의 삼각파 발생회로를 브레드 보드에 조립하여 측정한다.
• 부품과 브레드 보드 및 측정 장비를 준비한다.
  – 부품 : IC(LF356 3개), 저항(10㏀ 2개, 5㏀, 3.3㏀, 1㏀), VR(100㏀ 2개), 다이오드(IN4148 2개), 제너 다이오드(ZD 5.6V 2개),
  – 조립용 도구 : 브레드 보드, 니퍼, 롱노우즈플라이어 등
  – 측정용 장비 : DVM, 오실로스코프, 직류 전원장치 등
• [그림 4-25]의 회로와 부품을 확인하고 브레드 보드에 조립한다.
• 오실로스코프를 이용하여 “A”점 “B”점, “C”점을 측정하여 모눈종이에 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



출력(A, B, C, D) 파형
Volt/Div =
Time/Div =
출력(A) 파형명 :
출력(B) 파형명 :
출력(C) 파형명 :
출력(D) 파형명 :
※ 파형을 다른 색으로 표기

- 오실로스코프로 측정한 전압을 기록한다.

구분	A점	B점	C점	D점
출력전압(VAC)				

- 시뮬레이션 결과와 비교한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter

05

변 · 복조회로

1. 아날로그 변 · 복조회로 실험

1) 아날로그 변 · 복조 일반

2) 아날로그 변 · 복조회로

3) 신호 발생기 회로

▷ 측정 및 요구 사항

2. 펄스 변 · 복조회로 실험

1) 펄스 변 · 복조 일반

2) 펄스 아날로그 변 · 복조회로

▷ 측정 및 요구 사항

한국산업인력공단

HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

OPEN 공공누리 출처표시 상업용금지 변경금지 공공저작물 자유이용허락

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 05

1

ELECTRONIC CIRCUIT

• 아날로그 변 · 복조회로 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	1. 아날로그 변 · 복조회로 실험			
학/습/목표	1. AM, FM, 위상 변조방식의 특징과 회로를 이해한다. 2. AM, FM, 위상 복조방식의 특징과 회로를 이해한다. 3. AM, FM, 위상 변조 및 복조회로의 구성과 동작 특성을 이해한다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 브레드보드 • 오실로스코프 • 회로시험기 • 전원공급장치 (12V, DC) • 함수발생기 • BNC케이블	IC IC 다이오드 전해커패시터 마일러 커패시터 가변저항 저항 코일 스위치 커넥터	XR-2206 등 UA741 1N4148 외 1μF 외 0.002μF외 0.001μF 외 100kΩ,외 10kΩ외 2mH외 슬라이드외 BNC	필요 부수	• IC 핀 번호에 주의한다. • 오실로스코프 계측 시 프로브를 정밀하게 보정하여 사용한다. • 동축케이블 작업 시 쇼트가 되지 않도록 한다. • BNC 커넥터는 불평형으로 제작한다

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

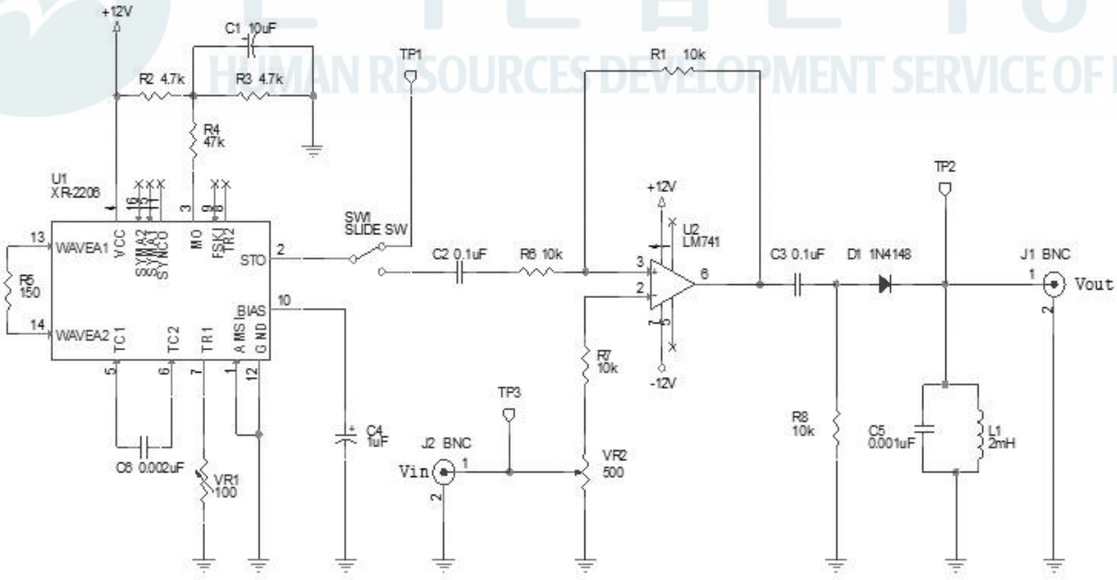


그림 5-1 진폭 변 · 복조회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

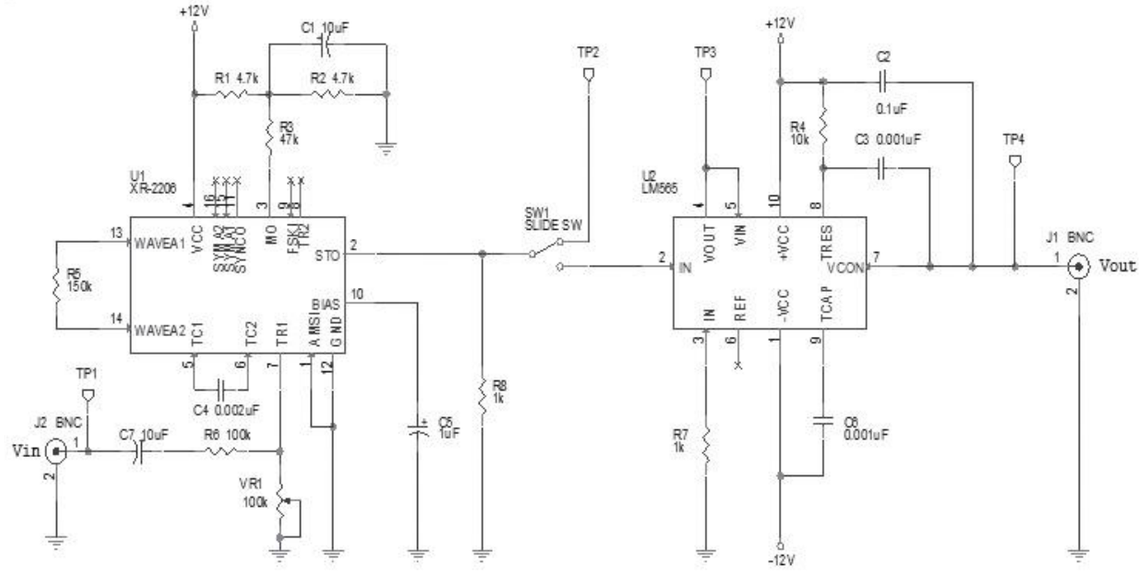


그림 5-2 주파수 변 · 복조 회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

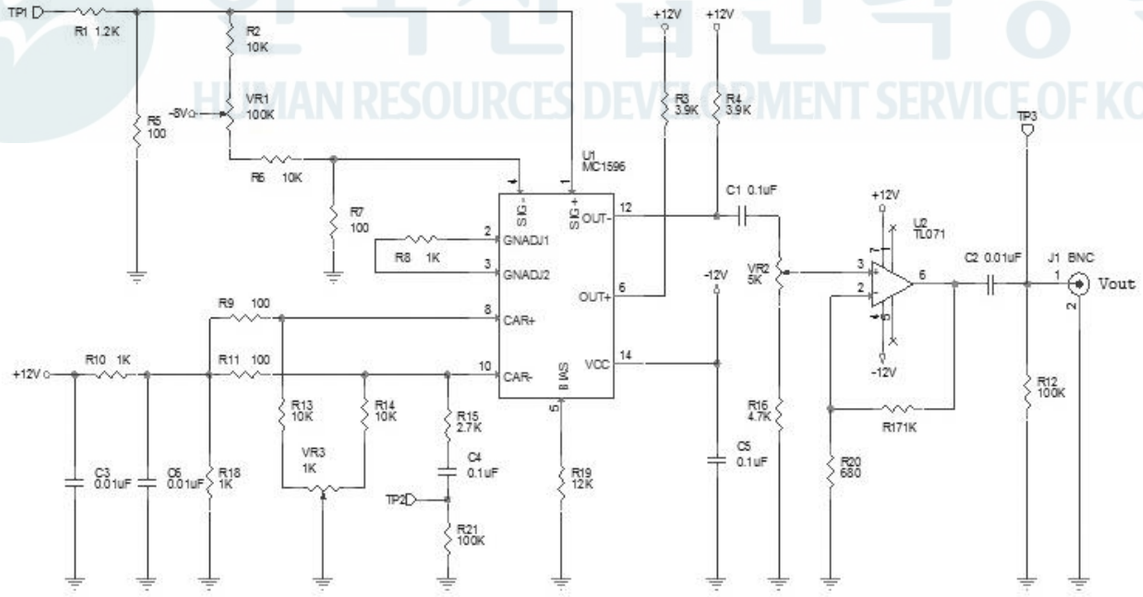


그림 5-3 위상 변조 회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

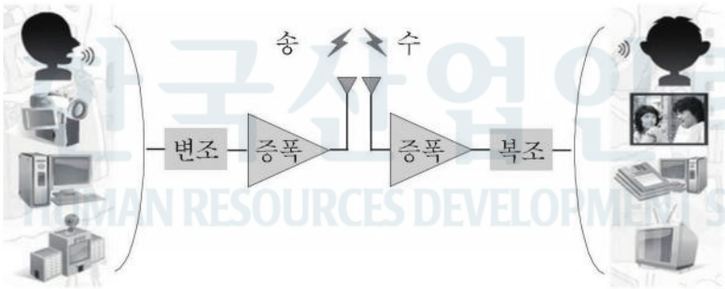
1 아날로그 변 · 복조회로 실험

1. 아날로그 변 · 복조 일반

가. 변 · 복조 일반

1) 정의

음성이나 영상 데이터 신호 등은 저주파 신호로서 멀리 전송할 수 없기 때문에 고주파 신호에 실어서 멀리 전송하는데, 이와 같은 과정을 변조(modulation)라 한다. 이때의 저주파 신호를 변조파(modulation wave)라고 하고, 고주파 신호를 반송파(carrier wave)라고 한다. 또한 변조된 높은 주파수의 신호를 피변조파(modulated wave)라 하며, 피변조파에서 원래의 신호를 검출하는 과정을 복조(demodulation)라 한다. 변조와 복조의 과정은 [그림 5-4]와 같다.



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

그림 5-4 변 · 복조 개념

> **TIP**
>
> **변 · 복조의 개념을 사람이 버스를 타고 먼 거리를 갔다가 내리는 과정과 비교**
>
> 사람(전송 신호)은 스스로 먼거리를 가기는 어렵기 때문에 버스(송신 주파수, 반송파)를 타고 먼 거리를 이동하는데 변조를 버스에 타는 것으로 비유할 수 있다. 또한 버스가 도착지에 도착하면 버스에 내리는데 버스(반송파)에서 사람(전송 신호)이 내리는 과정을 복조에 비유하여 설명할 수 있다.

2) 변 · 복조 원리

변조에서 저주파 신호를 고주파에 실어서 보낼 경우 전송하기 쉬운 정현파 신호인 사인파 또는 코사인파에 실어서 전송하는데 [그림 5-5]와 같은 원리를 이용한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

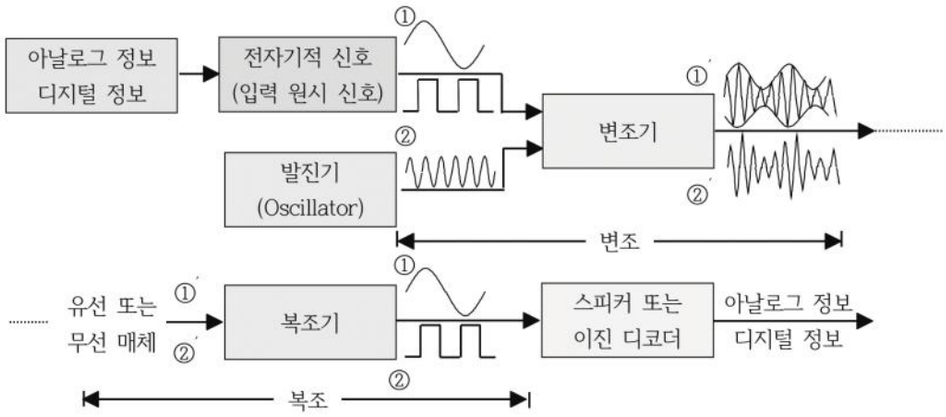


그림 5-5 변 · 복조 원리

3) 반송파 및 변조 기법

- 반송파 신호는 다음과 같으며, 반송파에 저주파를 싣기 위해 진폭, 주파수, 위상 중에 신호파의 어느 하나를 변화시키면 된다.

$$\upsilon_c = V_{cm}\sin(\omega_c t + \theta) \qquad (V_{cm}\text{: 최대 진폭, } \omega_c = 2\pi f_c,\ \theta\text{: 위상})$$

- 변조 기법은 [표 5-1]과 같이 다양한 기법이 있다.

4) 변조의 필요성

- 저주파를 고주파인 반송파에 실어 보내어 전파할 경우 수 ㎝의 안테나로 가능하므로 변조가 필요하다.
- 장거리 전송이 가능하고 안테나의 크기를 작게 제작할 수 있다.
- 변조 방식을 적절히 적용하면 잡음과 간섭을 줄일 수 있다.
- 잡음과 간섭을 줄이기 위해 더욱 넓은 대역폭과 적절한 조정이 필요하다.
- 전송이 어려운 현상을 방지하기 위하여 두 신호를 서로 다른 주파수로 변조하여 전송하면 상호 간의 혼신 없이 신호를 전송할 수 있다.
- 여러 신호를 하나의 전송매체에 실어서 보내고자 한다면 높은 주파수로 변조하여 다중화한 다음 전송할 수 있다.

표 5-1 응용 분야에 따른 다양한 변조 기법

응용 분야	통신 방식	변조 방식	변조 구분
휴대전화 무선 랜 무선 모뎀 RFID 디지털 TV	디지털 무선 통신	PSK FSK PSK ASK/FSK QAM/QPSK	디지털 변조

한국산업인력공단
KOREA INDUSTRIAL HUMAN RESOURCE DEVELOPMENT SERVICE

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

응용 분야	통신 방식	변조 방식	변조 구분
AM 라디오 FM 라디오 아날로그 TV 무선 전화기 야외용 무전기	아날로그 무선통신	AM FM AM(영상)/FM(음성) FM AM/FM	아날로그 변조
전화기 통신 인터넷 통신 유선 모뎀 지하철 스크린 도어	디지털 유선 통신 디지털 유선 통신 디지털 유선 통신 아날로그 유선 통신	PCM FSK FSK PWM/PPM	디지털 펄스 변조 디지털 변조 디지털 변조 펄스 변조

2. 아날로그 변 · 복조 회로

음성 신호와 같은 아날로그 신호를 아날로그 전송 매체나 반송파에 실어서 보내는 변조 방식으로 다음과 같은 방식이 있다.

가. 진폭 변조(amplitude modulation, AM)

- 신호파의 진폭에 따라서 반송파의 진폭을 변화시키는 방법
- 중파나 단파 방송에 사용되며, 그 원리는 [그림 5-6]과 같다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

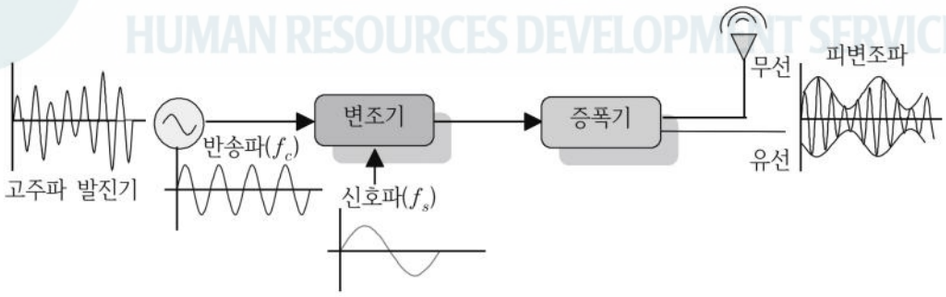


그림 5-6 진폭 변조의 원리

TIP

변조도

▷신호파의 세력이 반송파에 미치는 영향을 나타내는 지수

▷ $m = \dfrac{\text{신호파의 진폭 } I_{sm}}{\text{반송파의 진폭 } I_{cm}} \times 100[\%]$

▷ $m = 1\ (100\%)$일 때 변조상태가 가장 좋다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나. 주파수 변조(frequency modulation, FM)

- 반송파의 진폭을 일정하게 유지하고 반송파의 순시 주파수를 신호파의 진폭에 따라 변화시키는 변조 방식이다.
- [그림 5-7]은 주파수 변조 파형을 나타내는 것이며, FM 라디오 방송, TV 방송 등에 사용된다.

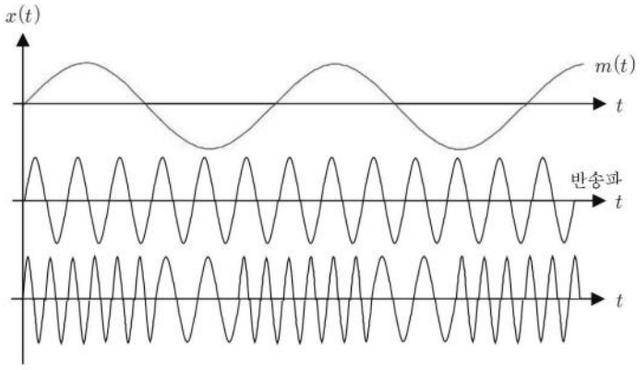


그림 5-7 주파수 변조 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

다. 위상 변조(phase modulation, PM)

- 반송파의 위상을 신호파의 진폭에 따라 변화시키는 변조 방식이다.
- 피변조파는 [그림 5-8]과 같이 신호파의 진폭이 0일 때 조밀하거나 희소하게 되며, FM파와 위상이 90° 다른 파형이다.
- [그림 5-9]는 위상 변조와 주파수 변조 파형을 비교한 것이다.

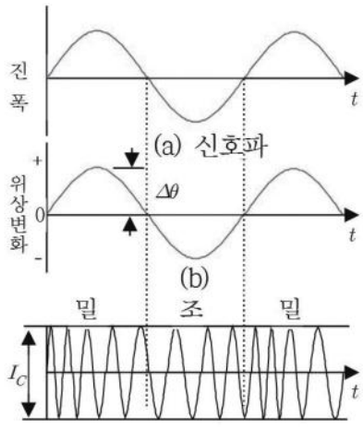


그림 5-8 위상 변조 파형

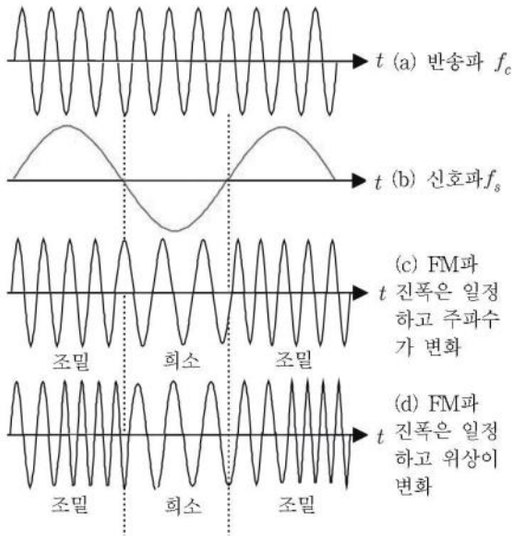


그림 5-9 위상 변조와 주파수 변조

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

라. 아날로그 변조회로

1) 진폭 변조회로

- 진폭 변조회로는 다이오드나 트랜지스터 소자의 특성 중 직선 부분에서 차단 부분(cut off) 이하의 범위까지를 이용한 것이다.
- 신호파의 전압을 충분히 크게하여 변조하므로 일그러짐이 적고 효율이 높다.
- [그림 5-10]은 C급 동작하는 컬렉터 진폭 변조회로이며, 출력 반송파의 진폭 변화는 신호파의 파형과 거의 같다.

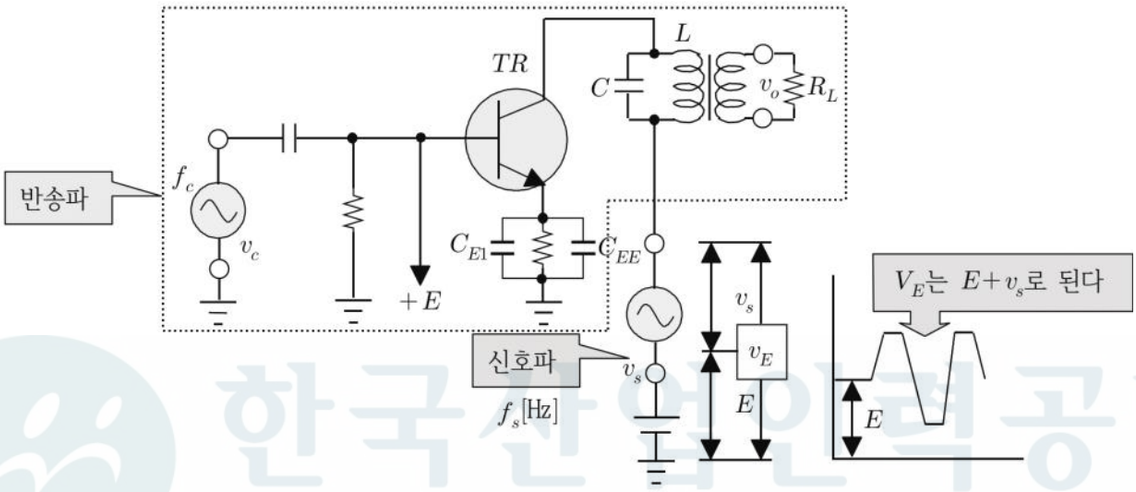


그림 5-10 컬렉터 진폭 변조회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) 주파수 변조회로

- 변조 방법에 따라 직접과 간접 주파수 변조 방식이 있다.
- 직접 주파수 변조회로는 [그림 5-11]과 같이 발진회로의 발진주파수를 신호파의 진폭에 비례하여 직접 변조하는 방식이다.
- 직접 주파수 변조 방식은 안정도는 나쁘나 변조 특성이 좋아 FM 방송 등에 널리 사용된다.
- 간접은 반송파를 변조 신호에 따라 위상 변조해서 등가적으로 주파수를 변조하는 [그림 5-12]와 같은 방식이다.
- 간접 방식으로는 프리엠파시스, 디엠파시스회로, 전치 보상회로 및 암스트롱 변조 방식 등이 사용된다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

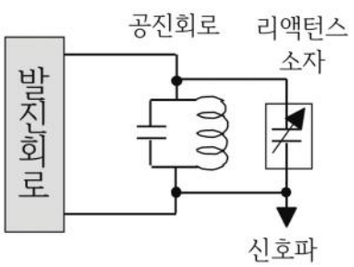


그림 5-11 직접 주파수 변조회로

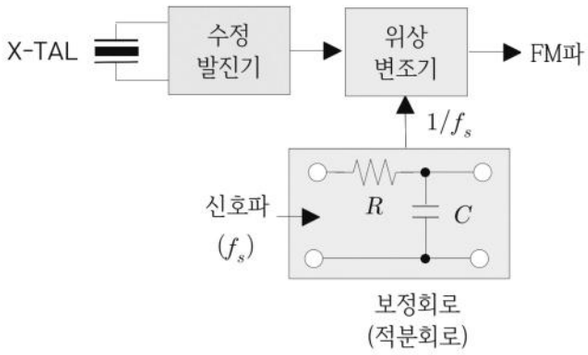


그림 5-12 간접 주파수 변조회로

3) 위상 변조회로

[그림 5-13]의 합성 벡터 위상 변조회로는 위상 변조만으로는 위상의 변화량이 작으므로 일반적으로 체배 증폭하여 필요한 양의 주파수 편이를 얻도록 하고 있다.

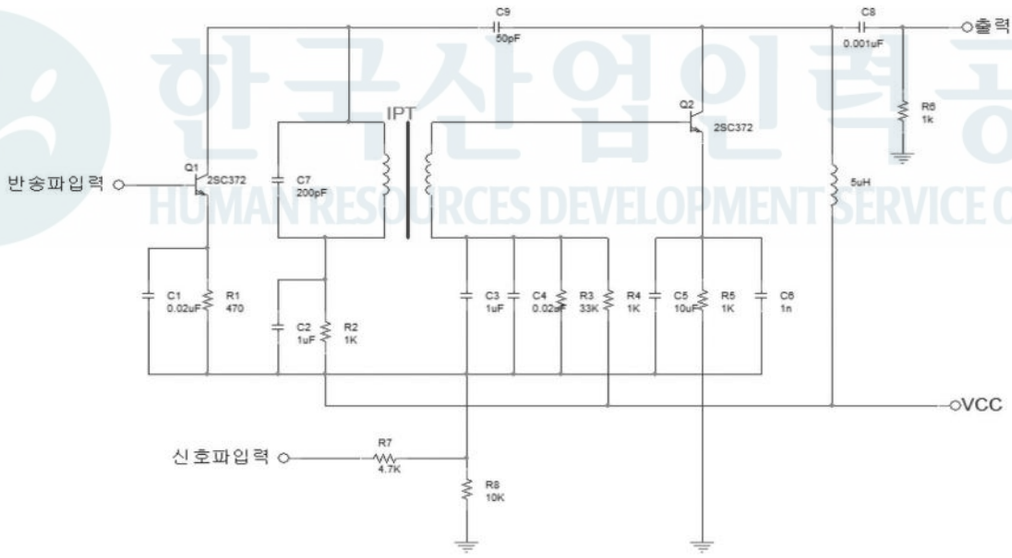


그림 5-13 합성 벡터 위상 변조회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

마. 아날로그 복조회로

1) 진폭 복조회로(amplitude demodulation, ADM)

- 다이오드의 전압 전류 특성의 직선 부분이 이용되는 [그림 5-14]의 직선복조(검파)회로는 포락선 검파라고도 하며, 대 신호용 검파 회로이다.
- 비직선 소자의 제곱 특성을 이용한 [그림 5-15]는 진폭이 작은 진폭 변조파의 복조에 사용된다.
- 입력의 두 주파수 차의 신호를 검출하여 복조하는 헤테로다인 복조 방식이다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• [그림 5-16]의 평형 복조회로는 평형 변조를 통해서 변조 피변조파는 반송파가 제거되고 출력으로 상 · 하 측파만 발생하게 한다.

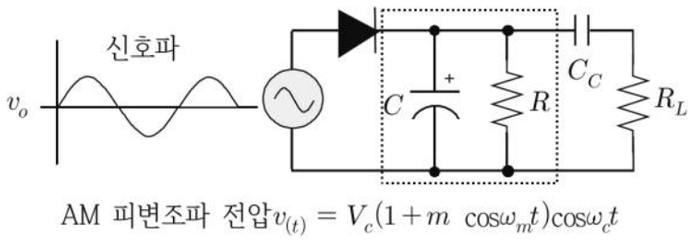
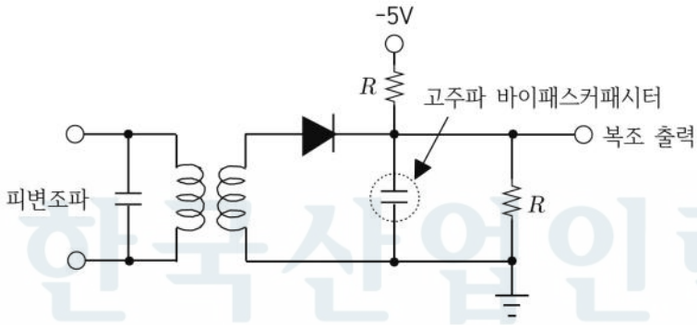


그림 5-14 직선 복조회로



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

그림 5-15 제곱 복조회로

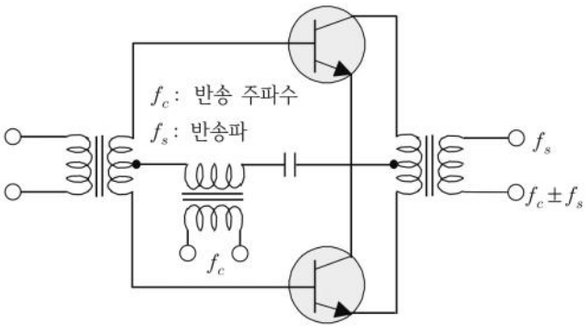


그림 5-16 평형 복조회로

2) 주파수 복조회로(frequency demodulation, FDM)

• FM파를 복조하려면 진폭이 일정한 FM파를 AM파로 변환한 후 AM파를 통해서 신호를 재생하는 복조과정을 거쳐서 한다.

• FM파를 AM파로 변환시키는 것은 주파수 변별회로이다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 여러가지 잡음이나 감쇠 때문에 변화된 진폭을 일정하게 제한하는 회로는 진폭 제한회로이다.
- 중심 주파수보다 높거나 낮은 FM파가 들어올 때 주파수 판별과 진폭 제한회로를 이용한 회로가 포스터 실리 검파회로이다.
- 포스터 실리 검파회로를 개량한 것으로 검파 출력이 1/2 정도인 것이 비검파회로이다.
- 비검파회로는 부하 양단에 대용량 커패시터를 접속시키므로 진폭 제한의 효과가 있어 FM이나 TV 수신기에 많이 사용한다.

3. 신호 발생기 회로

가. 신호 발생기

- 신호 발생기는 삼각파, 사인파, 구형파, 톱니파, 펄스 등의 신호를 만들어 주는 장치로 [그림 5-17]과 같은 원리에 의해서 파형을 발생시킨다.

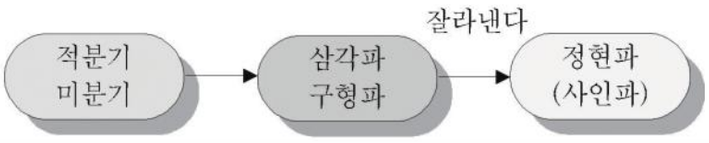


그림 5-17 함수 발생기 기본 원리

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

- 주파수 카운터 기능과 발진의 원리를 적용한 신호 발생 및 변조 전용 IC로 [그림 5-18]과 같은 XR-2206을 많이 사용하고 있다.

1) XR-2206 IC의 특징

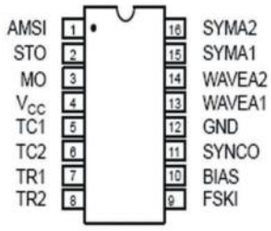
- 외부에 가해지는 전압에 따라 주파수를 바꿀 수 있고 삼각파, 사인파, 구형파를 출력하는 IC이다.
- 용도는 신호발생기, AM/FM 변조 발생기, FSK 변조 등 즉, 외부 전압으로 진폭, 주파수를 조정할 수 있는 발진용 IC이다.

1) XR-2206 IC의 특징

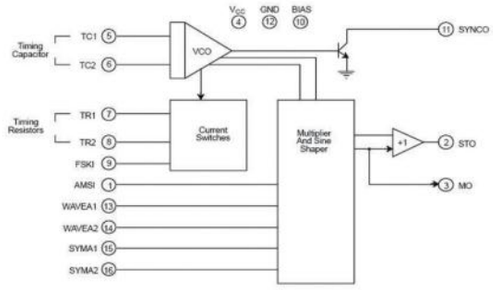
[그림 5-18]은 IC의 핀 번호 및 내부 구조로서 핀별로 다음과 같은 기능을 가지고 있다.

① AMSI(진폭변조용) ② STO(사인파, 삼각파 출력용)
③ MO(구형파 출력용) ④, ⑫ (VCC,GND)
⑤, ⑥, ⑦, ⑧ (TC1, 2/TR1, 2 발진주파수 설정해 주는 RC)
⑨ FSKI(주파수 설정 전압 입력)
⑩ BIAS(동작시키기 위한 바이어스 전압)
⑪ SYNCO(동기 출력)
⑬, ⑭ WAVE 1, 2(사인파에서 파형을 좋게 해 주는 조정단자)
⑮, ⑯ SYMA 1, 2(파형을 대칭하기 위한 입력단자)

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(a) 핀 번호



(b) 내부도

그림 5-18 XR-2205 IC의 핀 번호 및 내부도

3) XR-2206 IC를 이용한 기본회로

- [그림 5-19]는 XR-2206 IC를 이용한 조정이 가능한 사인파를 발생시키는 신호 발생기로 이용할 경우 사용되는 회로이다.
- 회로에서 VR 2[MΩ]은 발진 주파수를 설정해주는 저항이다.
- VR은 정밀하게 조정하여 줄 필요가 있으며, 가변 값에 따라 주파수가 결정된다.

4) 10턴 볼륨(50kΩ B형)

- 가변 저항은 형태에 따라 [그림 5-20]과 같은 A형, B형, C형으로 구분하여 사용한다.
- 실제 신호 발생기에서는 [그림 5-20]의 (a)와 같은 B형을 사용한다.
- 턴 수를 조정하기 위해서는 [그림 5-20]의 (b)의 것을 사용한다.
- 턴 볼륨은 최대 2[MΩ]까지 사용할 수 있으며, 예를 들어 50[kΩ]를 사용할 경우 10턴(turn)을 사용하였을 때 1T를 할 경우 5[kΩ], 5T로 하였다면 2.5[kΩ]이 된다.
- [그림 5-19]의 회로에서 노브의 턴수를 6T로 할 경우 저항 값이 1.2[MΩ]이 되어 C 값이 0.2[μF]이라면 IC의 2번 핀에는 다음과 같은 주파수의 파형이 발생한다.

$$f = \frac{1}{RC} = \frac{1}{1.2 \times 10^{6} \times 0.2 \times 10^{-6}}$$

- S_1를 닫을 때 사인파, S_1를 열을 때 삼각파가 발생된다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

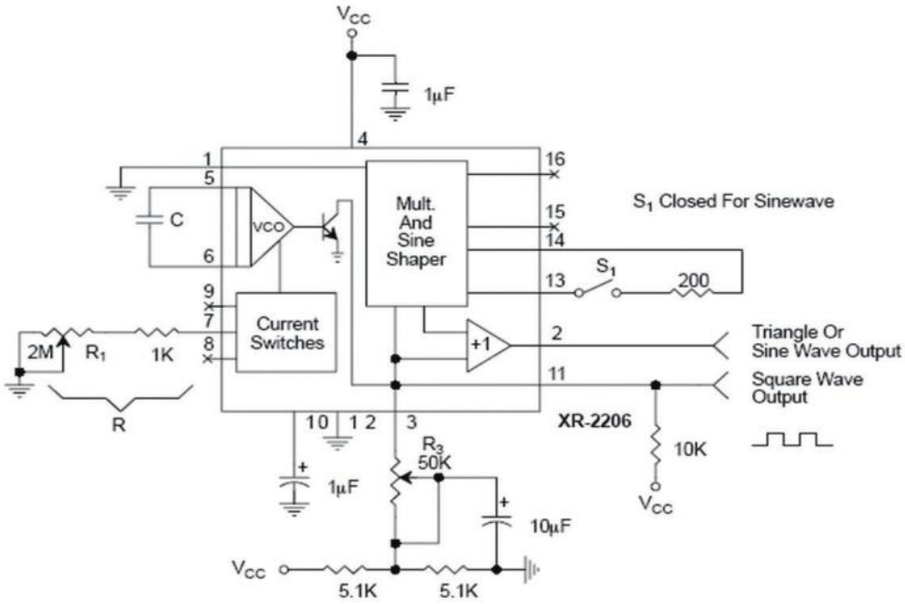


그림 5-19 XR-2206를 이용한 조정용 사인파 발생회로

한국산업인력공단
HUMAN RESOURCE DEVELOPMENT SERVICE OF KOREA

(a) 턴 볼륨(Turn VR) (b) 턴 볼륨 노브(nobe) (c) 턴 볼륨들

그림 5-20 턴 볼륨과 노브(조정손잡이)

측정 및 요구사항

1. 진폭 변 · 복조 실험

가. 진폭 변조회로 시뮬레이션 실험

[그림 5-21]의 진폭 변조회로의 시뮬레이션 실험을 다음과 같은 순서로 실시하고 그 결과를 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

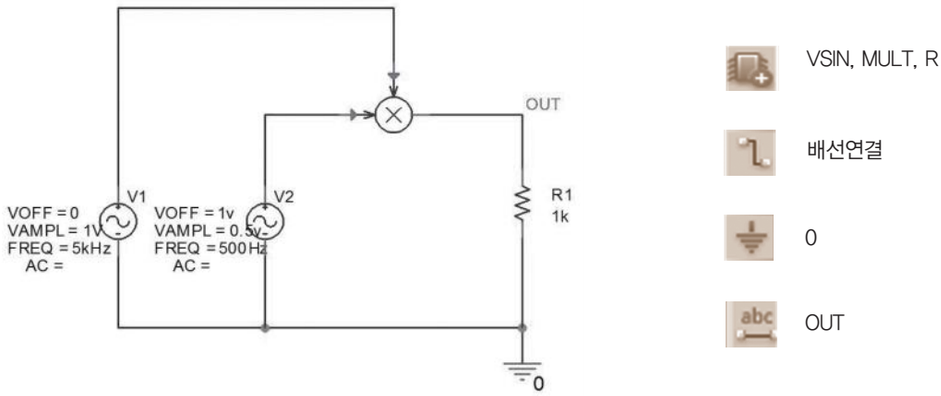


그림 5-21 AM 변조 시뮬레이션회로 및 활용 아이콘

1) VSIN 2개와 MULT 소자로 [그림 5-21]의 진폭 변조 시뮬레이션회로를 그린다.
2) MULT의 OUT 핀에 Net Alias를 이용하여 OUT를 배치하고 시뮬레이션 프로파일을 만든다.
3) 설정 창에서 Run time은 10㎳까지 한다.
4) Run을 실행하여 [그림 5-22]와 같은 파형이 나오는지 확인하고 실행 결과를 그래프에 기록한다.
5) 입력 두 곳(V1, V2)에 측정용 마커를 추가하여 고주파, 저주파 결과를 확인하고 두 신호가 합성된 진폭변조 파형을 그래프에 그린다.

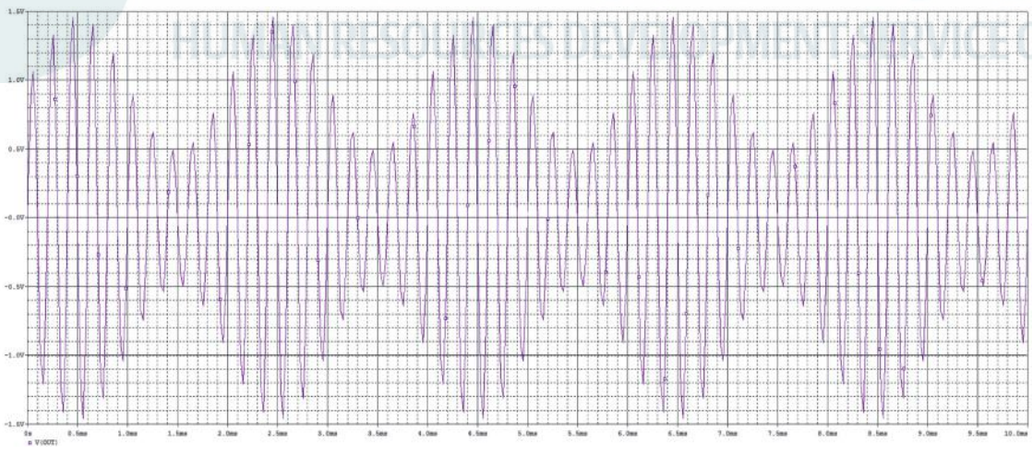
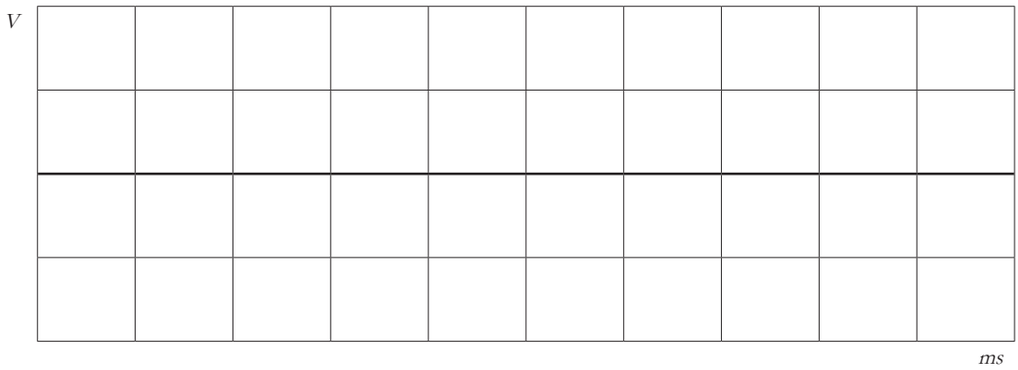
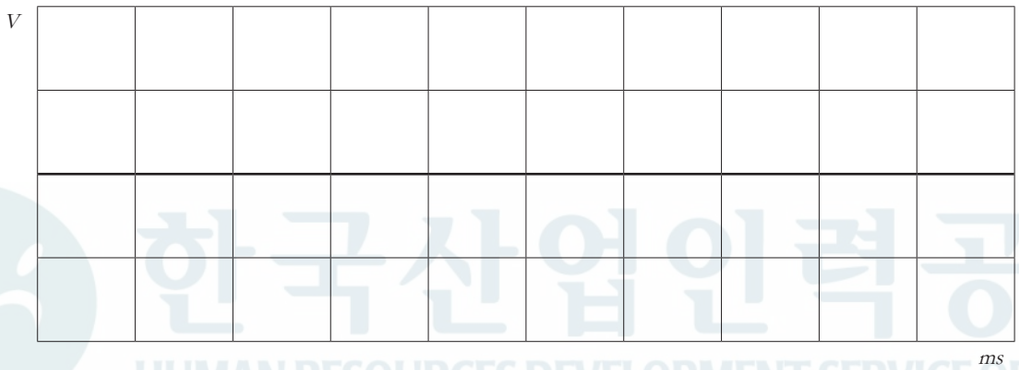


그림 5-22 AM 변조 시뮬레이션 결과 파형

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



[AM 변조회로 출력 파형]



[입(V1, V2) · 출력(OUT) 파형]

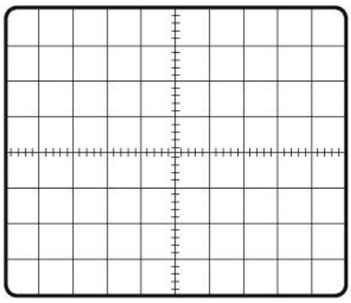
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

나. 진폭 변 · 복조회로 제작 실험

[그림 5-1]의 진폭 변 · 복조회로를 브레드 보드에 제작하고 다음 요구사항의 순서에 따라 실시한 후 그 결과를 기록한다.

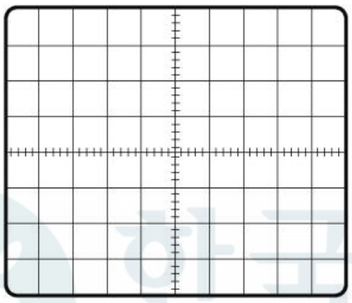
1) [그림 5-1]의 회로를 브레드 보드에 제작한다.
2) 50[Ω] 동축케이블을 BNC 커넥터와 조립하여 조립된 회로의 출력과 측정 장비를 직접 연결할 수 있도록 한다.
3) 가변저항 VR1을 조정하여 TP1의 발진주파수가 40㎑(8Vp-p)가 되도록 조정한 후 오실로스코프와 주파수 카운터 및 레벨메터의 출력을 측정하여 모눈종이에 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



TP1(발진 파형)
Volt/Div :
Time/DIV :
측정 파형 주파수 :
측정 파형 전압값 :
측정 파형명 :
주파수 카운터값 :
레벨메터 측정값(dBm) :

4) 신호 발생기의 출력을 사인파 1㎑(3Vp-p)로 조정하여 TP2에 인가하고 오실로스코프와 레벨메터의 출력(dBm)을 모눈종이에 기록한다.



TP2(신호발생기:사인파 1㎑ 3Vp-p)
Volt/Div :
Time/DIV :
측정 파형 주파수 :
측정 파형 전압값 :
측정 파형명 :
주파수 카운터값 :
레벨메터 측정값(dBm) :

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

5) 전압(TP2)에 의한 전압 이득을 구하는 식과 계산을 하고 레벨메터의 측정 레벨과 비교하여 작성한다. (실효치로 계산)

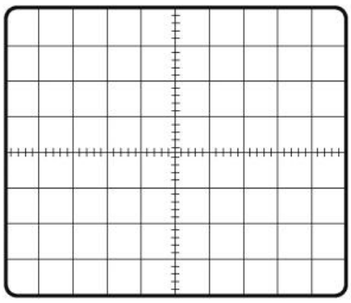
가) 스코프의 측정 전압에 의한 레벨 환산(dBm)

계산식 :

계산값 :

나) 레벨메터의 레벨값 비교

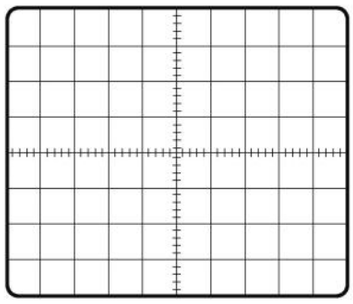
6) 가변저항 VR2를 조정하여 TP3의 출력이 70%의 변조 파형이 나오도록 조정 한 후 오실로스코프상의 Vmax 및 Vmin 값을 작성하고 파형을 모눈종이에 기록한다.



TP3(변조 파형)
Volt/Div :
Time/DIV :
Vmax :
Vmin :
계산식 :
계산 값 :

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

7) 신호 발생기의 출력을 TP2에 인가하지 않고 SW_1을 S_2로 놓고 TP3의 출력을 오실로스코프로 측정하여 모눈종이에 기록한다.

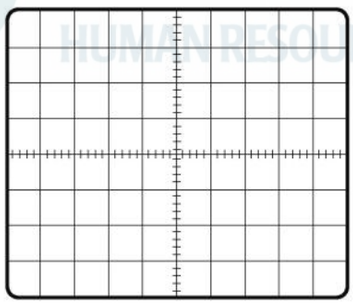


TP3출력(SW_1을 S_2 연결)
Volt/Div :
Time/DIV :
Vmax :
Vmin :
계산식 :
계산 값 :

2. 주파수 변 · 복조회로 제작 실험

[그림 5-2]의 주파수 변 · 복조회로를 브레드 보드에 제작하고 다음 요구사항의 순서에 따라 실시한 후 그 결과를 기록 한다.

1) [그림 5-2]의 회로를 브레드 보드에 제작한다.
2) 신호 발생기의 출력을 사인파 400Hz(2Vp-p)로 조정한 후 오실로스코프로 측정하여 모눈종이에 기록한다.

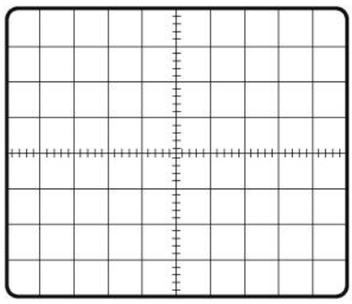


신호발생기 출력
Volt/Div :
Time/DIV :
측정 파형 주파수 :
측정 파형 전압 값 :

3) SW_1을 S_1로 하고 가변저항 VR2를 조정하여 TP3의 출력이 300㎑가 되도록 한다.
4) SW_1을 S_1로 하고 VR1을 조정하여 TP2의 출력주파수가 TP3의 출력 주파수인 300㎑가 되도록 한다.
5) 위(3)항의 출력을 TP1단자에 인가하고 TP2 출력이 FM 변조가 되는지 확인 한다.
6) 위(5)항과 같이 FM 변조가 되면 이때 SW_1을 S_2로 하고 TP4의 출력이 신호파 400㎐가 나오면 정상 동작이다.
7) 위(6)항과 같이 정상 동작이 확인되면 SW_1을 S_1로 하고 TP3의 출력 300㎑를 오실로스코프와 주파수 카운터로 측정한 값을 모눈종이에 기록한다.

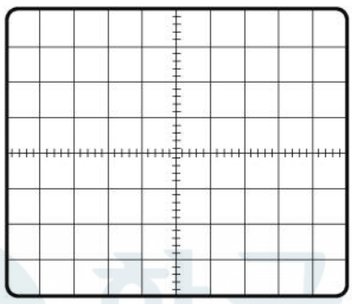
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



TP3 출력(300㎑)측정
Volt/Div :
Time/DIV :
측정 파형 주파수 :
주파수 카운터 측정값 :
측정 파형 전압 값 :

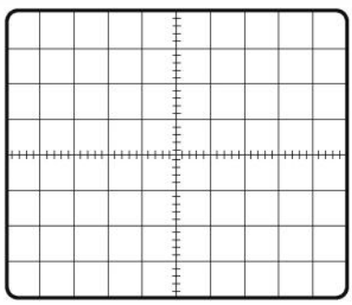
8) 신호 발생기의 출력을 TP1단자에 인가하지 않고 가변저항 VR1을 조정하고 TP2의 출력이 TP3의 주파수와 같게 한 후 오실로스코프를 이용하여 측정한 결과를 모눈종이에 기록한다.



TP2 출력(신호 발생기 신호 미 인가 시)
Volt/Div :
Time/DIV :
측정 파형 주파수 :
주파수 카운터 측정값 :
측정 파형 전압 값 :

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

9) 신호발생기 출력을 TP1단자에 인가하고 TP2 출력(FM변조)을 확인한 후 SW1을 S2로 하고 최종 출력 TP4를 측정하여 모눈종이에 기록한다. 만약, TP4의 출력이 안 나오면 가변저항 VR1을 미세조정한다.



TP4 출력(신호 발생기 신호 인가 시)
Volt/Div :
Time/DIV :
측정 파형 주파수 :
주파수 카운터 측정값 :
측정 파형 전압 값 :

10) 가변저항 VR1을 조정하여 IC2의 로크레인지(Lock Range)를 주파수 카운터로 측정하여 기록한다.

3. 위상 변조회로 제작 실험

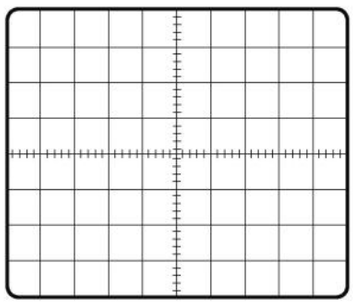
[그림 5-3]의 위상 변조회로를 브레드 보드에 제작하고 다음 요구사항의 순서에 따라 실시한 후 그 결과를 기록 한다.

1) [그림 5-3]의 회로에서 IC TL071 핀 배치도를 참고하여 브레드 보드에 제작한다.
2) 저주파 발생기로 구형파신호(1㎑), 전압 800(mVp-p)를 조정하여 TP1에 입력한다. 그리고 저주파 발생기

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

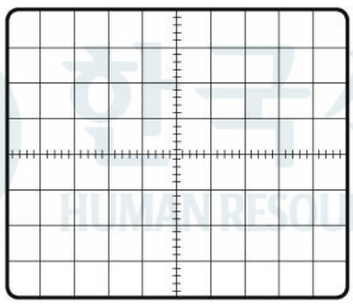
로 정현파 신호(2㎑), 전압 800(mVp-p)를 조정하여 TP2에 입력한 다음 가변저항(VR1, 2, 3)을 조정하여 TP3의 출력이 TP1의 데이터(0, 1)에 따라 위상이 변화되는 회로가 되면 정상 동작이다.

3) 저주파 발생기로 구형파 신호TP1(1㎑), 전압 800(mVp-p)를 오실로스코프와 주파수 카운터로 측정하여 모눈종이에 기록한다.



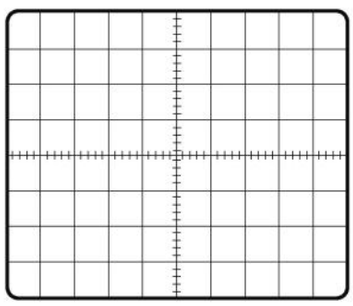
신호발생기 출력
Volt/Div :
Time/DIV :
측정 파형 주파수 :
측정 파형 전압 값 :

4) 저주파 발생기로 정현파 신호TP2(1㎑), 전압 800(mVp-p)를 오실로스코프와 주파수 카운터로 측정하여 모눈종이에 기록한다.



TP2 정현파(2㎑ 800mVp−p) 파형
Volt/Div :
Time/DIV :
측정 파형 주파수 :
측정 파형 전압 값 :

5) 출력 TP3을 데이터 TP1과 비교하여 오실로스코프로 측정하여 모눈종이에 기록한다.



TP3 출력 파형
Volt/Div :
Time/DIV :
측정 파형 주파수 :
주파수 카운터 측정값 :
측정 파형 전압 값 :

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 05

2

ELECTRONIC CIRCUIT

• 펄스 변 · 복조회로 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	2 펄스 변 · 복조회로 실험			
학/습/목표	1. 펄스 변조 방식의 특징과 회로를 이해한다. 2. 펄스 복조 방식의 특징과 회로를 이해한다. 3. 펄스 변조 구성과 동작 특성을 이해한다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 브레드보드 • 오실로스코프 • 회로시험기 • 전원공급장치 (12V, DC) • 함수발생기 • BNC케이블	IC 다이오드 세라믹 커패시터 가변저항 저항 스위치 점퍼선	LF356, LM555 1S1588 외 0.01μF 외 0.1μF 외 5kΩ 10kΩ 외 2P 5mm	필요 부수	• IC 핀 번호에 주의한다. • 오실로스코프 계측 시 프로브를 정밀하게 보정하여 사용한다. • 동축케이블 작업 시 쇼트가 되지 않도록 한다. • BNC 커넥터는 불평형으로 제작한다

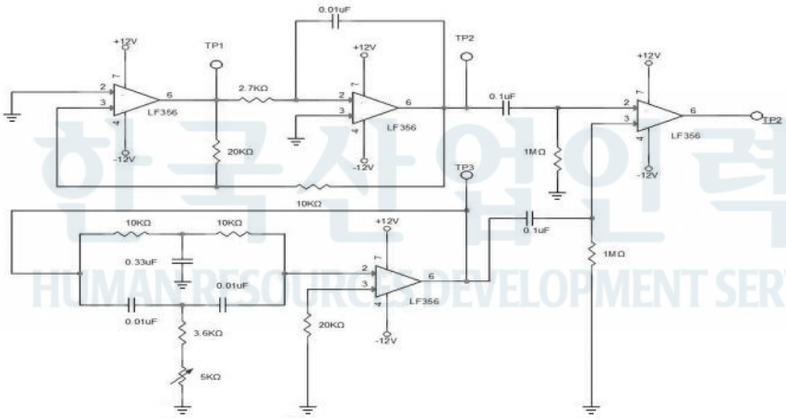


그림 5-23 펄스 폭 변조회로(PWM)

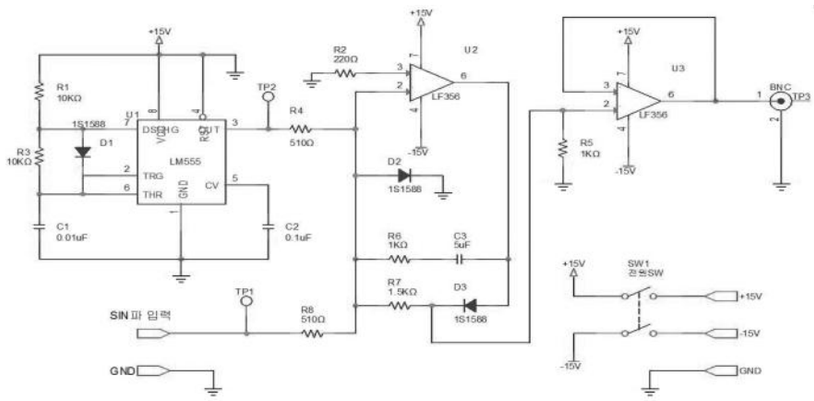


그림 5-24 펄스 진폭회로(PAM)

한국산업인력공단
HUMAN RESOURCE DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2 펄스 변 · 복조회로 실험

1. 펄스 변 · 복조 일반

가. 펄스 변 · 복조 개요

펄스 변조 방식은 아날로그 신호를 펄스 신호로 변환하여 전송하는 방식으로 요즘 많이 활용하고 있는 방식이다. 이 방식은 디지털 기술을 이용함으로써 복조 시 신호의 재생 능력이 탁월하고 반도체 제조 기술의 발달로 변조 장치의 IC화가 이루어지고 있는 등 통신용 뿐만 아니라 계측 제어 장치 등 그 응용 분야가 매우 넓다.

나. 펄스 변 · 복조 시스템

[그림 5-25]는 대표적인 디지털 유선 통신 시스템인 전화기와 교환기의 기능별 시스템을 나타낸 것으로 우리가 많이 사용하는 전화 통신은 디지털 펄스 변 · 복조 방식을 이용한다.

그림 5-25 전화 교환기 내의 변 · 복조 시스템

2. 펄스 아날로그 변 · 복조 방식

아날로그 신호를 디지털 반송파를 이용하여 이산적인 시간 간격으로 표본화(sampling)하여 진폭의 크기에 따라 펄스 열의 진폭, 위상 폭 등을 변화 시키는 방식으로 다음과 같은 종류가 있다.

- 펄스 진폭변조(Pulse Amplitude Modulation : PAM)
- 펄스 폭변조(Pulse Width Modulation : PWM)
- 펄스 위상변조(Pulse Phase Modulation : PPM)
- 펄스 주파수변조(Pulse Frequency Modulation : PFM)

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

가. 펄스 아날로그 변조회로

1) 펄스 진폭변조(PAM)

[그림 5-26]의 (a)와 같이 펄스의 폭 및 주기를 일정하게 하고 신호파에 따라서 그 진폭만을 변화시키는 방식으로 변조와 복조가 간단하지만 잡음이나 페이딩의 영향을 받기 쉽다.

2) 펄스 폭변조(PWM)

[그림 5-26]의 (b)와 같이 펄스의 위상이나 진폭은 일정하게 하고 신호파의 크기에 따라서 펄스 폭을 변화시키는 방식으로 신호파의 진폭이 클 때는 펄스 폭이 커지고, 진폭이 작을 때는 펄스 폭이 작아진다.

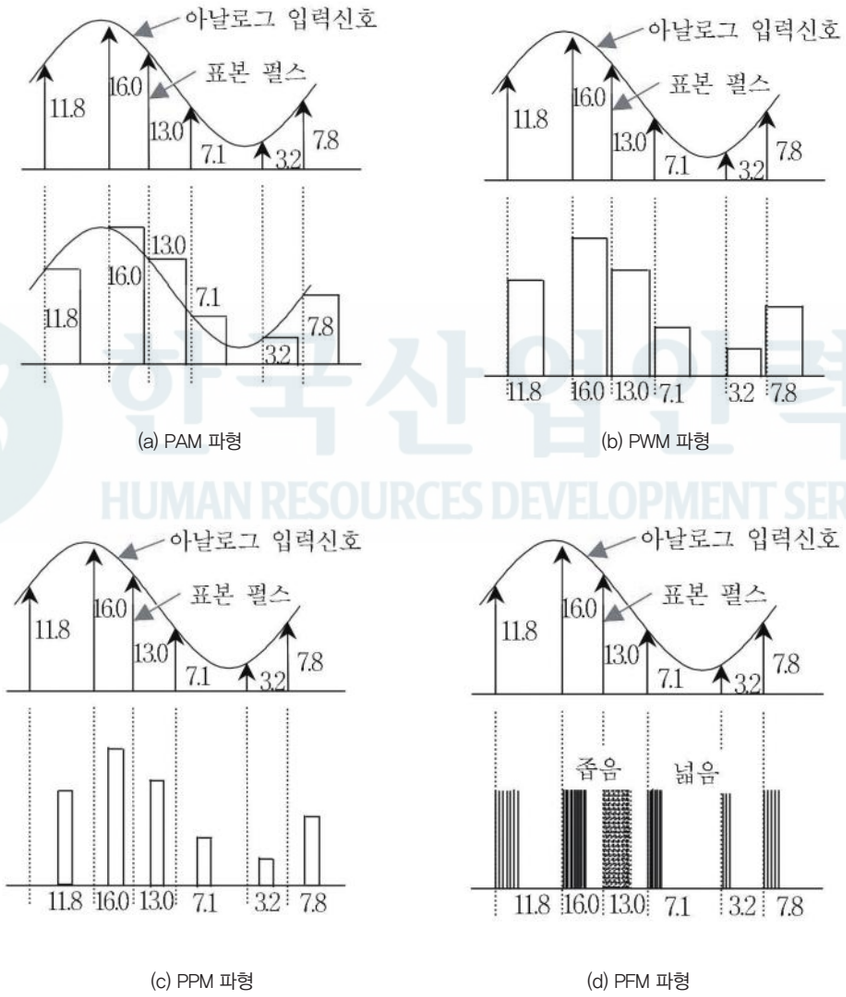


그림 5-26 펄스 아날로그 변조 방식의 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 펄스 위상변조(PPM)

[그림 5-26]의 (c)와 같이 펄스의 진폭과 폭을 일정하게 하고 신호파의 크기에 따라 펄스의 위치를 바꾸어 변조하는 방법으로 PAM파에 비하여 신호대 잡음비(S/N비)가 개선되며, PWM 방식에 비하여 전력 소모가 적다.

4) 펄스 주파수변조(PFM)

[그림 5-26]의 (d)와 같이 펄스의 폭이나 진폭은 일정하게 하고 신호파의 크기에 따라서 펄스의 반복 주파수를 바꾸어 변조하는 방식이다.

나. 펄스 아날로그 변 · 복조회로

1) 펄스 진폭변조(PAM)

- [그림 5-27]은 펄스 진폭 변조회로의 기본적인 개념이다.
- PAM의 변 · 복조는 펄스폭과 간격이 일정한 펄스를 신호에 따라 표본화를 통해 얻어 전송하는 방식이다.
- 펄스진폭이 표본화 순간의 정보이며, 펄스 기간 동안에는 일정하다.
- 정보 신호를 표본화 펄스로 단속하는 게이트 회로에 입력하면, 출력은 펄스진폭 신호가 된다.
- 펄스진폭 변조된 신호는 [그림 5-28]의 저역 필터 또는 적분회로로 펄스진폭 복조를 한다.
- 펄스진폭 변조된 신호에서 고주파 성분은 커패시터를 통해 접지로 흐르고, 남은 신호만 출력이 된다.
- 펄스가 있으면 커패시터는 충전되고, 펄스가 없으면 저항 R을 통해 방전된다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

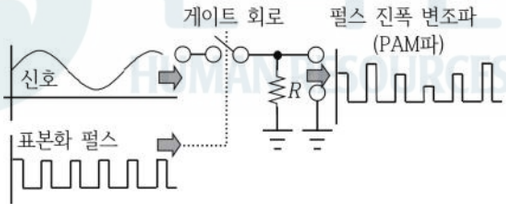


그림 5-27 펄스진폭 변조회로의 개념

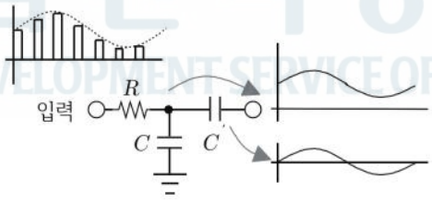


그림 5-28 펄스진폭 복조회로의 개념

측정 및 요구사항

1. 펄스 폭 변조(PWM)회로 실험

가. PWM 시뮬레이션 회로 실험

[그림 5-29]의 연산 증폭기를 이용한 펄스 폭 변조(PWM)회로의 특성을 시뮬레이션 프로그램을 이용하여 실험한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

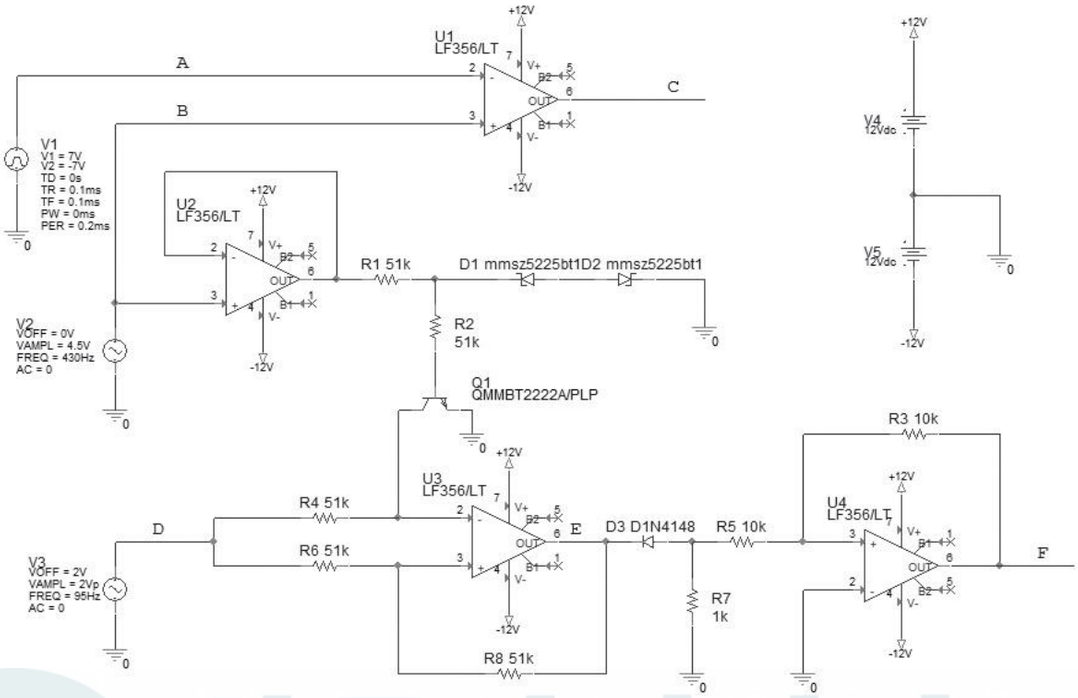


그림 5-29 PWM 시뮬레이션 회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

1) [그림 5-29]의 시뮬레이션 도면을 그린다.
2) 단자 A에는 VPLUS, 단자 B, C에는 VSIN의 신호를 인가한다.
3) 프로파일을 입력하고 설정값은 [그림 5-30]과 같이 한다.
4) 입력 신호인 단자 A(초록), B(적색), D(청색)에 측정용 마커를 연결하고 측정한 [그림 5-31]을 관찰하고 측정한 결과를 그래프에 기록한다.

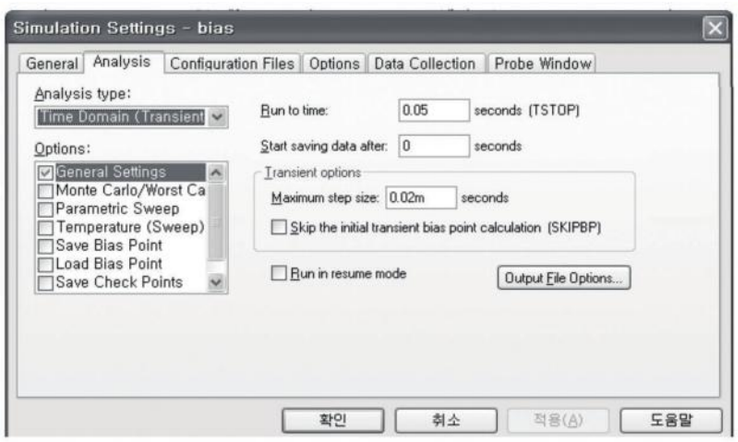


그림 5-30 설정값

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

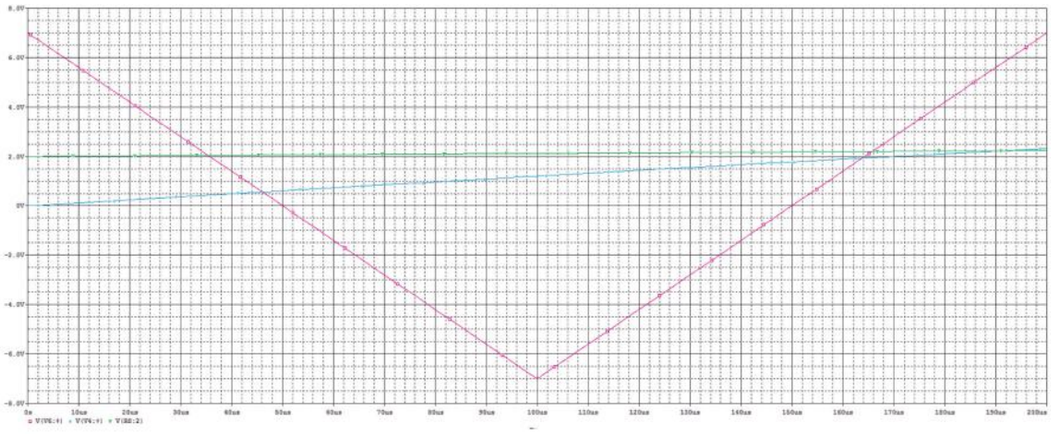
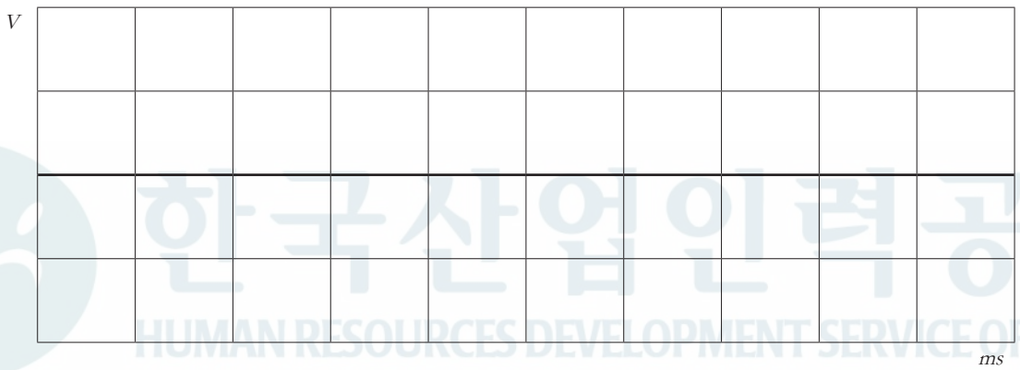


그림 5-31 단자 A, B, D (입력 파형)마커 측정 결과 파형



[단자 A, B, D(입력) 마커 측정 파형]

5) 단자 E에 측정용 마커를 연결하고 측정한 [그림 5-32]의 결과를 관찰 비교하여 그래프에 기록한다.

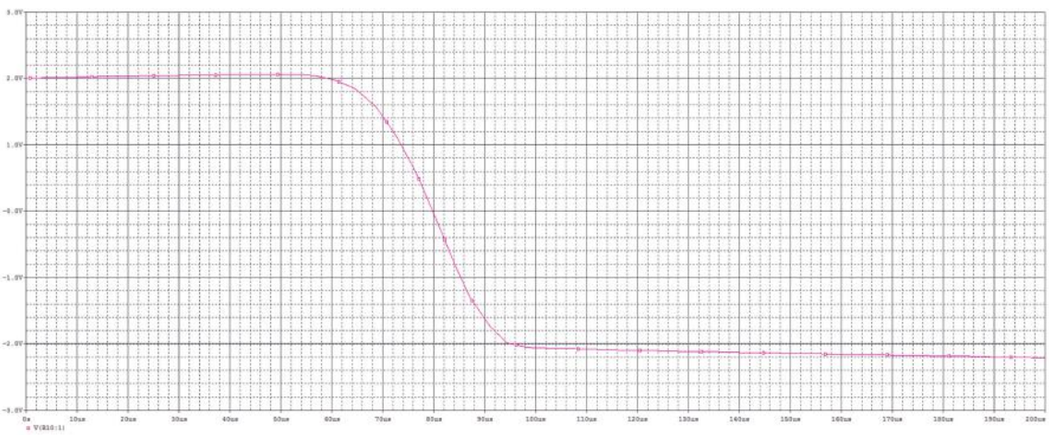
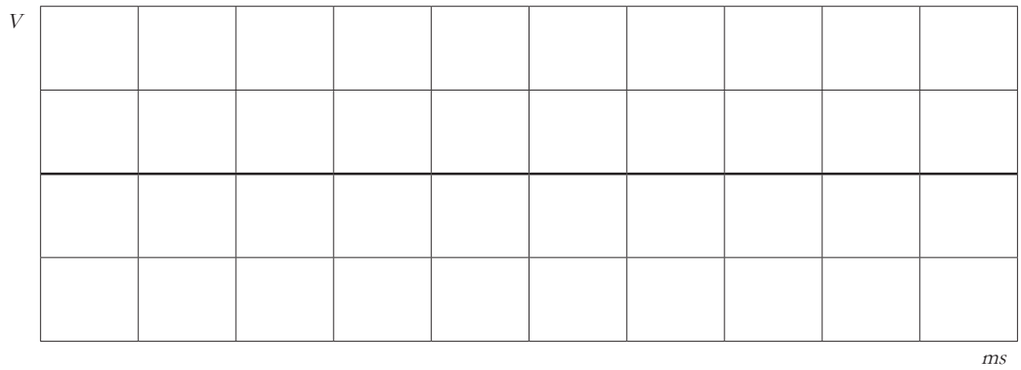


그림 5-32 단자 E 마커 측정 파형 결과

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



[단자 E 마커 측정 파형]

6) 단자 F에 측정용 마커를 연결하고 측정한 [그림 5-33]의 결과를 관찰 비교하여 그래프에 기록한다.

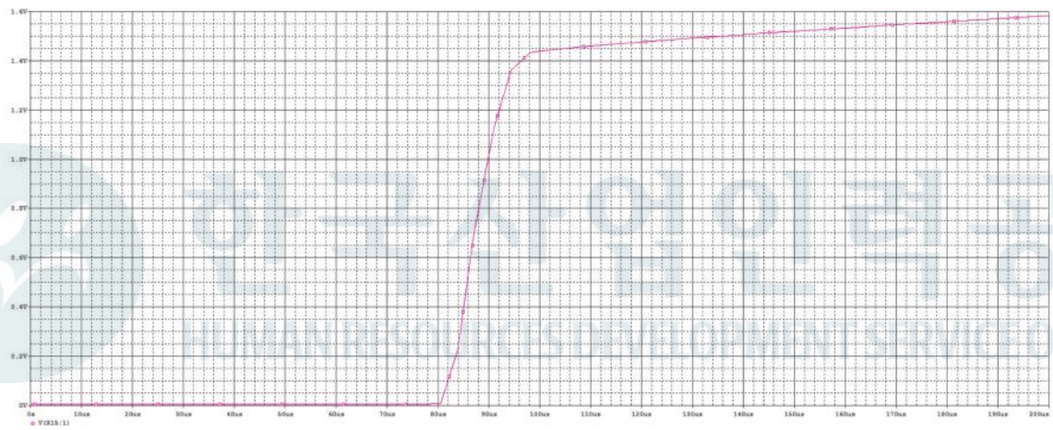
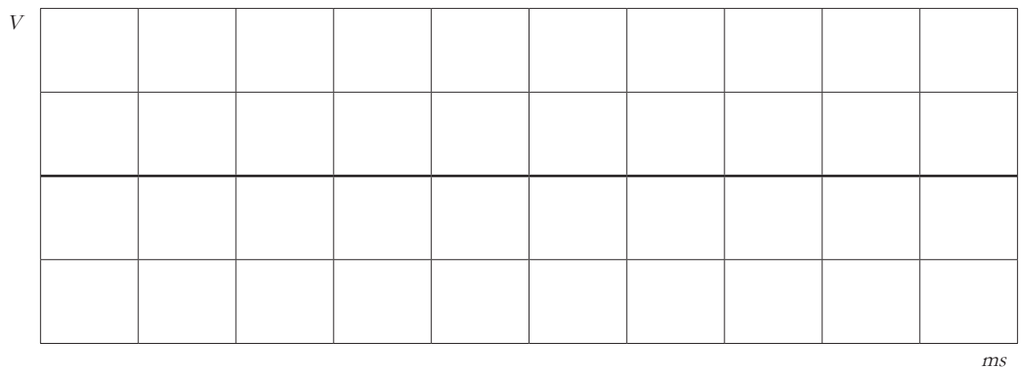


그림 5-33 단자 F 마커 측정 파형 결과



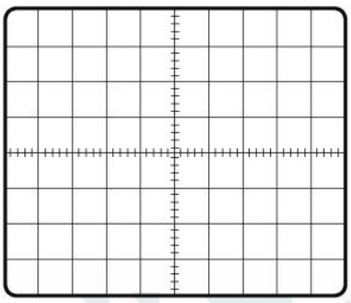
[단자 F 마커 측정 파형]

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나. PWM회로 제작 실험

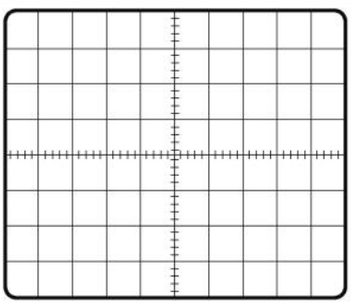
[그림 5-23]의 연산 증폭기를 이용한 펄스 폭 변조(PWM)회로를 브레드 보드에 제작하고 다음의 요구사항에 따라 실험한 결과를 기록한다.

1) [그림 5-23]의 펄스 폭 변조(PWM)회로를 브레드 보드에 조립한다.
2) 직류 전원장치를 사용하여 ±12V가 되도록 조정한다.
3) 회로 조립 후 이상이 없으면 전원을 인가한다.
4) VR1을 조정하여 TP3의 주파수가 400㎐가 되도록 하고 오실로스코르를 이용하여 측정한 후 모눈종이에 기록한다.
7) 위 6)항의 측정 결과와 [그림 5-34]의 파형과 비교하여 본다.



TP3(400㎐)
Volt/Div :
Time/DIV :
측정 파형 주파수 :
주파수 카운터 측정값 :
측정 파형 전압 값 :

5) 위 4)항의 TP3의 주파수가 400㎐가 안 나올 경우 VR1의 값을 50㎏~100㎏ 범위 내의 저항으로 교체하여 측정한다.
6) TP1~TP4 파형을 측정하여 모눈종이에 기록한다.



TP1~TP4 측정(4색깔로 표기)
Volt/Div :
Time/DIV :
측정 파형 주파수 :
주기 :
측정 파형 전압 값 :

7) 위 6)항의 측정 결과와 [그림 5-34]의 파형과 비교하여 본다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

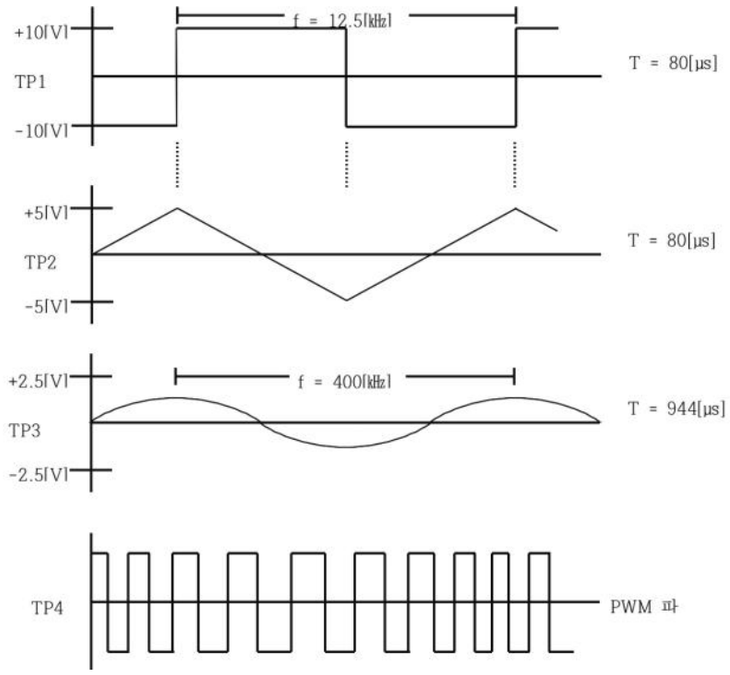


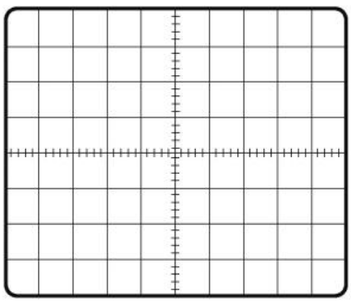
그림 5-34 정상 동작 시 TP1~TP4 측정 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

다. PAM회로 제작 실험

[그림 5-24]의 펄스 진폭변조(PAM)회로를 브레드 보드에 제작하고 다음의 요구사항에 따라 실험한 결과를 기록한다.

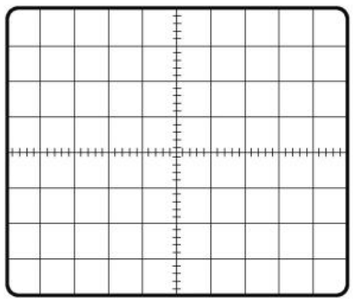
1) [그림 5-24]의 펄스 진폭변조(PAM)회로를 브레드 보드에 조립한다.
2) 직류 전원장치를 사용하여 ±15V가 되도록 조정한다.
3) 회로 조립 후 이상이 없으면 전원을 인가한다.
4) 신호 입력은 정현(사인)파 400㎐, 진폭 10Vp-p로 조정하여 오실로스코프와 주파수 카운터로 측정하여 모눈종이에 기록한다.



신호 입력(정현파 400㎐, 10Vp-p)
Volt/Div :
Time/DIV :
측정 파형 주파수 :
주파수 카운터 값 :
측정 파형 전압 값 :

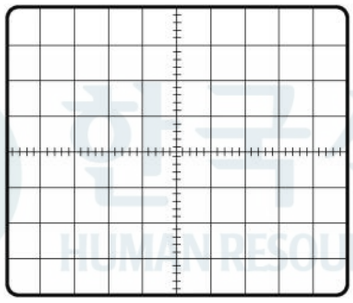
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

5) 전원스위치(SW1)을 ON하고 발진회로의 출력(TP2)을 측정하여 모눈종이에 기록한다.



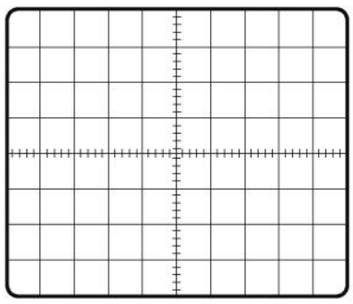
전원스위치 ON시 TP2 측정
Volt/Div :
Time/DIV :
측정 파형 주파수 :
측정 파형 전압 값 :
파형명 :

6) 4)항에서 조정한 신호 입력을 TP1에 인가하고 출력(TP3)이 디지털 PAM 파형이면 정상 동작이다. 만약, PAM 파형이 불안정하면 입력신호의 진폭 및 주파수를 조정하여 안정된 PAM 파형이 나오도록 한다.
7) 안정된 PAM 파형이 나오면 발진회로의 출력(TP2)을 오실로스코프 및 전압 레벨메터를 이용하여 측정하여 모눈종이에 기록한다.



TP2 측정
Volt/Div :
Time/DIV :
측정 파형 주파수 :
측정 파형 전압 값 :
레벨메타 측정 값 :

8) TP3의 출력을 오실로스코프로 측정하여 모눈종이에 기록한다.



TP3 측정
Volt/Div :
Time/DIV :
측정 파형 주파수 :
측정 파형 전압 값 :
파형명 :

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter

06

신호 변환회로

1. 신호 변환회로 실험

1) 신호 변환회로의 개요

2) 신호 변환회로의 종류

3) 신호 변환회로

▷ 측정 및 요구 사항

한국산업인력공단

HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 06

1

ELECTRONIC CIRCUIT

• 신호 변환회로 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	1. 신호 변환회로 실험			
학/습/목표	1. 아날로그 신호를 디지털 신호로 변환시키는 동작 원리와 회로 구성을 이해할 수 있다. 2. 디지털 신호를 아날로그 신호로 변환시키는 동작 원리와 회로 구성을 이해할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 컴퓨터 • 프린터 • 전자CAD 프로그램 • 오실로스코프 등 측정 장비	프린터 토너 프린트 용지	장비용 A4	1 1인 5매	• 컴퓨터 등 공구 사용시 안전에 유의하여 작업한다. • 프로그램 사용 시에는 10분 단위로 파일을 저장하여 응급사항에 대비한다.

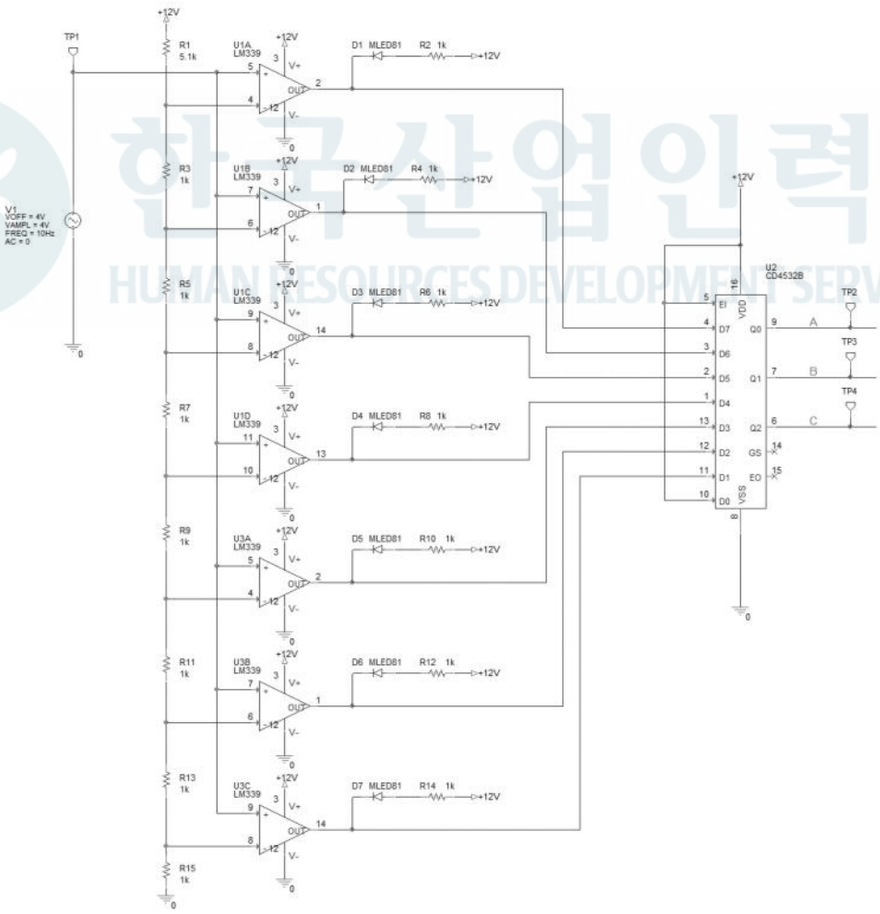


그림 6-1 A/D 변환회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

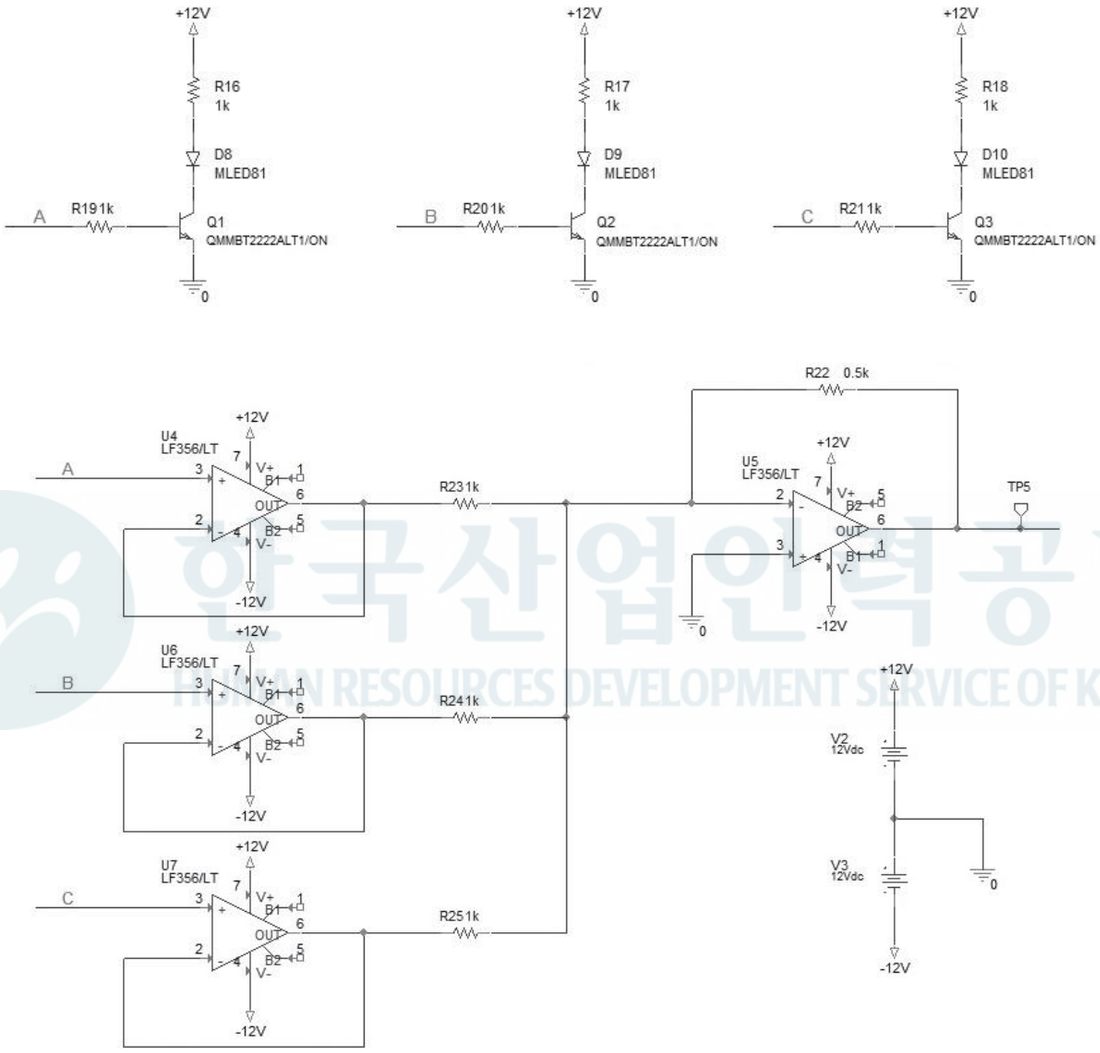


그림 6-2 D/A 변환회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

1 신호 변환회로 실험

1. 신호 변환회로의 개요

[그림 6-1]의 회로는 아날로그 신호인 정현파 신호발생기를 이용하여 디지털 신호로 변환되도록 구성하였으며, [그림 6-2] 의 D/A 변환회로는 [그림 6-1]의 A/D 변환회로의 출력 신호인 디지털 신호를 아날로그 변환하여 출력에 아날로그 신호가 출력되도록 한 회로이다.

가. 신호 변환

[그림 6-3]과 같은 디지털 신호 처리 시스템에서 아날로그-디지털 상호간 신호 변환은 전기 · 전자 · 통신 시스템장치에서 반드시 필요한 과정이라고 할 수 있다. 이러한 시스템에서 신호 변환기는 신호를 변환하는 장치의 일종으로 변환하는 방식은 사용 기기의 특성에 따라 신호를 변환하게 되는데 여러 가지 변환방식이 있다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

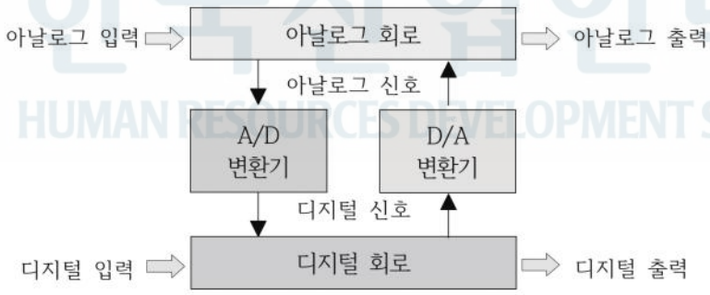


그림 6-3 디지털 신호처리 시스템 구성

2. 신호 변환의 종류

가. A/D 및 D/A 변환

[그림 6-3]과 같은 디지털 신호 처리 시스템에서 아날로그-디지털 상호간 신호 변환은 전기 · 전자 · 통신 시스템장치에서 반드시 필요한 과정이라고 할 수 있다. 이러한 시스템에서 신호 변환기는 신호를 변환하는 장치의 일종으로 변환하는 방식은 사용 기기의 특성에 따라 신호를 변환하게 되는데 여러 가지 변환방식이 있다.

1) A/D 신호 변환

- 연속적인 아날로그 데이터 입력 신호를 불연속적인 디지털 신호로 변환하는 방식이다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- [그림 6-4]에서의 표본화, 양자화, 부호화 과정을 거쳐서 만들어진다.
- 표본화(sampling)는 [그림 6-4]의 (b)에서와 같이 입력 신호가 가지고 있는 모든 정보를 포함하기 위해 최고 주파수의 2배 이상으로 샘플링하는 신호로서 펄스 진폭변조(PAM)를 얻는 과정과 같다.
- 양자화(quantization)는 [그림 6-4]의 (c)와 같이 표본화에서 얻어진 펄스 진폭변조 신호를 정수화하여 평준화 시키는 단계이다.
- 부호화(encoding)는 [그림 6-4]의 (d)와 같이 펄스 진폭변조에서 나타난 펄스 진폭의 크기를 디지털 양으로 변환하는 단계로 이 단계를 거치면 디지털 신호가 된다.

2) D/A 신호 변환

- 수치로 변환된 디지털 데이터를 아날로그 형태의 신호로 변환하는 복호화, 여파화 과정을 거쳐 변환된다.
- 복호화(decoding)는 [그림 6-4]의 (e)와 같이 수신된 디지털 신호를 아날로그 신호로 복원하는 과정이다.
- 여파화(filtering)는 [그림 6-4]의 (f)와 같이 신호의 각 정점을 연결하여 파형을 구성하고 저역 통과필터를 이용하여 표본화되기 이전의 파형과 비슷하게 복원하는 과정이다.

그림 6-4 신호 변환 과정

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3. 신호 변환회로

가. AD 변환기회로

여러 가지 전용 IC 칩들이 개발되어 편리하지만 아날로그 부분의 전위 레벨과 디지털 부분의 전위 레벨이 다르기 때문에 회로에서는 이들의 회로를 격리하여 유도현상의 영향을 고려하여 접지 등 전원 선을 별도로 그리는 것이 일반적이다.

1) AD 변환기 회로의 요구 조건

- AD 변환에는 입력 아날로그 신호에 포함된 최고 주파수의 2배 이상으로 샘플링해야만 원 신호를 재생할 수 있다(Nyquist 정리).
- 고주파 신호일수록 고속 ADC를 요구한다.
- ADC의 출력 2진수의 비트 수가 많을수록 분해능이 높으며, 입력 아날로그 신호의 레벨이 더 세분화되어 디지털 신호로 표현된다.

2) 병렬 비교형 A/D 변환회로

- 병렬 비교형 A/D 변환기는 n-비트 분해를 가능하게 하기 위해서는 2^n-1개의 비교기를 사용한다.
- 고속 처리가 가능하며, 플래시(flash)형 A/D 변환기라고도 한다.
- [그림 6-5]는 3비트 병렬 비교형 A/D 변환 회로이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

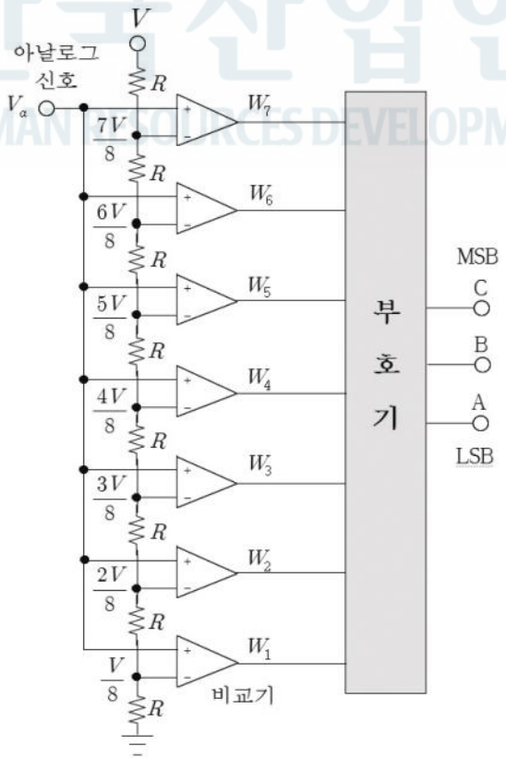


그림 6-5 3비트 병렬형 AD 변환기 회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- [그림 6-5]의 회로는 다음과 같이 구성되어 동작한다.
  - 전압 V를 23개 영역으로 균등하게 분할하는 직렬 저항으로 이루어진 전압 분배기
  - 인가된 아날로그 신호 V_a를 전압 분배기에서 얻어진 2^n-1개의 경계 전압과 비교하는 병렬 비교기
  - 비교기 출력을 2진 부호로 변환하는 부호기로 구성되어 있다.
- 회로에서 만약 $V_a \geq V_b$이면 출력은 'H'(1)'이고, $V_a \leq V_b$이면 출력은'L'(0)가 된다.
- 아날로그 신호에 따른 변환된 디지털 출력값은 [표 6-1]과 같으며, 입력 전압(아날로그 신호) $V_a = \frac{3V}{8} < \frac{3V}{8}$ 이면, 비교기 입력 전압이 낮은 비교기만 동작을 하여 W_1비교기, W_2비교기, W_3비교기 세 개만 동작을 하게 되어 부호기 입력은 $W_7W_6W_5W_4W_3W_2W_1 = 0000111$이 된다.
- 입력 신호가 부호기를 통과하여 출력은 3비트 2진수 $001_{(2)}$디지털 신호가 출력하게 되어, '1'이 입력되는 개수 만큼 2진수로 변환되어 출력할 수 있다.

TIP

병렬 비교기형 A/D 변환기의 장 · 단점

▷병렬처리 회로이므로 신호 변환하는 시간이 극히 짧은 1ns 이내이다.

▷출력의 비트 수를 1비트 증가시키는데 비교기 개수를 2^n-1개로 늘려야 하므로 출력 비트 수를 늘리는데 한계가 있는 단점이 있다.

▷비디오 신호 처리, 고속 디지털 통신 등에 사용한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

표 6-1 3비트 병렬 A/D변환기 출력

아날로그 신호 V_a	부호기 입력 $W_7W_6W_5W_4W_3W_2W_1$	부호기 출력 $C\,B\,A$
$\frac{7V}{8} < V_a$	1111111	1 1 1
$\frac{6V}{8} < V_a < \frac{7V}{8}$	0111111	1 1 0
$\frac{5V}{8} < V_a < \frac{6V}{8}$	0011111	1 0 1
$\frac{4V}{8} < V_a < \frac{5V}{8}$	0001111	1 0 0
$\frac{3V}{8} < V_a < \frac{4V}{8}$	0000111	0 1 1
$\frac{2V}{8} < V_a < \frac{3V}{8}$	0000011	0 1 0
$\frac{V}{8} < V_a < \frac{2V}{8}$	0000001	0 0 1
$V_a < \frac{V}{8}$	0000000	0 0 0

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

3) 계수형 A/D

- 외부 입력과 내부 기준전압을 비교하여 내장된 계수기의 출력을 D/A 변환기를 통해 아날로그 전압으로 바꾸어 외부 입력 전압과 비교한다.
- 계수기를 사용하므로 병렬형 A/D에 비하여 회로의 복잡도를 줄일 수 있는 장점이 있다.
- 계수기가 항상 초기 상태인 0000으로부터 순차적으로 증가하기 때문에 변환시간이 길어지는 단점이 있다.

4) 적분형 A/D

- 계수형은 적분기와 카운터를 이용한 변환기이다.
- 적분기를 이용함으로써 입력전압의 작은 변동 즉, 노이즈 등에 의한 변화에 둔감하다.
- 해상도가 높아서 매우 정밀한 측정에 사용된다.
- 적분기에 의한 시간 지연이 필연적이므로 빠른 변화에 적합하지 않다.
- 디지털 멀티미터 등의 측정 장치에 응용된다.

나. D/A 변환기회로

- 가산기형 D/A 변환기는 [그림 6-6]과 같이 디지털 입력단자에 연결되는 가중 저항 (binary-weighted resistors), 기준전압 및 연산 증폭기로 구성되어 있다.
- 연산 증폭기의 전압이득은 입력저항과 되먹임저항의 비에 의하여 결정된다.
- 입력 저항값은 다음과 같은 비율에 의하여 1 : 2 : 4 : 8의 비율로 비례하여 결정한다.

$-R_1 = \frac{R}{2^0} = R$:최하위 비트 $\quad -R_2 = \frac{R}{2^1} = \frac{R}{2}$

$-R_3 = \frac{R}{2^2} = \frac{R}{4}$ $\quad -R_4 = \frac{R}{2^3} = \frac{R}{8}$:최하위 비트

$-I_8 = \frac{D}{R_1} + \frac{C}{R_2} + \frac{B}{R_3} + \frac{A}{R_4}$ 이고, 전류 I_8는 되먹임 저항 R_F로 흐른다.

-출력 전압 $V_0 = -I_8 R_F$

$= -(\frac{D}{R_1} + \frac{C}{R_2} + \frac{B}{R_3} + \frac{A}{R_4})\ R_F$에서 회로에서와 같이 저항값이면

$V_0 = -(\frac{D}{2} + \frac{C}{4} + \frac{B}{8} + \frac{A}{16})\ R_F$가 되어 출력 전압은 2진수 입력의 수치에 비례한다.

- 디지털 입력 신호의 전압이 논리 0일 때 [0V], 논리 1일 때 1[V]라 하면, 입력이 0000이면 출력 전압은 0[V]이고, 입력이 0001이면 출력 전압이 1[V] 전압이 비례로 늘어나게 된다.
- 디지털 입력값에 따른 아날로그 출력은 [표 6-2]와 같이 나온다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

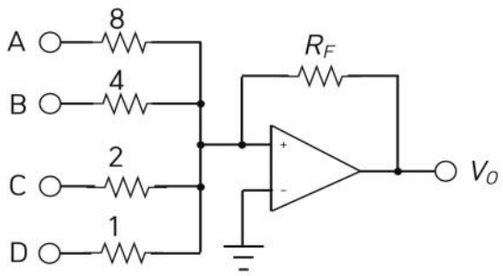


그림 6-6 가산형 D/A 변환기

- 실제 가산기형 D/A 변환기에 사용되는 최상위 비트에 해당하는 저항값과 최하위 비트에 해당하는 저항값의 차이는 대단히 크기 때문에 4비트 이상에서는 사용하지 않는다.

표 6-2 디지털 입력값에 따른 아날로그 출력값

순서열	디지털 입력단				아날로그 출력	순서열	디지털 입력단				아날로그 출력
	2^3	2^2	2^1	2^0			2^3	2^2	2^1	2^0	
1	0	0	0	0	0	9	1	0	0	0	8
2	0	0	0	0	1	10	1	0	0	1	9
3	0	0	1	0	2	11	1	0	1	0	10
4	0	0	1	1	3	12	1	0	1	1	11
5	0	1	0	0	4	13	1	1	0	0	12
6	0	1	0	1	5	14	1	1	0	1	13
7	0	1	1	0	6	15	1	1	1	0	14
8	0	1	1	1	7	16	1	1	1	1	15

- 10비트 D/A 변환의 경우 가장 작은 저항 값을 10[㎏]으로 하면 가장 큰 저항 값은 5.12[㎆]을 사용하여야 하므로 실제 사용하지 않는다.

2) 사다리형 D/A 변환기(R – 2R 사다리형)

- [그림 6-7]과 같이 두 개의 저항 R, 2R을 병렬 사다리형으로 조합하여 연결하는 D/A 변환기이다.
- 저항의 개수가 가산형보다 2배로 늘어나지만 저항값은 R, 2R 두 종류만 필요하기 때문에 실용적으로 적용하기 쉽다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

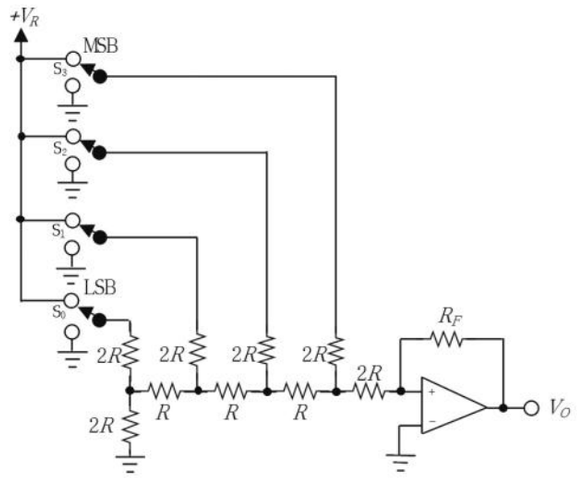


그림 6-7 사다리형 D/A 변환기

측정 및 요구사항

1. 신호 변환회로 실험

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

[그림 6-1]의 A/D 변환회로 및 [그림 7-2]의 D/A 변환회로의 시뮬레이션용 도면을 그리고 각 요구사항에 따라 실험 실습한 결과를 기록한다.

가. A/D 변환회로 특성 실험

1) A/D 변환 시뮬레이션회로 실험

- ad01로 프로젝트를 생성하고 [표 6-3]의 사용 가능한 부품 목록을 참고하여 [그림 6-1]의 회로를 그린다.(단, 전원 회로 추가로 그린다)

표 6-3 사용 가능한 부품 목록

(Place Part)	VSIN, R, LM339, MLED81, CD4532B
(Place Wire)	
(Place Ground)	0. VCC
(Place N et Alias)	TP1~TP4

- 시뮬레이션 프로파일을 생성하고 과도 해석한다.
- 측정용 마커를 TP1에 연결하고 설정값을 [그림 6-8]과 같이 Run time를 0.5, 최대 sleep size를 10m로 설정한 후 신호 발생기의 아날로그 신호인 [그림 6-9]의 파형을 관찰하고 측정한 파형을 그래프에 기록한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- 측정용 마커를 TP1과 TP2(A)에 연결하고 설정값을 [그림 7-8]과 같이 설정한 후 측정한 [그림 6-10]의 파형을 관찰하고 측정한 파형을 그래프에 기록한다.
- 측정용 마커를 TP2(A), TP3(B), TP4(C)에 연결하고 설정값을 [그림 6-8]과 같이 설정한 후 측정한 [그림 7-11]의 부호기 출력파형을 관찰하고 측정한 파형을 그래프에 기록한다.

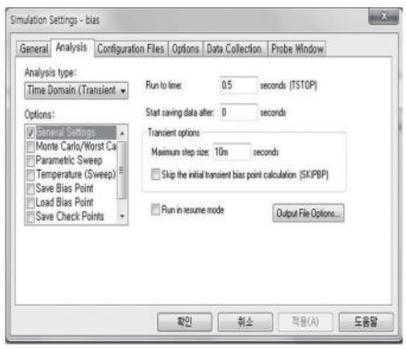


그림 6-8 A/D 및 D/A 변환회로 시뮬레이션 설정값

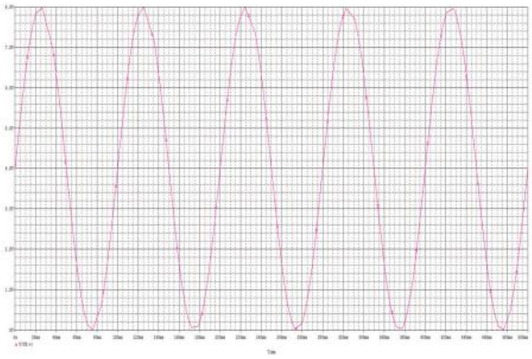
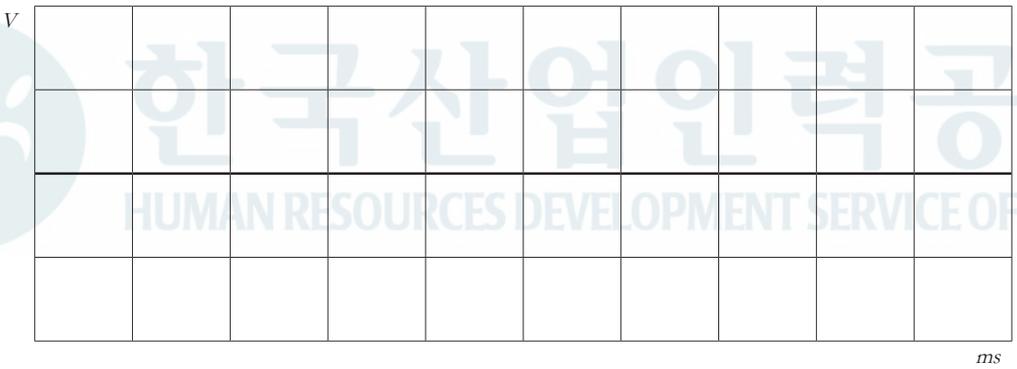


그림 6-9 아날로그 입력 신호 TP1(A)



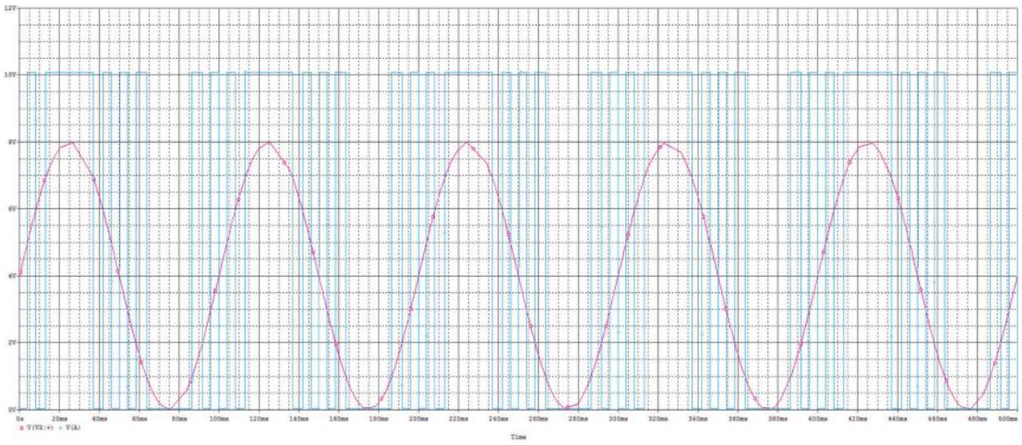
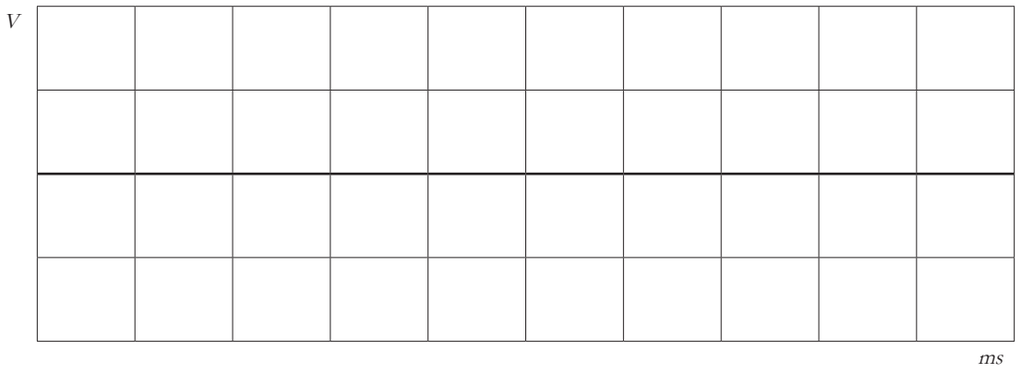
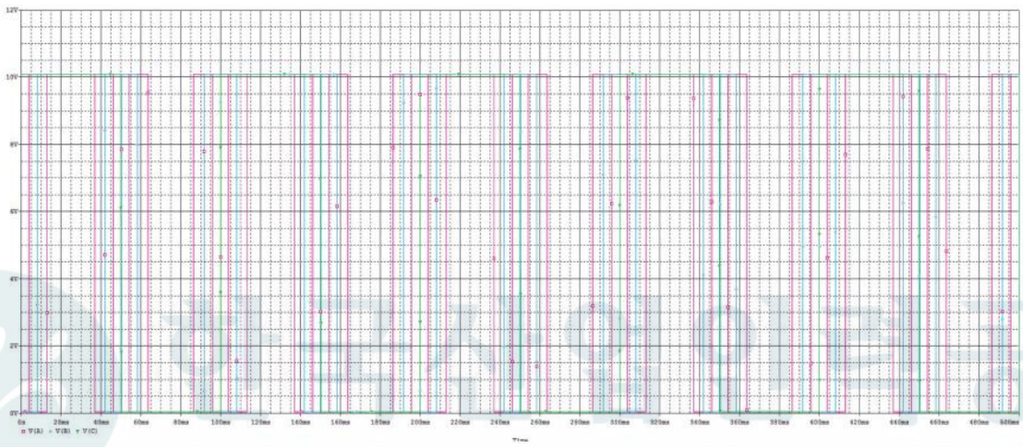


그림 6-10 아날로그 입력- 디지털 출력 파형(TP1-TP2)

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

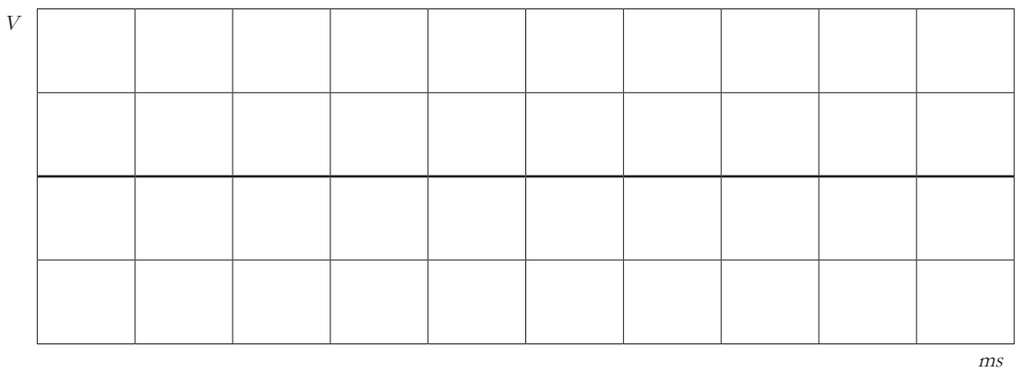
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.





HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

그림 6-11 A/D 변환 후 부호기 출력 파형(TP1, TP2, TP3)



- [그림 6-1]의 A/D 변환회로 종류 중 그 명칭과 측정 한 출력(A, B, C)에 의한 부호기에 대하여 설명한다.

2) A/D 변환회로 제작 실습

- [그림 6-12]는 [그림 6-5]의 3비트 병렬형 A/D 변환회로이다. 다음의 부품 목록에 의해 준비된 부품을 브레드 보드에 제작한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

– 연산증폭기(LM339×2개), 저항(1㏀×8, 330Ω×3개), LED(적,황,녹)

• 다음과 같은 측정 장비를 준비하여 제작한 후 측정하고 그 결과를 요구사항에 따라 기록한다.
  – 직류 전원장치, 함수 발생기, 디지털 멀티미터, 오실로스코프 등

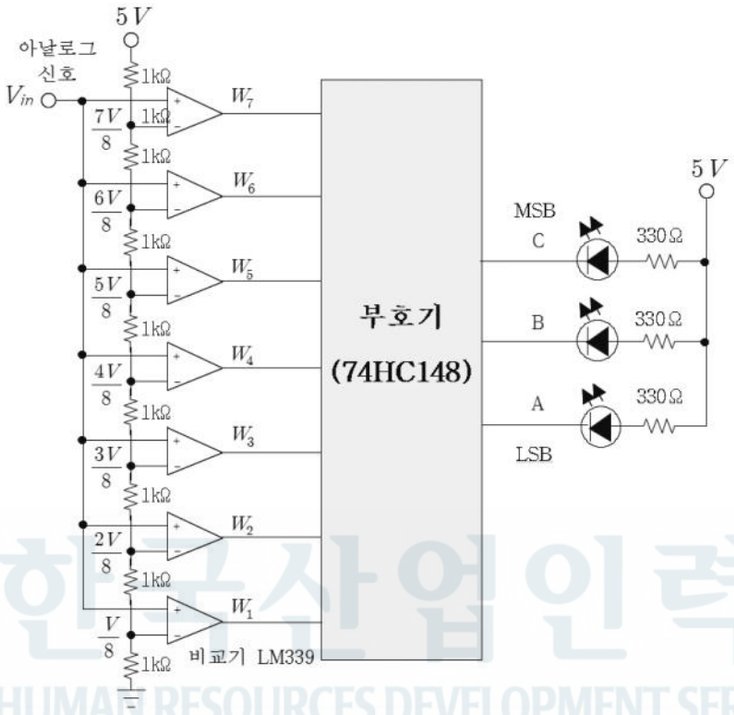


그림 6-12 3비트 병렬형 A/D 변환 회로

• [표 6-4]와 같이 아날로그 입력전압을 변화시켜 가면서 디지털 변환 결과를 측정하여 기록한다.
• 아날로그 입력 전압에 따른 3개의 LED 점등 상태를 ON/OFF로 표시한다.
• A/D 변환기의 입력 값 대비 출력 값의 파형을 모눈종이에 기록한다.
  (입력 : 검정색, 출력 : 빨강색)
• 실험 과정에서 A/D 변환기의 해상도, 동작속도 등의 특성을 파악한다.

표 6-4 아날로그 입력 값에 따른 디지털 변환 값

아날로그 입력전압(Vin)	비교기 출력 (8자리 2진수 코드)								인코더 출력 (3자리 2진수 코드)		
	W_0	W_1	W_2	W_3	W_4	W_5	W_6	W_7	A0	A1	A2
0(V)~1(V)											
1(V)~2(V)											

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

아날로그 입력전압(Vin)	비교기 출력 (8자리 2진수 코드)								인코더 출력 (3자리 2진수 코드)		
	W_0	W_1	W_2	W_3	W_4	W_5	W_6	W_7	A0	A1	A2
2(V)~3(V)											
3(V)~4(V)											
4(V)~5(V)											
5(V)~6(V)											
6(V)~7(V)											
7(V)~8(V)											

나. D/A 변환회로 특성 실험

1) D/A 변환 시뮬레이션회로 실험

- da01로 프로젝트를 생성하고 [표 6-3]의 사용 가능한 부품 목록을 참고하여 [그림 6-1]과 [그림 6-2]의 회로를 연결하여 그린다.
- 시뮬레이션 프로파일을 생성하고 과도 해석한다.
- 측정용 마커를 TP1과 TP5에 연결하고 설정값을 [그림 6-8]과 같이 Run time를 0.5, 최대 sleep size를 10m로 설정한 후 결과인 [그림 6-13]의 파형을 관찰한다.
- 측정용 마커 4개를 이용하여 TP2~TP4와 TP5에 연결하고 설정값을 [그림 6-8]과 같이 설정한 후 결과인 [그림 6-14]의 파형을 관찰하고 측정 파형을 그래프에 기록한다.

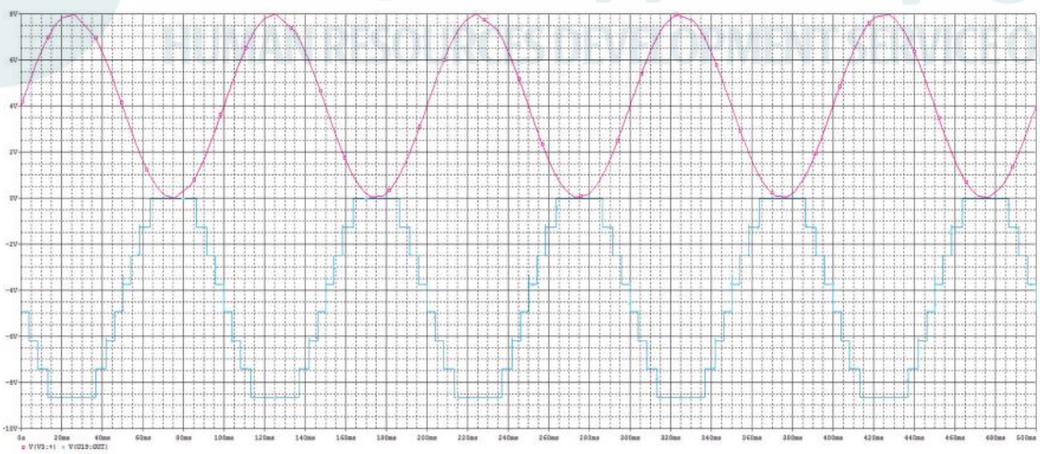


그림 6-13 아날로그 입력에 의한 디지털 출력 파형(TP1, TP5)

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

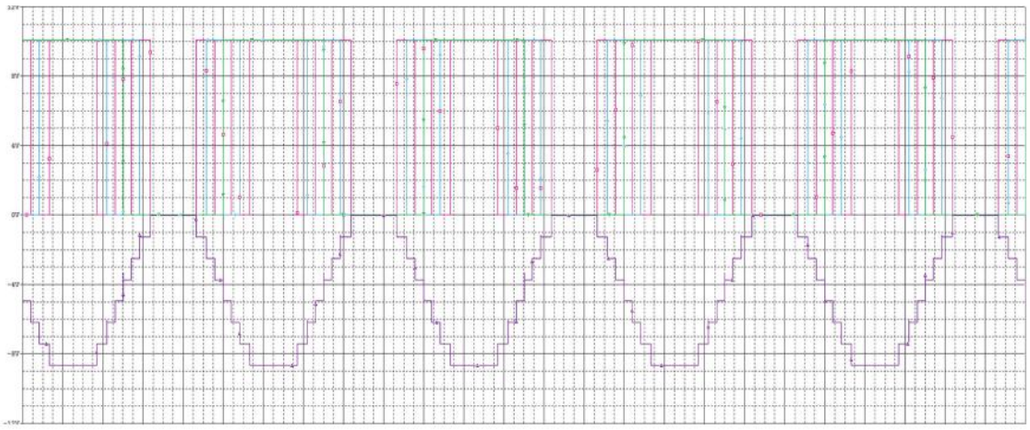
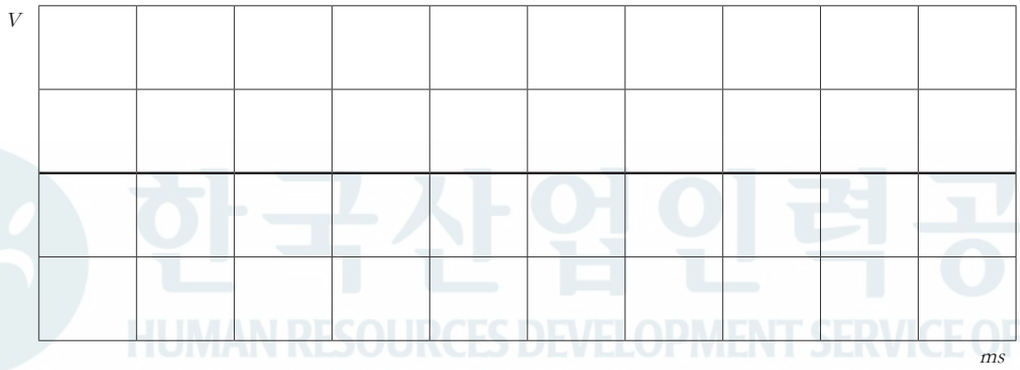


그림 6-14 디지털 신호-아날로그 신호 변환(TP2~TP4, TP5, D/A변환)



한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

2) D/A 변환회로 제작 실습

- [그림 6-15]는 [그림 6-6]의 가산형 D/A회로를 실험 실습하기 위해 변형된 회로이다.
- 다음의 부품 목록에 의해 준비된 부품을 브레드 보드에 제작한다.
  - 연산 증폭기(LM339), 저항(1㏀, 2㏀, 4㏀, 8㏀, 800Ω), 슬라이드 스위치(2P×4개)
- 다음과 같은 측정 장비를 준비하여 제작한 후 측정하고 그 결과를 요구사항에 따라 기록한다.
  - 직류 전원장치, 함수 발생기, 디지털 멀티미터, 오실로스코프 등

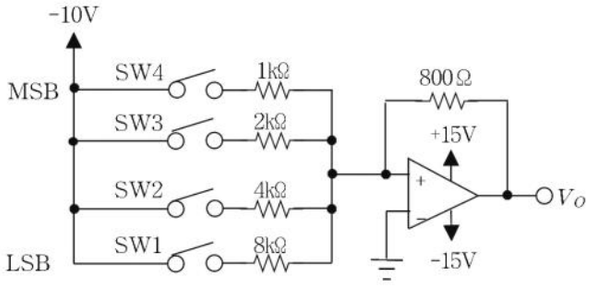
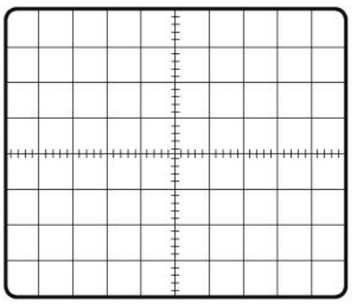


그림 6-15 연산 증폭기를 이용한 가산형 D/A 변환 회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- [표 6-5]와 같이 제시한 4개의 스위치 입력 값에 따른 디지털 코드 값을 작성한다.
- 스위치 입력에 따른 각각의 경우에 해당하는 아날로그 출력 전압을 디지털 멀티미터를 이용하여 측정한 다음 [표 6-5]에 기록한다.
- D/A 변환기의 출력 파형을 오실로스코프를 이용하여 측정한 후 모눈종이에 기록한다.



출력(Vo) 파형
Volt/Div =
Time/Div =
출력 파형명 :

- 실험 과정에서 D/A 변환기의 해상도, 동작 속도 등 변환 품질지수에 대한 특성을 파악한다.

표 6-5 디지털 입력 값에 따른 아날로그 출력값

스위치 입력값				디지털 코드				아날로그 변환 출력 전압(V_O)
SW4	SW3	SW2	SW1	D_4	D_3	D_2	D_1	D_1
OFF	OFF	OFF	OFF					[V]
OFF	OFF	OFF	ON					[V]
OFF	OFF	ON	OFF					[V]
OFF	OFF	ON	ON					[V]
OFF	ON	OFF	OFF					[V]
OFF	ON	OFF	ON					[V]
OFF	ON	ON	OFF					[V]
OFF	ON	ON	ON					[V]
ON	OFF	OFF	OFF					[V]
ON	OFF	OFF	ON					[V]
ON	OFF	ON	OFF					[V]
ON	OFF	ON	ON					[V]
ON	ON	OFF	OFF					[V]
ON	ON	OFF	ON					[V]
ON	ON	ON	OFF					[V]
ON	ON	ON	ON					[V]

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter

07

아날로그 활용회로

1. 아날로그 응용회로 제작 실험
   1) 아날로그 응용회로 구성
   2) PCB 설계 및 가공
   3) 아날로그 응용회로 동작 개요
2. 진폭 변 · 복조 및 주파수 변 · 복조 실험
   1) 진폭 변 · 복조회로 구성
   2) 주파수 변 · 복조회로 구성
   ▷ 측정 및 요구 사항

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 07

1

ELECTRONIC CIRCUIT

• 아날로그 응용회로 제작실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	1. 아날로그 응용회로 제작실험			
학/습/목표	1. 연산 증폭기를 이용한 응용 회로의 구성과 특성를 이해하고 제작 실험하여 설계 및 제작 능력을 향상 시킬 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 직류전원공급기 • 오실로스코프 • 브레드보드 등	IC 저항 커패시터 다이오드 스위치 LED 기타	필요규격	필요 부수	• 양전원 공급 시 극성에 유의한다. • 부품 극성에 주의한다. • PCB 패턴의 파손에 주의한다. • 측정 및 장비 사용 시 안전에 주의한다.

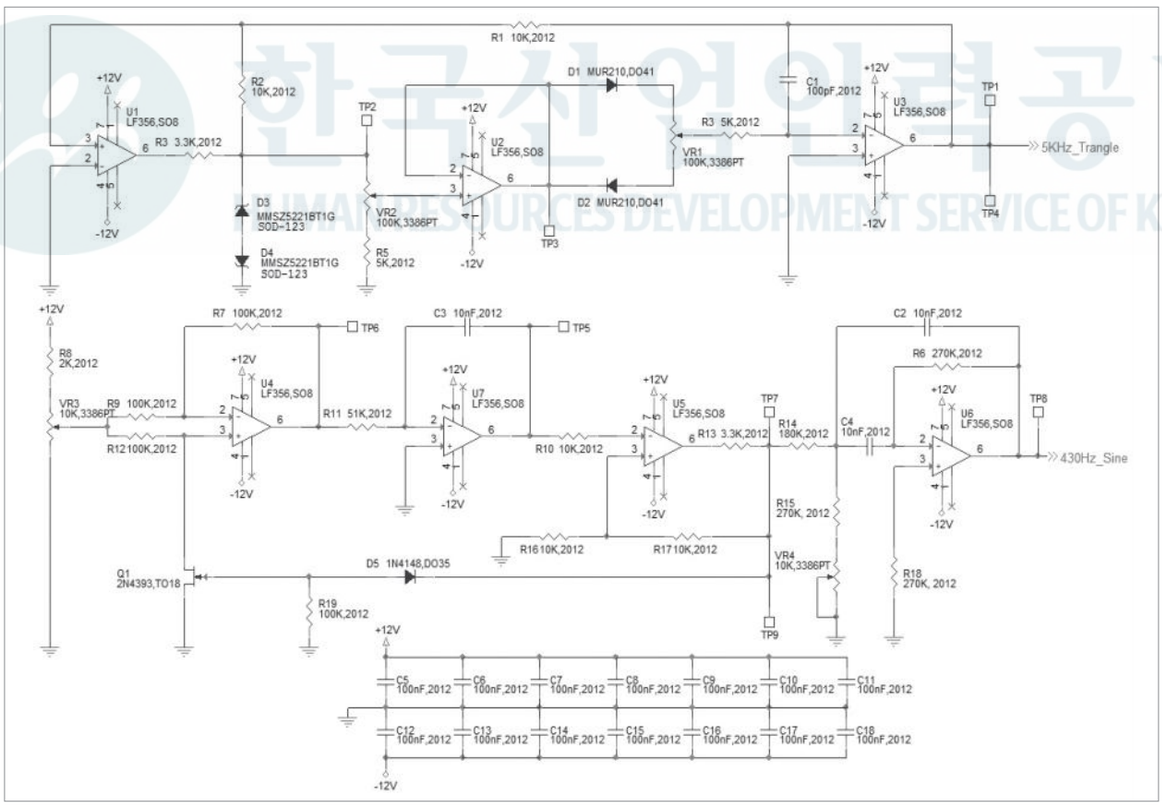


그림 7-1 삼각파 및 정현파 발생회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

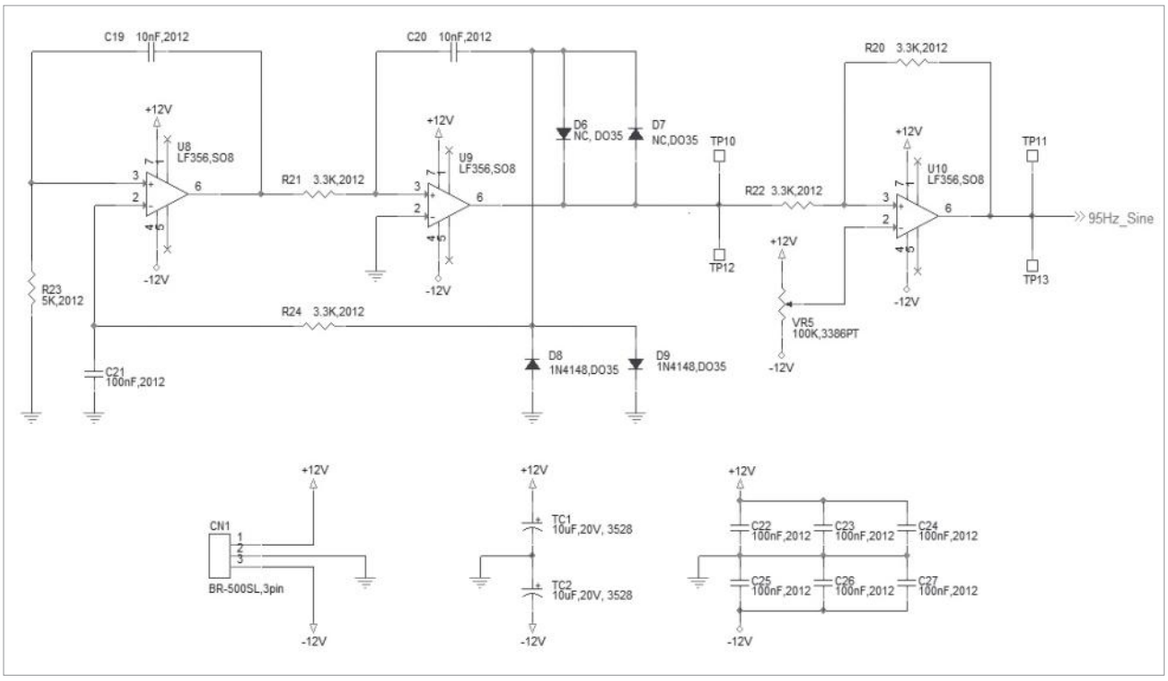


그림 7-2 정현파 전압제어회로

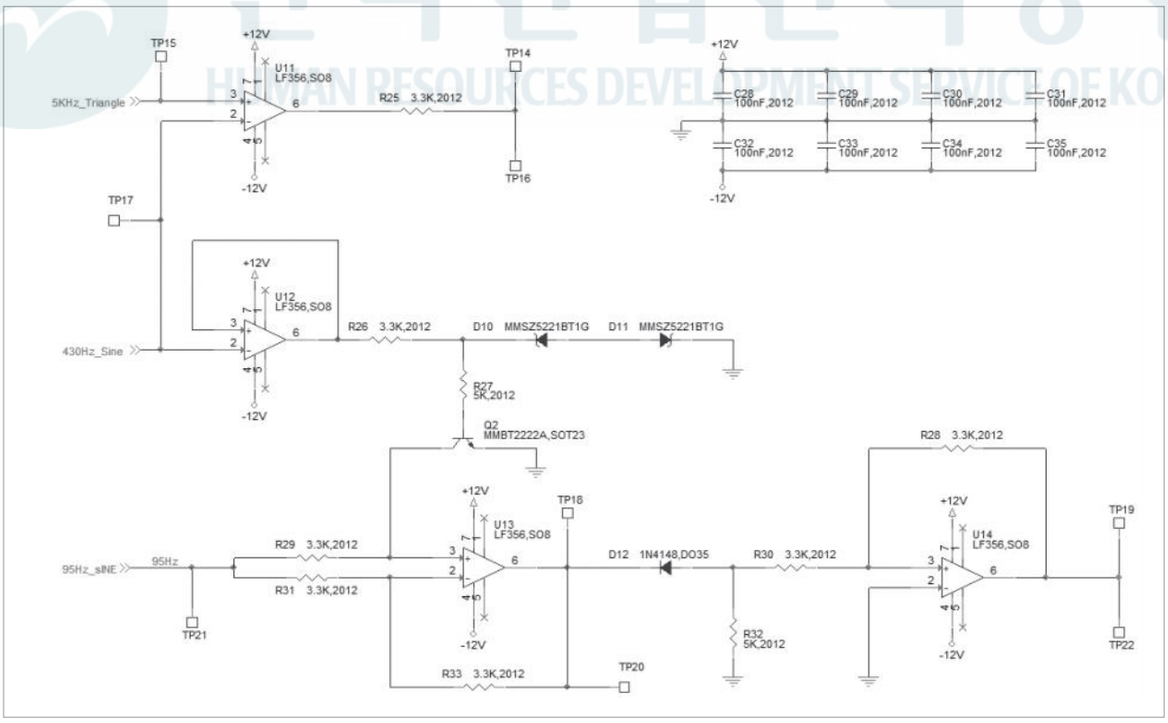


그림 7-3 PAM회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

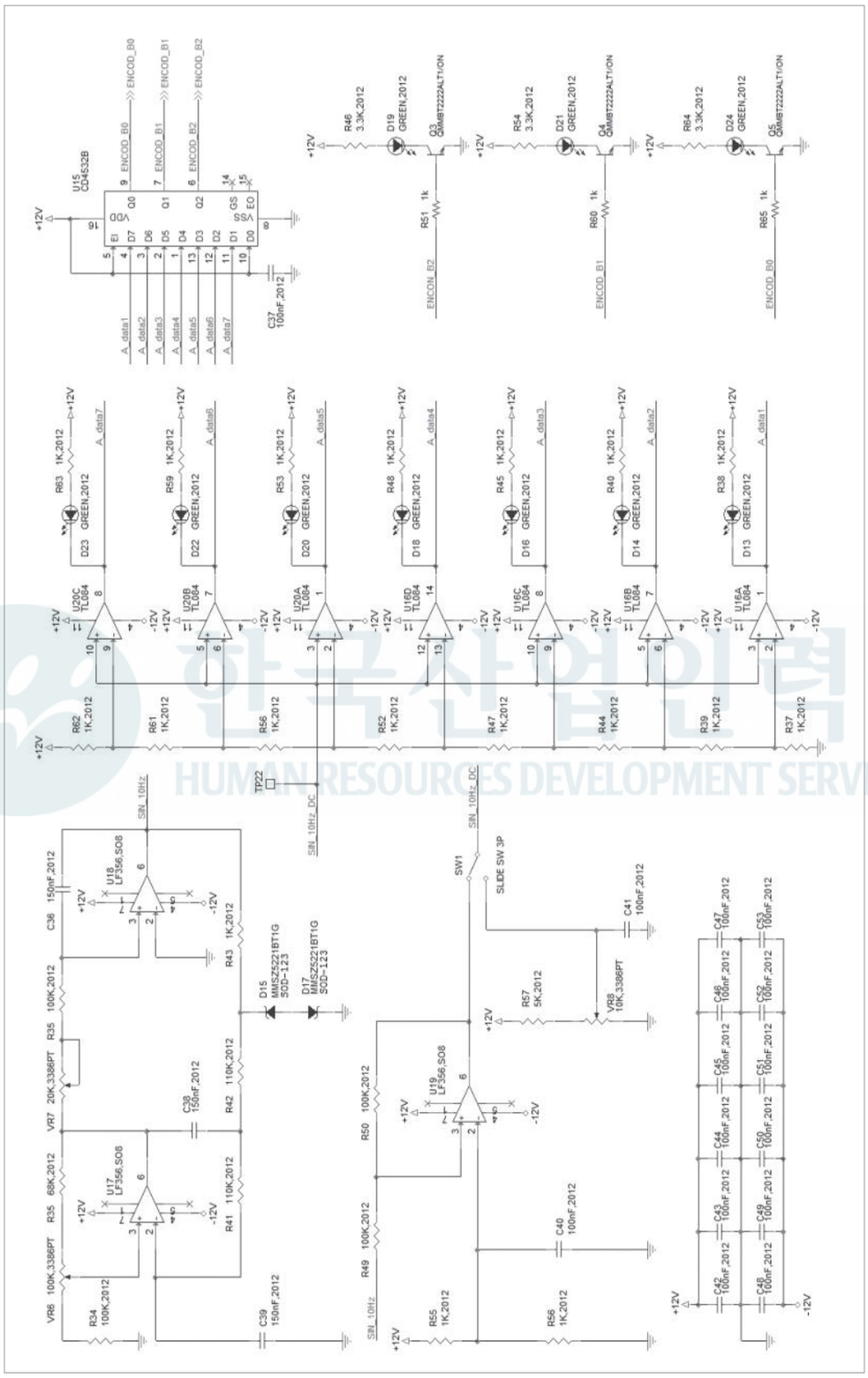


그림 7-4 A/D 변환회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

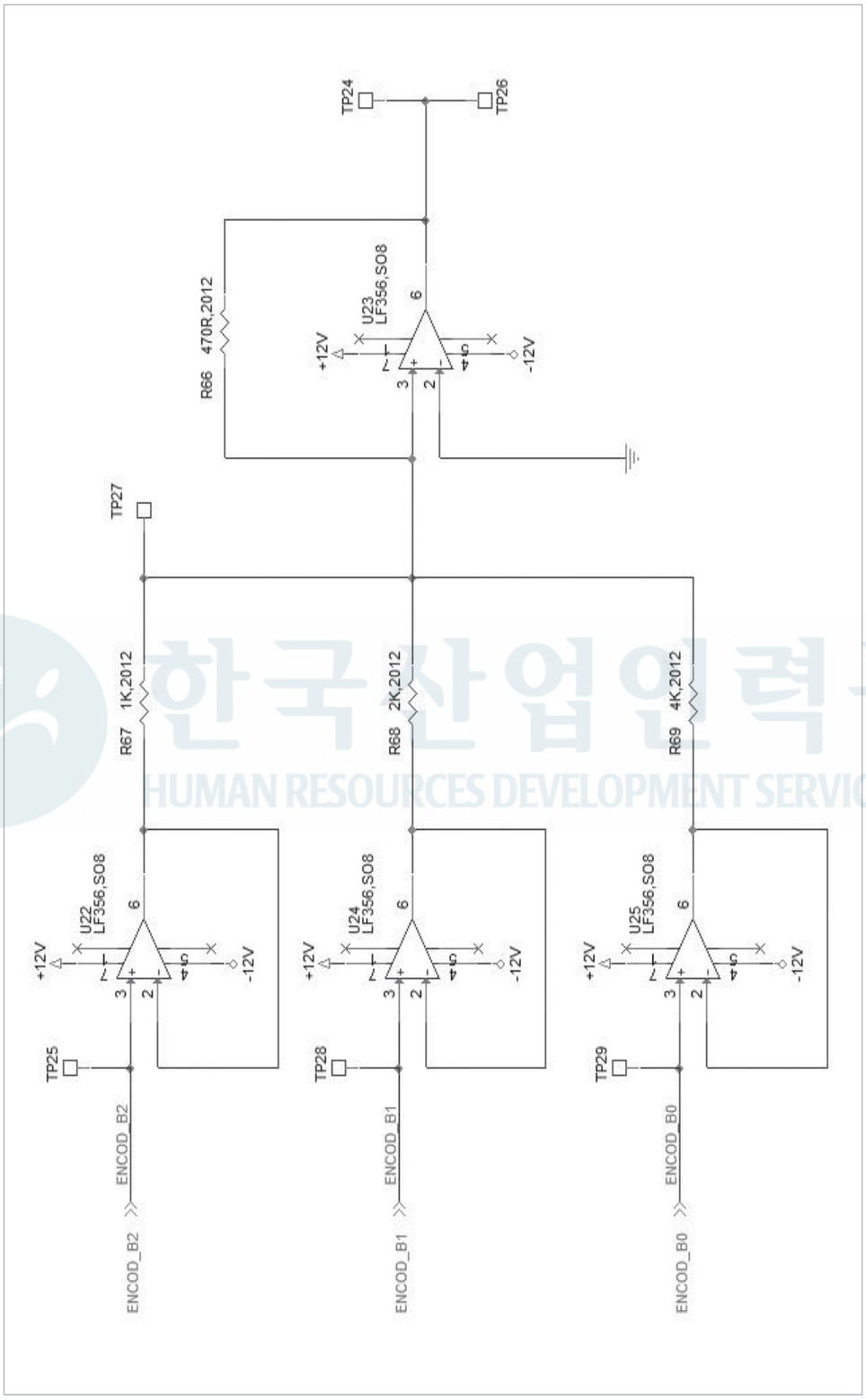


그림 7-5 D/A 변환회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

1 아날로그 응용회로 제작 실험

1. 아날로그 응용회로 구성

가. 개요

1) 회로의 구성

[그림 7-1]부터 [그림 7-5] 까지의 회로는 앞에서 실험 실습한 다음과 같은 내용을 토대로 구성된 회로이다.

- 1장에서 실험 실습한 도면 그리기, 시뮬레이션, PCB 패턴 설계, PCB 가공 및 제작 기술을 토대로 실험 실습이 가능하도록 구성
- 1장에서 학습한 표면실장 부품의 판독법을 적용할 수 있도록 구성
- 4장의 연산 증폭기 응용 회로에 대한 실험 실습한 결과를 토대로 구성
- 5장의 변복조 회로에서 아날로그 변조 회로에 대한 실험 실습한 결과를 토대로 구성
- 6장의 신호 변환 회로에 대한 A/D 및 D/A 변환 회로 실험 실습 결과를 토대로 구성

2) 회로 구성

- 회로는 [그림 7-6]과 같이 기본적인 연산 증폭기를 연동한 응용 회로와 [그림 7-7]의 신호 변환 회로 중 A/D 회로와 [그림 7-8]의 D/A 회로로 구성 하였다.
- [그림 7-6]은 표면 실장 부품 위주로 회로를 설계하여 표면 실장 부품을 판독하여 제작 실험하도록 하였으며, [그림 8-7]과 [그림 8-8]은 DIP 타입의 부품을 이용하여 제작 실험하도록 하였다.
- 앞에서 시뮬레이션 또는 브레드 보드를 이용하여 부분적으로 제작 실험한 결과를 이해하고 종합적으로 실험할 수 있도록 하였다.
- 교육 훈련 기관의 시설 및 장비 등을 고려하여 선택적으로 실험 실습할 수 있도록 한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

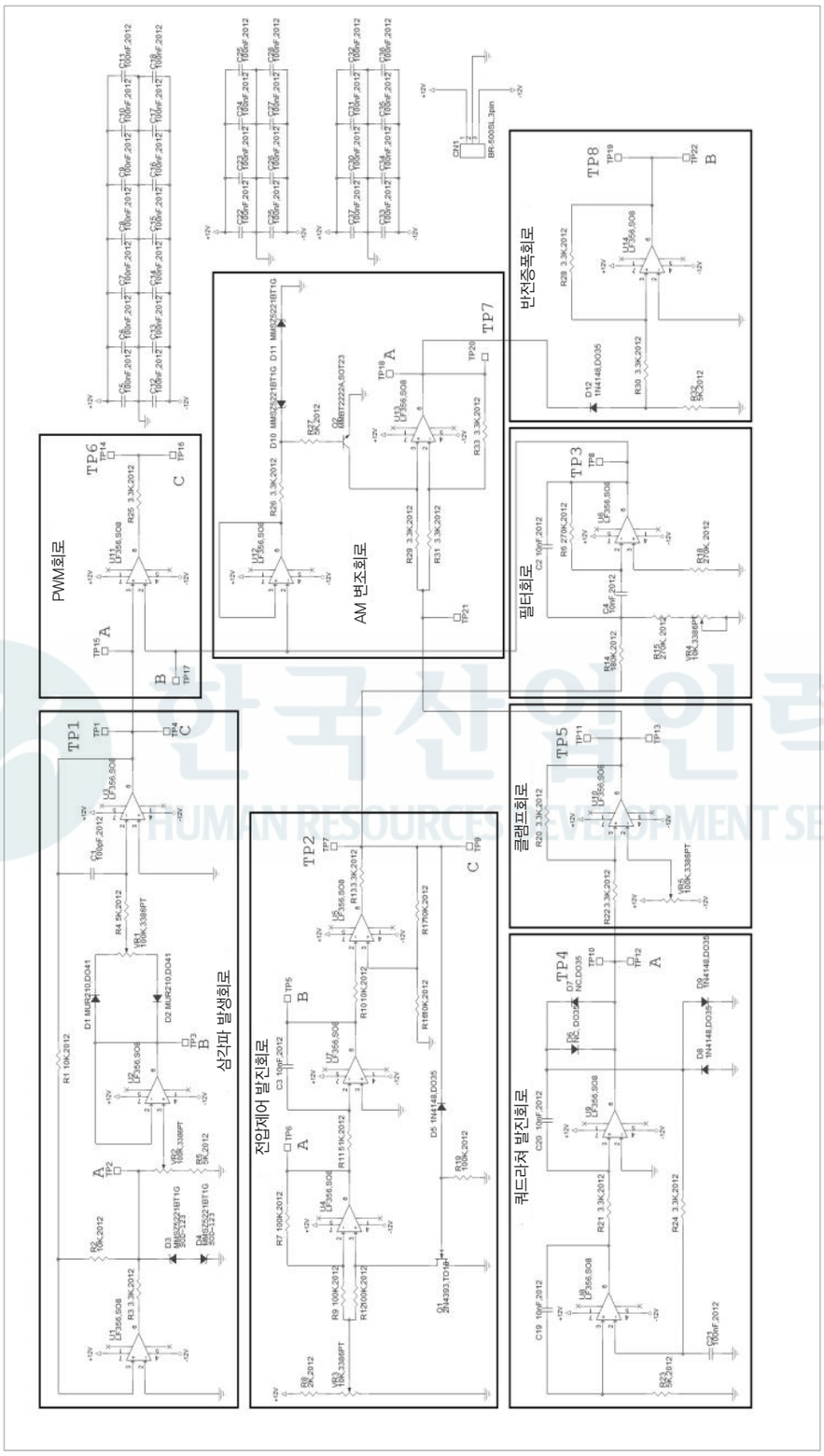


그림 7-6 연산 증폭기 응용회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

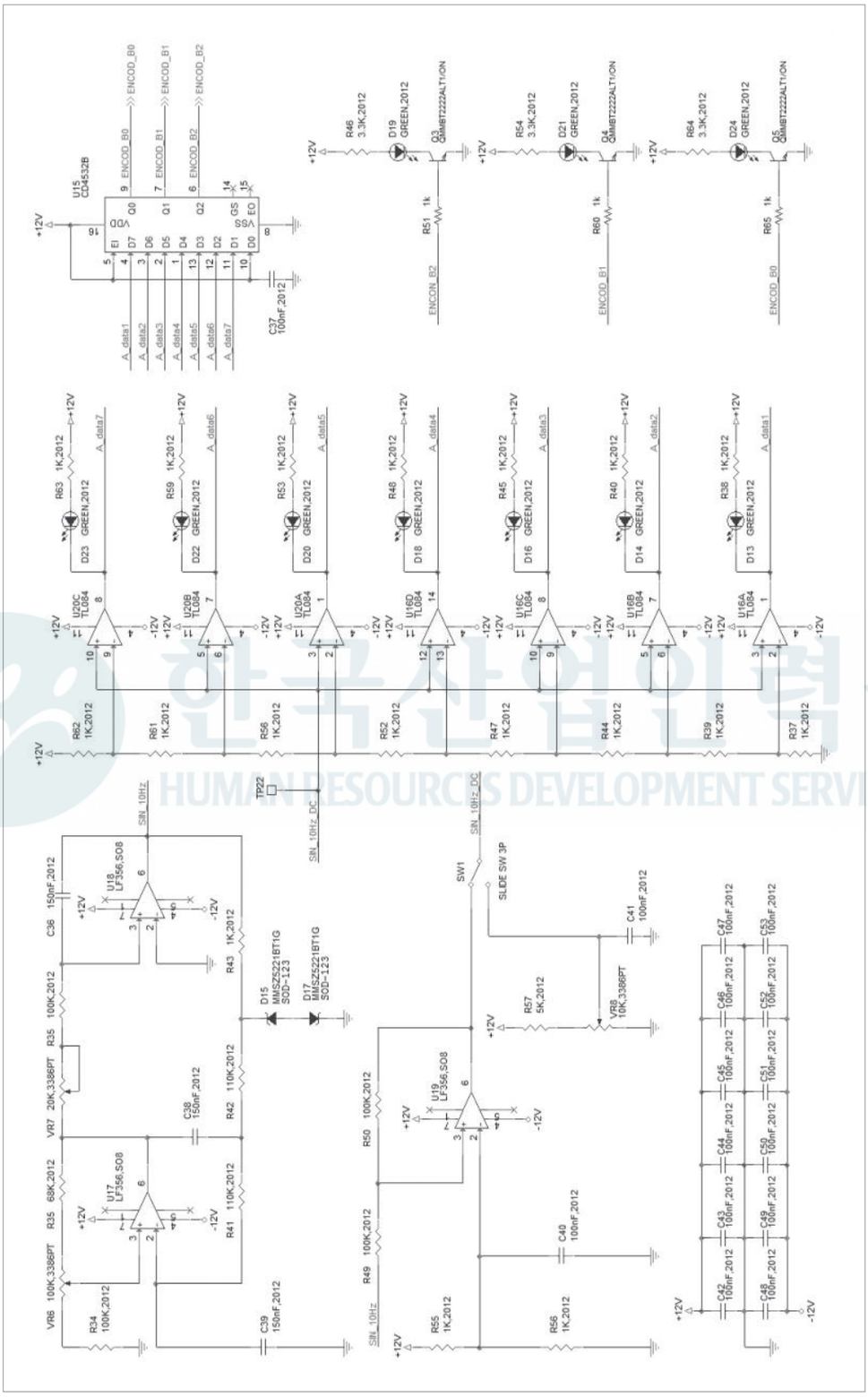


그림 7-7 A/D 변환회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

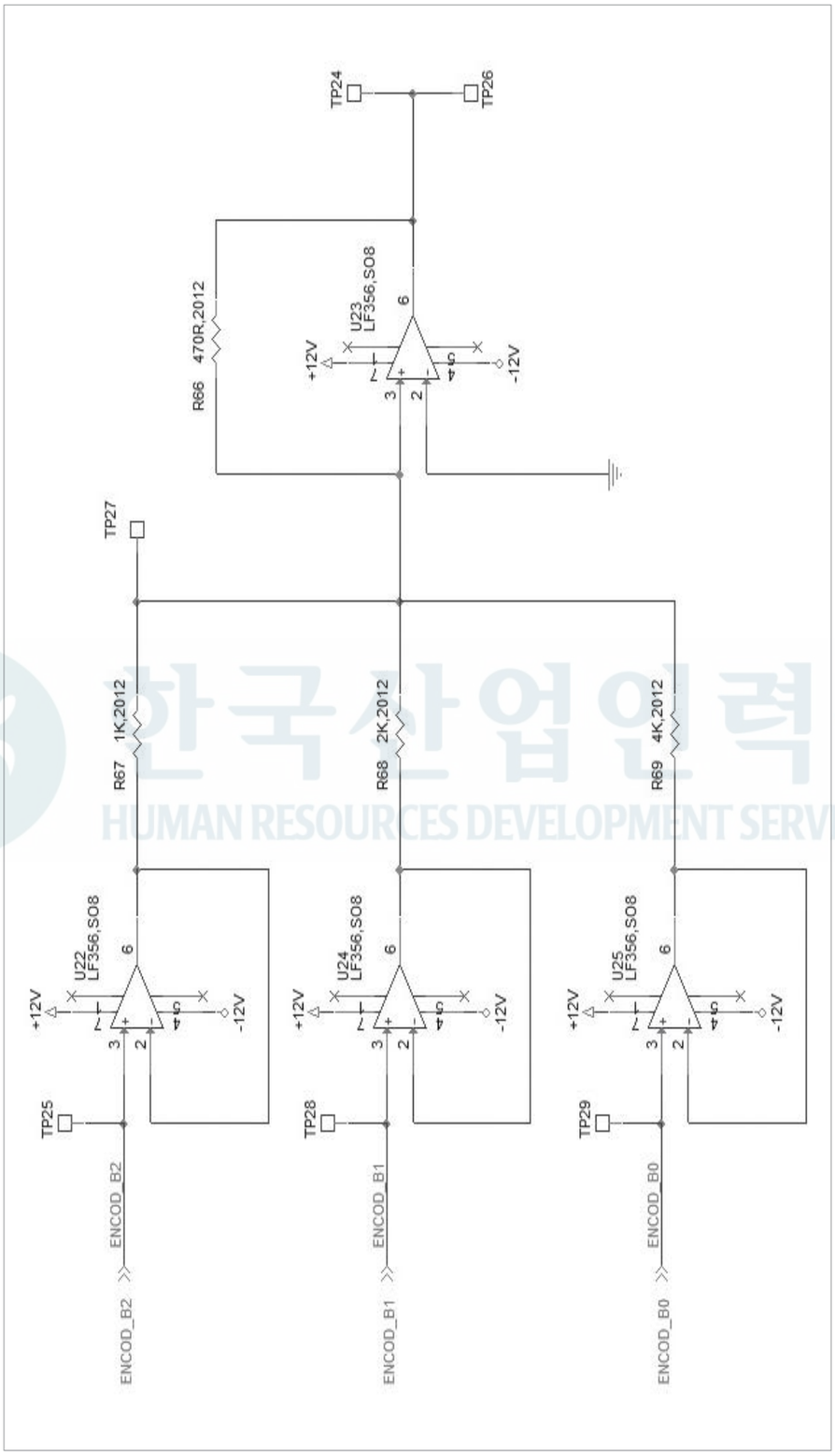


그림 7-8 D/A 변환회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2. 아날로그 응용회로 PCB 설계 및 가공

가. PCB 패턴 설계

PCB 패턴 설계용 소프트웨어를 이용하여 [그림 7-6]부터 [그림 7-8]의 회로를 패턴 설계한 각각의 도면은 [그림 7-9]부터 [그림 7-13] 이며, 다음과 같이 효율적으로 학습자의 실험 실습이 가능하도록 설계 하였다.

- 4장의 연산 증폭기 응용회로, 5장의 변 · 복조회로, 6장의 신호 변환회로에서 실험 실습한 회로로 구성하여 제작 실험할 수 있도록 설계하였다.
- 연산 증폭기 응용회로의 저항, 커패시터, 다이오드, IC 등은 표면 실장 부품으로 설계하여 SMD 부품 판독과 수납땜을 학습할 수 있도록 하고 Test Pin 또한 PCB B 타입으로 설계 하였다.
- 신호 변환회로 부분은 회로의 이해와 응용력 향상을 위해 자주 접할 수 있는 DIP 타입 부품을 삽입하여 수납땜을 할 수 있도록 하였다.
- 신호 변환회로에서 신호발생 부분을 슬라이드 스위치를 이용하여 선택할 수 있도록 하였다.
- ADC회로와 DAC회로를 서로 연동하여 실험 실습할 수 있도록 하였다.
- 전원과 각 회로 부분에서 노이즈 등으로 인한 불안전한 동작 해소를 위해 CAP 커패시터를 부착하도록 하였다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

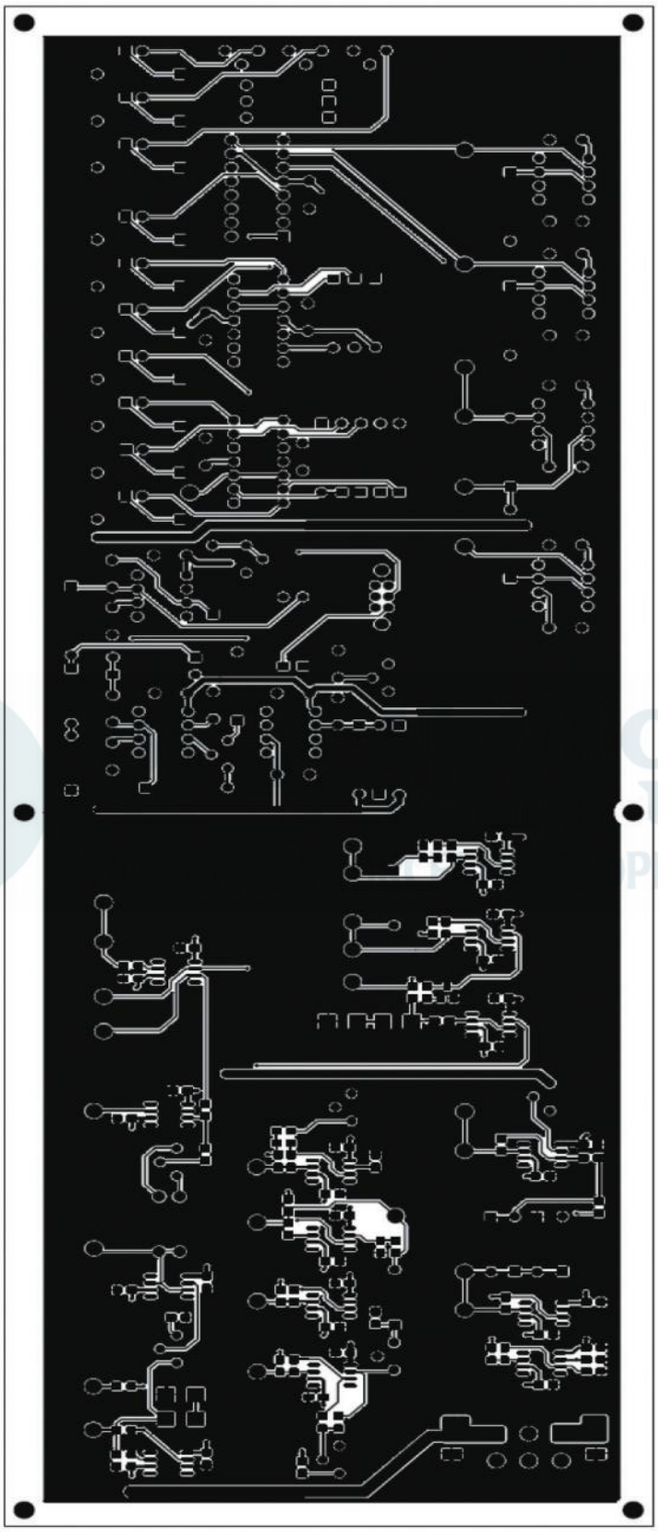


그림 7-9 아날로그 응용회로 TOP면

인력공단
PMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

그림 7-10 아날로그 응용회로 BOTTOM면

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

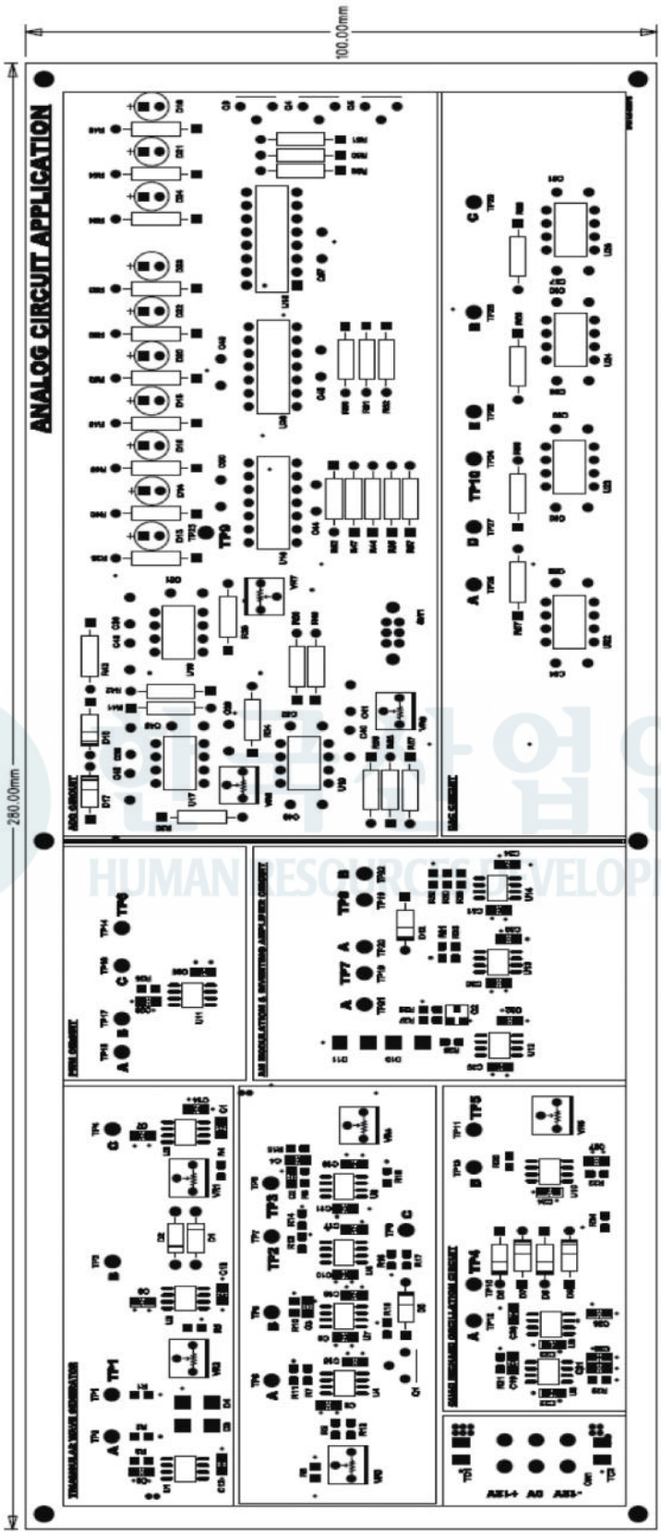


그림 7-11 아날로그 응용회로 SILK면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

그림 7-12 아날로그 응용회로 Solder mask TOP면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

그림 7-13 아날로그 응용회로 Drill Draw면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나. PCB 패턴 가공

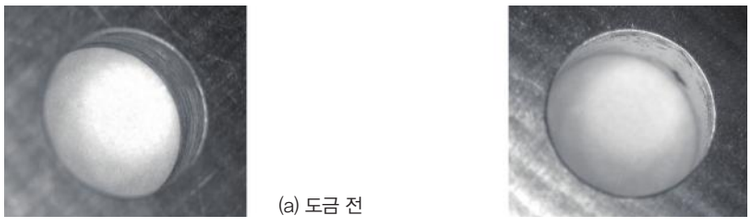
- 패턴 설계한 Gerber 데이터를 PCB 가공기를 이용하여 패턴을 가공하고 무전해 전기 도금 방식에 의해 스루홀을 도금하였다.
- [그림 7-14]는 드릴 가공된 PCB의 TOP면이며, [그림 7-15]는 BOT면이다.
- [그림 7-16]은 스루홀 전기도금의 완료 전과 완료 후를 비교한 PCB의 도금 상태이다.

그림 7-14 드릴 가공이 완료된 PCB TOP면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

그림 7-15 드릴 가공이 완료된 PCB BOTTOM면



(a) 도금 전 (b) 도금 후

그림 7-16 스루홀 도금

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• [그림 7-17]은 패턴 가공이 완료된 TOP면이다.

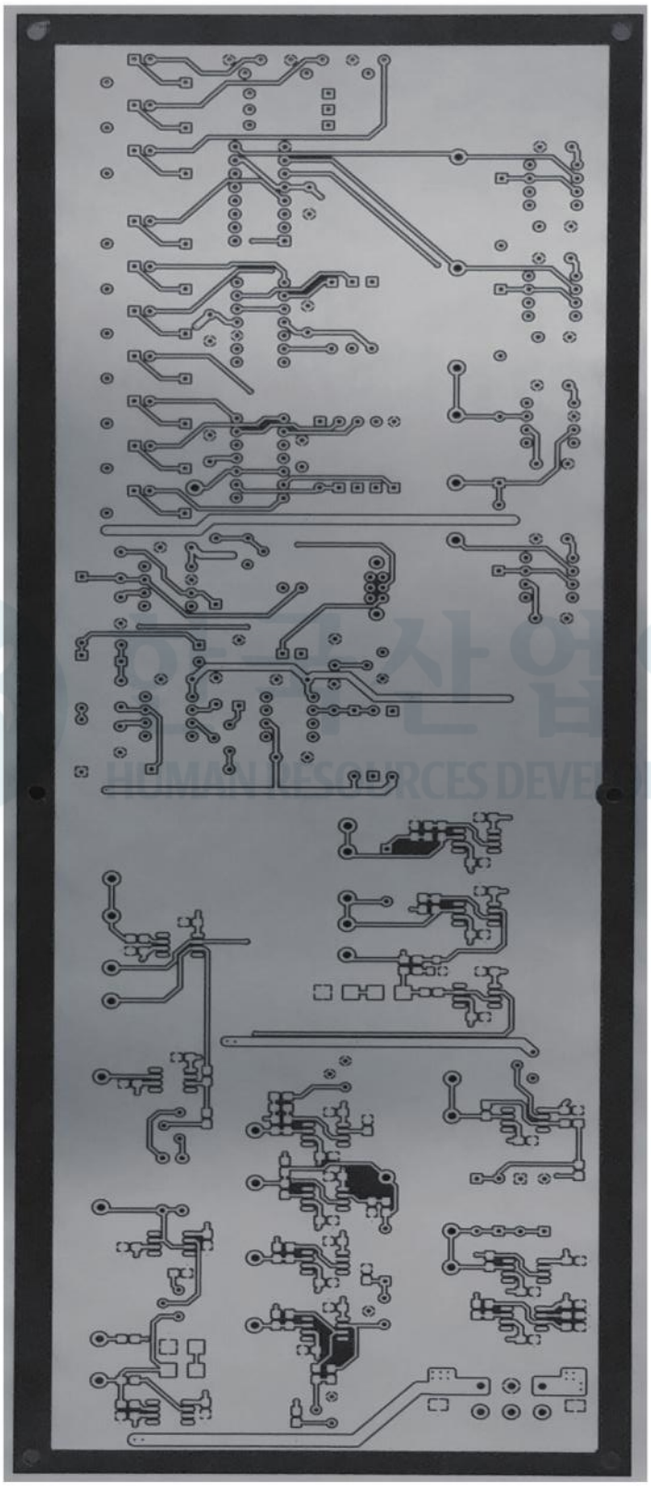


그림 7-17 패턴 가공이 완료된 PCB TOP면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- [그림 7-18]은 라우팅 가공이 완료된 PCB TOP면이다.
- [그림 7-19]는 라우팅 가공이 완료된 PCB BOT면이다

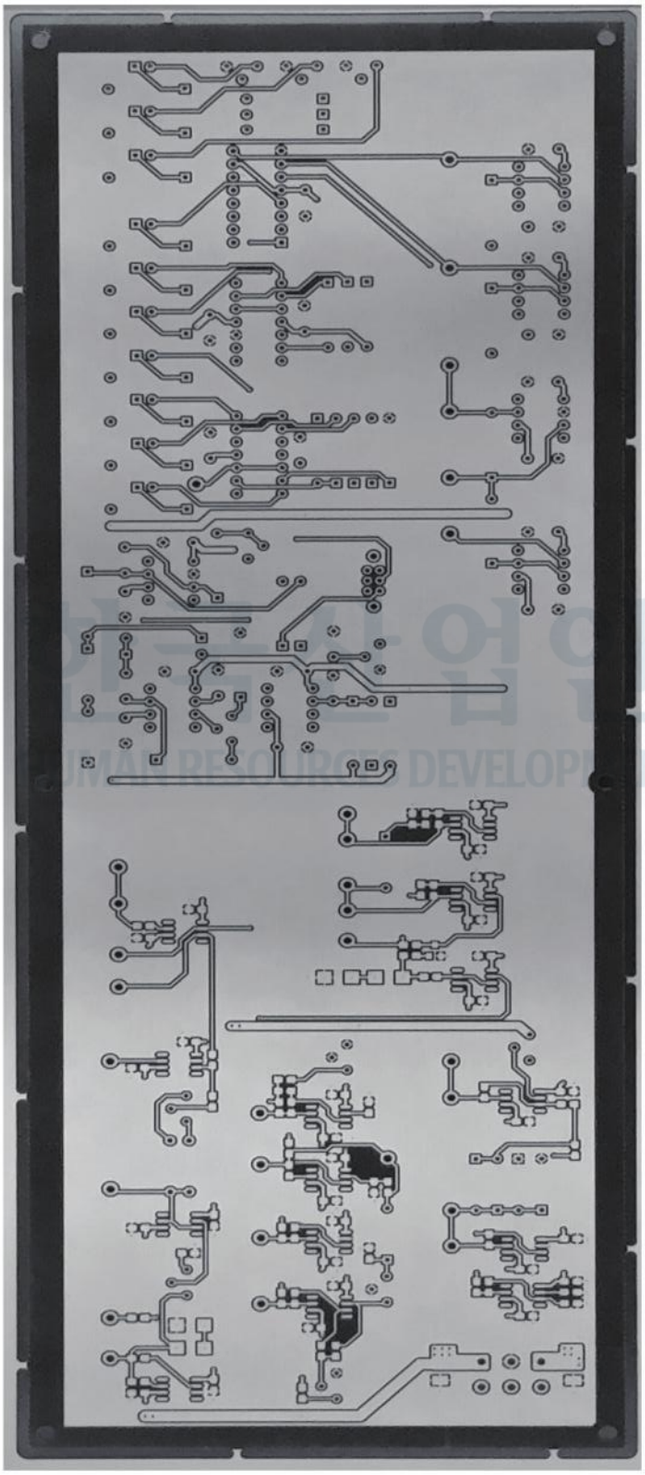


그림 7-18 라우팅 가공이 완료된 PCB TOP면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

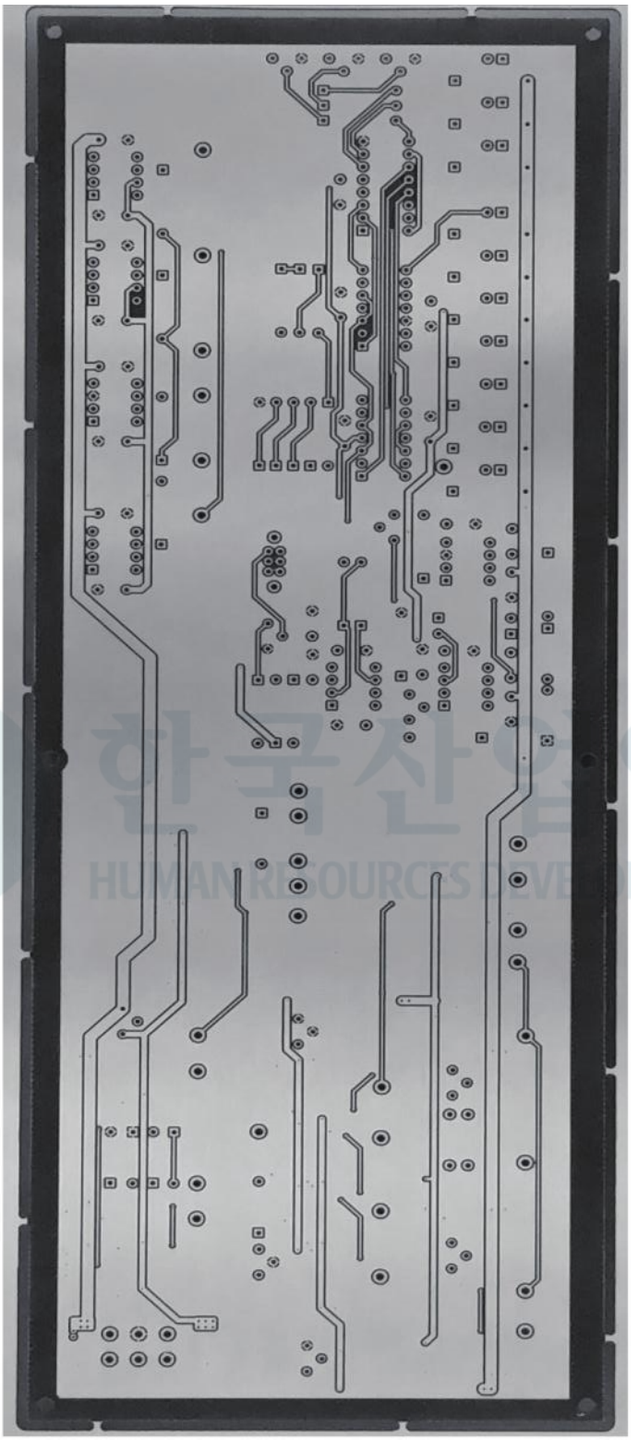


그림 7-19 라우팅 가공이 완료된 PCB BOT면

- [그림 7-20]은 솔더마스크(PSR) 인쇄가 완료된 BOT면이다.
- [그림 7-21]은 실크 인쇄까지 PCB 가공 제작이 완료된 TOP면이다.
- 완료된 PCB의 패턴 정확도 및 스루홀 도금 상태 등을 확대경을 이용하여 확인하고 검수한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

그림 7-20 솔더마스크(PSR) 인쇄가 완료된 BOT면

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

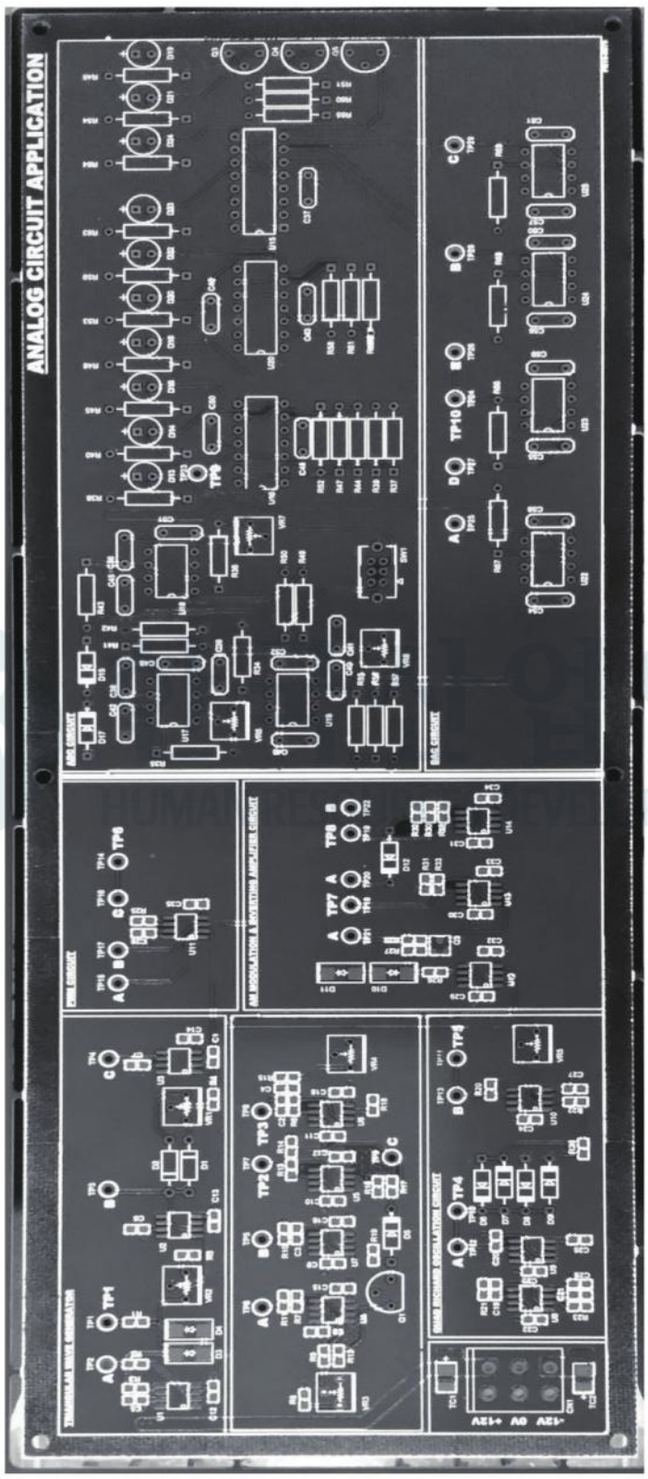


그림 7-21 PCB 가공 제작이 완료된 TOP면

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

다. 가공 PCB 부품 조립

- 연산 증폭기를 이용한 응용 회로 부분은 [표 7-1]과 같은 표면 실장 부품을 삽입하여 조립한다.
- 신호 변환회로인 A/D 및 D/A회로 부분은 [표 7-2]와 같은 DIP 타입 부품을 이용하여 조립한다.
- [그림 7-22]는 부품 조립이 완료된 PCB 완제품이다.
- 표면 실장 부품에 대한 수납땜은 별도의 수납땜 지침서 등을 참고하여 납땜하도록 하며, 표면실장 부품인 칩 저항, 칩 커패시터 등은 구별하는데 혼돈을 줄 수 있으므로 판독법을 충분히 익히고 선별 조립하여 분실 및 파손이 되지 않도록 한다.

표 7-1 연산 증폭기 응용 회로부품 목록(SMD 위주)

Reference	품명	Part	수량
CN1	커넥터	BR-500SL, 3pin	1
C1	커패시터(SMD)	100pF, 2012	1
C2,C3,C4,C19,C20,C21	커패시터(SMD)	0.01uF, 2012	6
C5,C6,C7,C8,C9,C10,C11,C12, C13,C14,C15,C16,C17,C18,C22,C23,C24,C 25,C26,C27,C28,C29,C30,C31,C32, C33,C34,C35	커패시터(SMD)	0.1uF, 2012	28
D1,D2	다이오드	MUR2100, DO-41	2
D3	다이오드(SMD)	MMSZ5221BT1G, SOD-123	1
D4	다이오드(SMD)	MMSZ5221BT1, SOD-123	1
D5,D6,D7D8,D9,D12	다이오드	1N4148, DO35	6
D10,D11	다이오드(SMD)	MMSZ5225BT1G, SOD-123	2
Q1	FET	2N4393, TO18	1
Q2	TR(SMD)	MMBT2222A, SOT23	1
R1,R2,R10,R16,R17	저항(SMD)	10K, 2012	5

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Reference	품명	Part	수량
R3,R13	저항(SMD)	3.3K, 2012	2
R4,R5,R20,R22	저항(SMD)	4.99K, 2012	4
R4,R5,R20,R22	저항(SMD)	4.99K, 2012	4
R6,R18	저항(SMD)	270K, 2012	2
R7,R9,R12,R19	저항(SMD)	100K, 2012	4
R8	저항(SMD)	2K, 2012	1
R11,R26,R27,R28,R29,R30,R31,R32,R33	저항(SMD)	51K, 2012	9
R14	저항(SMD)	180K, 2012	1
R15	저항(SMD)	1K, 2012	1
R21,R24	저항(SMD)	150K, 2012	2
R23	저항(SMD)	130K, 2012	1
R25	저항(SMD)	100R, 2012	1
TC1,TC2	전해커패시터(SMD)	10uF, 20V, 3528	2
TP1,TP2,TP3,TP4,TP5,TP6, TP7,TP8,TP9,TP10,TP11, TP12,TP13,TP14,TP15,TP16,TP17,TP18, TP19,TP20,TP21,TP22,TP23,TP24,TP25, TP26,TP27,TP28,TP29	Test Pin (PCB type)	TP3_SQUARE	29
U1,U2,U3,U4,U5,U6,U7,U8,U9,U10,U11, U12,U13,U14	IC(SMD)	LF356M, SO8	14
VR1,VR2,VR5,VR6	SVR(PCB 사각)	100K, 3386PT	4
VR3,VR4,VR8	SVR(PCB 사각)	10K, 3386PT	3

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

표 7-2 신호 변환 회로 부품 목록(DIP형 위주)

Reference	품명	Part	수량
C37,C40,C41,C42,C43,C44,C45,C46,C48,C49,C50,C51,C52,C54,C55,C56,C57,C58,C59,C60,C61	커패시터(세라믹)	104 (0.1uF)	21
C36,C38,C39	커패시터(모노)	154(0.15㎌)	3
D13,D14,D16,D18,D19,D20,D21,D2,D23,D24	LED	5mm GREEN	10
D15,D17	다이오드	1N5225, DO35	2
Q3,Q4,Q5	TR	2N2222A, TO18	3
R57	저항	5K	1
R34,R36,R49,R50	저항	100K	4
R68	저항	2K	1
R37,R38,R39,R40,R43,R44,R45,R46,R47,R48,R51,R52,R53,R54,R55,R56,R58,R59,R60,R61,R62,R63,R64,R65,R67	저항	1K	25
R35	저항	68K	1
R41,R42	저항	110K	2
R66	저항	470R	1
R69	저항	4K	1
SW1	Slide SW	3p	1
U15	IC	MC14532, DIP16	1
U16,U20	IC	LM339N, PDIP14	2
U17,U18,U19,U22,U23,U24,U25	IC	LF356, PDIP8	7
VR7	SVR(PCB 사각)	20K, 3386PT	1

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

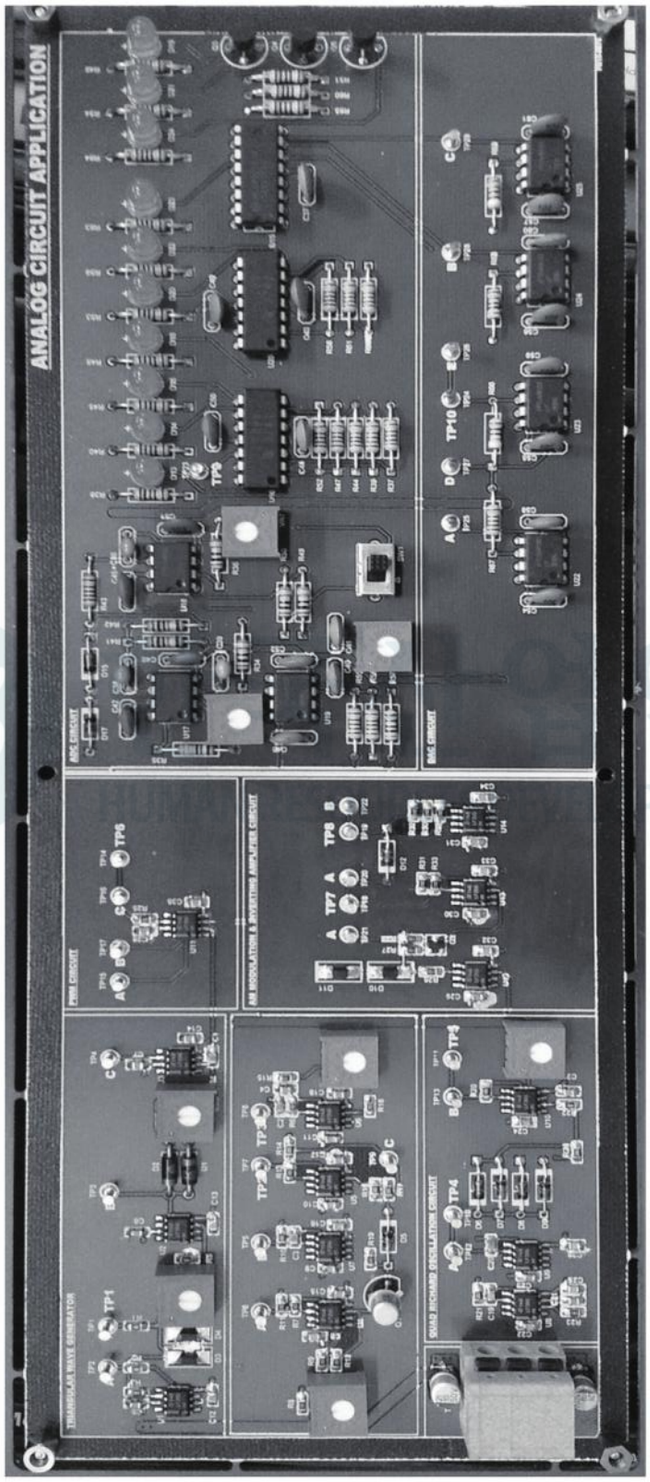


그림 7-22 부품 조립이 완료된 PCB

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

라. 시험 및 검사

- 시험 및 검사 규칙에 따라 작업을 수행한다.
- 다음과 같은 측정용 장비를 준비하여 측정하고 시험한다.
  - 오실로스코프 – 직류 전원장치 – 함수 발생기
  - 레벨 메터 – 기타 필요한 장비 및 수공구 등

3. 아날로그 응용회로 동작 개요

가. 파형 발생 회로

파형 발생회로는 4장에서 실험 실습한 삼각파, 구형파, 정현파(사인파)등을 발생하는 회로로서 다음과 같은 특징을 가진 회로로 구성하였다.

- 발진 소자인 저항 R과 커패시터 C상수를 이용하여 연산 증폭기와 결합, 비교, 미 · 적분, 시미트 트리거 등의 회로 특성에 의해 파형을 발생하는 회로이다.
- 회로 구성은 삼각파 발생회로, 발진기의 출력 주파수 전압 제어회로, 정현파와 코사인파를 동시에 얻는 쿼드라쳐 발진회로, 파형을 정형하기 위한 리미터회로로 동작하도록 구성되어 있다.
- 삼각파 발생회로는 시미트 트리거 – 주파수 설정 – 전압 설정 – 전압 플로어 단계를 거쳐 나온 구형파의 듀티비를 설정하고 적분회로를 거쳐 삼각파가 발생하도록 하였다.
- 발진기의 출력 주파수의 전압 제어 발진회로는 차동 증폭기에 의한 구형파 발생 – 적분기에 의한 삼각파 발생 – 시미트 트리거를 거쳐 발진기의 출력 주파수가 입력 제어전압에 비례하도록 하는 VCO회로로 구성되어 있다.
- 쿼드라쳐 발진회로는 비반전 적분회로에 의한 정현파와 반전 적분회로에 의한 여현파(코사인파)가 동시에 얻어지는 회로로서 동시에 두 파형을 발생시킬 수 있도록 하였다.
- 다이오드를 이용한 리미트회로를 사용하여 발진한 파형을 정형하도록 하였다.

나. 파형 정형 및 변조회로

파형 발생회로의 출력 신호를 입력 신호로 받아 파형을 정형 혹은 변조시켜 계측할 수 있도록 한 회로로서 다음과 같은 특징을 가진 회로로 구성하였다.

- 전압 제어 발진회로(VCO)에서 얻어진 430[㎐] 2.2Vp-p 구형파의 특정 주파수 대역을 통과시키고 그 밖의 대역은 차단(감쇠) 시키는 대역 통과 필터회로를 거쳐 구형파를 정현파로 정형시키는 회로
- 삼각파 발생회로에서 얻어진 삼각파와 이차 대역 필터회로에 의한 정현파 두 신호를 가산하여 펄스폭의 듀티 사이클을 변하도록 한 PWM 회로
- 쿼드라쳐 발진회로에서 얻어진 여현파(코사인파) 밑 부분의 전위가 일정한 크기로 정형될 수 있도록 설정용 기준전압과 비교하여 안정된 신호의 비교를 제어하기 위한 비교 제어회로에 의한 정현파 전압 제어회로
- 정현파 전압 제어회로에서 얻어진 정현파를 비반전 단자의 스위칭 트랜지스터(FET)에 의해 반송파를 얻어 전송 가능한 캐리어 신호 진폭을 특정 주파수에 진폭 변화시킴으로서 주파수 변환하여 전송이 가능하도록 하는 AM파를 얻을 수 있는 회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

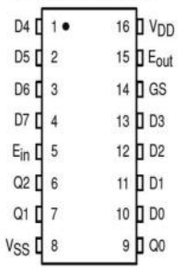
- 전압 제어 발진회로, 쿼드라쳐 발진회로, 2차 액티브 필터회로 및 비교기 제어회로와 차동 증폭기를 이용한 AM파 변조회로에 의해 AM파를 교류 반전 증폭하여 PAM파를 얻을 수 있는 회로
- 삼각파, 구형파, 정현파, 여현파, PWM파, AM파, PAM파 등의 아날로그 신호전압을 조절하는 비반전 증폭기 회로

다. ADC 및 DAC 변환회로

- [그림 7-7]은 아날로그 신호를 디지털 신호로 변환하는 A/D 변환회로이며, [그림 7-8]은 앞에서 변화된 디지털 신호를 입력 받아 아날로그 신호로 변환하는 D/A 변환회로이다.
- 연산 증폭기 IC인 LM339N(또는 TL084)과 8bit priority Encoder IC인 MC14532로 구성된 회로는 병렬 비교형(플래시형) A/D 변환기이다.
- 입력신호는 각각의 가중치를 갖고 있는 비교기에 입력되며, 입력된 신호는 신호의 크기에 따라 디지털 데이터 값을 갖는다.
- 즉 비교기의 출력은 하나의 데이터 입력에 따라 각각의 High, Low 로 표시된다. 이때의 디지털값은 LED로도 쉽게 확인할 수 있으며, 비교기의 각각의 출력에 대한 파형을 확인하고, MSB, LSB를 확인해 볼 수 있다.
- 연속적인 신호의 경우에는 입력에 대한 출력 데이터신호의 변화를 확인하기 어렵다. 따라서 입력에 정현파 신호가 아닌 DC 신호를 입력하면서 출력 신호의 변화를 확인하여 회로를 이해하기 쉽도록 구성하였다.
- 비교기 출력은 MC14532의 입력이 되며, CD4532를 대체하여 사용할 수도 있다.
- 인코드의 출력은 아래의 데이터 시트의 데이터처럼 3비트 2진수로 출력되며, TR에 연결된 LED로 확인이 가능하도록 하였다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

PIN ASSIGNMENT



TRUTH TABLE

Input									Output				
E_{in}	D7	D6	D5	D4	D3	D2	D1	D0	GS	Q2	Q1	Q0	E_{out}
0	X	X	X	X	X	X	X	X	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	0	1
1	1	X	X	X	X	X	X	X	1	1	1	1	0
1	0	1	X	X	X	X	X	X	1	1	1	0	0
1	0	0	1	X	X	X	X	X	1	1	0	1	0
1	0	0	0	1	X	X	X	X	1	1	0	0	0
1	0	0	0	0	1	X	X	X	1	0	1	1	0
1	0	0	0	0	0	1	X	X	1	0	1	0	0
1	0	0	0	0	0	0	1	X	1	0	0	1	0
1	0	0	0	0	0	0	0	1	1	0	0	0	0

X = Don't Care

8bit priority Encoder IC(MC14532)의 데이터 시트

- [그림 7-7]의 TP23에는 정현파 10㎐ 정도의 12Vp-p 신호가 발생하며, 이 신호를 반전 증폭기에서 4.5V 기준으로 "−", "0" "+" 전압으로 DC Offset 조정하여 정현파가 출력되게 신호의 크기를 대략 1/2로 줄여

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

서 반전 증폭기의 (+)입력단에 인가하도록 하였다.

- 정현파 신호의 크기는 VR8(10㎏)의 저항값을 조정하면 된다.
- U3, U4의 LM339N(또는 TL084)에서는 각각의 입력 신호에 대한 가중치를 갖고 있으며, 이 신호는 인코드 입력으로 사용되어 3비트 병렬 A/D 변환회로의 신호 데이터를 출력한다.
- [그림 7-8]의 TP27에는 인코드를 거쳐 나온 디지털 신호인 "B0", "B1", "B2"의 데이터 신호를 각각 1/2배, 1/4배, 1/8배로 축소한다.
- TP24에는 신호를 반전 가산하여 아날로그 신호가 출력된다.
- 만약 TP26 후단에 저역 필터회로를 연결하면 입력 신호와 동일한 정현파 신호를 얻을 수 있다.

측정 및 요구사항

1. 아날로그 응용회로 제작 실습

가. 가공된 아날로그 응용회로 PCB 제작 순서

1) PCB 및 부품을 검수한다.

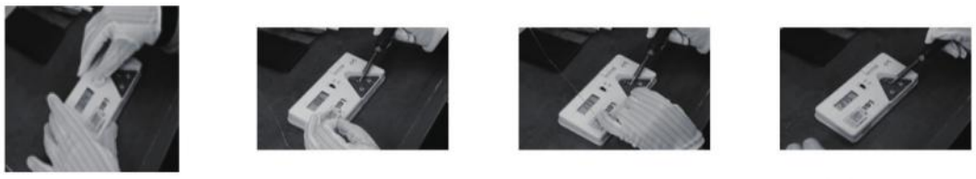
- [그림 7-21]과 같은 가공 제작이 완료된 PCB가 준비되어 있다면 PCB 패턴 및 스로홀 도금 작업 등이 양호하게 작업되었는지 확대경 등을 이용하여 확인한다.
- [표 7-1]과 [표 7-2]의 부품 목록에 의해 부품을 준비한다.

2) 준비된 부품을 판독한다.

- 칩 부품의 경우 모양 및 부품값 표시 등이 아주 작아 판독하기 곤란하므로 확대경을 이용하여 부품을 판독한다.
- 저항, 커패시터 등의 수동소자 부품이 많으므로 분류하여 부품함에 넣고 부품명을 라벨용지 등으로 표기한 후 수납땜 시 선택하여 작업한다.

3) 수납땜을 한다.

- 수납땜을 하기 전에 [그림 7-23]과 같은 순서로 인두기의 온도 점검을 한다.



(a) 인두기 온도 점검 (b) 인두기를 점검기에 댄다. (c) 납 공급량에 따른 온도 점검 (d) 온도 측정하여 검검표에 기록

그림 7-23 인두기 온도 점검 방법

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 인두기 세척 및 교환은 [그림 7-24]와 같은 순으로 한다.
• [그림 7-25]의 수납땜 작업 지침을 참고하여 작업한다.
• 수남땜시 수정할 경우 [그림 7-26]을 참고하여 작업한다.

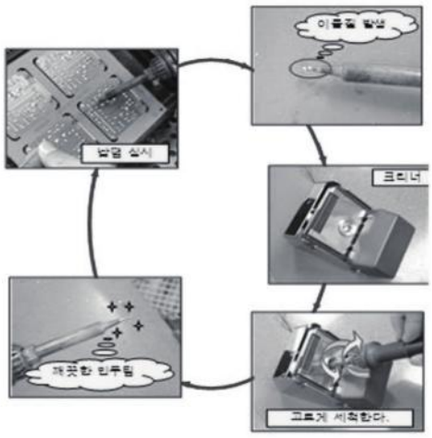


그림 7-24 인두기 세척 및 교환

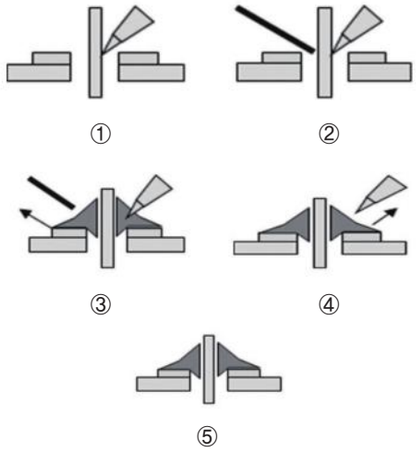


그림 7-25 수납땜 작업순서

한국산업인력공단
KOREA INDUSTRIAL PERSONNEL DEVELOPMENT ASSOCIATION OF KOREA

(a) 위치파악 (b) 팁 청결 (c) 납땜 수정 (d) 상태 검사

그림 7-26 수납땜 수정 작업순서

나. 제작된 아날로그 응용회로 시험 검사

부품 삽입 및 수납땜 제작이 완료된 제품의 PCB를 시험 검사한다.

1) 시험 검사용 장비를 준비한다.

• 검사 및 측정장비를 준비한다.
  – 직류 전원장치, 오실로스코프, 함수발생기, 회로시험기 등
• 수공구를 준비한다.
  – 드라이버 세트, 조정봉, 점퍼선 등

2) 동작 요구 사항을 파악하여 체크 리스트를 만든다.

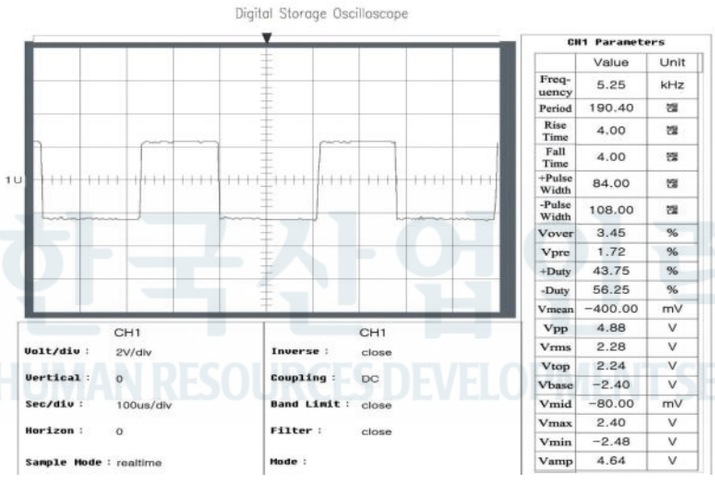
회로는 연산 증폭기 응용회로와 신호 변환회로가 별도로 설계 제작되어 있으므로 구분하여 체크리스트를 만든다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

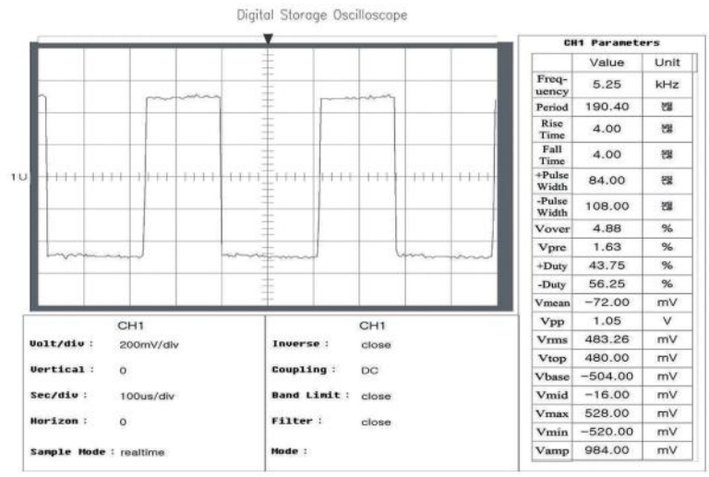
가) 아날로그 응용회로

[그림 7-6]의 회로에 표기된 TP 단자별 동작은 다음과 같으며, [그림 7-22]의 조립이 완성된 PCB에 표기된 실크면의 TP 단자는 부분적으로 고장요소 등을 확인하기 위하여 많은 TP 단자를 연결하여 설계되었다는 점을 주지하기 바란다.

- TP2, TP3, TP4의 삼각파 발생회로의 파형은 [그림 7-27]과 같다.
- TP5, TP6, TP7의 전압 제어 발진회로의 파형은 [그림 7-28]과 같다.
- TP8의 필터 회로의 출력 파형과 TP10의 쿼드라쳐 발진회로의 출력은 [그림 7-29]와 같다.
- VR5으로 오프셋 전압을 "+"으로 할 때 TP11과 TP18, TP19의 파형은 [그림 7-30]과 같다.
- VR5으로 오프셋 전압을 "0"으로 할 때 TP11과 TP18, TP19의 파형은 [그림 7-31]과 같다.
- VR5으로 오프셋 전압을 "-"으로 할 때 TP11과 TP18, TP19의 파형은 [그림 7-32]와 같다.
- TP16의 PWM 회로의 출력 파형은 [그림 7-33]과 같다.



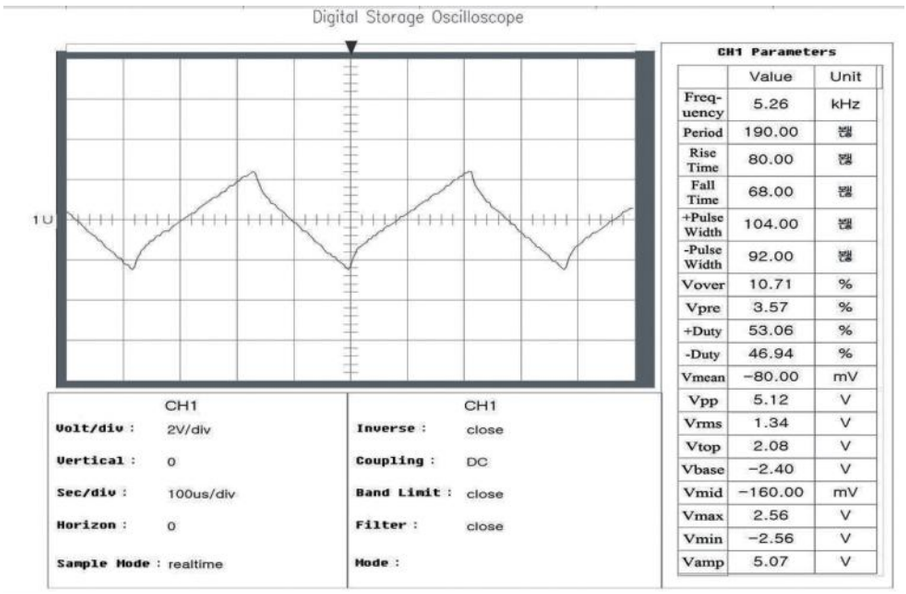
(a) TP2 파형



(b) TP3 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

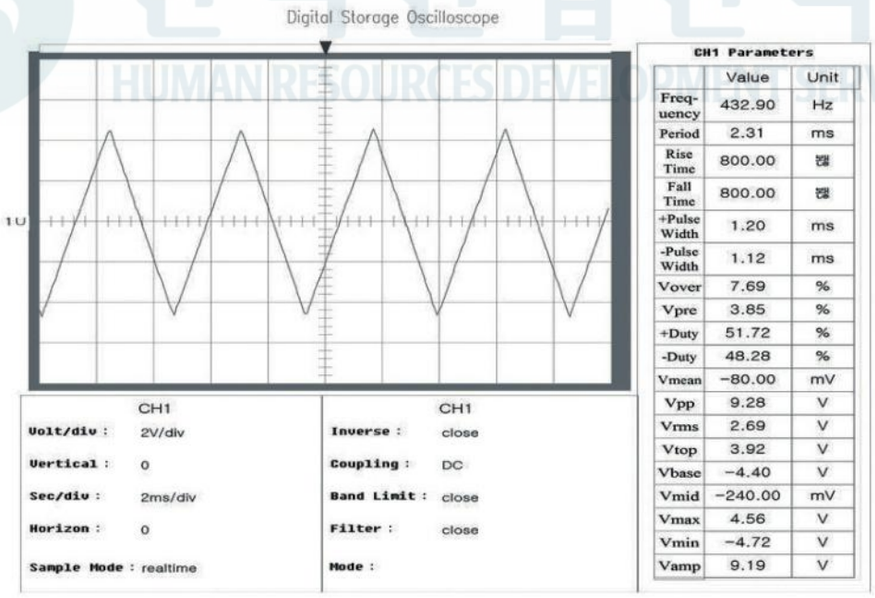


	Value	Unit
Freq-uency	5.26	kHz
Period	190.00	뷈
Rise Time	80.00	뷈
Fall Time	68.00	뷈
+Pulse Width	104.00	뷈
-Pulse Width	92.00	뷈
Vover	10.71	%
Vpre	3.57	%
+Duty	53.06	%
-Duty	46.94	%
Vmean	−80.00	mV
Vpp	5.12	V
Vrms	1.34	V
Vtop	2.08	V
Vbase	−2.40	V
Vmid	−160.00	mV
Vmax	2.56	V
Vmin	−2.56	V
Vamp	5.07	V

(c) TP4 파형

그림 7-27 삼각파 발생회로 TP 단자 출력 파형

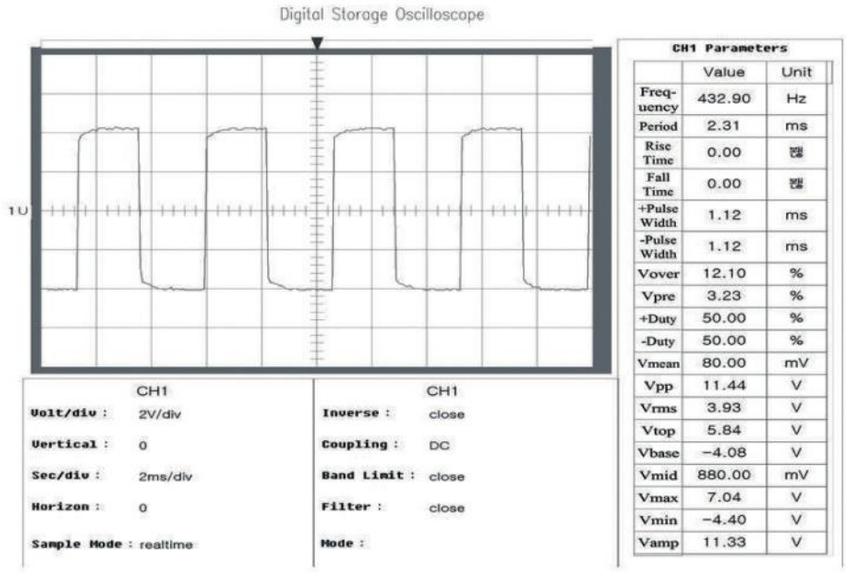
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA



	Value	Unit
Freq-uency	432.90	Hz
Period	2.31	ms
Rise Time	800.00	뷈
Fall Time	800.00	뷈
+Pulse Width	1.20	ms
-Pulse Width	1.12	ms
Vover	7.69	%
Vpre	3.85	%
+Duty	51.72	%
-Duty	48.28	%
Vmean	−80.00	mV
Vpp	9.28	V
Vrms	2.69	V
Vtop	3.92	V
Vbase	−4.40	V
Vmid	−240.00	mV
Vmax	4.56	V
Vmin	−4.72	V
Vamp	9.19	V

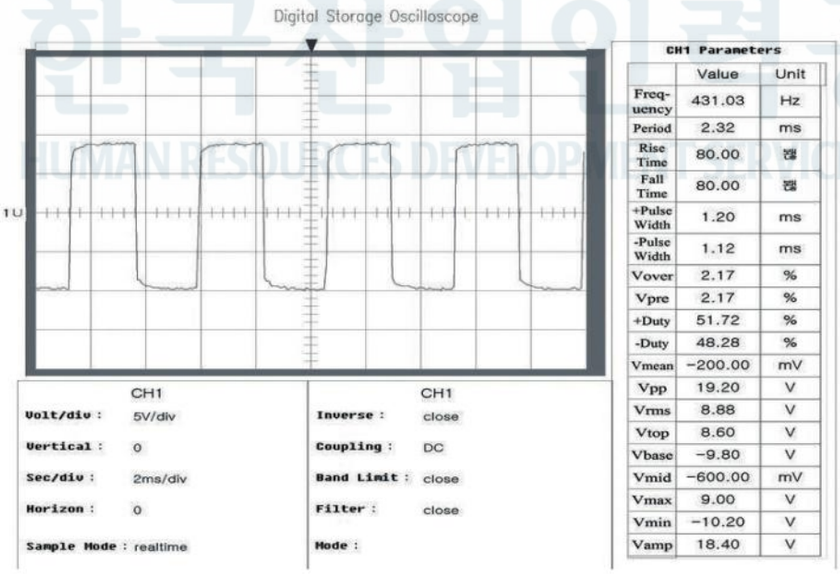
(a) TP5 파형

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



	Value	Unit
Freq-uency	432.90	Hz
Period	2.31	ms
Rise Time	0.00	㎲
Fall Time	0.00	㎲
+Pulse Width	1.12	ms
-Pulse Width	1.12	ms
Vover	12.10	%
Vpre	3.23	%
+Duty	50.00	%
-Duty	50.00	%
Vmean	80.00	mV
Vpp	11.44	V
Vrms	3.93	V
Vtop	5.84	V
Vbase	−4.08	V
Vmid	880.00	mV
Vmax	7.04	V
Vmin	−4.40	V
Vamp	11.33	V

(b) TP6 파형



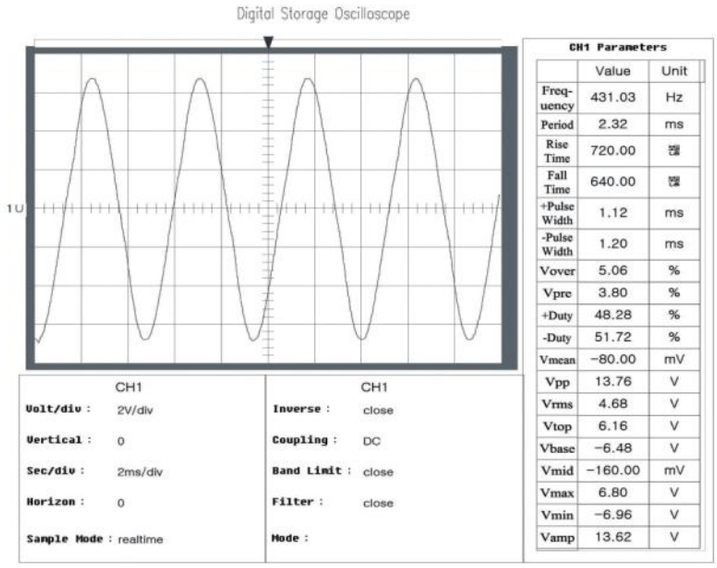
	Value	Unit
Freq-uency	431.03	Hz
Period	2.32	ms
Rise Time	80.00	㎲
Fall Time	80.00	㎲
+Pulse Width	1.20	ms
-Pulse Width	1.12	ms
Vover	2.17	%
Vpre	2.17	%
+Duty	51.72	%
-Duty	48.28	%
Vmean	−200.00	mV
Vpp	19.20	V
Vrms	8.88	V
Vtop	8.60	V
Vbase	−9.80	V
Vmid	−600.00	mV
Vmax	9.00	V
Vmin	−10.20	V
Vamp	18.40	V

(c) TP7 파형

그림 7-28 전압 제어 발진회로 TP 단자 출력 파형

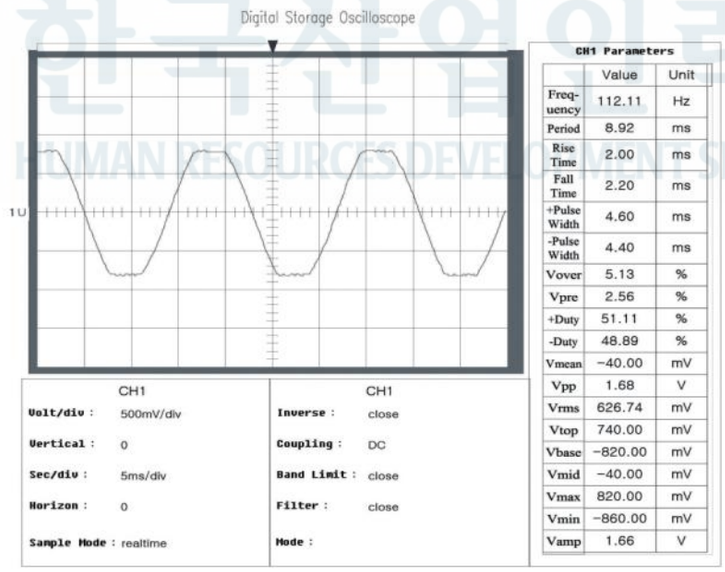
한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



	Value	Unit
Freq-uency	431.03	Hz
Period	2.32	ms
Rise Time	720.00	㎲
Fall Time	640.00	㎲
+Pulse Width	1.12	ms
-Pulse Width	1.20	ms
Vover	5.06	%
Vpre	3.80	%
+Duty	48.28	%
-Duty	51.72	%
Vmean	−80.00	mV
Vpp	13.76	V
Vrms	4.68	V
Vtop	6.16	V
Vbase	−6.48	V
Vmid	−160.00	mV
Vmax	6.80	V
Vmin	−6.96	V
Vamp	13.62	V

(a) TP8(필터회로) 파형



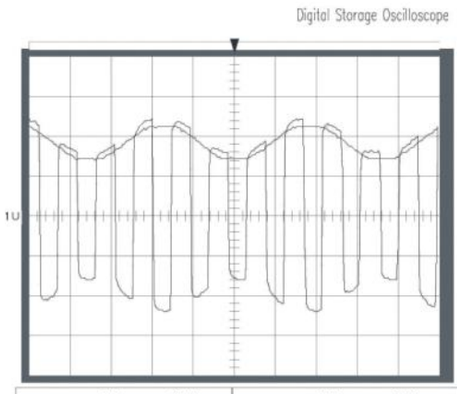
	Value	Unit
Freq-uency	112.11	Hz
Period	8.92	ms
Rise Time	2.00	ms
Fall Time	2.20	ms
+Pulse Width	4.60	ms
-Pulse Width	4.40	ms
Vover	5.13	%
Vpre	2.56	%
+Duty	51.11	%
-Duty	48.89	%
Vmean	−40.00	mV
Vpp	1.68	V
Vrms	626.74	mV
Vtop	740.00	mV
Vbase	−820.00	mV
Vmid	−40.00	mV
Vmax	820.00	mV
Vmin	−860.00	mV
Vamp	1.66	V

(b) TP10(쿼드라쳐회로) 파형

그림 7-29 필터회로 및 쿼드라쳐 발진회로 TP 단자 출력 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



	CH1	CH2		CH1	CH2
Volt/div :	2V/div	2V/div	Inverse :	close	close
Vertical :	0	0	Coupling :	DC	DC
Sec/div :	5ms/div	5ms/div	Band Limit :	close	close
Horizon :	0	0	Filter :	close	close
Sample Mode :	realtime	realtime	Mode :		

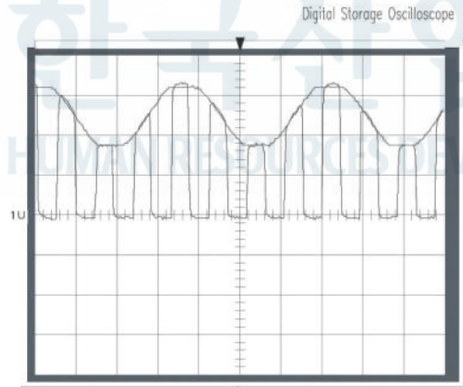
CH1 Parameters

	Value	Unit
Freq-uency	112.36	Hz
Period	8.90	ms
Rise Time	0.00	뱀
Fall Time	0.00	뱀
+Pulse Width	0.00	뱀
-Pulse Width	0.00	뱀
Vover	0.00	%
Vpre	0.00	%
+Duty	0.00	%
-Duty	0.00	%
Vmean	3.68	V
Vpp	1.84	V
Vrms	3.80	V
Vtop	4.40	V
Vbase	2.88	V
Vmid	3.60	V
Vmax	4.64	V
Vmin	2.80	V
Vamp	1.82	V

CH2 Parameters

	Value	Unit
Freq-uency	433.88	Hz
Period	2.30	ms
Rise Time	200.00	뱀
Fall Time	200.00	뱀
+Pulse Width	1.21	ms
-Pulse Width	1.09	ms
Vover	5.36	%
Vpre	3.57	%
+Duty	52.61	%
-Duty	47.39	%
Vmean	160.00	mV
Vpp	9.76	V
Vrms	3.66	V
Vtop	4.40	V
Vbase	−4.56	V
Vmid	−80.00	mV
Vmax	4.88	V
Vmin	−4.88	V
Vamp	9.66	V

(a) TP8(필터회로) 파형



	CH1	CH2		CH1	CH2
Volt/div :	1V/div	1V/div	Inverse :	close	close
Vertical :	0	0	Coupling :	DC	DC
Sec/div :	5ms/div	5ms/div	Band Limit :	close	close
Horizon :	0	0	Filter :	close	close
Sample Mode :	realtime	realtime	Mode :		

CH1 Parameters

	Value	Unit
Freq-uency	112.11	Hz
Period	8.92	ms
Rise Time	2.00	ms
Fall Time	2.20	ms
+Pulse Width	4.60	ms
-Pulse Width	4.40	ms
Vover	8.33	%
Vpre	0.00	%
+Duty	51.11	%
-Duty	48.89	%
Vmean	2.44	V
Vpp	1.56	V
Vrms	2.54	V
Vtop	3.16	V
Vbase	1.72	V
Vmid	2.44	V
Vmax	3.28	V
Vmin	1.72	V
Vamp	1.54	V

CH2 Parameters

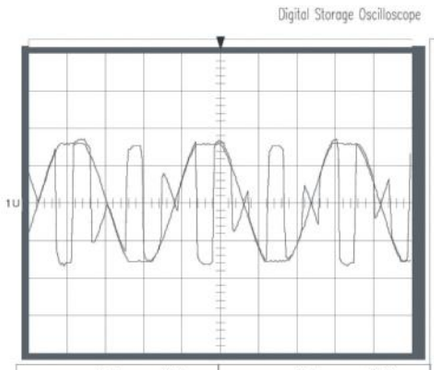
	Value	Unit
Freq-uency	347.83	Hz
Period	2.88	ms
Rise Time	5.20	ms
Fall Time	200.00	뱀
+Pulse Width	1.07	ms
-Pulse Width	1.23	ms
Vover	4.94	%
Vpre	1.23	%
+Duty	46.52	%
-Duty	53.48	%
Vmean	1.12	V
Vpp	3.44	V
Vrms	1.68	V
Vtop	3.16	V
Vbase	−80.00	mV
Vmid	1.52	V
Vmax	3.32	V
Vmin	−120.00	mV
Vamp	3.41	V

(b) TP10(쿼드라처회로) 파형

그림 7–30 VR5으로 오프셋 전압 "+"로 조정 시 TP 단자 출력 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



	CH1	CH2		CH1	CH2
Volt/div :	500mV/div	500mV/div	Inverse :	close	close
Vertical :	0	0	Coupling :	DC	DC
Sec/div :	5ms/div	5ms/div	Band Limit :	close	close
Horizon :	0	0	Filter :	close	close
Sample Mode :	realtime	realtime	Mode :		

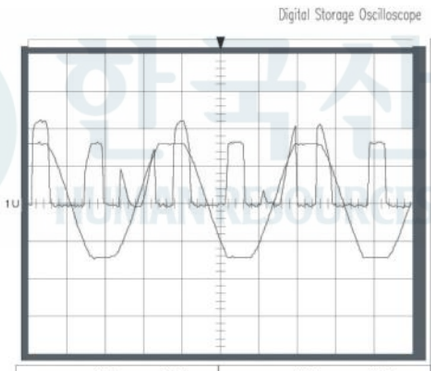
CH1 Parameters

	Value	Unit
Freq-uency	112.11	Hz
Period	8.92	ms
Rise Time	2.00	ms
Fall Time	2.20	ms
+Pulse Width	4.60	ms
-Pulse Width	4.20	ms
Vover	5.26	%
Vpre	1.32	%
+Duty	52.27	%
-Duty	47.73	%
Vmean	40.00	mV
Vpp	1.62	V
Vrms	609.92	mV
Vtop	740.00	mV
Vbase	−780.00	mV
Vmid	−20.00	mV
Vmax	820.00	mV
Vmin	−800.00	mV
Vamp	1.60	V

CH2 Parameters

	Value	Unit
Freq-uency	389.61	Hz
Period	2.57	ms
Rise Time	200.00	㎲
Fall Time	200.00	㎲
+Pulse Width	1.02	ms
-Pulse Width	1.00	ms
Vover	7.79	%
Vpre	3.90	%
+Duty	50.50	%
-Duty	49.50	%
Vmean	−20.00	mV
Vpp	1.72	V
Vrms	558.21	mV
Vtop	760.00	mV
Vbase	−780.00	mV
Vmid	−20.00	mV
Vmax	880.00	mV
Vmin	−840.00	mV
Vamp	1.70	V

(a) TP11과 TP18 파형



	CH1	CH2		CH1	CH2
Volt/div :	200mV/div	500mV/div	Inverse :	close	close
Vertical :	0	0	Coupling :	DC	DC
Sec/div :	5ms/div	5ms/div	Band Limit :	close	close
Horizon :	0	0	Filter :	close	close
Sample Mode :	realtime	realtime	Mode :		

CH1 Parameters

	Value	Unit
Freq-uency	112.61	Hz
Period	8.88	ms
Rise Time	2.00	ms
Fall Time	2.00	ms
+Pulse Width	4.60	ms
-Pulse Width	4.40	ms
Vover	5.41	%
Vpre	1.35	%
+Duty	51.11	%
-Duty	48.89	%
Vmean	40.00	mV
Vpp	1.58	V
Vrms	596.32	mV
Vtop	760.00	mV
Vbase	−720.00	mV
Vmid	20.00	mV
Vmax	840.00	mV
Vmin	−740.00	mV
Vamp	1.56	V

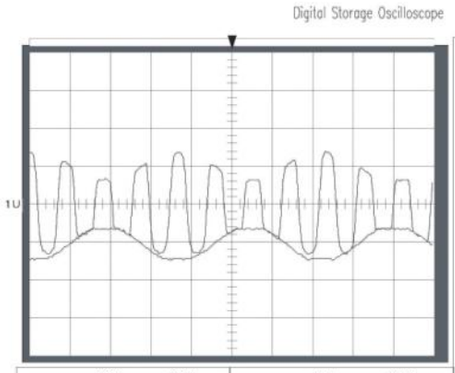
CH2 Parameters

	Value	Unit
Freq-uency	296.80	Hz
Period	3.37	ms
Rise Time	200.00	㎲
Fall Time	200.00	㎲
+Pulse Width	640.00	㎲
-Pulse Width	2.11	ms
Vover	7.41	%
Vpre	5.56	%
+Duty	23.27	%
-Duty	76.73	%
Vmean	104.00	mV
Vpp	488.00	mV
Vrms	182.25	mV
Vtop	416.00	mV
Vbase	−16.00	mV
Vmid	200.00	mV
Vmax	448.00	mV
Vmin	−40.00	mV
Vamp	483.12	mV

(b) TP11과 TP19 파형

그림 7-31 VR5으로 오프셋 전압 "0"으로 조정 시 TP 단자 출력 파형

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



	CH1	CH2		CH1	CH2
Volt/div :	2V/div	2V/div	Inverse :	close	close
Vertical :	0	0	Coupling :	DC	DC
Sec/div :	5ms/div	5ms/div	Band Limit :	close	close
Horizon :	0	0	Filter :	close	close
Sample Mode :	realtime	realtime	Mode :		

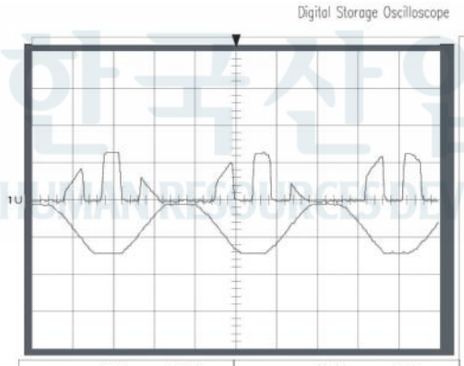
CH1 Parameters

	Value	Unit
Freq-uency	0.00	MHz
Period	0.00	뱀
Rise Time	0.00	뱀
Fall Time	0.00	뱀
+Pulse Width	0.00	뱀
-Pulse Width	0.00	뱀
Vover	0.00	%
Vpre	0.00	%
+Duty	0.00	%
-Duty	0.00	%
Vmean	−160.00	mV
Vpp	240.00	mV
Vrms	0.00	mV
Vtop	−80.00	mV
Vbase	−240.00	mV
Vmid	−160.00	mV
Vmax	0.00	mV
Vmin	−240.00	mV
Vamp	237.60	mV

CH2 Parameters

	Value	Unit
Freq-uency	432.10	Hz
Period	2.31	ms
Rise Time	400.00	뱀
Fall Time	200.00	뱀
+Pulse Width	1.08	ms
-Pulse Width	1.23	ms
Vover	6.35	%
Vpre	3.17	%
+Duty	46.75	%
-Duty	53.25	%
Vmean	−240.00	mV
Vpp	5.52	V
Vrms	1.75	V
Vtop	2.48	V
Vbase	−2.56	V
Vmid	−80.00	mV
Vmax	2.80	V
Vmin	−2.72	V
Vamp	5.46	V

(a) TP11과 TP18 파형



	CH1	CH2		CH1	CH2
Volt/div :	1V/div	1V/div	Inverse :	close	close
Vertical :	0	0	Coupling :	DC	DC
Sec/div :	5ms/div	5ms/div	Band Limit :	close	close
Horizon :	0	0	Filter :	close	close
Sample Mode :	realtime	realtime	Mode :		

CH1 Parameters

	Value	Unit
Freq-uency	112.61	Hz
Period	8.88	ms
Rise Time	2.00	ms
Fall Time	2.00	ms
+Pulse Width	5.00	ms
-Pulse Width	4.20	ms
Vover	12.50	%
Vpre	0.00	%
+Duty	54.35	%
-Duty	45.65	%
Vmean	−800.00	mV
Vpp	1.44	V
Vrms	927.79	mV
Vtop	−200.00	mV
Vbase	−1.48	V
Vmid	−840.00	mV
Vmax	−40.00	mV
Vmin	−1.48	V
Vamp	1.43	V

CH2 Parameters

	Value	Unit
Freq-uency	173.91	Hz
Period	5.75	ms
Rise Time	2.00	ms
Fall Time	200.00	뱀
+Pulse Width	1.20	ms
-Pulse Width	1.20	ms
Vover	9.38	%
Vpre	3.12	%
+Duty	50.00	%
-Duty	50.00	%
Vmean	240.00	mV
Vpp	1.44	V
Vrms	488.26	mV
Vtop	1.20	V
Vbase	−80.00	mV
Vmid	560.00	mV
Vmax	1.32	V
Vmin	−120.00	mV
Vamp	1.43	V

(b) TP11과 TP19 파형

그림 7-32 VR5으로 오프셋 전압 "−"으로 조정 시 TP 단자 출력 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

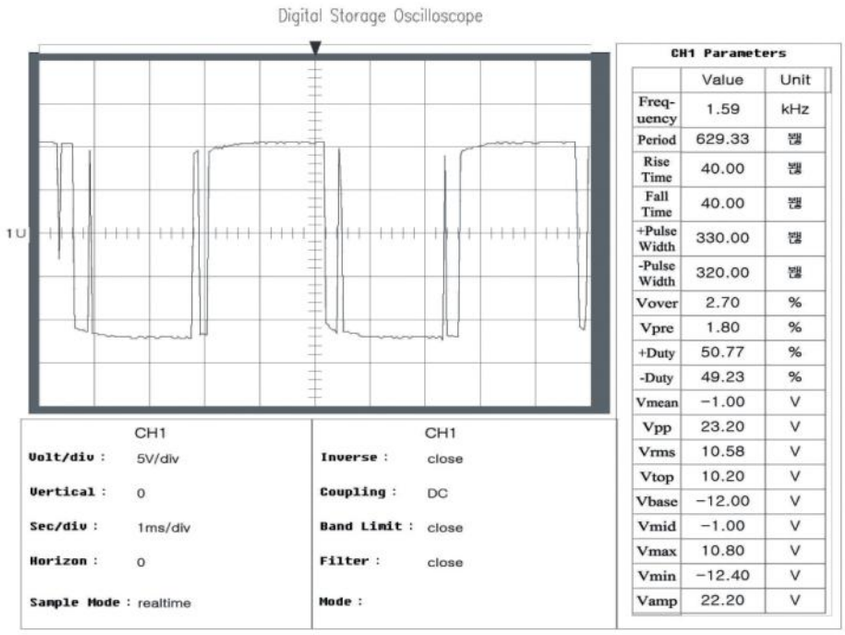


그림 7-33 TP16의 PWM회로의 파형

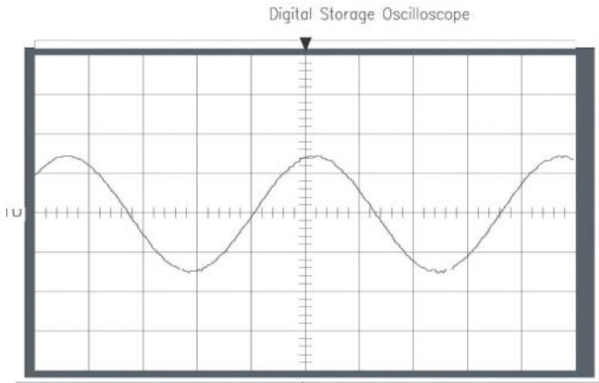
한국산업인력공단
CURRICULUM DEVELOPMENT SERVICE OF KOREA

나) 신호 변환회로

[그림 7-7]의 A/D회로와 [그림 7-8]의 D/A에 표기된 TP 단자별 동작은 다음과 같으며, [그림 7-22]의 조립이 완성된 PCB에 표기된 실크면의 TP단자는 부분적으로 고장 요소 등을 확인하기 위하여 많은 TP단자를 연결하여 설계되었다는 점을 주지하기 바란다.

- [그림 7-7]은 아날로그 신호를 디지털 신호로 변환하는 A/D회로이며, [그림 7-8]은 앞에서 변화된 디지털 신호를 입력받아 아날로그 신호로 변환하는 D/A회로이다.
- TP23의 ADC회로의 출력 파형은 [그림 7-34]과 같다.
- TP25의 DAC회로의 출력 파형은 [그림 7-35]와 같다.
- TP26과 TP27의 DAC 회로의 출력 파형은 [그림 7-36]와 같다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

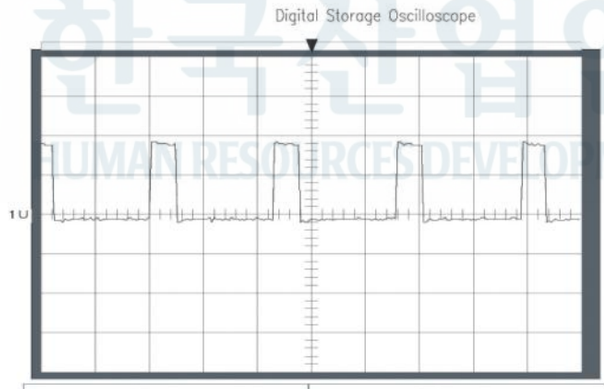


CH1		CH1	
Volt/div :	5V/div	Inverse :	close
Vertical :	0	Coupling :	DC
Sec/div :	50ms/div	Band Limit :	close
Horizon :	0	Filter :	close
Sample Mode :	realtime	Mode :	

CH1 Parameters

	Value	Unit
Freq-uency	8.73	Hz
Period	114.50	ms
Rise Time	32.00	ms
Fall Time	32.00	ms
+Pulse Width	60.00	ms
-Pulse Width	56.00	ms
Vover	7.25	%
Vpre	2.90	%
+Duty	51.72	%
-Duty	48.28	%
Vmean	0.00	mV
Vpp	15.20	V
Vrms	5.17	V
Vtop	6.40	V
Vbase	−7.40	V
Vmid	−600.00	mV
Vmax	7.40	V
Vmin	−7.80	V
Vamp	15.05	V

그림 7-34 TP23의 ADC회로의 파형



CH1		CH1	
Volt/div :	5V/div	Inverse :	close
Vertical :	0	Coupling :	DC
Sec/div :	100ms/div	Band Limit :	close
Horizon :	0	Filter :	close
Sample Mode :	SCAN	Mode :	

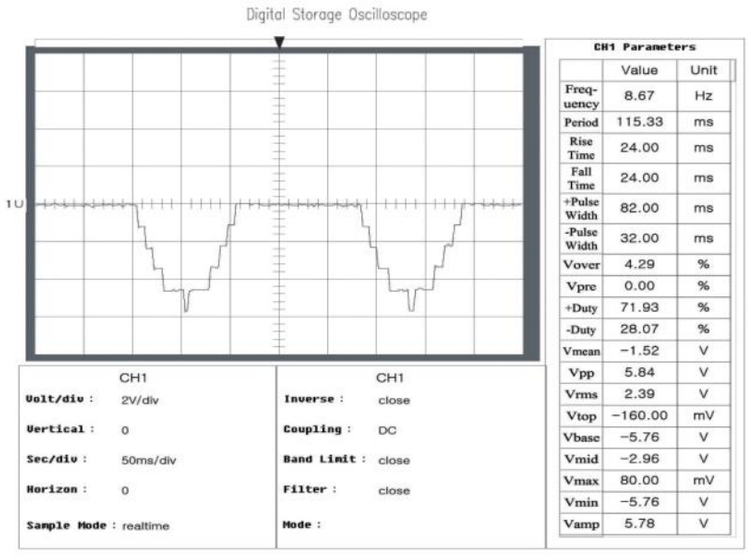
CH1 Parameters

	Value	Unit
Freq-uency	0.00	MHz
Period	0.00	벨
Rise Time	0.00	벨
Fall Time	0.00	벨
+Pulse Width	0.00	벨
-Pulse Width	0.00	벨
Vover	0.00	%
Vpre	0.00	%
+Duty	0.00	%
-Duty	0.00	%
Vmean	0.00	mV
Vpp	0.00	mV
Vrms	0.00	mV
Vtop	0.00	mV
Vbase	0.00	mV
Vmid	0.00	mV
Vmax	0.00	mV
Vmin	0.00	mV
Vamp	0.00	mV

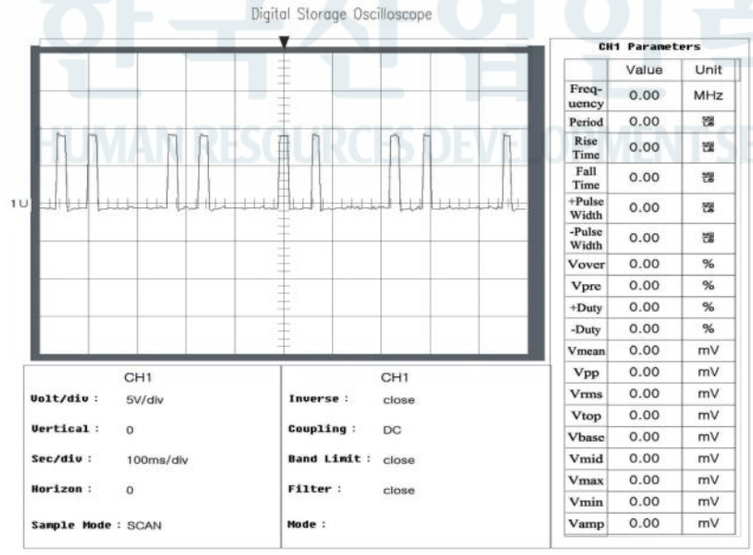
그림 7-35 TP25의 DAC회로의 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



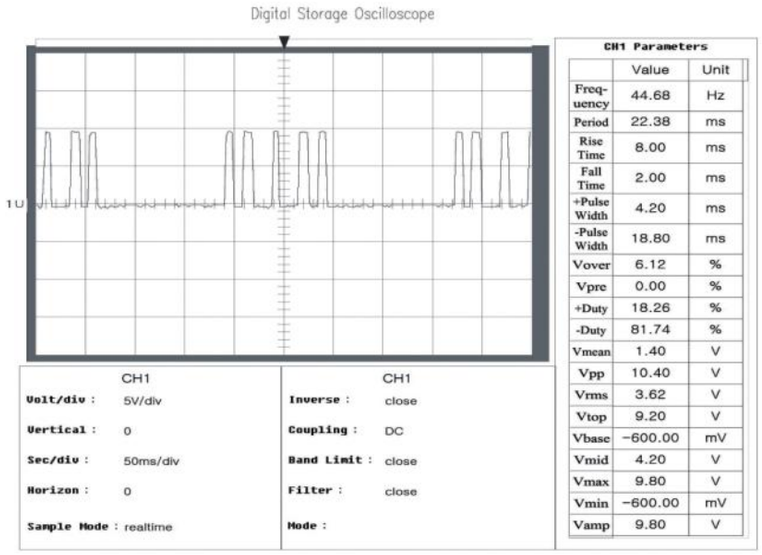
(a) TP26 파형



(b) TP28 파형

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.



(c) TP29 파형

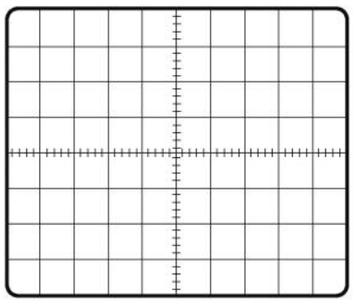
그림 7-36 DAC회로의 TP 단자 파형

한국산업인력공단
THE SOUTH KOREA JOBS DEVELOPMENT SERVICE OF KOREA

나. 동작 시험 및 검사

1) TP 단자 측정

- 직류 전원장치의 전원을 회로도를 보고 인가한다.
- 위에서 제시한 체크리스트의 TP 단자에 오실로스코프 단자를 접속하고 측정한 파형을 모눈종이에 기록한다. (단, 모눈종이는 동일하므로 TP2만 제시)



출력(TP2) 파형
Volt/Div =
Time/Div =
출력 파형 주파수 :
출력 주파수 전압(Vp-p) :
출력 파형명
※ 측정 값 단위에 주의

- 동작 요구사항과 다른 측정 결과가 나올 경우 주변회로의 TP단자를 오실로스코프로 측정하여 비교한 다음 고장수리를 해보고 그 결과를 담당교사(수)에게 제출한다.
- 고장이 있는 부분을 수리하여 정상동작이 되는지 확인한다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

다. 브레드 보드에 제작한 후 시험 검사

가공된 PCB가 없을 경우 부분적으로 브레드 보드에 조립하여 측정한다.

1) 브레드 보드에 제작 실험

브레드 보드에 위에서 제시한 [표 7-1]과 [표 7-2]의 부품 목록을 보고 DIP형 부품으로 교체하여 제작 실험한다.

가) 아날로그 응용회로

❶ 부품 교체 조립

- SMD 부품은 브레드 보드에 조립이 불가능하므로 DIP 타입 부품으로 교체하여 조립한다.
- 브레드 보드에 부품을 삽입하여 배선할 경우 점퍼선 등이 발생하지 않도록 부품과 배선을 밀착하여 조립한다.
- 회로에서 제시한 TP2~TP7 까지만 TP 단자를 연결하여 조립한다.

❷ 시험 및 검사

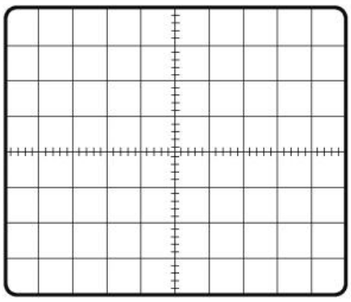
시험 및 검사는 위에서 제시한 내용과 동일하게 준비하여 시험 검사한다.

❸ 동작 요구사항 체크리스트 작성

위에서 제시한 방법과 동일하게 체크리스트를 작성하여 측정 준비를 한다.

❹ TP 단자 측정

TP 단자에 오실로스코프 단자를 접속하고 측정한 파형을 모눈종이에 기록한다.(단, 모눈종이는 동일하므로 TP2만 제시)



출력(TP2) 파형
Volt/Div =
Time/Div =
출력 파형 주파수 :
출력 주파수 전압(Vp-p) :
출력 파형명
※ 측정 값 단위에 주의

❺ 고장 수리

정상 동작이 안 되는 경우 부품 및 배선 등을 확인한 다음 재 측정하고 그 결과를 담당 교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

나) 신호 변환회로

❶ 부품 조립을 한다.

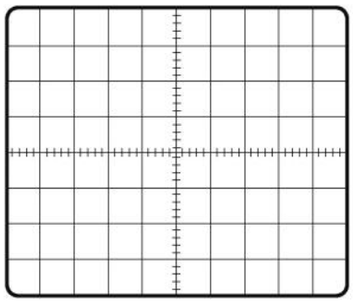
❷ 조립이 완료되면 측정 장비를 이용하여 시험 및 검사를 한다.

❸ 동작 요구사항 체크리스트 작성

위에서 제시한 방법과 동일하게 체크리스트를 작성하여 측정 준비를 한다.

❹ TP 단자 측정

TP 단자에 오실로스코프 단자를 접속하고 측정한 파형을 모눈종이에 기록한다. (단, 모눈종이는 동일하므로 TP23만 제시)



출력(TP23) 파형
Volt/Div =
Time/Div =
출력 파형 주파수 :
출력 주파수 전압(Vp-p) :
출력 파형명
※ 측정 값 단위에 주의

❺ 고장 수리

정상 동작이 안 되는 경우 부품 및 배선 등을 확인한 다음 재측정하고 그 결과를 담당 교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

Chapter 07

2

ELECTRONIC CIRCUIT

• 진폭 및 주파수 변 · 복조회로 제작 실험 •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

과제명	2. 진폭 및 주파수 변 · 복조회로 제작 실험			
학/습/목표	1. 신호 발생용 전용 IC의 데이터시트를 이해할 수 있다. 2. 변 · 복조 회로의 구성과 기능을 이해하고 설계할 수 있다.			
기계 및 공구	재료명	규격	수량	안전 및 유의사항
• 직류전원공급기 • 오실로스코프 • 브레드보드 등	IC 저항 커패시터 다이오드 스위치 기타	필요규격	필요 부수	• 양전원 공급 시 극성에 유의한다. • 부품 극성에 주의한다. • PCB 패턴의 파손에 주의한다. • 측정 및 장비 사용 시 안전에 주의한다.

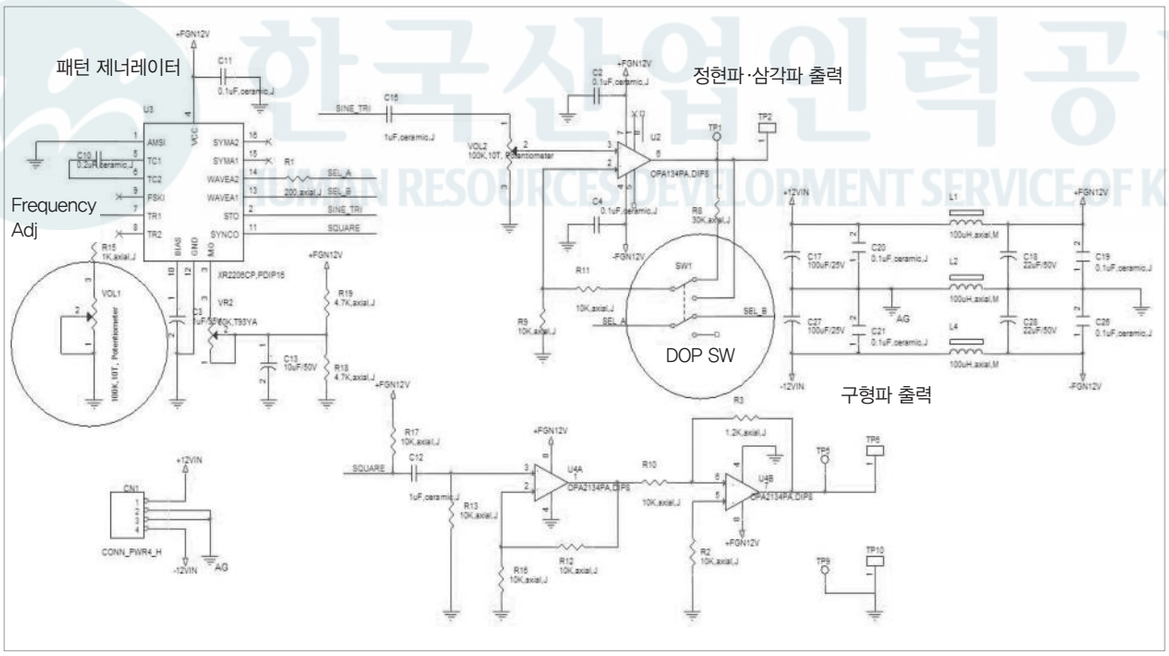


그림 7-37 패턴 제너레이터(신호 발생기) 회로

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

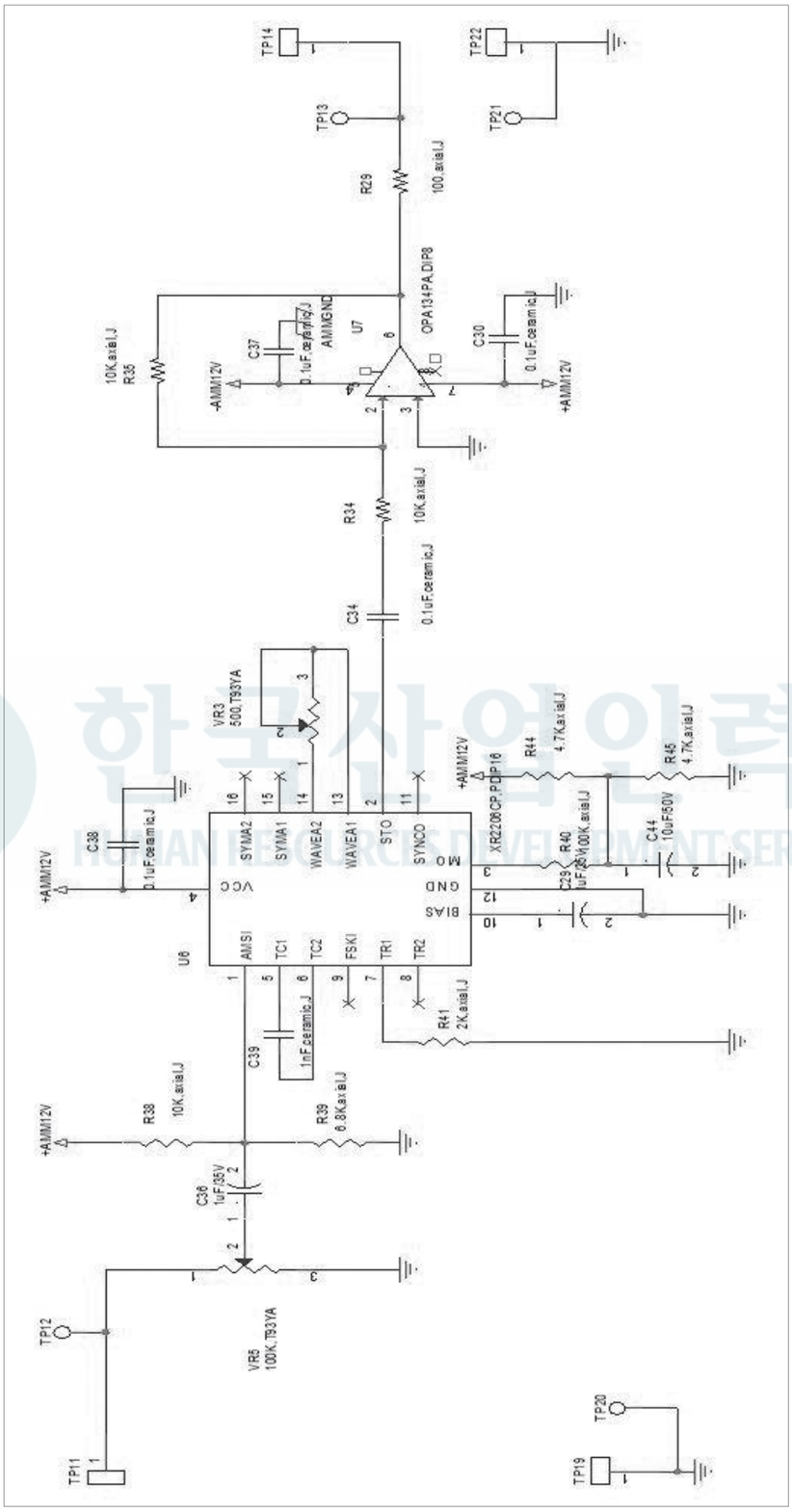


그림 7-38 진폭 변조회로

한국산업인력공단
HUMAN RESOURCE DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

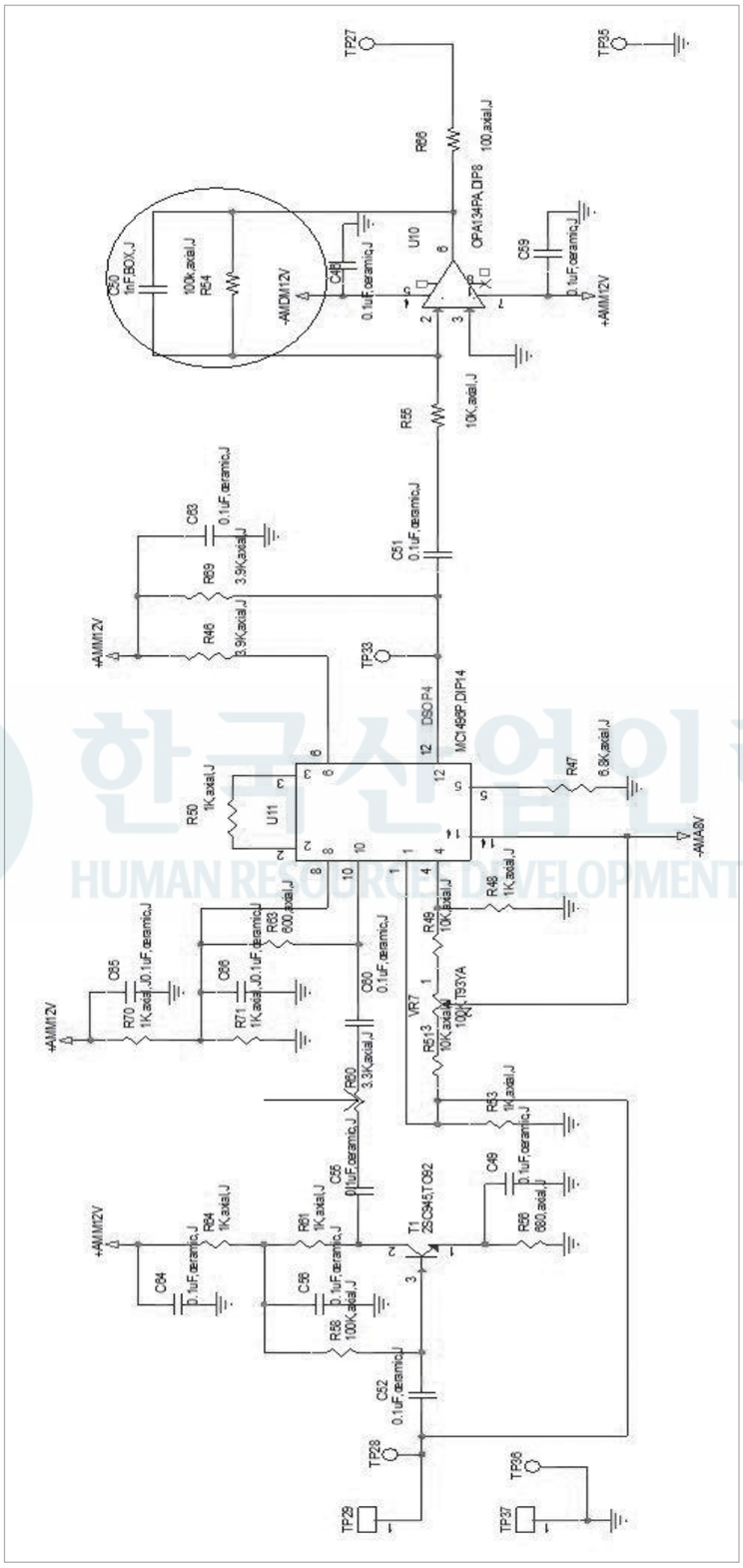


그림 7-39 진폭 복조회로(Fdata : 1KHz, 4Vp-p)

한국산업인력공단
HUMAN RESOURCE DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

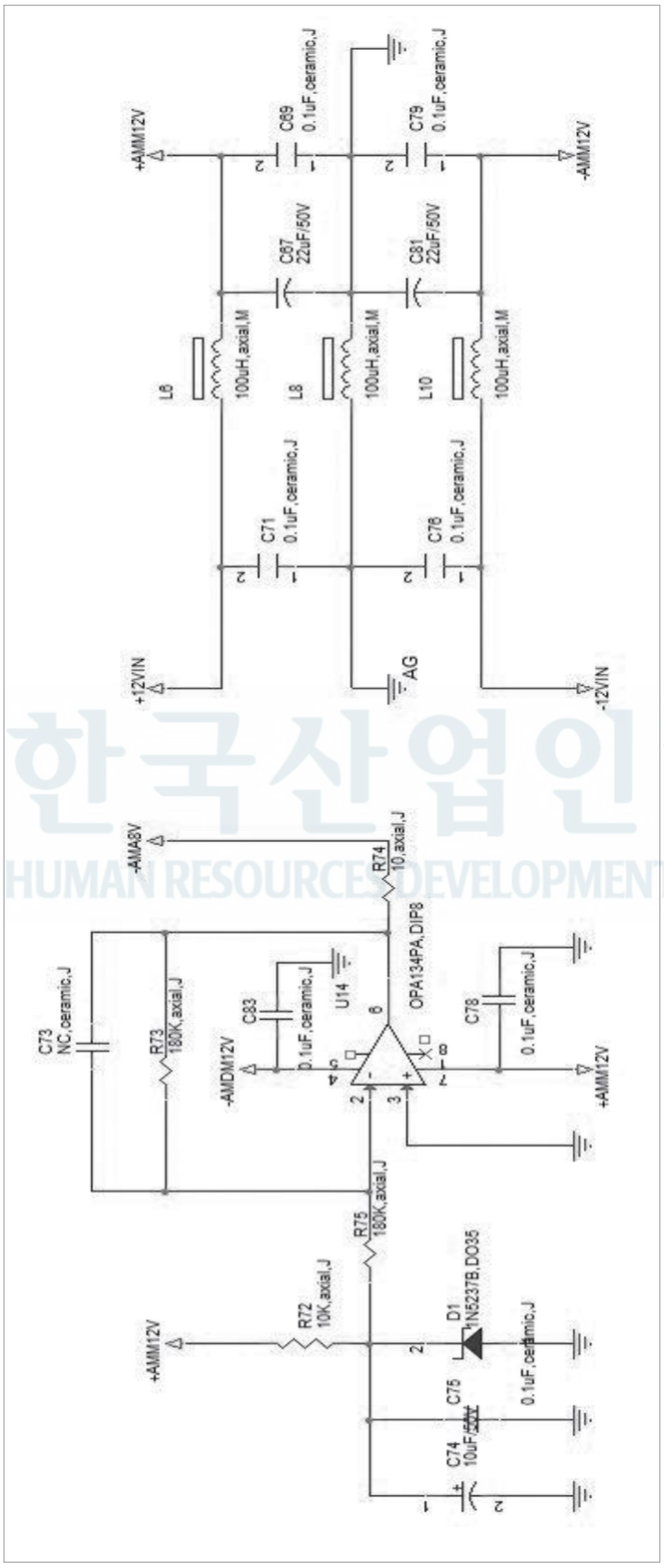


그림 7-40 전원부 안정화 회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

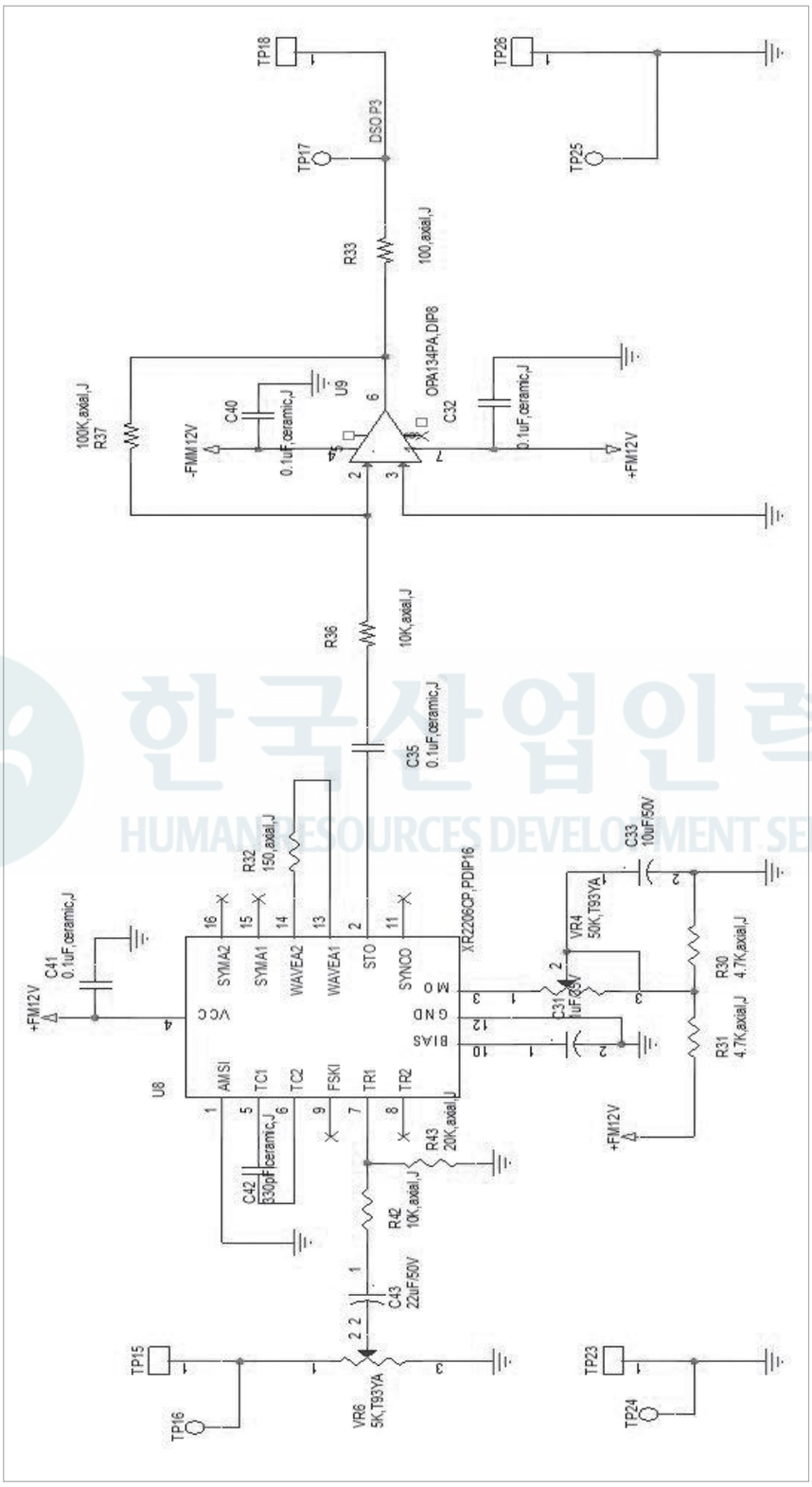


그림 7-41 주파수 변조회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

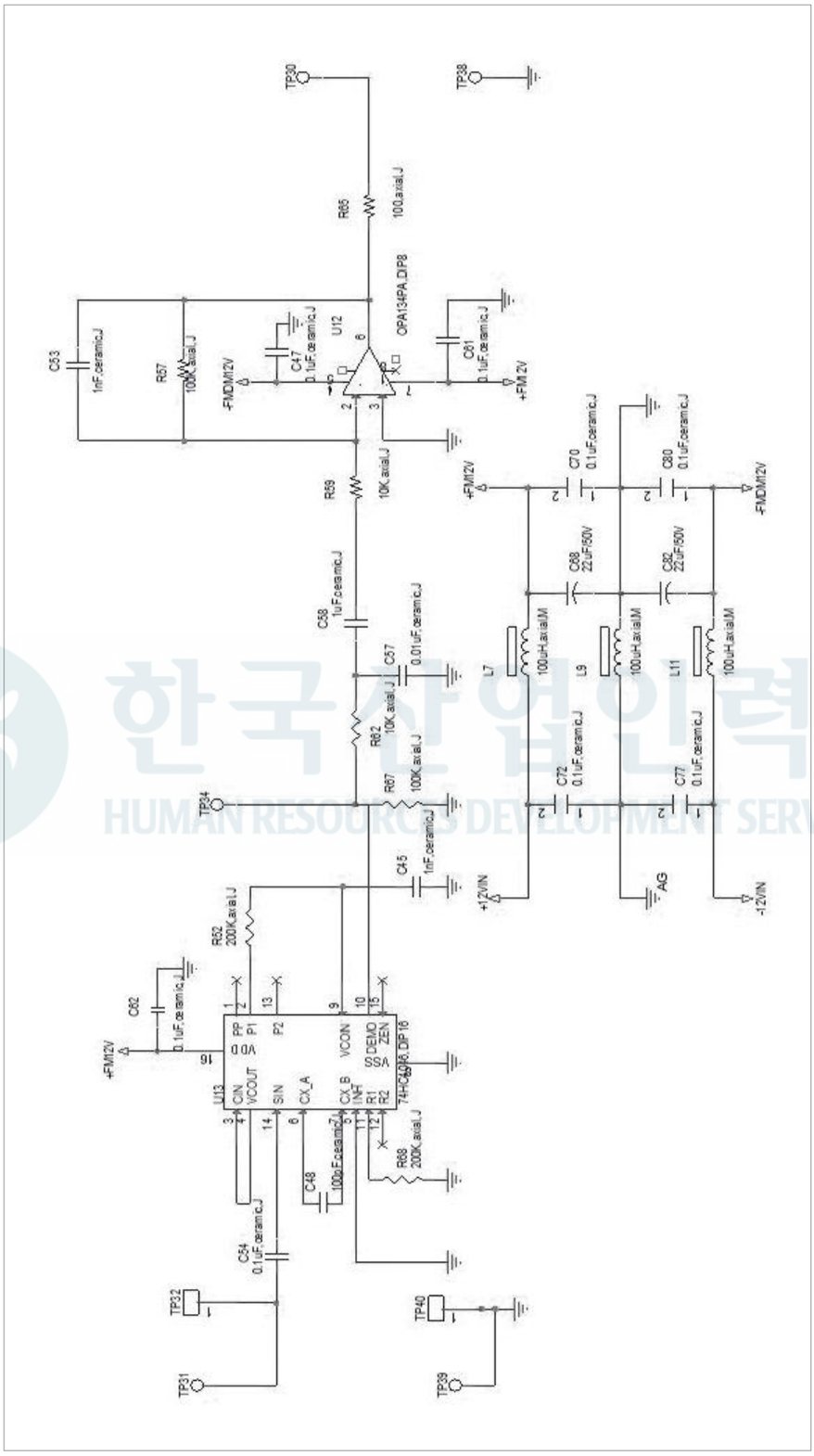


그림 7-42 주파수 복조회로

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

2 진폭 및 주파수 변 · 복조회로 제작 실험

1. 진폭 변 · 복조회로 구성

가. 평션 제너레이터 회로

1) 회로 구성 및 동작

- [그림 7-35]는 변 · 복조실험을 위한 신호 발생기회로이다.
- 원형의 A 부분은 노브를 장착하여 함수발생기의 주파수를 가변시킨다.
- VOL1의 포텐셔미터는 10턴(turn) 노브를 장착하여 이득을 조절하도록 하였다.
- 신호 발생 전용IC인 XR-2206를 사용하여 정현파, 삼각파, 구형파를 발생하도록 하였다.
- 원형 B의 DIP SW의 선택에 의해 TP1, TP2에 정현파, 삼각파가 출력되어 변 · 복조회로의 신호원으로 이용하도록 하였다.
- TP5, TP6은 구형파가 출력되도록하여 변 · 복조회로의 신호원으로 이용하도록 하였다.

나. 진폭 변조회로

1) 회로 구성 및 동작

- [그림 7-36]은 진폭(AM) 변조회로이다.
- TP11에 진폭 변조신호를 인가하는데 Fdata를 1㎑ 4Vp-p 인가하고 캐리어 주파수를 500㎑ 인가하도록 한다.
- TP14는 진폭변조 출력이다.

다. 진폭 복조회로

1) 회로 구성 및 동작

- [그림 7-37]의 진폭 복조회로는 곱셈 검파방식을 이용하였다.
- 원형 C 부분에서 Fdata 1㎑ 4Vp-p가 되도록 한다.
- TP29에는 TP24에서 발생한 진폭변조 신호를 입력한다.
- TP27은 진폭 복조신호가 출력된다.
- [그림 7-38]은 진폭 변 · 복조의 전원부를 안정화시키기 위한 회로이다.

2. 주파수 변 · 복조회로 구성

가. 주파수 변 · 복조회로

1) 회로 구성 및 동작

- [그림 7-39]는 XR-2206를 이용한 주파수 변조회로이며, [그림 7-40]은 주파수 복조회로이다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA
한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

- TP31에 정현파 1Vp-p 정도를 입력하며, 입력 레벨이 클수록 출력 레벨 확인이 쉽다. 그 이상일 경우 왜곡이 발생한다.
- VR6를 반시계 방향으로 최대로 돌려 입력전압을 최대로 하고 이득을 조절하여 입력 크기를 조절한다.
- 변조 출력을 3Vp-p가 되도록 VR6를 돌려 조정한다.
- 입력파형의 동일한 파형이 출력되지 않는다면 입력신호의 크기를 적게하여 신호가 왜곡되지 않도록 한다.

측정 및 요구사항

1. 진폭 및 주파수 변 · 복조회로 제작 실습

다음과 같은 순서로 제작 실습을 한다. PCB 가공기 등의 실험 실습 기자재를 보유하지 않은 경우 브레드 보드 또는 기판에 제작하여 실습을 한다.

가. 가공된 아날로그 응용회로 PCB 제작 순서

1) 제작 전 작업 순서
- 회로도면을 그린다.
- PCB패턴을 제작한다.
- PCB 가공기를 이용하여 PCB를 가공한다.
- 가공된 PCB의 패턴을 검사한다.
- 부품의 목록을 파악한다.
- 제작을 위한 인두기 등 수공구를 준비한다.

2) PCB 부품 조립.
- 패턴이 가공된 PCB 및 부품을 검수한다.
- 부품 목록에 의한 부품을 판독하여 회로별로 분류하여 보관한다.
- PCB에 부품을 삽입하고 수납땜을 한다.
- 수납땜이 완료된 기판을 알코올 등으로 부분적으로 세정한다.

3) 시험 검사용 장비를 준비한다.
- 검사 및 측정장비를 준비한다.
- 수공구를 준비한다.

4) 동작 요구 사항을 파악하여 체크리스트를 만든다.
각 부분별 회로 동작 및 요구사항과 데이터시트 및 기본회로를 이해하고 체크리스트를 작성한다.

5) 동작 시험 및 검사
- 동작 요구사항에 의한 체크리스트에 의해 오실로스코프 등의 측정장비를 이용하여 측정하고 기록한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• 시험 및 검사 결과를 작성하여 담당교사(수)에게 제출한다.

나. 브레드 보드 의한 제작 및 측정

패턴 제너레이터회로 및 진폭 변 · 복조회로와 주파수 변 · 복조회로를 브레드 보드 전체에 조립하기 어려울 경우 분리하여 조립하고 동작 체크리스트에 의해 측정장비를 이용하여 측정 기록한다.

1) 패턴 제너레이터 및 진폭 변 · 복조 회로 제작 측정

• 패턴 제너레이터회로를 제작 실험한다.
• 진폭 변조회로를 제작 실험한다.
• 위에서 분석된 동작 체크리스트에 의해 동작 실험한다.
• 진폭 복조회로를 제작한다.
• 앞에서 제작한 진폭 변조회로와 복조회로를 연결하여 실험한다.
• 진폭 변조회로를 복조회로의 입력단에 연결하고 위에서 분석하여 작성된 체크리스트에 의해 동작 실험한다.
• 오실로스코프 등 측정 결과를 모눈종이에 기록한다.
• 측정 실험한 결과를 담당교사(수)에게 제출한다.

2) 주파수 변 · 복조회로 제작 측정

• 주파수 변조회로를 제작 실험한다.
• 위에서 분석된 동작 체크리스트에 의해 동작 실험한다.
• 주파수 복조회로를 제작한다.
• 앞에서 제작한 주파수 변조회로와 복조회로를 연결하여 실험한다.
• 주파수 변조회로를 복조회로의 입력단에 연결하고 위에서 분석하여 작성된 체크리스트에 의해 동작 실험한다.
• 오실로스코프 등 측정 결과를 모눈종이에 기록한다.
• 실험한 측정 결과를 담당교사(수)에게 제출한다.

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

• MEMO •

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.

이 교재는 자격검정을 위한 수험용이 아닌 직업능력개발을
목적으로 편찬하였습니다.

• **집필위원**

고수복 (한국폴리텍대학)

• **검토위원**

정진현 (이리공업고등학교)
김진선 (청파EMT)
박상철 (서울북부기술교육원)

한국산업인력공단
HUMAN RESOURCES DEVELOPMENT SERVICE OF KOREA

전자회로 실기

초판 1쇄 발행 2015. 12. 28

저작권자 한국산업인력공단

발행 한국산업인력공단 **등록번호** 10-141

주소 (44538) 울산광역시 중구 종가로 345(교동)

전화 (052) 714-8282

인쇄 도서출판 지금여기

ISBN 979-11-5799-068-9 93560

본 교재의 어느 부분도 발행인의 승인 없이 무단복제시는 저작권법에 위배됩니다.

한국산업인력공단이 창작한 본 저작물은 "공공누리" 제4유형:출처표시+상업적 이용금지+변경금지 조건에 따라 이용 할 수 있습니다.