

LAB – 9

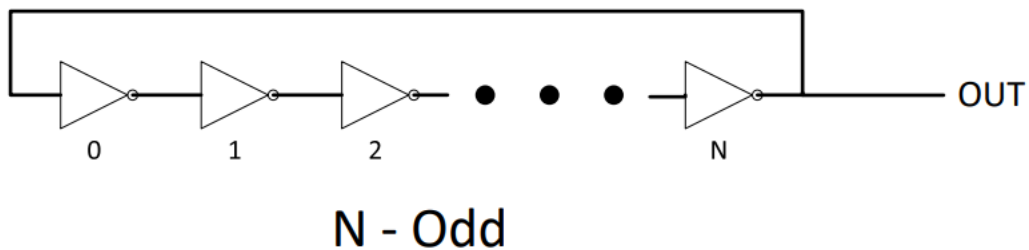
Integrated Layout

מגישים :

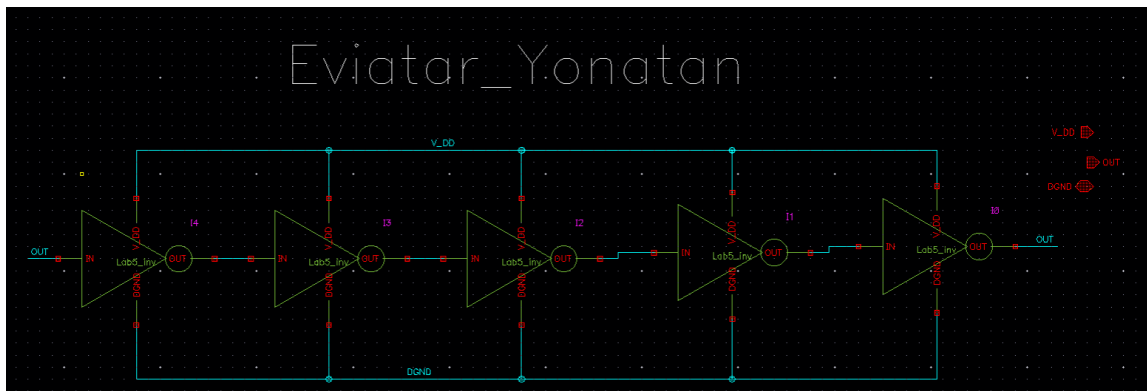
אביתר כהן – 205913858
יונתן קופפר – 316061860

מבוא:

במעבדה זו נבנה Ring Oscillator באמצעות מהפכים וננתח את תכונותיו

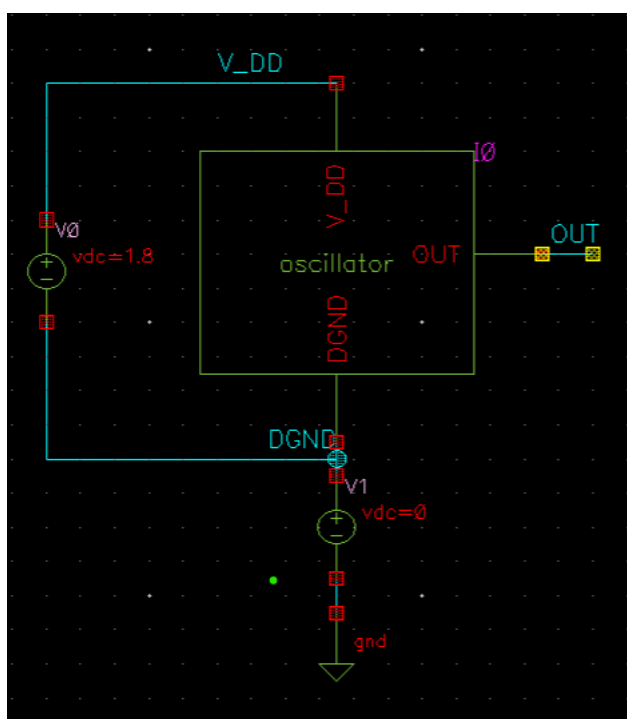


1. בסעיף זה התבקשנו לבנות Ring Oscillator באמצעות 5 מהפכים משורשרים זה לזה (a=8) באמצעות המהפך שבנינו במעבדה 5 בנינו שרשרת מהפכים באופן הבא:

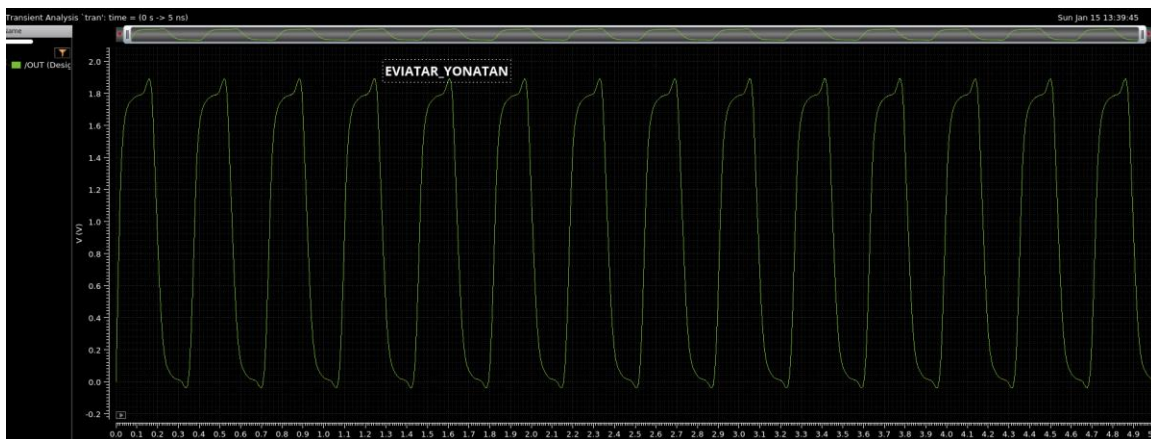


כעת נריץ TB על מנת לוודא פעולה תקינה של המעגל:

על מנת שהמעגל יעבוד
באופן תקין נדרשנו
להכניס תנאי התחלה 0.



ביצענו הרצת TRAN וקיבלנו את התוצאות הבאות:

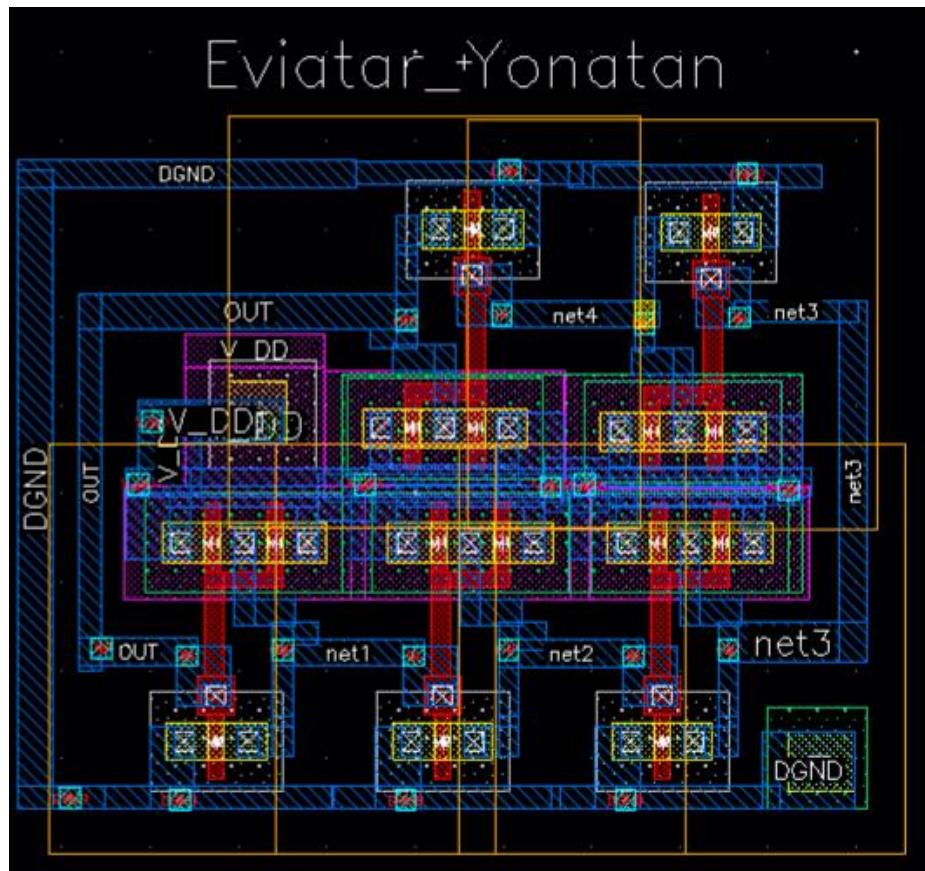


ניתן לראות כי אכן בהתאם לציפיותינו קיבלנו פעולה תקינה של ה Ring Oscillator

2. כעת ניצור LAYOUT באופן הבא:

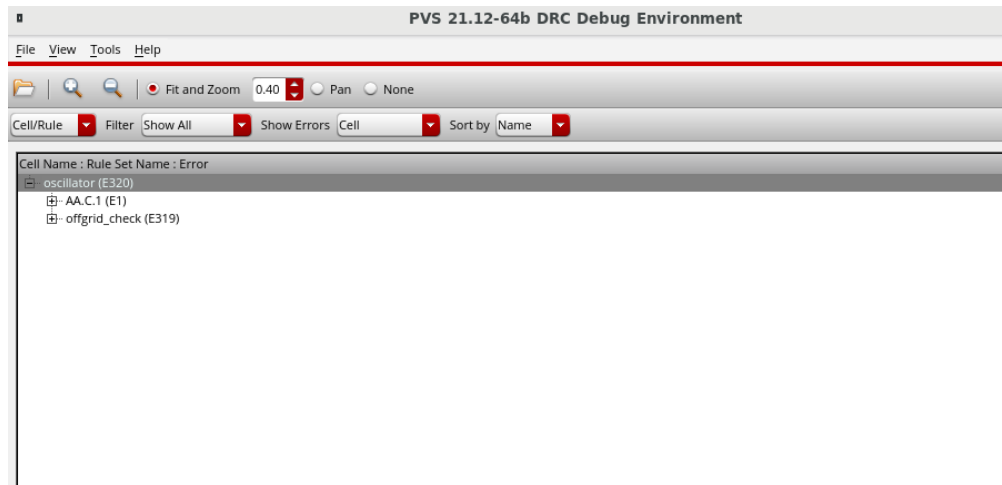
- השתמשנו ב LAYOUT של המהפך שבנינו במעבדה 5
- מחקנו את ה BULK מהמהפכים הקודמים.
- על מנת להגיע לשטח קטן ככול הניתן של השער שבנינו, הפכנו 2 מהמהפכים כך שלכל המהפכים יהיה שכבת NWEL משותפת ממורכזת וכן VDD משותף ממורכז באמצע
- הוספנו שכבת metal1 כדי לחבר את האדמה ואת היציאה המשותפים לכל המהפכים
- חיברנו את ה BULK שמחקנו במהפכים הקודמים ל VDD ולאדמה.
- חיברנו יציאות של כל מהפך לכניסה של המהפך הבא אחריו.

ע"י פעולות אלו חסכנו בשטח המעגל ככול הניתן, לאחר מכן ה LAYOUT נראה באופן הבא:

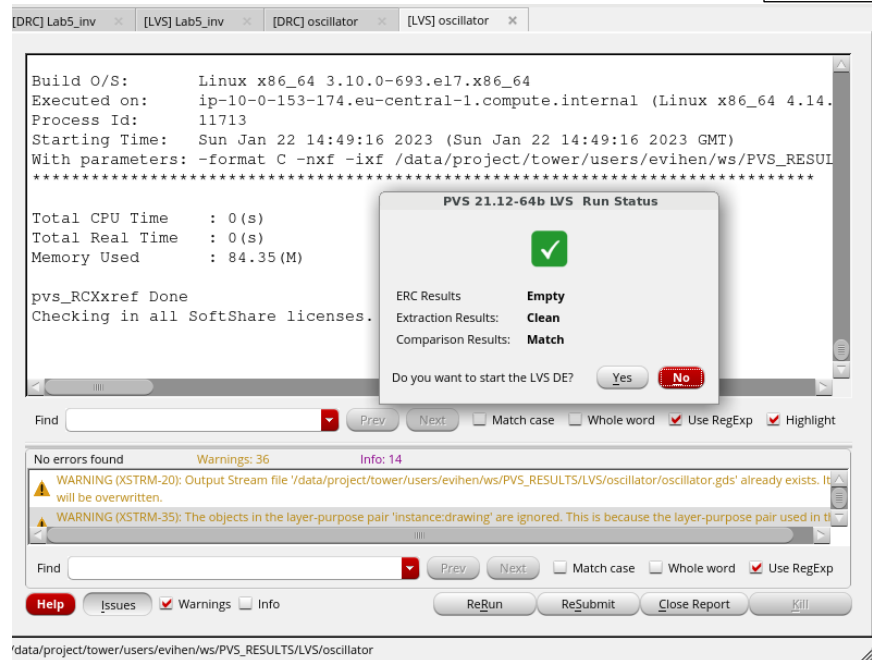


3. הרצנו LVS ו DRC

DRC

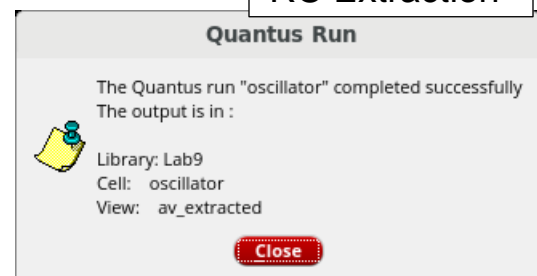


LVS



4. הרצנו גם RC EXTRACTION

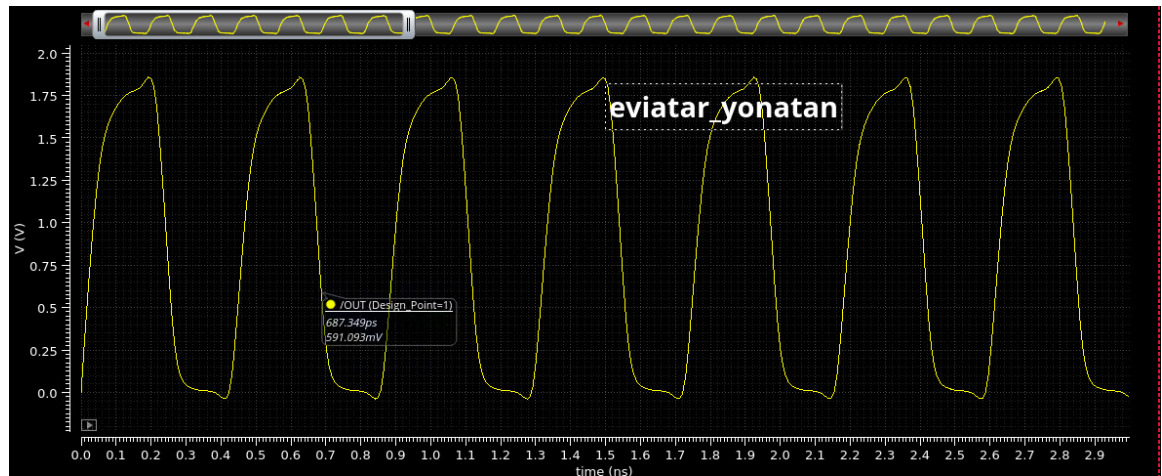
RC Extraction



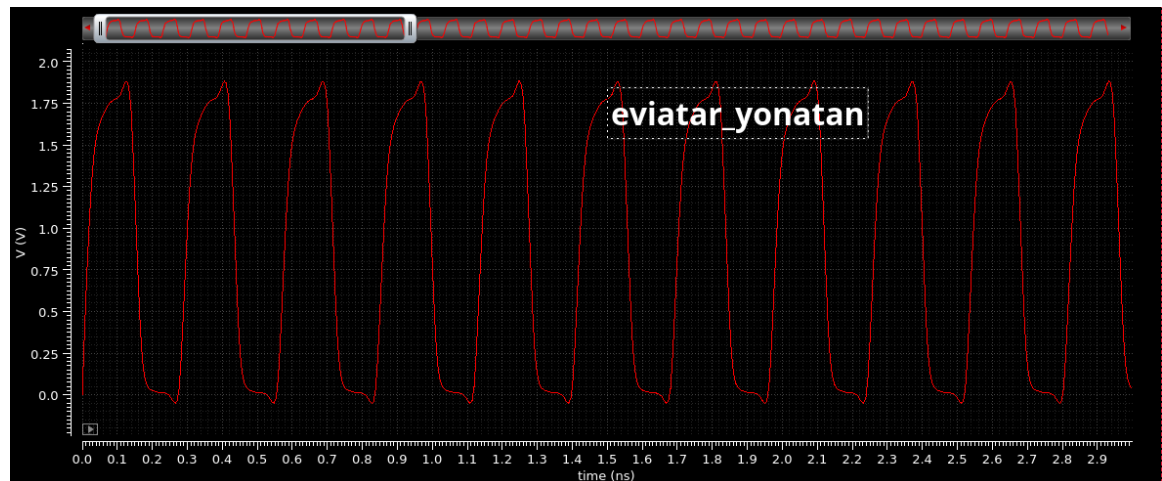
5. כעת נריץ סימולציית transient גם על ה LAYOUT וגם על ה schematic

להלן התוצאות:

LAYOUT



schematic



ניתן לראות כי התדירות של ה layout נמוכה יותר, דבר נובע כיוון שב LAYOUT המערכת מתחשב בקיבולים הפרזיטיים אשר גורמים לזמן טעינה ופריקה ארוך יותר של המוצא, וכן בהרצה של הסכמה החוטים הם אידיאליים.


סיבות אלו גורמות לכך שזמן המחזור ב LAYOUT גדול יותר.

:6,7


כעת נשווה את זמן המחזור זה DutyCycle של ה LAYOUT ושל הסכמטי.

Name	Type	Details
	signal	/OUT
D_CYCLE	expr	(cross(VT("/OUT") (0.9 * 1.8) 1 "falling" nil nil nil) - cross(VT("/OUT") (0.9 * 1.8) 1 "rising" nil nil ni...
PERIOD	expr	((cross(VT("/OUT") (0.5 * 1.8) 2 "falling" nil nil nil) - cross(VT("/OUT") (0.5 * 1.8) 1 "falling" nil nil ...

schematic

Output	Nominal	Period = 440p Duty_Cycle = $\frac{217.6}{440.4} * 100 = 49\%$
/OUT		
D_CYCLE	217.6p	
PERIOD	440.4p	

LAYOUT

Output	Nominal	Period = 608p Duty_Cycle = $\frac{247.5}{608.1} * 100 = 40\%$
/OUT		
D_CYCLE	247.5p	
PERIOD	608.1p	

נוכל לראות כי בהתאם לציפיותינו זמן המחזור של ה LAYOUT גדול יותר מהסיבות שהזכרנו בסעיף 5. ניתן לראות עם זאת כי ה DUTY CYCLE של הסכמטי שואף יותר לכיוון ה 50% כתוצאה מאידיאליות רכיבים.

ההבדל ב LAYOUT יכול לנבוע מכך שרשת ה PDN שבנינו חזקה יותר ולכן נשאר על מתח נמוך זמן רב יותר.

8. המעגל ה SCHEMATIC יצרוך יותר אנרגיה, וזאת מכיוון שהתדירות שלו גדולה יותר, ולכן הוא יפרוק ויטען את הקיבול המוצא יותר פעמים, שכן אנו יודעים כי משוואת האנרגיה היא :

$$E_D = C * VDD^2 * f$$

ניתן להסיק ממשוואה זו כי הגדלת התדירות מגדילה את האנרגיה הדינאמית.

סיכום ומסקנות:

במעבדה זו בנינו אוסילטור מחמישה מהפכים אשר השתמשנו בהם במעבדה 5. באמצעות המהפכים ממעבדה 5, צמצמנו ככול הניתן את האוסילטור כך שיתפוס שטח כמה שיותר קטן, וחיברנו BULK משותף לכולם. בחנו את ההבדלים בין הרצת סימולציה על תרשים הלייאוט לבין הרצת סימולציה על התרשים הסכמטי, וראינו את השפעת הקיבולים הפרזיטיים של הלייאוט על זמן המחזור וזמן ה DUTYCYCLE של האוסילטור.