

## Examen final

Département de génie électrique et de génie informatique  
GEL-3000 – Électronique des composants intégrés

Le 26 avril 2017

Documentation permise : 2 feuilles de notes recto verso et 1 calculatrice.

Durée de l'examen : 1 heure 50 (9h30 – 11h20).

---

### 1. (30 points) *Questions à courts développements*

Soit le circuit de la Figure 1.

- a) Dessinez son modèle petit signal.
- b) Donnez son impédance de sortie.
- c) Donnez son gain de tension.
- d) Remplacez la source de courant idéale  $I$  par un circuit de polarisation. Pour ce faire, utilisez une source de courant PMOS polarisée par un miroir de courant et une résistance. **Dessinez votre circuit de polarisation.**
- e) Expliquez brièvement le fonctionnement du convertisseur illustré à la Figure 2 et dites dans quelles circonstances il est approprié de l'utiliser.
- f) Soit le circuit montré à la Figure 3. Remplacez le bloc du haut (entre  $v_1$  et  $v_2$ ) par un circuit utilisant 1 ampli-op afin d'obtenir un oscillateur. Dessinez l'oscillateur complet avec le circuit que vous proposez. **Combien possède-t-il d'état stable?**

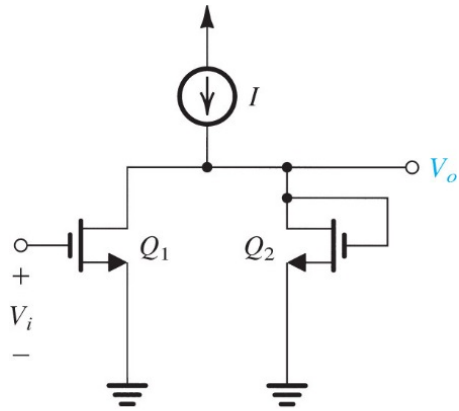


Figure 1.

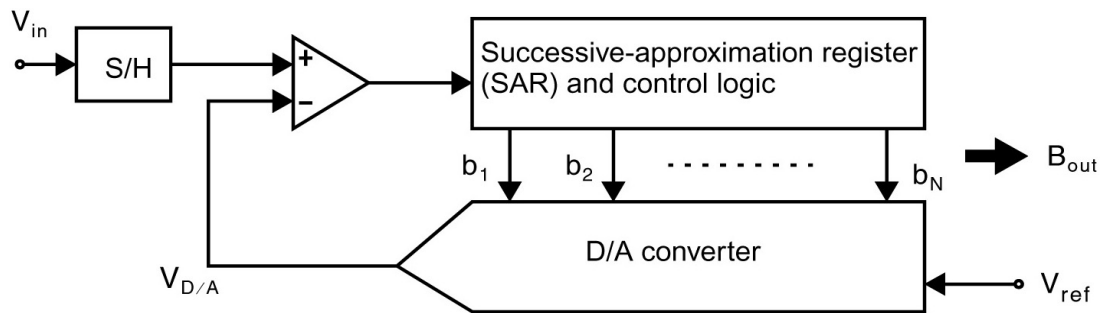


Figure 2.

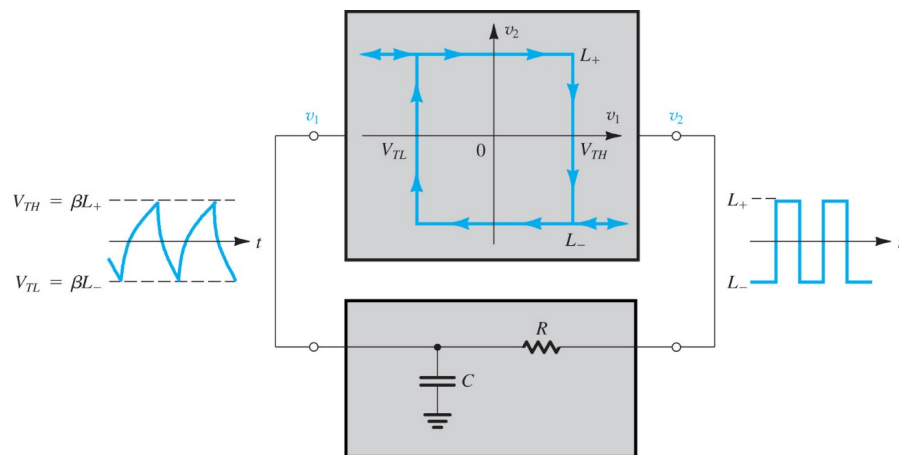


Figure 3.

2. (30 points) *Analyse de circuits*

Soit le circuit suivant :

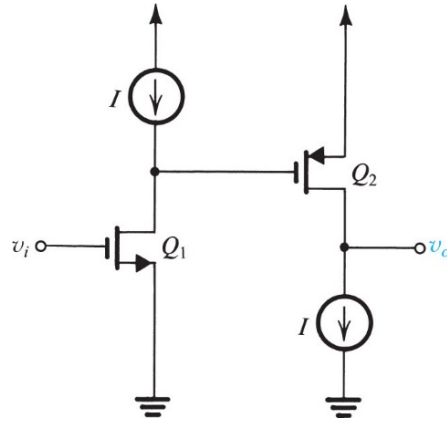


Figure 4.

Répondez aux questions suivantes en expliquant bien votre raisonnement.

- Dessinez le modèle petit signal de ce circuit.
- Donnez l'impédance vue dans le drain de  $Q_1$ .
- Donnez l'impédance d'entrée et l'impédance de sortie du circuit.
- Donnez l'expression du gain  $v_o/v_i$  en fonction des paramètres petit signal du circuit.
- Déterminez la plage de tensions d'entrée  $v_{i\_min} < v_i < v_{i\_max}$ .
- Déterminez la plage de tensions de sortie  $v_{o\_min} < v_o < v_{o\_max}$ .
- Utilisez un étage cascode pour augmenter le gain de ce circuit.
  - Redessinez le circuit avec son étage cascode.
  - Donnez le gain et l'impédance de sortie de ce nouveau circuit.

3. (40 points) *Conception d'un amplificateur opérationnel CMOS*

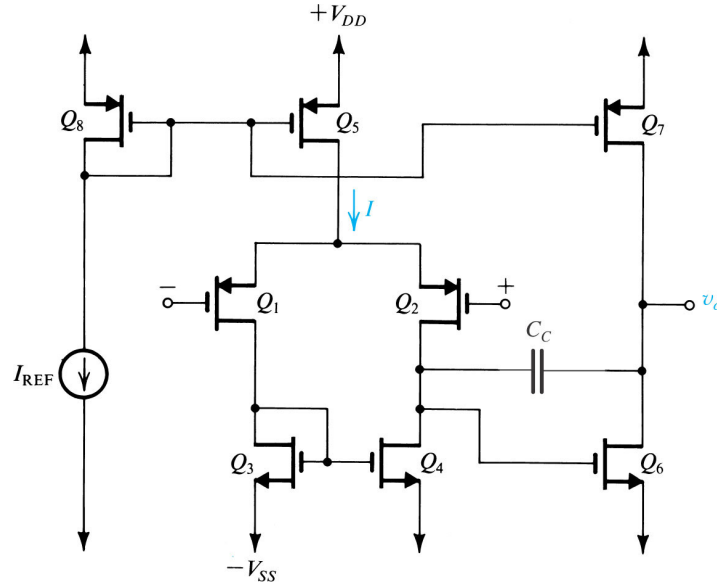


Figure 5.

L'ampli-op montré ci-dessus possède les caractéristiques suivantes :  $V_{DD} = V_{SS} = 1.8 \text{ V}$ ,  $V_{tn} = |V_{tp}| = 0.6 \text{ V}$ ,  $\mu_n C_{ox} = 200 \text{ } \mu\text{A/V}^2$  et  $\mu_p C_{ox} = 50 \text{ } \mu\text{A/V}^2$  et  $V_A' = 18 \text{ V}/\mu\text{m}$ . Utilisez  $L = 1 \text{ } \mu\text{m}$  et  $V_{OV} = 0.25 \text{ V}$  pour tous les MOSFET. **Notez que  $W_5 = 320 \text{ } \mu\text{m}$ ,  $W_7 = 160 \text{ } \mu\text{m}$  et que  $I_{REF} = 100 \text{ } \mu\text{A}$ .**

- Donnez la fonction de chaque transistor ( $Q_1$  à  $Q_8$ ).
- Calculez les courants  $I_D$  et les  $W/L$  de tous les transistors.
- Calculez les  $g_m$  et les  $r_o$  de tous les transistors.
- Calculez le gain en boucle ouverte ( $v_o/v_i$ ) et la résistance de sortie de cet ampli-op.
- Déterminez sa plage de tension d'entrée en mode commun  $v_{icm\_min} < v_{icm} < v_{icm\_max}$ .
- Déterminez sa plage de tension de sortie  $v_{o\_min} < v_o < v_{o\_max}$ .
- Calculez le taux de rejet du mode commun de cet ampli-op.
- Dessinez le diagramme de Bode approximatif du gain  $v_o/v_i$  et situez le premier pôle. Expliquez la cause de ce pôle en fonction des paramètres petit signal et des nœud internes de l'ampli-op.

*Bonne chance!*

Benoit Gosselin

## Aide mémoire

### Courant de drain et paramètres petit signal du MOSFET

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_t)^2$$

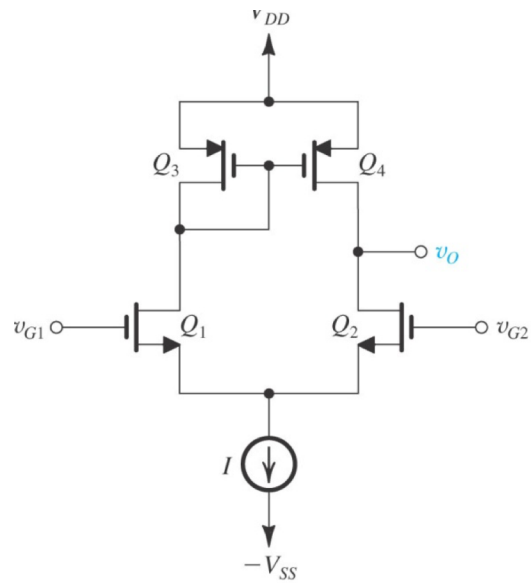
$$r_o = \frac{1}{\lambda I_D} = \frac{V_A}{I_D}$$

$$g_m = \frac{2I_D}{V_{OV}}, \quad g_m = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_t), \quad g_m = \sqrt{2\mu_n C_{ox} (W/L) I_D}$$

$$V_{GS} = V_m + \sqrt{\frac{2I_D}{\mu_n C_{ox} (W/L)}}$$

### Paire différentielle

$$A_{cm} = \frac{v_o}{v_{icm}} = \frac{r_{o4}}{2R_{ss}} \frac{1}{1 + g_{m3} r_{o3}}$$



### Modèle petit signal de l'ampli-op à 2 étages

