SOLUTIONNAIRE

Q-1

A-2001, Partiel 2

Séquence demandée :

$$A_{Hex} \to A_{Hex} \to B_{Hex} \to E_{Hex} \to E_{Hex}$$

1010 — 1010 — 1011 — 1110 — 1110

- Puisque l'on a 2 fois des états qui se répètent, on devra employer des "états cachés"
- On remarque que la séquence ne correspond pas du tout à un "patron qui se déroule", il faut donc recoder les états et employer de la logique combinatoire de sortie pour accomoder les états demandés

états demandés $Q_3Q_2Q_1Q_0$		Rang	états employés Q_A	Q_B	Q_C
1 0 1 0	A	0	0	0	0
1 0 1 0	A	1	1	0	0
1 0 1 1	B	3	1	1	0
1 1 1 0	E	6	0	1	1
1 1 1 0	E	4	0	0	1

tjrs à un

- 5 états demandés ⇒ 3 bits suffisent
- Note $Q_A = LSB$, $Q_C = MSB$
- En employant l'état "000" directement dans la séquence on a pas besoin de cas d'initialisation!

Table PS → NS

Rang	PS Q_A	PS Q_B	PS Q_C	Serial In	NS Q_A	NS Q_B	NS Q_C
0	0	0	0	1	1	0	0
1	1	0	0	1	1	1	0
3	1	1	0	0	0	1	1
6	0	1	1	0	0	0	1
4	0	0	1	0	0	0	0

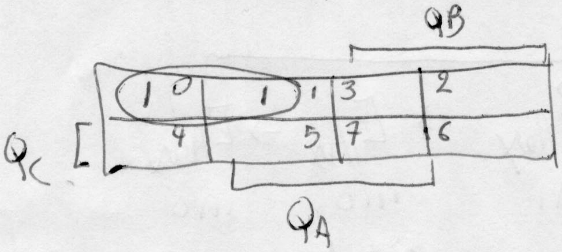
On voit que

$$S_{in} = m_0 + m_1$$

Note AUTO-CORRECTION PAS demandée

XILINX Q1-P2-01

• Simplifications S_{in} avec une table de Karnaugh :



$S_{in} = \overline{Q_C}\,\overline{Q_B}$

• Synthèse des sorties

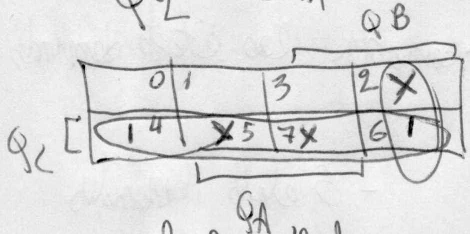
selon la table précédente

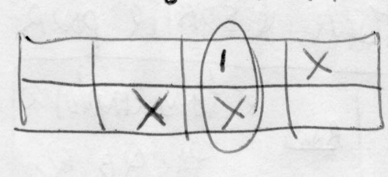
$Q_3 = 1$ (toujours)

$Q_1 = 1$ (toujours

$Q_2 = Q_B\overline{Q_A} + Q_C$

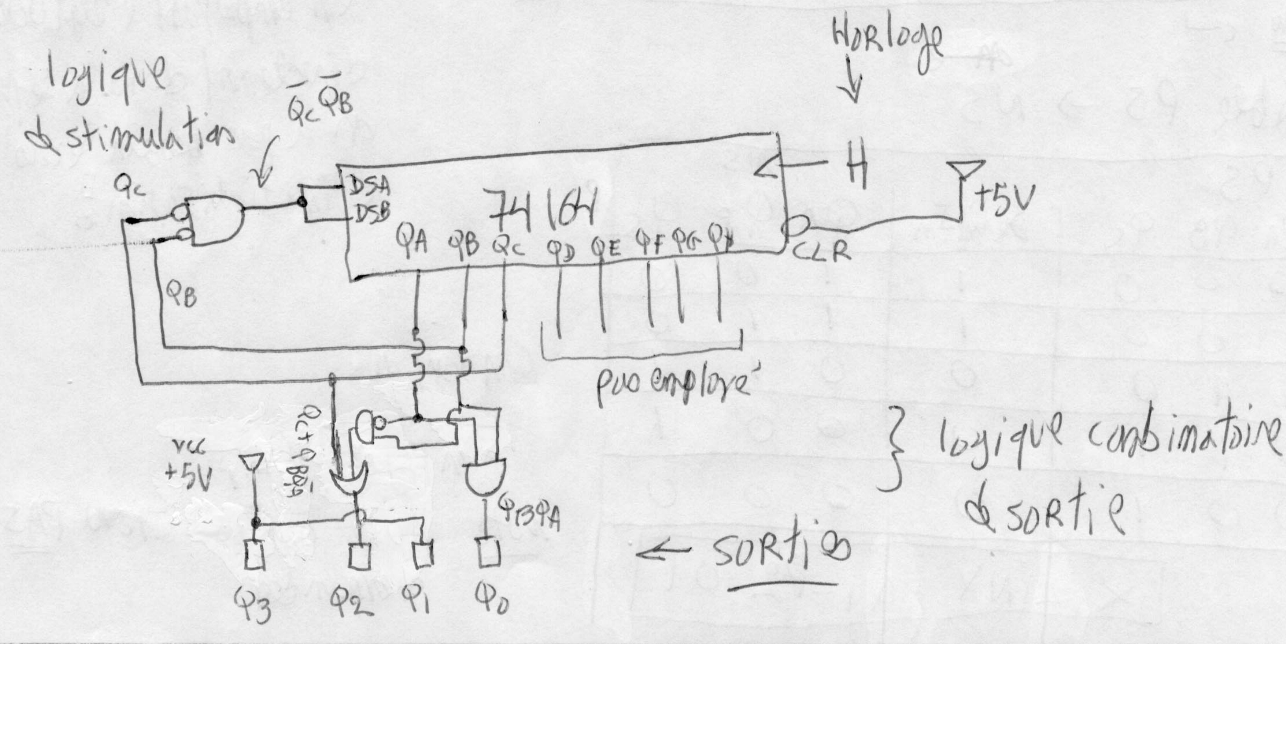
$Q_0 = Q_B Q_A$



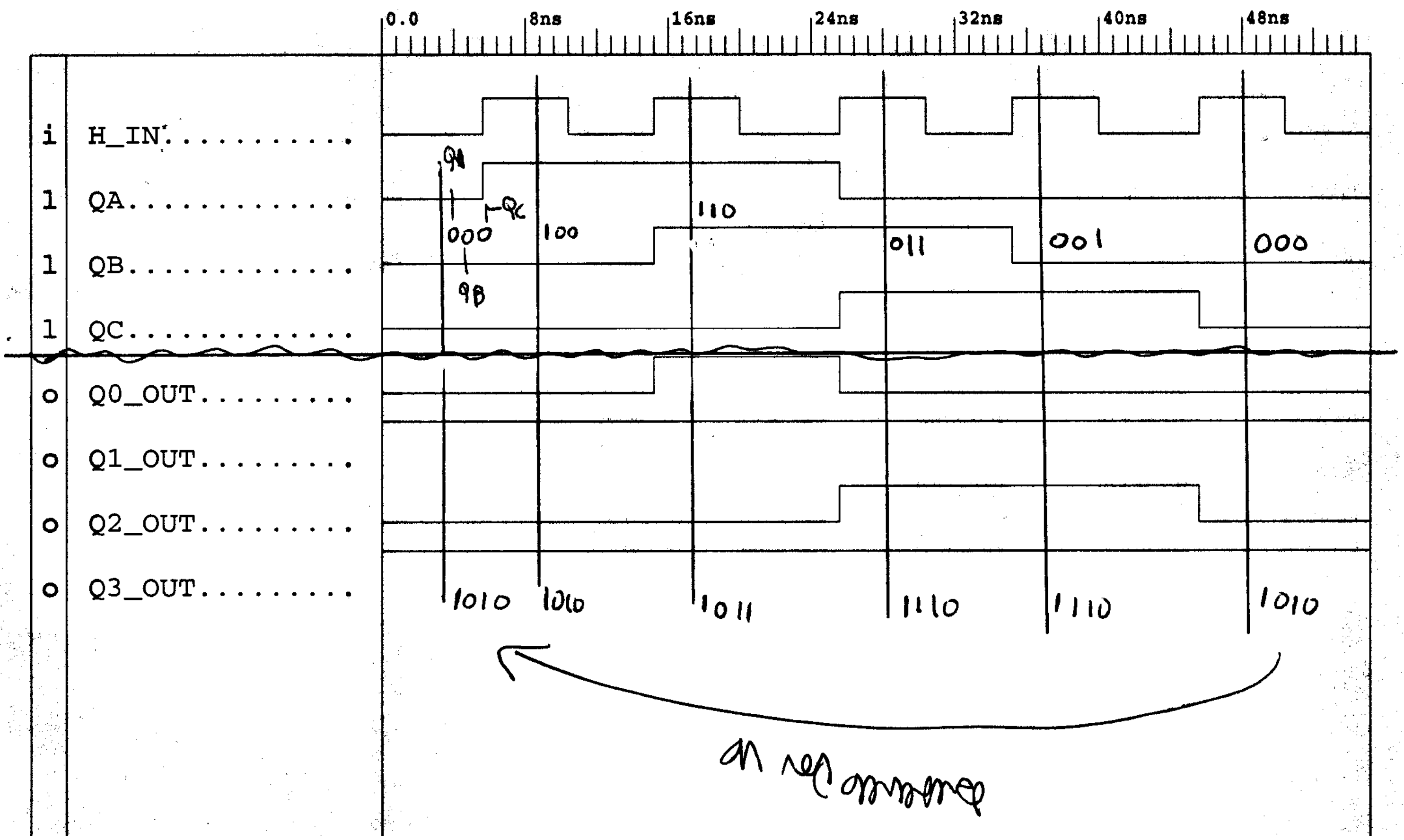


seuls les états ⓪, ①, ③, ⑥, ④ sont considérés ⇒ reste don't care X

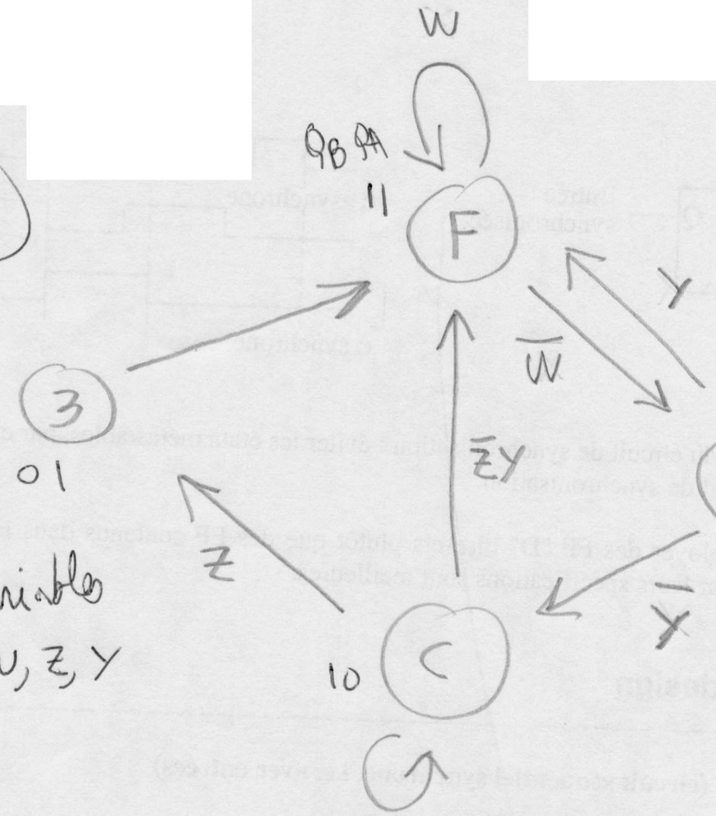
• Plan (schéma complet) :



vérification avec xilinx



Q2



On a 3 variables d'entrée : W, Z, Y

$\overline{Z+Y} = \overline{Z}.\overline{Y}$

<u>Codage des états</u>

	Q_3	Q_2	Q_1	Q_0	$Q_B Q_A$
0 →	0	0	0	0	00
3 →	0	0	1	1	01
C →	1	1	0	0	10
F →	1	1	1	1	11
	états demandés				états codés

4 états ⇒ 2 FF suffisent

On remarque que

$Q_1 = Q_0$

$Q_3 = Q_2$

Donc on peut facilement coder $Q_3 Q_2 Q_1 Q_0$ avec seulement 2 bits

= XILINX =

XP2Q2_01

Simulation dans EXAMEN.DES

Table PS → NS : (avec variables conditionnelles)

MSB ← PS → LSB — stimulation — NS

Q_B	Q_A	J_B	K_B	J_A	K_A	Q_B	Q_A
0	0	1	X	Y	X	1	Y
0	1	1	X	X	0	1	1
1	0	X	Z	Z+Y	X	$\bar{Z}$	Z+Y
1	1	X	$\bar{W}$	X	$\bar{W}$	W	W

POUR NS

- À l'état "00", dir. possibles:

  10 si $\bar{Y}$

  ∪ 11 si Y

  $\underbrace{Y+\bar{Y}}_{1}$ Y

- À l'état "01", directions possibles

  11 inconditionnellement

- À l'état "10", directions possibles:

  11 si $Z \cdot Y$

  10 si $\bar{Z} \cdot \bar{Y}$

  ∪ 01 si Z

  $\underbrace{ZY+\bar{Z}\bar{Y}}_{\bar{Z}(Y+\bar{Y})}$, $\underbrace{ZY+Z}_{Z+Y}$

  $\underbrace{\bar{Z}(Y+\bar{Y})}_{1}$ adjonction

  $\bar{Z}$

- À l'état "11", directions possibles

  11 si W

  ∪ 00 si $\bar{W}$

  WW

- On obtient les valeurs de stimulation à partir de la table 6.1, page 102 du FF-JK

• transition

$$\underline{\underline{0 \rightarrow y}} \left\{ \begin{array}{ll} & J\ K \\ 0 \rightarrow 0 : & 0\ X \\ 0 \rightarrow 1 : & 1\ X \end{array} \right\} : \begin{array}{cc} J & K \\ \underline{\underline{y}} & \underline{\underline{X}} \end{array}$$

directe

(idem pour $0 \rightarrow z+y$)

• transition

$$1 \rightarrow w \left\{ \begin{array}{ll} & J\ K \\ 1 \rightarrow 0 : & X\ 1 \\ 1 \rightarrow 1 : & X\ 0 \end{array} \right\} \begin{array}{cc} J & K \\ X & \bar{w} \end{array}$$

inverse

- On peut ensuite simplifier les expressions pour J, K

J_A

	$Q_A = 0$	$Q_A = 1$
$\bar{Q}_B$	y	y
Q_B	$z+y$	X

J_B

	1	1
	X	X

$$\boxed{J_B = 1}$$

K_A

	X	0
Q_B	X	$\bar{w}$

K_B

		Q_A
	X	X
	z	$\bar{w}$

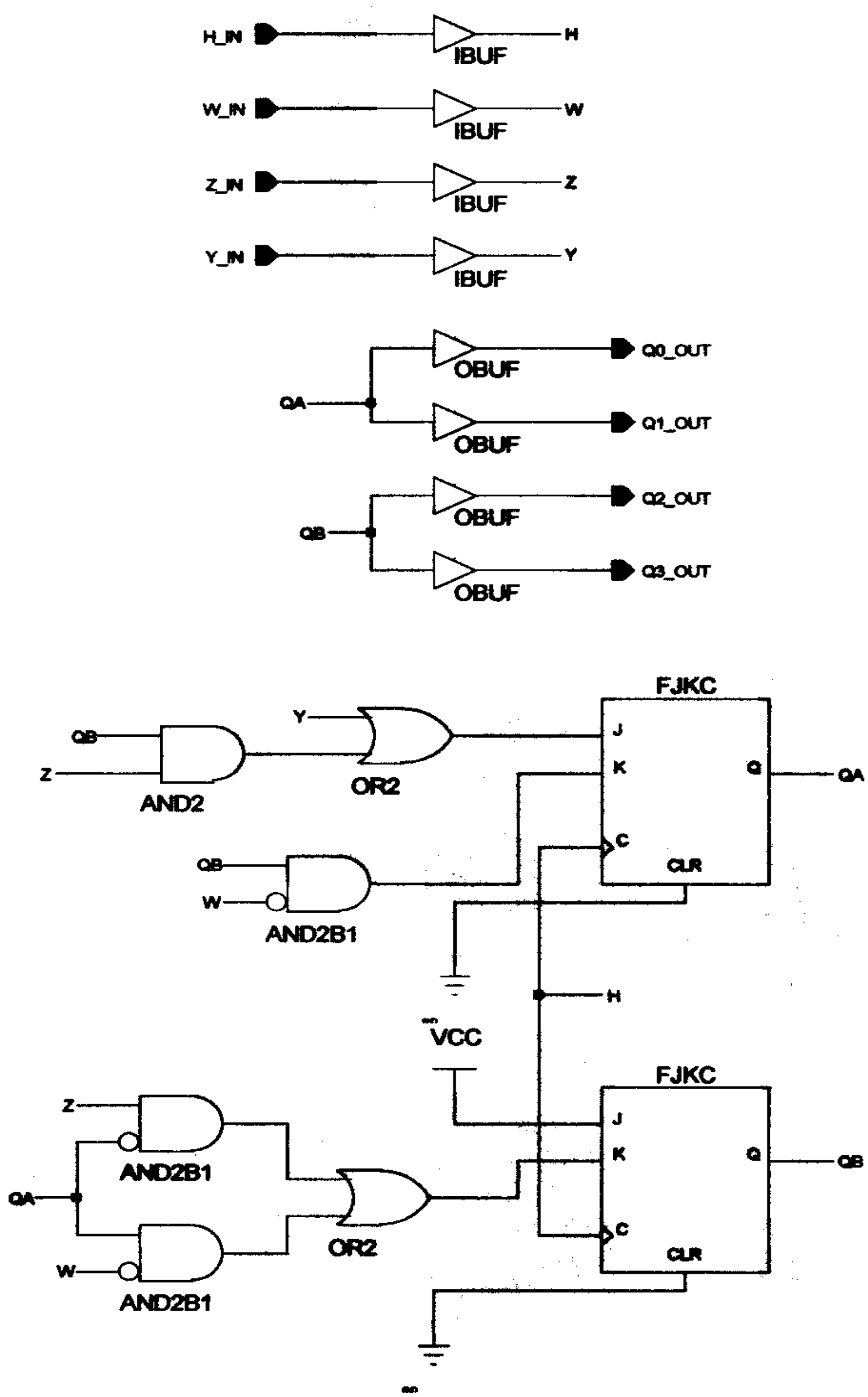
$$\boxed{K_B = \bar{Q}_A z + Q_A \bar{w}}$$

$$\boxed{K_A = Q_B \bar{w}}$$

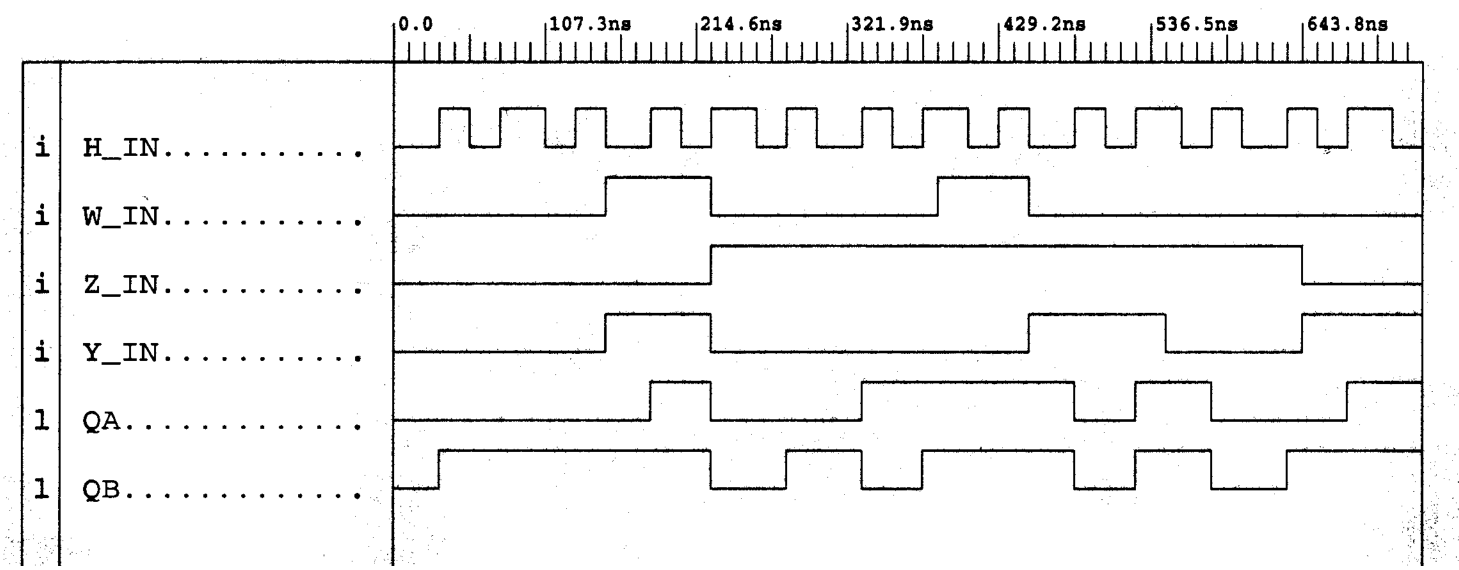
$$J_A = \bar{Q}_B y + Q_B (z+y)$$
$$= \bar{Q}_B y + Q_B y + Q_B z$$
$$= y\underbrace{(Q_B + \bar{Q}_B)}_{1} + Q_B z$$

$$\boxed{J_A = y + Q_B z}$$

Et finalement le schéma final:



Vérification dans Xilinx:



Q3:

(1)

1° - Trouvons d'abord les équations pour CE, Load, U et les datas

COMMANDES

$U = \overline{Q_A}$

$CE = Q_A + Y\overline{B}$

$Load = \begin{cases} B & \text{(pour les états 0,1,2,3,4,5)} \\ 1 & \text{(pour les états 6....15)} \end{cases}$

Datas

$D_0 = 0$

$D_1 = \overline{Q_B}\,\overline{Q_C}\,\overline{Q_D} \rightarrow$ minterme 0,1

$D_2 = Q_B\,\overline{Q_C}\,\overline{Q_D} \rightarrow$ minterme 2,3

$D_3 = 0$

2° - Trouvons les équations pour les sorties

$D = \overline{Q_B}\,\overline{Q_C}$

$L = Q_B\,\overline{Q_C}$

$A = Q_C\,\overline{Q_B}$

$P = Q_A\overline{Q_C} + Q_A\overline{Q_B} = Q_A(\overline{Q_C} + \overline{Q_B})$

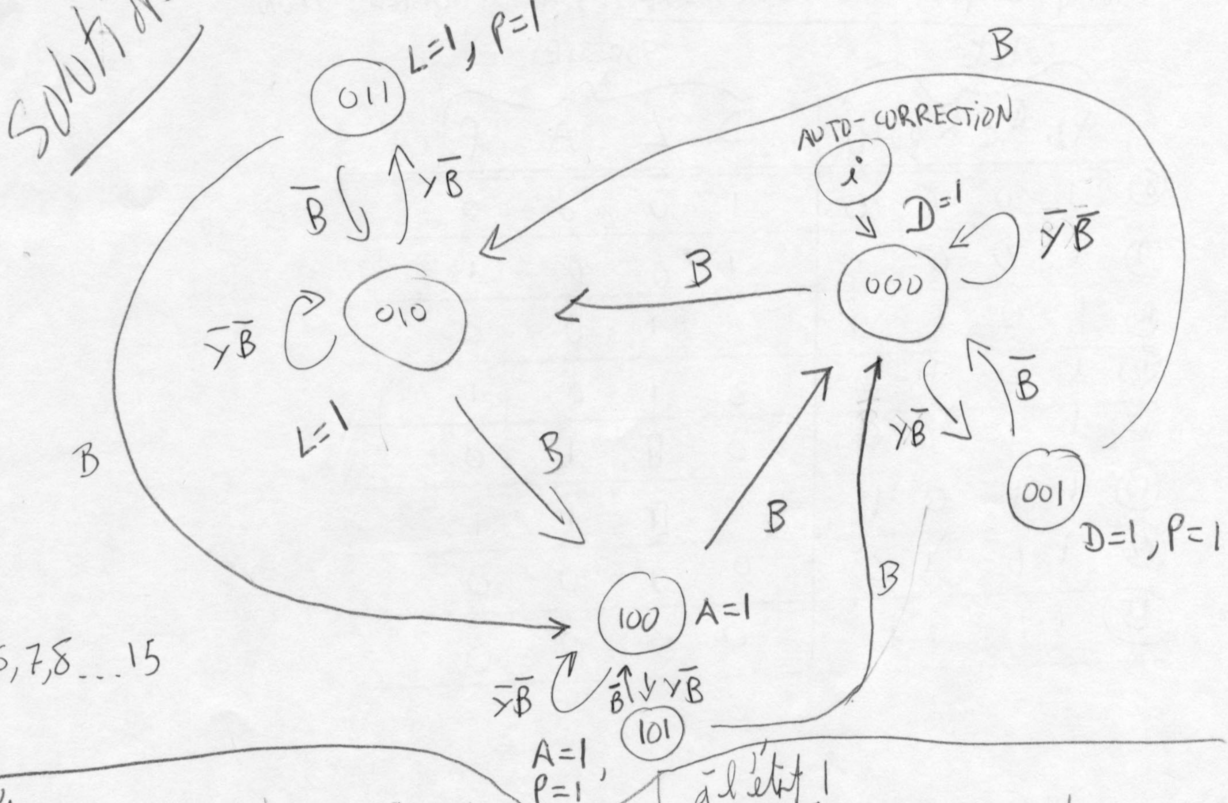
3° Établissons table PS → NS en notant qu'en fait Q_D ne sert jamais sauf pour un load qui nous ramène à 0000 (si $Q_D = 1$ on voit que $D_0 = D_1 = D_2 = D_3 = 0$). Donc on peut faire la table avec 3 bits : $Q_C\,Q_B\,Q_A$

	PS ÉTAT PRÉSENT			stimulation							NS (voir le diagramme page suivante)	SORTIES			
	Q_C	Q_B	Q_A	Load	CE	U	D_3	D_2	D_1	D_0		D	L	A	P
0	0	0	0	B	$Y\overline{B}$	1	0	0	1	0	2	1	0	0	0
1	0	0	1	B	1	0	0	0	1	0	2	1	0	0	1
2	0	1	0	B	$Y\overline{B}$	1	0	1	0	0	4	0	1	0	0
3	0	1	1	B	1	0	0	1	0	0	4	0	1	0	1
4	1	0	0	B	$Y\overline{B}$	1	0	0	0	0	0	0	0	1	0
5	1	0	1	B	1	0	0	0	0	0	0	0	0	1	1
AUTO-CORRECTION 6	1	1	0	1	$Y\overline{B}$	1	0	0	0	0	0	0	0	0	0
AUTO-CORRECTION 7	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0

RAPPEL, Load prioritaire sur CE

à remplir avec 1° et 2°

Q3 Solution



$i = 6, 7, 8 \ldots 15$

à l'état 0

B Y	L	CE	U	
0 0	0	0	$\bar{Q_A}$	→ compte pas
0 1	0	1	$\bar{Q_A}$	→ compte
1 0	1	0	$\bar{Q_A}$	PRIORITAIRE Load
1 1	1	1	$\bar{Q_A}$	(et data = 2)

	$\bar{Y}$	Y
$\bar{B}$	compte pas	compte
B	Load	Load

Load = B

compte = $\bar{B}Y$

compte pas = $\bar{B}\bar{Y}$

à l'état 1

compte si $\bar{B}$ et compte −1 (U=0)

Load si B et data = 2

à l'état 2

Load si B = 1 et data = 4

Compte si B=0 et $Y\bar{B} = 1$ (compte+1, U=1)

compte pas si $\bar{Y}\bar{B}$

	$\bar{Y}$	Y
$\bar{Y}\bar{B}$	compte pas	compte
B	Load	Load

à l'état 3

Load si B et data = 4

autrement (si $\bar{B}$) compte −1 (U=0)

à l'état 4

Load si B=1 et data = 0

compte si B=0 et $Y\bar{B}=1$ compte+1, U=1)

$\bar{Y}\bar{B}$ = compte pas

	$\bar{Y}$	Y
	compte pas	compte
B	Load	Load

à l'état 5

Load si B = 1 et data = 0

compte si B=0 et compte −(U=0)

à l'état 6 à 15

Load inconditionnel et data = 0

Sorties pour les autres états d'AUTO-CORRECTION

	états				SORTIES			
	Q_D	Q_C	Q_B	Q_A	D	L	A	P
8	1	0	0	0	1	0	0	0
9	1	0	0	1	1	0	0	1
10	1	0	1	0	0	1	0	0
11	1	0	1	1	0	1	0	1
12	1	1	0	0	0	$\boxed{1}$	1	0
13	1	1	0	1	0	$\boxed{1}$	1	1
14	1	1	1	0	0	0	0	0
15	1	1	1	1	0	0	0	0

Vérification dans Xilinx: