

# Plano de Trabalho – PJI 3

## 1. Identificação da proposta

- **Título:** Laboratórios Didáticos para Ensino de Sistemas de Comunicação em FPGA
- **Prazo:** 16/12/2025
- **Equipe:** Faber Bernardo Júnior, Jamilly da Silva Pinheiro e Jéssica Gomes Carrico
- **Resumo da proposta:** Este projeto propõe o desenvolvimento de laboratórios didáticos em FPGA voltados ao ensino de sistemas de comunicação digital. O material contemplará a implementação prática de blocos fundamentais como modulação, codificação e OFDM, permitindo aos estudantes aplicar conceitos estudados em sala de aula diretamente no hardware. O objetivo é aproximar teoria e prática, complementando a formação dos alunos, especialmente aos do curso de Engenharia de Telecomunicações do IFSC-SJ. Como impacto esperado, o projeto visa fortalecer a aprendizagem dos alunos e disponibilizar um recurso didático replicável para uso em disciplinas da área.
- **Data de início do projeto:** 26/08/2025

## 2. Descrição da proposta

A proposta consiste no desenvolvimento de laboratórios práticos em FPGA (Field-Programmable Gate Array, Arranjo de Portas Programável em Campo) para experimentação de sistemas de comunicação digital. Cada laboratório será estruturado em blocos funcionais, permitindo a implementação de operações essenciais de transmissão e recepção de sinais, como codificação, modulação e OFDM. Além da prática em hardware, será disponibilizado material didático explicativo abordando conceitos teóricos, tutoriais passo a passo e um estudo de caso aplicado à tecnologia LTE (disponível no GitHub), facilitando a compreensão e a contextualização dos experimentos.

### 2.1 Justificativa

O projeto surgiu da necessidade de aproximar teoria e prática no ensino de sistemas de comunicação digital, especialmente no Instituto Federal de Santa Catarina - Campus São José (IFSC-SJ). Embora os alunos possuam uma base teórica sólida, nem sempre têm oportunidade de aplicá-la em hardware.

### 2.2 Objetivo Geral

Promover a integração entre teoria e prática no ensino de sistemas de comunicação digital por meio do desenvolvimento de laboratórios didáticos em FPGA.

### 2.3 Objetivos Específicos

- Realizar um estudo teórico inicial sobre sistemas de comunicação digital e sua implementação em FPGA.
- Implementar em FPGA blocos fundamentais de sistemas de comunicação digital (ex.: modulação, codificação e OFDM).
- Desenvolver laboratórios práticos que permitam aos alunos configurar, testar e analisar o funcionamento desses blocos.

- Elaborar material didático complementar, incluindo tutoriais passo a passo, explicações teóricas e exemplos aplicados.
- Disponibilizar um estudo de caso baseado na tecnologia LTE, com código e documentação acessíveis em repositório GitHub.
- Avaliar a contribuição dos laboratórios para a aprendizagem, por meio de análises realizadas por professores.

## 2.4 Delimitação/Restrições

- Implementação restrita a blocos fundamentais de comunicação digital, sem contemplar todas as funcionalidades do padrão LTE.
- Disponibilidade de hardware da placa FPGA utilizada.
- Uso de ferramentas de desenvolvimento em versões acadêmicas ou gratuitas (Quartus, ModelSim).

## 3. Metas

As metas e etapas do projeto foram estruturadas para evoluir do levantamento inicial das necessidades da disciplina até a implementação prática em FPGA, contemplando estudo teórico, desenvolvimento de blocos, elaboração de tutoriais e validação final do material pelos docentes.

### 3.1 Macro entregas

Nº	Meta (descrição)	Indicadores
M1	Análise de requisitos	Relatório com análise dos questionários, lista dos blocos definidos e parâmetros LTE
M2	Teste de modelo	Modelo inicial de material teórico e prático, e possível correção
M3	Desenvolvimento	Modelo consolidado teórico e prático
M4	Validação	Opinião dos docentes, validação do relatório e correção

### 3.2 Etapas

Meta	Etapas	Responsável	Descrição	Data
M1	E1	grupo	Montar o questionário	26/08 até 01/09
	E2	x	Período de resposta dos docentes	02/09 até 08/09
	E3	Faber	Elaborar o relatório com a análise das respostas	09/09 até 15/09
	E4	grupo	Com base no questionário, definir os blocos a serem implementados	16/09
	E5	todos	Identificar os parâmetros utilizados no LTE	17/09 até 22/09
M2	E6	Faber	Estudo e Desenvolvimento do material teórico de <b>UM</b> bloco	23/09 até 06/10
	E7	Jamilly e Jéssica	Desenvolvimento de código didático de <b>UM</b> bloco (num estudo de caso: LTE) para hardware	23/09 até 06/10
	E8	Jamilly e Jessica	Desenvolvimento do tutorial do laboratório prático	07/10 até 13/10
	E9	x	Validação do modelo inicial	14/10 até 20/10
M3	E10	todos	Correção do modelo inicial	21/10 até 27/10
	E11	todos	Estudo e Desenvolvimento do material teórico de <b>CADA</b> bloco	28/10 até 10/11
	E12	todos	Desenvolvimento de código didático de <b>CADA</b> bloco (num estudo de caso: LTE) para hardware	11/11 até 24/11
	E13	todos	Desenvolvimento dos tutoriais dos laboratórios práticos	25/11 até 01/12
M4	E14	todos	Validação do material	02/12 até 08/12
	E15	x	Correção do material	09/12 até 15/12

**Observação:** Nas etapas em que o responsável está indicado como **todos**, a execução será dividida entre os integrantes do grupo. Cada integrante ficará responsável por determinados blocos, cuja quantidade e definição ainda serão estabelecidas posteriormente. Quando indicado como **grupo**, significa que a etapa será realizada em reunião conjunta, envolvendo todos os integrantes.

### 3.3 Cronograma de execução

Etapa	Semanas															
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
E1	X															
E2		X														
E3			X													
E4				X												
E5				X												
E6					X	X										
E7					X	X										
E8							X									
E9								X								
E10									X							
E11										X	X					
E12												X	X			
E13														X		
E14															X	
E15																X

## 4. Materiais e insumos previstos

Serão necessários para a realização do projeto: o kit da placa FPGA DE2-115 e a infraestrutura do IFSC - Campus São José, como computadores, internet, licença do Software *Quartus* e *MatLab*, energia elétrica e espaço físico.

Tabela 1: Resumo de Custos do Projeto

Categoria	Valor Und.	QTD	Meses	Valor Tot.
<b>Fixa</b>				
PLACA DE2-115	R\$ 1.890,00	1		R\$ 1.890,00
NOTEBOOK VAIO	R\$ 2.699,00	3		R\$ 8.097,00
LICENÇA QUARTUS	R\$ 500,00	1		R\$ 500,00
LICENÇA MATLAB	R\$ 1.250,00	1		R\$ 1.250,00
<b>Subtotal Fixa</b>				<b>R\$ 11.737,00</b>
<b>Variável (Mensal)</b>				
BOLSA/SALÁRIO	R\$ 1.000,00	3	6	R\$ 18.000,00
ENERGIA	R\$ 100,00	1	6	R\$ 600,00
ÁGUA	R\$ 100,00	1	6	R\$ 600,00
INTERNET	R\$ 100,00	1	6	R\$ 600,00
<b>Subtotal Variável</b>				<b>R\$ 19.800,00</b>
<b>Total Geral</b>				<b>R\$ 31.537,00</b>