

Übungsblatt OS - Paging

- 1) Was ist das Ziel von Paging?
- 2) What are the two arguments for and against small page size when designing a paging system?
- 3) Unterschied zwischen interner und externer Fragmentierung.
- 4) How much time would it take to compact memory of a 312 MB machine that could copy 4 bytes in 60 ns ($1\text{ns} = 10^{-9}\text{ s}$ and a MB is NOT 1.000.000 bytes).
- 5) Die Seitengröße bei Intel-Prozessoren beträgt seit dem i386 vier kByte und die Adressbusbreite 32 Bit. Zur Vereinfachung betrachte man nur einstufige Seitentabellen.
 - a. Wie viele Bit bleiben für die Seitentabelle übrig, wenn man zu Grunde legt, dass alle verbleibenden Bits dafür genutzt werden?
 - b. Wie lang kann damit eine Seitentabelle maximal werden?
 - c. Geben Sie den resultierenden maximalen Speicher eines Prozesses an!
- 6) Was ist und was macht der TLB?
- 7) Bestimmen Sie die Effective Access Time (EAT) eines 2-Level-Paging Systems mit folgenden Parametern:
Associative Lookup = 40 ns
Memory Cycle Time = 2 Microseconds
Hit Ratio = 90%

1) Was ist das Ziel von Paging?

Sowohl external als auch internal Fragmentation minimieren.

2) What are the two arguments for and against small page size when designing a paging system?

For small page size: less internal fragmentation
höhere Geschwindigkeit, da kleine Blöcke

Against small page size: Page table size increases
more memory can be cached via TLB if
page sizes are bigger, also more I/O with smaller
pages

3) Unterschied zwischen interner und externer Fragmentierung.

Interne Fragmentierung: Speicher wird innerhalb einer Page verschwendet,
da Prozesse im Normalfall nicht gerade eine Page füllen sondern
3,5 z.B. \Rightarrow Page Size wird nicht komplett verwendet

Externe Fragmentierung: Blöcke die zu klein sind um Prozessen zugeordnet werden
zu können
 \Rightarrow Fragmentierung außerhalb der reservierten Speicherblöcke

- 4) How much time would it take to compact memory of a 312 MB machine that could copy 4 bytes in 60 ns ($1\text{ns} = 10^{-9}\text{s}$ and a MB is NOT 1.000.000 bytes).

$$\begin{aligned} & 4 \text{ bytes in } 60 \text{ ns} \\ & 2^2 \text{ in } 60 \text{ ns} \\ & 2^2 \text{ in } 60 \text{ ns} \\ & 312 \cdot 2^{18} \cdot 2^2 \text{ in } 312 \cdot 2^{18} \cdot 60 \text{ ns} \Rightarrow 4.907.335.680 \text{ ns} \approx \underline{\underline{4.9 \text{ s}}} \end{aligned}$$

- 5) Die Seitengröße bei Intel-Prozessoren beträgt seit dem i386 vier kByte und die Adressbusbreite 32 Bit. Zur Vereinfachung betrachte man nur einstufige Seitentabellen.

- Wie viele Bit bleiben für die Seitentabelle übrig, wenn man zu Grunde legt, dass alle verbleibenden Bits dafür genutzt werden?
- Wie lang kann damit eine Seitentabelle maximal werden?
- Geben Sie den resultierenden maximalen Speicher eines Prozesses an!

$$\begin{aligned} \text{a) } & 2^{32} \hookrightarrow 4 \cdot 2^{10} = 2^{12} \\ & \Rightarrow 20 \text{ Bit} \end{aligned}$$

$$\text{b) } 2^{20} \text{ Einträge Länge ; Größe: } 2^{20} \cdot 4 \text{ B} = 4 \text{ MiB}$$

$$\begin{aligned} \text{c) } & 2^{20} \cdot 2^{12} = 2^{32} \\ & 2^{20} = 1 \text{ GiB} \end{aligned} \quad \left. \vphantom{\begin{aligned} & 2^{20} \cdot 2^{12} = 2^{32} \\ & 2^{20} = 1 \text{ GiB} \end{aligned}} \right\} 4 \text{ GiB}$$

6) Was ist und was macht der TLB?

TLB (Translation Look-aside Buffer) is a fast hardware cache which allows faster address translation for subsequent memory access. It stores page numbers with their corresponding physical pages and a process identifier.

7) Bestimmen Sie die Effective Access Time (EAT) eines 2-Level-Paging Systems mit folgenden Parametern:

Associative Lookup = 40 ns

Memory Cycle Time = 2 Microseconds

Hit Ratio = 90%

$$\begin{aligned} EAT &= 0,9 \cdot (40 \text{ ns} + 2 \mu\text{s}) + 0,1 \cdot (3 \cdot 2 \mu\text{s}) = \\ &= 0,9 \cdot (40 \text{ ns} + 2 \cdot 10^3 \text{ ns}) + 0,1 \cdot (6 \cdot 10^3 \text{ ns}) = \\ &= 2436 \text{ ns} \approx 2,4 \mu\text{s} \end{aligned}$$

