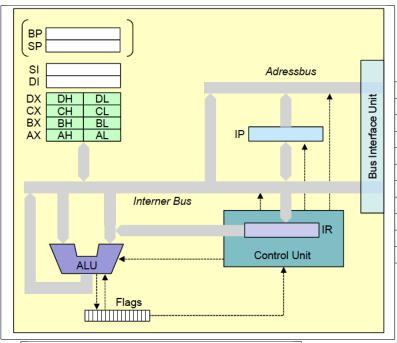
Architektur

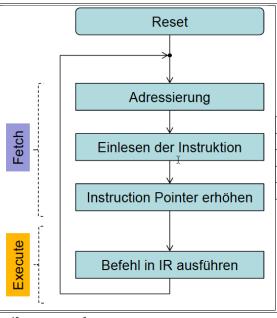


Instruction Pointer (IP) Auf anderen Prozessoren oft Program Counter genannt 16-Bit Register: 0x0000 bis 0xFFFF, 64 KByte adressierbar Nach RESET, IP = 0x0000Zeigt auf Adresse der nächste Instruction Fetch stattfindet Instruction Register (IR) Register, das den Opcode enthält, der im Moment ausgef. wird Teil der Control Unit, die den Instruktionsablauf steuert

Bus Interface

Schnittstelle zum externen System-Bus

Umsetzung des internen Busses auf den externen Bus



Reset:	Grundzustand herstellen: Instruction Pointer auf 0000h setzen
Addr:	Adresse in Instruction Pointer (IP) über den Adressbus auswählen
Einl:	Inhalt der ausgewählten Speicheradresse in Instr.reg. (IR) kopieren
IP:	IP erhöhen $(IP = IP + 2)$
Eve	Der im Instruktionsregister IR stehende Refehl wird ausgeführt

Der im Instruktionsregister IR stehende Befehl wird ausgeführt

-	15 0			
	DI	Destination Index ¹		
	SI	Source Index ¹		
Γ	BP	Basepointer		
	SP	Stackpointer		

Hauptsächliche Verwendung

1. Prio. - Adressierung

2. Prio. - temporäre Speicherung

- Rechenregister

L,	15 7 0	7 0	0	Haupts	ächliche Verwendung
AX	AH	AL	Accumulator	1. Prio.	- Rechenregister AX
ВХ	BH	BL	Base		- temporäre Speicher
CX	СН	CL	Count	2. Prio.	- Adressierung (BX)
DX	DH	DL	Data		- Zählen (CX)

- temporäre Speicherung